

(19)
(12)

(KR)
(B1)

(51) 。 Int. Cl. 7
G09G 3/36

(45)
(11)
(24)

2002 12 18
10 - 0365496
2002 12 06

(21) 10 - 2000 - 0076848
(22) 2000 12 15

(65) 2002 - 0046598
(43) 2002 06 21

(73) .
20

(72)
642 - 3
642 - 3
642 - 3

(74)
:

(54) 가

가 - .

가 -

1
3

1
2

5

1

2 1

3 -

4

5

6a 6d

7 6 가

<

1 : 2 :

3 : 4 :

5 : 6 :

40 : 41 :

42 : 43 : -

44 : op1 op16 :

61,63 : -

62,64 :

가

(Active Matrix)

(LCD)

(CRT)

(CRT)

가

1 (3) (3) (1) (4) (6) (6) (5), (5)

(2)

XGA (1024 x 768 pixels) 가 (6) 1024 x 3(RGB) (Sou
 rce line) XGA 가 가 384 가 4 가
 (3)가 8 (384 x 8 = 3072) , 200 가 (5)

(1) (2) 가

(3)

2 1 (3)

2 (41 ; data latch) (10,11,12) (41)

2 (42) (40) (42)

(1 ; 384 x 8bit) 1,2 ()
 (42) 1 가 1 ()
 1 2 (42) 1

- 가 (43 ; Digital - To - Analog Converter) 1 (4)
 (42) 2
 1 2 (44)

(43)

- 가 (43) 가 (43)

3 T - V
 L00 (BLACK) L63 (WHITE)

4 1 (4)

4 (4) .
 6 (4) .6
 가 (4) 64 VAA 1
 0 V DAC가 6 bit , 16 (GMA1~GMA16) 10/64 = 0.156 V .
 (4) 0.156V 가 64 .
 가 가 (4) ,

가 ,

1 1
 2 3 가

5 7

5 , 가 .
 가 1 1 , GMA 1 가
 2 3 .

1

$$V_P = V_{A4} \left(\frac{\frac{R_1 R_3}{R_1 + R_3}}{R_2 + \frac{R_1 R_3}{R_1 + R_3}} \right) + V_S \left(\frac{\frac{R_2 R_3}{R_2 + R_3}}{R_1 + \frac{R_2 R_3}{R_2 + R_3}} \right)$$

$$= V_{A4} \left(\frac{1}{\frac{R_2(R_1 + R_3)}{1 + \frac{R_1 R_3}{R_1 R_3}}} \right) + V_S \left(\frac{1}{\frac{R_1(R_2 + R_3)}{1 + \frac{R_2 R_3}{R_2 R_3}}} \right)$$

{ V_F : V_S : DAC

R1 : DAC R2 : VAA

R3 : }

V_F 가 , V_S DAC GMA V_S
 가 R1,R2,R3 , V_F V_{AA} 가 R2 R3 R2 R1,R2,R3
 가 R1,R2,R3 R1 , R2 R3

6a ~ 6d

가 가

1 2 (GMA1~8, GMA9~16)
 6a 1 (GMA1~ GMA8) 1
 8 (61) 1 (61)
 (GNIN_1 ~ GNIN_8) 1 (61)
 6c 가 6c 1 (62)
 8 (GNIN_1 ~ GNIN_8) 가 (GMA1~GMA8) 7

6b 2 (GMA9~ GMA16) 2 (63)
 2 (63) 8 (GNIN_9 ~ GNIN_16)
 2 (63) 6d (64)
 (64)가 6d 2 (64) 8 (GNIN_
 9 ~ GNIN_16) , 7
 가 (GMA9~GMA16) 7 1,2
 가 32 , 1 (V/1bit)

가

가

가

(57)

1.

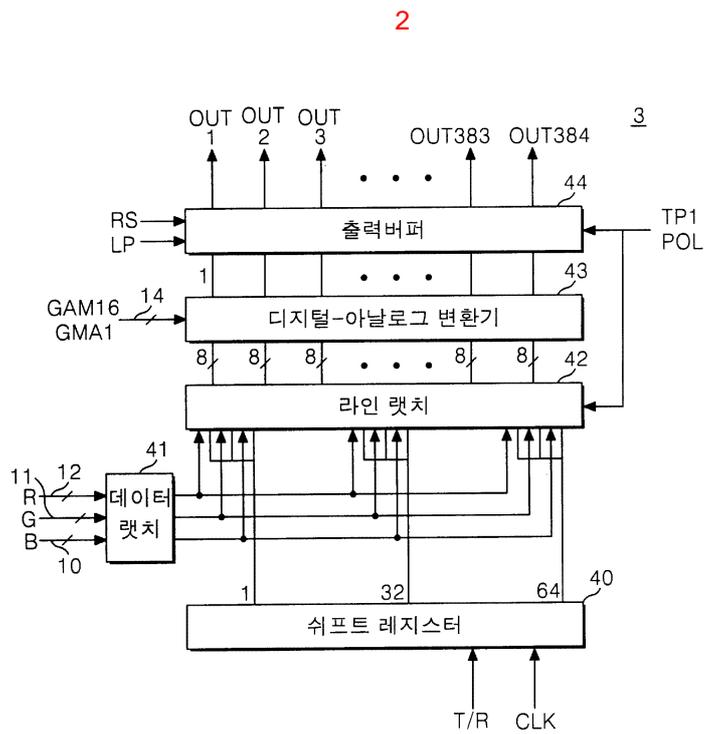
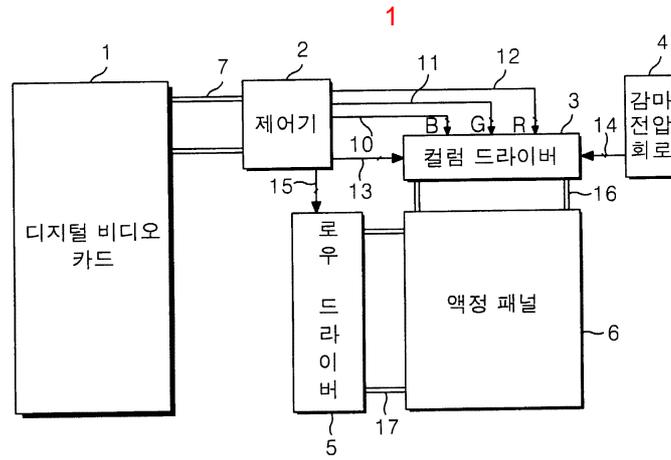
,
;
가
;
가 ;
;
가
,
- ,
- 가 .
가

2.

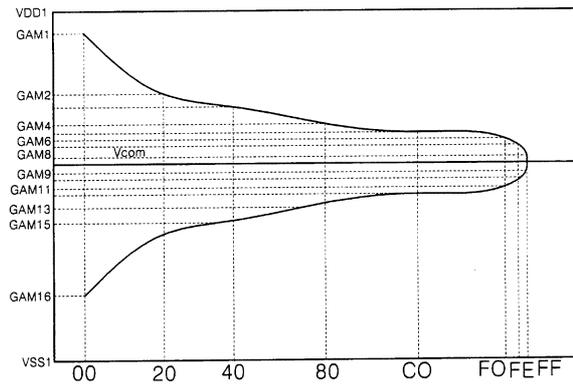
1 ,
- 가 - 가

3.

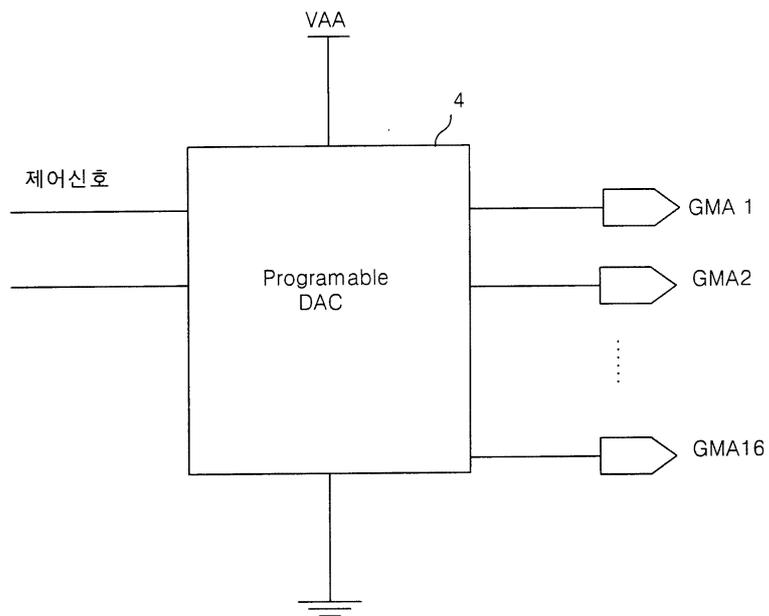
1 2 ,
- 1 ,
1 2
3



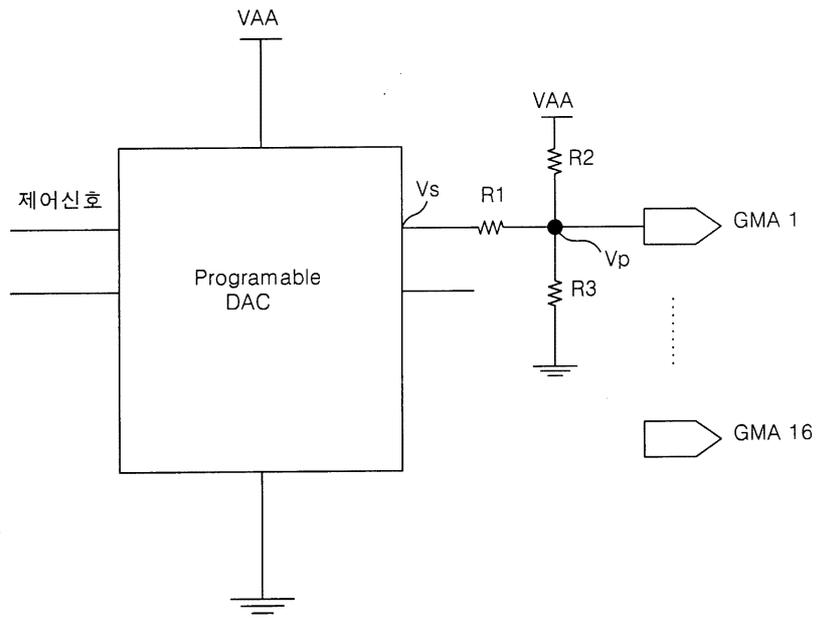
3



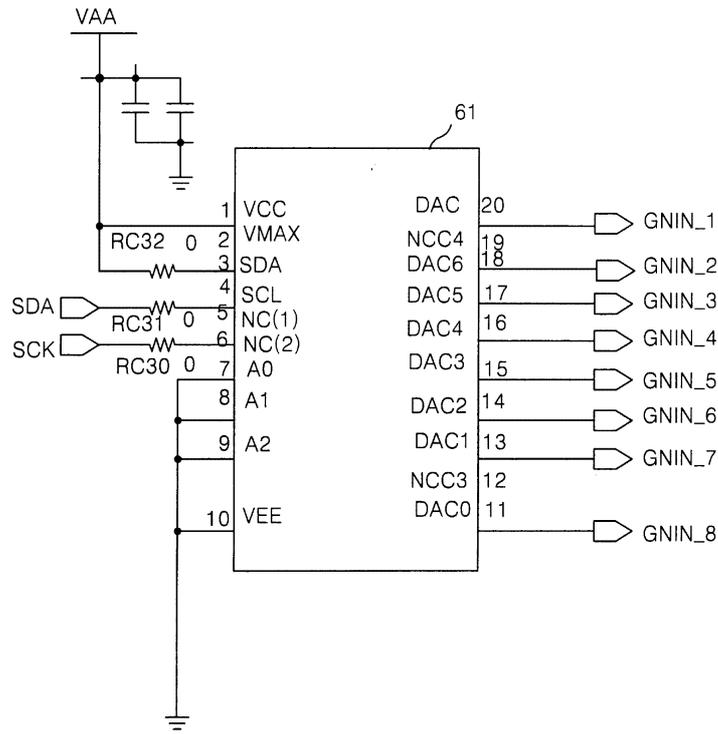
4



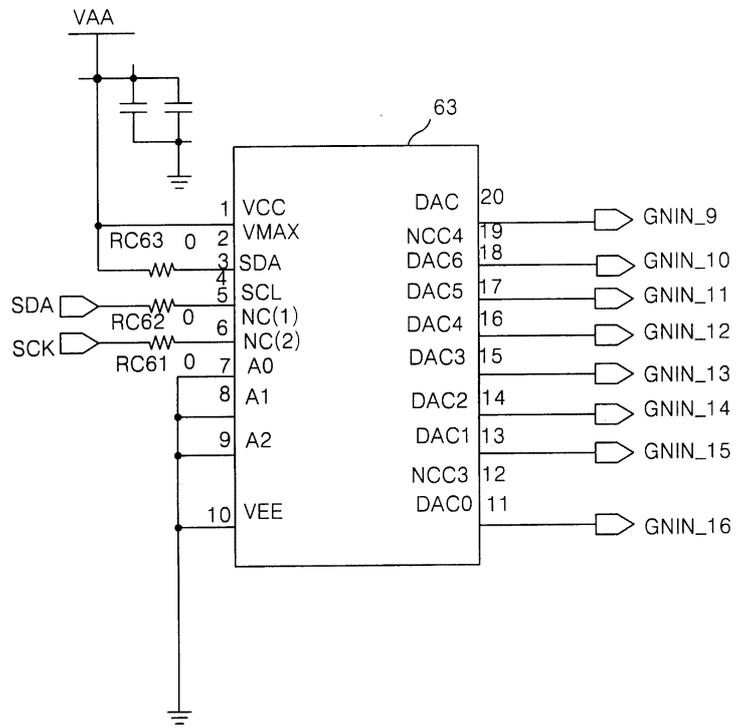
5



6a



6b



7

VAA = 10.42

GMA	Setting 저항		Code 32 일때 선양	가변범위		DAC 출력단	
	VAA측 R2	Ground측 R3		min	max	저항 R1	V/1 bit
GMA1	910	18K	9.49	9.15	9.78	10K	0.010
GMA2	2K	18K	8.22	7.17	9.25	5.6K	0.033
GMA3	3.3K	18K	7.76	6.68	8.81	6.8K	0.033
GMA4	4.7K	18K	7.28	6.12	8.42	10K	0.036
GMA5	6.8K	18K	6.82	5.77	7.85	15K	0.033
GMA6	8.2K	18K	6.56	5.30	7.6	15K	0.036
GMA7	9.1K	15K	5.98	4.81	7.12	15K	0.036
GMA8	10K	15K	5.84	4.75	6.91	18K	0.034
GMA9	12K	6.8K	4.02	2.86	5.14	10K	0.036
GMA10	12K	6.2K	3.86	2.83	5.08	10K	0.035
GMA11	12K	5.6K	3.64	2.60	4.66	12K	0.032
GMA12	12K	4.3K	3.14	2.24	4.02	12K	0.028
GMA13	15K	3.9K	2.67	1.79	3.54	12K	0.027
GMA14	15K	2.2K	2.07	1.12	3	6.8K	0.029
GMA15	15K	1.6K	1.65	0.89	2.39	6.8K	0.023
GMA16	15K	240	0.33	0.18	0.48	6.8K	0.005

专利名称(译)	一种具有伽马电压调节装置的液晶显示装置		
公开(公告)号	KR100365496B1	公开(公告)日	2002-12-18
申请号	KR1020000076848	申请日	2000-12-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SANG GYU 김상규 WOO YOU TACK 우유탉 KANG YOUN SU 강연수		
发明人	김상규 우유탉 강연수		
IPC分类号	G09G3/36		
代理人(译)	KIM , YOUNG HO		
其他公开文献	KR1020020046598A		

摘要(译)

液晶显示装置技术领域本发明涉及一种具有伽马电压调节装置的液晶显示装置，该伽马电压调节装置能够精细地调节可编程数模转换器的输出端子，以精细地调节各个电平之间的电压差。具有根据本发明的伽马电压调节装置的液晶显示装置包括与数模转换器的输出线串联连接的第一电阻器，并且第二和第三电阻器并联连接，并且每个电阻器被提供预定电压，以将分压电压提供给数据驱动器驱动电路。因此，在根据本发明的液晶显示装置中，通过微调可编程数模转换器的输出电压，可以精细地调节每个输出信号之间的电压差。度

