



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0002220

(43) 공개일자 2007년01월05일

(21) 출원번호 10-2005-0057626

(22) 출원일자 2005년06월30일

심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 이신우
서울 강남구 개포동 주공아파트 A 219-402
김도영
대구광역시 북구 동천동 화성3차 105동 1609호

(74) 대리인 김용인
심창섭

전체 청구항 수 : 총 19 항

(54) 액정표시장치 및 이의 구동방법

(57) 요약

본 발명은 블랙 데이터를 사용하지 않고 화면클리핑현상을 방지할 수 있는 액정표시장치에 관한 것으로, 게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호를 공급받으며, 이 화상 데이터 신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널; 상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버; 상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버; 상기 각 화소에 공통전압을 공급하는 공통전압발생부; 상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호를 인가받는 화소전극; 상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극; 상기 화상 데이터 신호가 출력되지 블랭크기간에, 상기 게이트 드라이버와 상기 게이트 라인간의 접촉을 차단시키는 차단부; 상기 블랭크기간에, 상기 게이트 라인을 동시에 구동하여 상기 모든 화소를 동시에 활성화시키는 화소 활성화부; 및, 상기 블랭크기간에, 상기 모든 데이터 라인에 상기 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 등전위형성부를 포함하여 구성된 것이다.

대표도

도 2

특허청구의 범위

청구항 1.

게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호를 공급받으며, 이 화상 데이터 신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널;

상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버;

상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버;

상기 각 화소에 공통전압을 공급하는 공통전압발생부;

상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호를 인가받는 화소전극;

상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극;

상기 화상 데이터 신호가 출력되지 않는 블랭크기간에, 상기 게이트 드라이버와 상기 게이트 라인간의 접속을 차단시키는 차단부;

상기 블랭크기간에, 상기 게이트 라인을 동시에 구동하여 상기 모든 화소를 동시에 활성화시키는 화소 활성화부; 및,

상기 블랭크기간에, 상기 모든 데이터 라인에 상기 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 등전위형성부를 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 화상 데이터 신호가 출력될 시기를 결정하기 위한 수직동기신호를 출력하는 타이밍 컨트롤러를 더 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 3.

제 2 항에 있어서,

상기 수직동기신호는, 상기 화상 데이터 신호의 출력기간을 나타내는 제 1 논리전압과 상기 화상 데이터 신호가 출력되지 않는 비출력기간에 해당하는 블랭크기간을 나타내는 제 2 논리전압을 갖는 신호인 것을 특징으로 하는 액정표시장치.

청구항 4.

제 3 항에 있어서,

상기 차단부는,

상기 수직동기신호의 제 2 논리전압에 응답하여, 상기 게이트 라인과 상기 게이트 드라이버간을 차단시키는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 4 항에 있어서,

상기 차단부는,

상기 각 게이트 라인과 상기 게이트 드라이버 사이에 접속되어, 상기 수직동기신호의 제 1 논리전압에 응답하여 상기 게이트 드라이버로부터의 스캔펄스를 각 게이트 라인들에 공급함과 아울러,

상기 수직동기신호의 제 2 논리전압에 응답하여 상기 게이트 라인과 상기 게이트 드라이버간의 접속을 차단하는 스위칭소자를 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 6.

제 3 항에 있어서,

상기 화소 활성화부는,

상기 수직동기신호의 제 2 논리전압에 응답하여, 상기 각 게이트 라인을 동시에 구동하는 것을 특징으로 하는 액정표시장치.

청구항 7.

제 6 항에 있어서,

상기 화소 활성화부는,

상기 수직동기신호의 제 1 또는 2 논리전압을 반전시키는 출력하는 반전기; 및,

상기 반전기로부터의 반전된 제 1 또는 제 2 논리전압을 레벨 쉬프트하여 모든 게이트 라인에 동시에 공급하는 레벨 쉬프터를 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 8.

제 3 항에 있어서,

상기 등전위형성부는,

상기 수직동기신호의 제 1 논리전압에 응답하여, 데이터 드라이버로부터의 화상 데이터 신호를 상기 각 데이터 라인에 공급하며,

상기 수직동기신호의 제 2 논리전압에 응답하여, 공통전압발생부로부터의 공통전압을 상기 각 데이터 라인에 공급하는 멀티플렉서를 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 9.

제 1 항에 있어서,

상기 액정표시장치는, 상기 화소전극과 상기 공통전극간에 전계가 형성되지 않을 때 블랙을 표현하는 노멀리 블랙(normally black)모드인 것을 특징으로 하는 액정표시장치.

청구항 10.

제 1 항에 있어서,

상기 액정표시장치는, 상기 화소전극과 공통전극간에 수평적인 전계가 발생하는 횡전계방식인 것을 특징으로 하는 액정표시장치.

청구항 11.

게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호를 공급받으며, 이 화상 데이터 신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널;

상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버;

상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버;

상기 각 화소에 공통전압을 공급하는 공통전압발생부;

상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호를 인가받는 화소전극;

상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극; 및,

상기 화상 데이터 신호가 출력되지 않는 블랭크기간에, 상기 화소전극에 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 등전위형성부를 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 12.

제 11 항에 있어서,

상기 한 프레임을 정의하기 위한 수직동기신호를 출력하는 시스템을 더 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 13.

제 12 항에 있어서,

상기 수직동기신호는, 상기 화상 데이터 신호의 출력기간을 나타내는 제 1 논리전압과 상기 화상 데이터 신호가 출력되지 않는 비출력기간에 해당하는 블랭크기간을 나타내는 제 2 논리전압을 갖는 신호인 것을 특징으로 하는 액정표시장치.

청구항 14.

제 13 항에 있어서,

상기 차단부는,

상기 수직동기신호의 제 2 논리전압에 응답하여, 상기 게이트 라인과 상기 게이트 드라이버간을 차단시키는 것을 특징으로 하는 액정표시장치.

청구항 15.

제 14 항에 있어서,

상기 등전위형성부는,

상기 수직동기신호의 제 1 논리전압에 응답하여, 데이터 드라이버로부터의 스캔펄스를 상기 데이터 라인에 공급하고,

상기 수직동기신호의 제 2 논리전압에 응답하여, 공통전압발생부로부터의 공통전압을 상기 각 화소의 화소전극에 공급하는 멀티플렉서를 포함하여 구성됨을 특징으로 하는 액정표시장치.

청구항 16.

제 11 항에 있어서,

상기 액정표시장치는, 상기 화소전극과 상기 공통전극간에 전계가 형성되지 않을 때 블랙을 표현하는 노멀리 블랙모드인 것을 특징으로 하는 액정표시장치.

청구항 17.

제 1 항에 있어서,

상기 액정표시장치는, 상기 화소전극과 공통전극간에 수평적인 전계가 발생하는 횡전계방식인 것을 특징으로 하는 액정표시장치.

청구항 18.

게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호를 공급받으며, 이 화상 데이터 신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널과, 상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버와, 상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버와, 상기 각 화소에 공통전압을 공급하는 공통전압발생부와, 상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호를 인가받는 화소전극과, 상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극을 포함하여 구성된 액정표시장치의 구동방법에 있어서,

상기 화상 데이터 신호가 출력되지 않는 블랭크기간에, 상기 게이트 드라이버와 상기 게이트 라인간의 접속을 차단시키는 단계;

상기 블랭크기간에, 상기 게이트 라인을 동시에 구동하여 상기 모든 화소를 동시에 활성화시키는 단계; 및,

상기 블랭크기간에, 상기 모든 데이터 라인에 상기 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 단계를 포함하여 이루어짐을 특징으로 하는 액정표시장치의 구동방법.

청구항 19.

게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호를 공급받으며, 이 화상 데이터 신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널과, 상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버와, 상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버와, 상기 각 화소에 공통전압을 공급하는 공통전압발생부와, 상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호를 인가받는 화소전극과, 상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극을 포함하여 구성된 액정표시장치의 구동방법에 있어서,

상기 화상 데이터 신호가 출력되지 않는 블랭크기간에, 상기 화소전극에 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 별도의 블랙 데이터를 사용하기 않고 화면깜빡현상(Blurring)을 제거할 수 있는 액정표시장치 및 이의 구동방법에 대한 것이다.

통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여 액정표시장치는 화소영역들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다.

상기 액정패널에는 다수개의 게이트 라인들과 다수개의 데이터 라인들이 교차하게 배열되고, 그 게이트 라인들과 데이터 라인들이 수직교차하여 정의되는 영역에 화소영역이 위치하게 된다. 그리고, 상기 화소영역들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 상기 액정패널에 형성된다.

이하, 첨부된 도면을 참조하여 종래의 액정표시장치를 상세히 설명하면 다음과 같다.

도 1은 종래의 액정표시장치에 대한 개략적인 구성도이다.

종래의 액정표시장치는, 도 1에 도시된 바와 같이, $m \times n$ 개의 화소가 매트릭스 타입으로 배열되고 m 개의 게이트 라인(GL1 내지 GL m)이 n 개의 데이터 라인(DL1 내지 DL n)과 수직교차되며 그 교차부에 TFT(Thin Film Transistor)가 형성된 액정패널(100)과, 상기 액정패널(100)의 데이터 라인(DL1 내지 DL n)에 데이터 신호를 공급하기 위한 데이터 드라이버(102)와, 상기 게이트 라인(GL1 내지 GL m)에 스캔펄스를 공급하기 위한 게이트 드라이버(101)와, 상기 게이트 드라이버(101) 및 데이터 드라이버(102)를 제어하기 위한 타이밍 콘트롤러(도시되지 않음)를 포함한다

이와 같이 구성된 액정표시장치에서, 상기 액정패널(100)의 각 화소는 상기 게이트 라인(GL1 내지 GL m)에 공급되는 스캔펄스에 응답하여, 상기 데이터 라인(DL1 내지 DL n)으로부터의 데이터 신호를 공급받는다. 그리고, 각 화소는, 상기 공급된 데이터 신호에 따른 화상을 표시하게 된다.

한편, 화면깜빡현상(Blurring)을 제거하기 위해, 종래의 액정표시장치는 일반적으로 60프레임에 2 내지 3 프레임 정도를 블랙으로 처리한다. 이를 위해서, 상기 데이터 드라이버(102)는 60프레임 중 상기 2 내지 3 프레임에 해당하는 기간에, 상기 각 화소에 블랙 데이터를 공급한다. 이 블랙 데이터에 의해서 전체 화소는 블랙을 표시하게 되고, 이에 따라 상기 2 내지 3 프레임에 해당하는 기간동안 화면 전체가 블랙으로 표시된다.

이와 같이 상기 블랙 데이터를 표현하기 위해서는, 상기 타이밍 콘트롤러가 상기 실제 화상을 표현하는데 필요한 실 데이터 외에도 상기 블랙 데이터를 생성하는 작업을 더 수행하게 된다. 또한, 상기 타이밍 콘트롤러는 상기 생성된 블랙 데이터를 실 데이터와 재정렬하는 작업을 더 수행하게 된다. 이와 같이 블랙 데이터를 생성 및 재정렬 하는 작업으로 인해, 상기 타이밍 콘트롤러가 많은 로드를 갖게 된다. 이로 인해, 종래의 액정표시장치는, 블랙으로 처리하고자 하는 프레임의 수에 많은 제약을 받을 수 밖에 없었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 블랭크기간에 데이터 라인(DL1 내지 DL n)에 공통전압(Vcom)을 인가하여 공통전극과 화소전극간에 등전위를 형성함으로써, 매 프레임의 블랭크기간마다 화면 전체를 블랙으로 표시할 수 있는 표시장치 및 이의 구동방법을 제공하는데 그 목적이 있다.

발명의 구성

상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호신호를 공급받으며, 이 화상 데이터 신호신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정 패널; 상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버; 상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버; 상기 각 화소에 공통전압을 공급하는 공통전압발생부; 상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호신호를 인가받는 화소전극; 상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극; 상기 화상 데이터 신호신호가 출력되지 않는 블랭크기간에, 상기 게이트 드라이버와 상기 게이트 라인간의 접속을 차단시키는 차단부; 상기 블랭크기간에, 상기 게이트 라인을 동시에 구동하여 상기 모든 화소를 동시에 활성화시키는 화소 활성화부; 및, 상기 블랭크기간에, 상기 모든 데이터 라인에 상기 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 등전위 형성부를 포함하여 구성됨을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호신호를 공급받으며, 이 화상 데이터 신호신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널; 상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버; 상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버; 상기 각 화소에 공통전압을 공급하는 공통전압발생부; 상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호신호를 인가받는 화소전극; 상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극; 및, 상기 화상 데이터 신호신호가 출력되지 않는 블랭크기간에, 상기 화소전극에 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 등전위형성부를 포함하여 구성됨을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 구동방법은, 게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호신호를 공급받으며, 이 화상 데이터 신호신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널과, 상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버와, 상기 각 데이터 라인에 상기 화상 데이터 신호를 공급하는 데이터 드라이버와, 상기 각 화소에 공통전압을 공급하는 공통전압발생부와, 상기 각 화소마다 형성되어, 상기 데이터 라인으로부터의 화상 데이터 신호신호를 인가받는 화소전극과, 상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극을 포함하여 구성된 액정표시장치의 구동방법에 있어서, 상기 화상 데이터 신호신호가 출력되지 않는 블랭크기간에, 상기 게이트 드라이버와 상기 게이트 라인간의 접속을 차단시키는 단계; 상기 블랭크기간에, 상기 게이트 라인을 동시에 구동하여 상기 모든 화소를 동시에 활성화시키는 단계; 및, 상기 블랭크기간에, 상기 모든 데이터 라인에 상기 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 단계를 포함하여 이루어짐을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 구동방법은, 게이트 라인이 구동될 때 활성화되어 데이터 라인으로부터의 화상 데이터 신호신호를 공급받으며, 이 화상 데이터 신호신호에 따라 화상을 표시하는 다수개의 화소를 갖는 액정패널과, 상기 각 게이트 라인에 순차적으로 스캔펄스를 공급하여, 상기 각 게이트 라인을 차례로 구동시키는 게이트 드라이버와, 상기 각 데이터 라인(DL1 내지 DLn)에 상기 화상 데이터 신호를 공급하는 데이터 드라이버와, 상기 각 화소에 공통전압을 공급하는 공통전압발생부와, 상기 각 화소마다 형성되어, 상기 데이터 라인(DL1 내지 DLn)으로부터의 화상 데이터 신호신호를 인가받는 화소전극과, 상기 각 화소마다 형성되어, 상기 공통전압발생부로부터의 공통전압을 인가받는 공통전극을 포함하여 구성된 액정표시장치의 구동방법에 있어서, 상기 화상 데이터 신호신호가 출력되지 않는 때 프레임의 블랭크기간에, 상기 화소전극에 공통전압을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 것을 그 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 액정표시장치를 상세히 설명하면 다음과 같다.

도 2는 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면이고, 도 3은 수평동기신호, 수직동기신호, 화상 데이터 신호, 및 공통전압의 파형을 나타낸 도면이다.

도 2에 도시된 바와 같이, $m \times n$ 개의 화소가 매트릭스 타입으로 배열되고, n 개의 게이트 라인(GL1 내지 GLm)이 m 개의 데이터 라인(DL1 내지 DLn)이 수직교차되며 그 교차부에 박막트랜지스터(TFT)가 형성된 액정패널(200)과, 상기 액정패널(200)의 게이트 라인(GL1 내지 GLm)에 스캔펄스를 공급하기 위한 게이트 드라이버(201)와, 상기 액정패널(200)의 데이터 라인(DL1 내지 DLn)에 화상 데이터 신호(Data)를 공급하기 위한 데이터 드라이버(202)와, 상기 게이트 드라이버(201) 및 데이터 드라이버(202)를 제어하기 위한 타이밍 콘트롤러(203)와, 상기 각 화소에 공통전압(Vcom)을 공급하는

공통전압발생부(207)와, 블랭크 기간(Trst)에 상기 게이트 드라이버(201)와 상기 게이트 라인(GL1 내지 GLm)간의 접속을 차단하는 차단부(204)와, 상기 블랭크 기간(Trst)에, 상기 게이트 라인(GL1 내지 GLm)을 동시에 구동하여 상기 모든 화소를 동시에 활성화시키는 화소 활성화부(205)와, 상기 블랭크 기간(Trst)에, 상기 모든 데이터 라인(DL1 내지 DLn)에 상기 공통전압(VCOM)을 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시키는 등전위형성부(206)를 포함한다.

여기서, 상기 액정패널(200)은 두 장의 유리기판 및 상기 유리기판 사이에 형성된 액정을 포함한다. 이 액정패널(200)의 하부 유리기판 상에 형성된 데이터 라인(DL1 내지 DLn)과 게이트 라인(GL1 내지 GLm)은 상호 직교된다. 상기 데이터 라인(DL1 내지 DLn)과 게이트 라인(GL1 내지 GLm)의 교차부에 형성된 박막트랜지스터(TFT)는 상기 게이트 라인(GL1 내지 GLm)으로부터의 스캔펄스에 응답하여 데이터 라인(DL1 내지 DLn) 상의 화상 데이터 신호(Data)를 상기 화소의 화소전극에 공급하게 된다. 이를 위하여, 상기 박막트랜지스터(TFT)의 게이트 전극은 해당 게이트 라인(GL1 내지 GLm)에 접속되며, 소스 전극은 해당 데이터 라인(DL1 내지 DLn)에 접속된다. 그리고 박막트랜지스터(TFT)의 드레인 전극은 화소의 화소전극에 접속된다. 여기서, 상기 각 화소는 액정을 사이에 두고 대면하는 공통전극과 박막트랜지스터(TFT)에 접속된 화소전극을 포함하는 액정용량 캐패시터(Clc)로 등가적으로 표시될 수 있다. 공통전극에는 상기 공통전압발생부(207)로부터의 공통전압(Vcom)이 공급된다.

그리고, 도면에는 도시하지 않았지만, 상기 액정패널(200)의 상부 유리기판 상에는 블랙매트릭스층, 컬러필터층 및 공통전극이 형성된다. 그리고, 상기 액정패널(200)의 상부 유리기판과 하부 유리기판 상에는 광축이 직교하는 편광판이 부착되고 액정과 접하는 내측면상에 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.

한편, 상기 화소전극과 상기 공통전극은 상기 액정패널(200)의 하부 유리기판상에 같이 형성될 수도 있다. 이때, 상기 공통전극은 상부 유리기판에는 형성되지 않는다.

타이밍 컨트롤러(203)는 적색(R), 녹색(G) 및 청색(B)의 디지털 화상 데이터 신호(Data)를 데이터 드라이버(202)에 공급한다. 또한, 타이밍 컨트롤러(203)는 도시되지 않은 비디오 카드로부터 입력되는 수평/수직동기신호(Hsync, Vsync)를 이용하여 게이트 드라이버(201)의 동작을 제어하기 위한 게이트 스타트 펄스 및 클럭신호와 같은 제어신호를 공급한다. 이와 아울러, 타이밍 컨트롤러(203)는 수평/수직동기신호(Hsync, Vsync) 등과 같은 제어신호를 이용하여 화상 데이터 신호(Data)를 데이터 드라이버(202)에 공급하는 타이밍을 제어한다. 이때, 화상 데이터 신호(Data)는 도 2에 도시된 바와 같이 수평동기신호(Hsync)와 수직동기신호(Vsync)에 동기되어 전송된다. 다시말하여, 화상 데이터 신호(Data)는 수평동기신호(Hsync)에 동기되어 수평동기신호(Hsync)의 주기마다 1라인분씩 전송된다. 이에 따라, 다수개의 수평동기신호(Hsync)의 주기를 포함하는 수직동기신호(Vsync)에 동기되어 수직동기신호(Vsync)의 주기마다 1프레임분씩의 화상 데이터 신호(Data)가 전송된다. 여기서, 프레임과 프레임 사이에는 화상 데이터 신호(Data)가 공급되지 않는 블랭크 기간(Trst)이 존재한다. 이 블랭크 기간(Trst)에 상기 수직동기신호(Vsync)가 로우논리전압을 가지며, 상기 블랭크 기간(Trst) 제외한 기간에 하이논리전압을 가진다.

게이트 드라이버(201)는 타이밍 컨트롤러(203)로부터 입력되는 게이트 스타트 펄스에 응답하여 라인 순차적으로 스캔 펄스를 게이트 라인(GL1 내지 GLm)(GL)에 공급한다. 이때, 게이트 드라이버(201)에는 1수평주기(1H)를 가지는 게이트 쉬프트 클럭신호가 공통으로 공급된다. 게이트 드라이버(201)는 타이밍 컨트롤러(203)로부터 게이트 스타트펄스가 공급되면 게이트 쉬프트 클럭에 응답하여 쉬프트 동작을 수행함으로써 게이트라인들(GL)에 순차적으로 1수평기간(1H)을 가지는 스캔펄스를 공급한다. 이 스캔펄스에 응답하여 박막트랜지스터(TFT)가 턴-온되어 화상 데이터 신호(Data)가 액정셀의 화소전극에 충전된다.

데이터 드라이버(202)에는 타이밍 컨트롤러(203)로부터의 적색(R), 녹색(G) 및 청색(B)의 디지털 화상 데이터 신호(Data)와 함께 클럭신호가 입력된다. 데이터 드라이버(202)는 클럭신호에 동기하여 적색(R), 녹색(G) 및 청색(B)의 디지털 화상 데이터 신호(Data)를 래치한 후에, 래치된 디지털 화상 데이터 신호(Data)를 감마전압에 따라 보정하여 보정된 화상 데이터 신호(Data)를 아날로그 화상 데이터 신호(Data)로 변환하여 1 라인분씩 데이터 라인(DL1 내지 DLn)에 공급한다. 특히, 데이터 드라이버(202)는 극성반전신호에 응답하여 부극성 또는 정극성 감마전압을 이용하여 아날로그 화상 데이터 신호(Data)로 변환함으로써 데이터 라인(DL1 내지 DLn)들에 공급되는 화상 데이터 신호(Data)들의 극성을 결정하게 된다.

상기 공통전압발생부(207)는, 각 화소에 구비된 공통전극 및 상기 등전위형성부(206)에 공통전압(Vcom)을 공급한다. 이 공통전압(Vcom)은, 도 3에 도시된 바와 같이, 매 프레임동안 일정한 값으로 상기 공통전극에 공급된다.

여기서, 상기 차단부(204), 화소 활성화부(205), 및 등전위형성부(206)를 좀 더 구체적으로 설명하면 다음과 같다.

도 4는 도 2의 차단부 및 화소 활성화부에 대한 상세 구성도이고, 도 5는 도 2의 등전위형성부에 대한 상세 구성도이다.

상기 차단부(204)는, 도 4에 도시된 바와 같이, 각 게이트 라인(GL1 내지 GLm)과 게이트 드라이버(201)간에 접속된 제 1 스위칭소자(Tr1)를 구비한다. 이 제 1 스위칭소자(Tr1)는, 상기 타이밍 콘트롤러(203)로부터 공급되는 수직동기신호(Vsync)의 논리에 따라, 상기 게이트 라인(GL1 내지 GLm)과 상기 게이트 드라이버(201)간을 차단 또는 접속시킨다. 구체적으로, 상기 차단부(204)는 상기 수직동기신호(Vsync)가 하이논리전압을 갖는 기간에 턴-온되어, 상기 각 게이트 라인(GL1 내지 GLm)과 상기 게이트 드라이버(201)간을 전기적으로 접속시킨다. 따라서, 상기 화상 데이터 신호(Data) 신호가 출력되는 기간에, 상기 각 게이트 라인(GL1 내지 GLm)은 상기 게이트 드라이버(201)로부터의 스캔펄스를 공급받는다. 또한, 상기 제 1 스위칭소자(Tr1)는, 상기 수직동기신호(Vsync)가 로우논리전압을 갖는 기간에 턴-오프되어, 상기 각 게이트 라인(GL1 내지 GLm)과 상기 게이트 드라이버(201)간을 차단시킨다. 따라서, 상기 게이트 라인(GL1 내지 GLm)에는 스캔펄스가 공급되지 않는다.

상기 화소 활성화부(205)는, 도 5에 도시된 바와 같이, 상기 타이밍 콘트롤러(203)로부터 공급되는 수직동기신호(Vsync)의 논리를 반전시키는 반전기(205a)와, 상기 반전기(205a)로부터 출력된 수직동기신호(Vsync)의 논리에 따라 턴-온 또는 턴-오프되며, 턴-온시 상기 수직동기신호(Vsync)를 출력하는 제 2 스위칭소자(Tr2)와, 상기 제 2 스위칭소자(Tr2)로부터 출력된 수직동기신호(Vsync)를 레벨 쉬프트하여 출력하는 레벨 쉬프터(205b)를 포함한다.

여기서, 상기 반전기(205a)는, 수직동기신호(Vsync)가 하이논리전압을 가질 때 이를 로우논리전압으로 반전시켜 출력하며, 상기 수직동기신호(Vsync)가 로우논리전압을 가질 때 이를 하이논리전압으로 반전시켜 출력한다. 그리고, 상기 제 2 스위칭소자(Tr2)는, 상기 반전기(205a)로부터 반전되어 출력된 수직동기신호(Vsync)의 논리에 따라 턴-온 또는 턴-오프된다. 즉, 상기 제 2 스위칭소자(Tr2)는, 상기 반전기(205a)로부터 공급되는 수직동기신호(Vsync)가 하이논리를 가질 때만 턴-온된다. 그리고, 상기 레벨 쉬프터(205b)는, 상기 제 2 스위칭소자(Tr2)를 통해 출력되는 하이논리전압의 수직동기신호(Vsync)를 레벨 쉬프트시킨다. 그리고, 이 레벨 쉬프트된 수직동기신호(Vsync)를 전체 게이트 라인(GL1 내지 GLm)에 스캔펄스로서 공급한다. 결국, 상기 화소 활성화부(205)는, 상기 수직동기신호(Vsync)가 로우논리전압을 갖는 블랭크 기간(Trst)에 상기 수직동기신호(Vsync)를 레벨 쉬프트시켜 전체 게이트 라인(GL1 내지 GLm)에 공급한다. 이 하이논리전압을 갖는 수직동기신호(Vsync)는 상기 각 게이트 라인(GL1 내지 GLm)을 통해 상기 각 화소의 박막트랜지스터(TFT)에 공급된다. 따라서, 이 블랭크 기간(Trst)에, 상기 모든 화소의 모든 박막트랜지스터(TFT)는 턴-온된다.

상기 등전위형성부(206)는, 상기 타이밍 콘트롤러(203)로부터의 수직동기신호(Vsync)의 논리에 따라 화상 데이터 신호(Data) 또는 공통전압(Vcom)을 출력하는 멀티플렉서(206a)를 포함한다. 상기 멀티플렉서(206a)는, 상기 수직동기신호(Vsync)가 하이논리전압을 가질 때 상기 화상 데이터 신호(Data)를 출력한다. 또한, 상기 멀티플렉서(206a)는, 상기 수직동기신호(Vsync)가 로우논리전압을 가질 때 상기 공통전압(Vcom)을 출력한다. 즉, 상기 블랭크 기간(Trst)에, 상기 멀티플렉서(206a)는 상기 데이터 라인(DL1 내지 DLn)에 공통전압(Vcom)을 공급한다. 결국, 상기 블랭크 기간(Trst)에, 전체 데이터 라인(DL1 내지 DLn)들에는 공통전압(Vcom)이 공급된다.

이와 같이, 상기 블랭크 기간(Trst)을 제외한 출력기간동안 상기 수직동기신호(Vsync)가 하이논리전압을 가지므로, 상기 차단부(204)에 구비된 제 1 스위칭소자(Tr1)가 턴-온된다. 따라서, 상기 출력기간동안 상기 게이트 라인(GL1 내지 GLm)들은 상기 게이트 드라이버(201)에 접속된다. 또한, 상기 출력기간동안 상기 수직동기신호(Vsync)가 하이논리전압을 가지므로, 이 하이논리전압의 수직동기신호(Vsync)를 반전기(205a)를 통해 전달받는 상기 화소 활성화부(205)에 구비된 제 2 스위칭소자(Tr2)는 턴-오프된다. 또한, 상기 출력기간동안 상기 수직동기신호(Vsync)는 하이논리전압을 가지므로, 상기 등전위형성부(206)에 구비된 멀티플렉서(206a)는 상기 데이터 라인(DL1 내지 DLn)들을 상기 데이터 드라이버(202)에 접속시킨다.

결국, 상기 출력기간에, 상기 게이트 라인(GL1 내지 GLm)들에는 스캔펄스가 정상적으로 공급된다. 이때, 상기 스캔펄스는 각 게이트 라인(GL1 내지 GLm)들에 차례로 공급된다. 또한, 상기 출력기간에 상기 제 2 스위칭소자(Tr2)가 턴-오프 상태이므로, 상기 게이트 라인(GL1 내지 GLm)들에는 수직동기신호(Vsync)가 공급되지 않는다. 또한, 상기 출력기간에 상기 데이터 드라이버(202)는 상기 데이터 라인(DL1 내지 DLn)들에 화상 데이터 신호(Data)를 정상적으로 공급한다. 따라서, 상기 출력기간에, 상기 전체 화소는 상기 화상 데이터 신호(Data)에 따른 화상을 정상적으로 표시하게 된다.

반면, 상기 블랭크 기간(Trst)에, 상기 제 1 스위칭소자(Tr1)가 턴-오프된다. 또한, 상기 제 2 스위칭소자(Tr2)가 턴-온된다. 또한, 상기 멀티플렉서(206a)는, 상기 데이터 라인(DL1 내지 DLn)들을 공통전압발생부(207)에 접속시킨다. 결국, 상기 블랭크 기간(Trst)에, 상기 화소 활성화부(205)는 하이논리전압을 갖는 수직동기신호(Vsync)를 출력하고, 이를 전체 게이트 라인(GL1 내지 GLm)들에 동시에 공급한다. 이로 인해 상기 블랭크 기간(Trst)에 모든 화소는 활성화된다. 즉, 상

기 각 화소의 박막트랜지스터(TFT)가 모두 동시에 턴-온된다. 이때, 박막트랜지스터(TFT)의 소스전극에 상기 데이터 라인(DL1 내지 DLn)을 통해서 공통전압(Vcom)이 인가된다. 그러면, 상기 턴-온된 박막트랜지스터(TFT)는 상기 공통전압(Vcom)을 자신이 속한 화소의 화소전극에 공급한다. 따라서, 각 화소의 화소전극과 공통전극에는 동시에 공통전압(Vcom)이 공급된다. 그러면, 상기 화소전극과 공통전극간의 전계가 발생하지 않게되고, 이로 인해 각 화소에 구비된 액정의 광축이 그대로 유지된다. 따라서, 상기 블랭크 기간(Trst)에, 모든 화소는 블랙을 표시하게 된다. 즉, 액정패널(200)의 화면이 블랙으로 표시된다.

한편, 이러한 본 발명의 기술을 적용하기 위해선, 노멀리 블랙(norally black)모드를 갖는 액정표시장치를 사용하는 것이 바람직하다. 이 노멀리 블랙모드의 액정표시장치는, 공통전극과 화소전극간에 전계가 발생하지 않을 때, 블랙을 표시하기 때문이다. 이 공통전극과 화소전극간에 전계가 발생하지 않는다는 것은, 상술한 바와 같이, 상기 화소전극과 공통전극에 동일한 전압이 인가되어, 상기 화소전극과 공통전극간이 등전위를 나타낸다는 것을 의미한다.

이와 같이, 본 발명의 액정표시장치는, 별도의 블랙 데이터를 사용하지 않고 간단하게 블랙화면을 표시할 수 있다. 따라서, 타이밍 콘트롤러(203)의 로드를 줄일 수 있다. 또한, 이로 인해 매 프레임 사이의 블랭크 기간(Trst)마다 블랙 화면을 표시할 수 있으므로, 종래보다 화면깜빡현상을 더 효과적으로 방지할 수 있다.

한편, 도면에 도시하지 않았지만, 본 발명의 액정표시장치는, 상기 차단부(204) 및 화소 활성화부(205) 없이도 구동 가능하다. 이를 위해서, 본 발명의 액정표시장치에 구비된 등전위형성부(206)는 다음과 같이 동작한다.

즉, 상기 등전위형성부(206)는, 상기 화상 데이터 신호(Data)가 출력되지 않는 블랭크 기간(Trst)에, 상기 화소전극에 공통전압(Vcom)을 직접 공급함으로써 상기 각 화소의 화소전극과 공통전극간에 등전위를 형성시킨다.

이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

이상에서 설명한 바와 같은 본 발명에 따른 액정표시장치에는 다음과 같은 효과가 있다.

본 발명의 액정표시장치는, 별도의 블랙 데이터를 사용하지 않고 간단하게 블랙화면을 표시할 수 있다. 따라서, 타이밍 콘트롤러의 로드를 줄일 수 있다. 또한, 이로 인해 매 프레임 사이의 블랭크 기간마다 블랙 화면을 표시할 수 있으므로, 종래보다 화면깜빡현상을 더 효과적으로 방지할 수 있다.

도면의 간단한 설명

도 1은 종래의 액정표시장치에 대한 개략적인 구성도

도 2는 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면

도 3은 수평동기신호, 수직동기신호, 화상 데이터 신호, 및 공통전압의 파형을 나타낸 도면

도 4는 도 2의 차단부 및 화소 활성화부에 대한 상세 구성도

도 5는 도 2의 등전위형성부에 대한 상세 구성도

* 도면의 주요부에 대한 부호 설명

200 : 액정패널 201 : 게이트 드라이버

202 : 데이터 드라이버 203 : 타이밍 콘트롤러

204 : 차단부 205 : 화소 활성화부

206 : 등전위형성부 207 : 공통 전압발생부

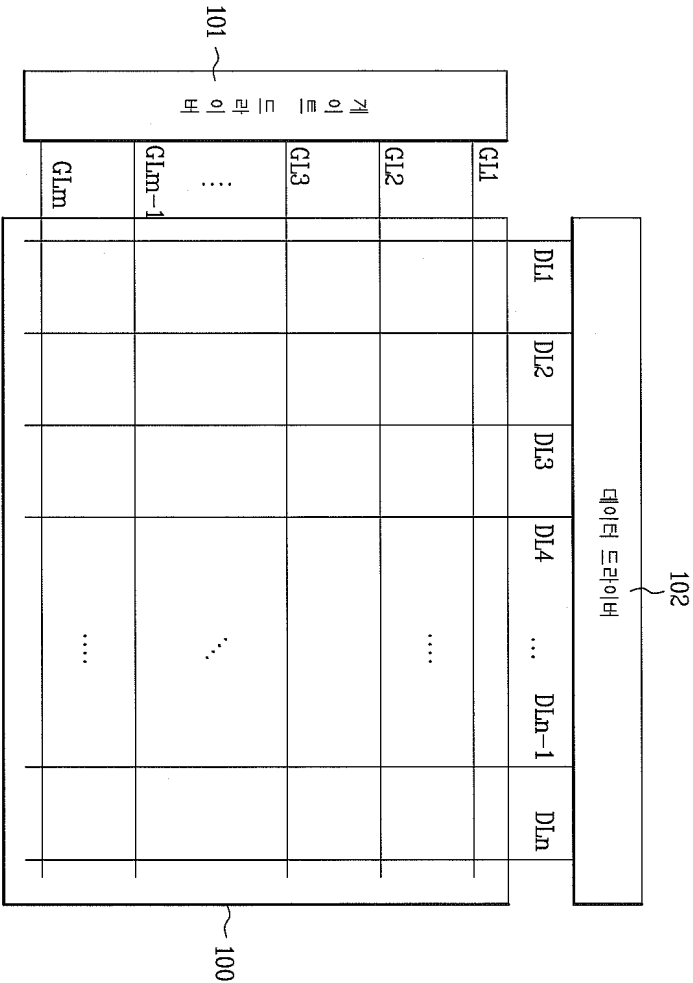
GL1 내지 GLm : 게이트 라인 Vcom : 공통전압

DL1 내지 DLn : 데이터 라인 TFT : 박막트랜지스터

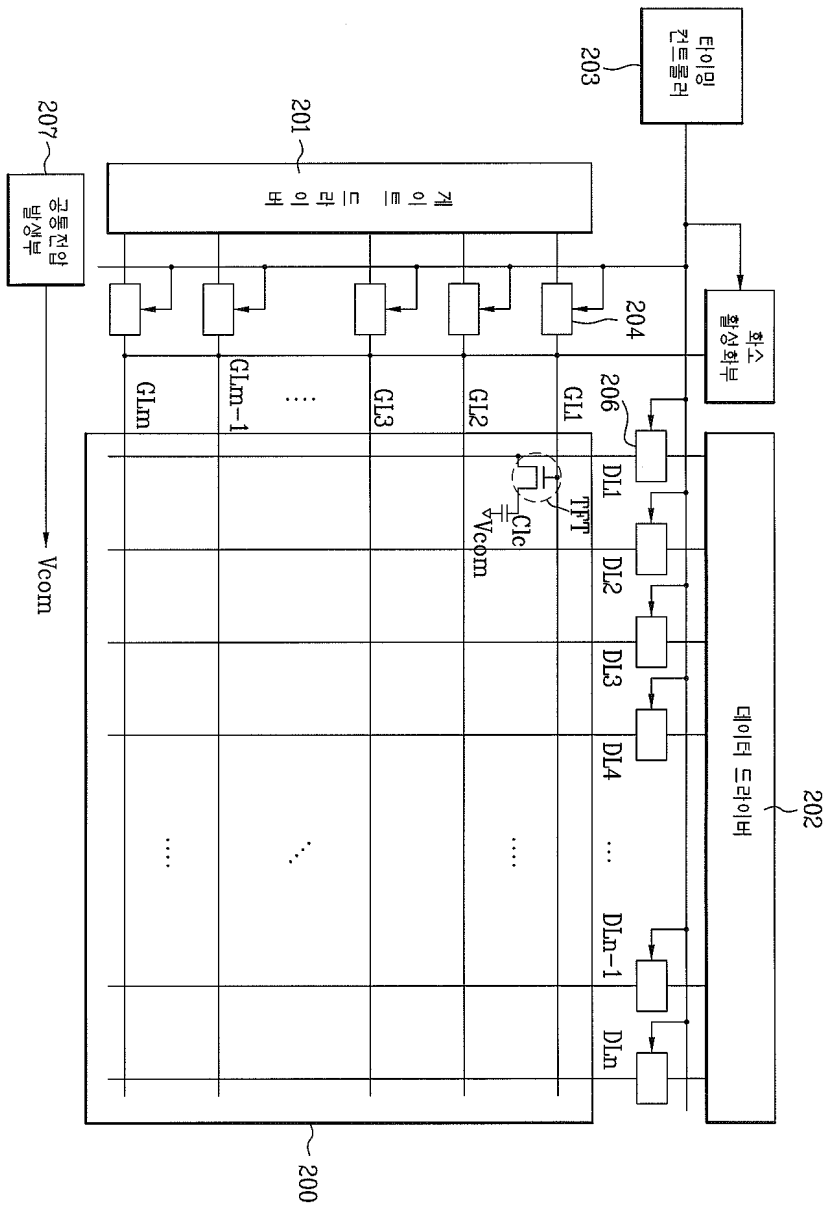
Clc : 액정 캐패시터

도면

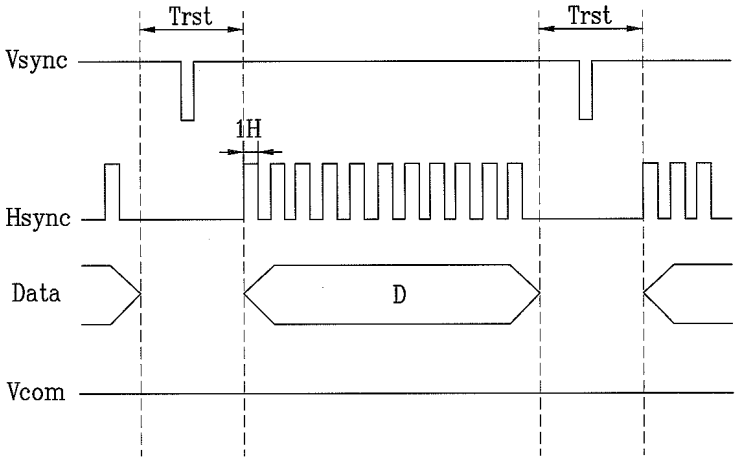
도면1



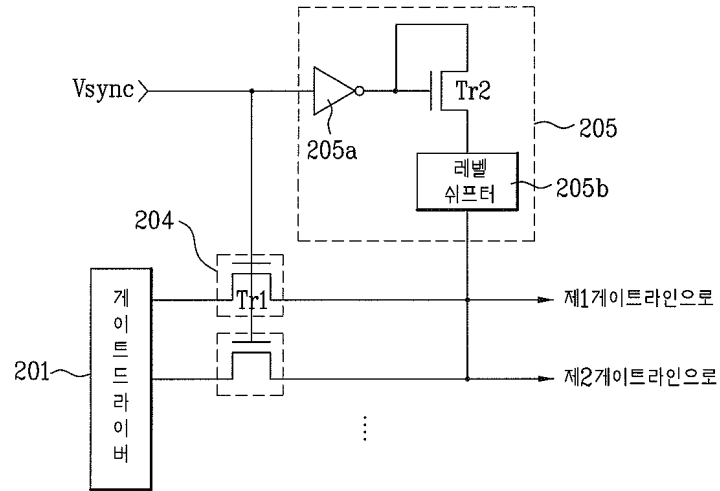
도면2



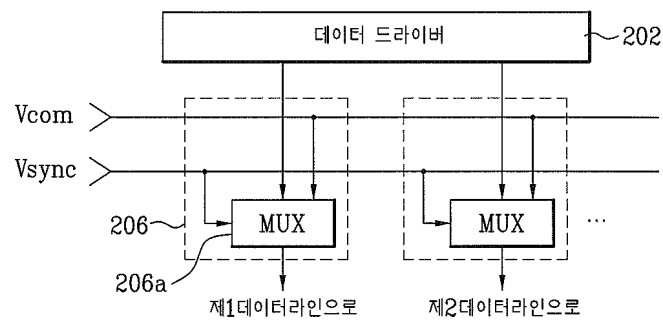
도면3



도면4



도면5



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020070002220A	公开(公告)日	2007-01-05
申请号	KR1020050057626	申请日	2005-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SHIN WOO 이신우 KIM DO YOUNG 김도영		
发明人	이신우 김도영		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3677 G09G3/3655 G09G2300/0814 G09G2310/0289 G09G2320/0257		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够防止不使用屏幕擦伤黑色数据的液晶显示器。并且当栅极线被驱动时，它被激活并且从数据线提供图像数据信号。根据该图像数据信号，它包括用于将图像数据信号提供给栅极驱动器的数据驱动器：每条数据线，公共电压产生部分，用于向每个像素，像素电极，公共电极，切口，像素激活部分和等电位形成单元提供公共电压。用于将图像数据信号提供给栅极驱动器的数据驱动器：每条数据线连续地提供扫描脉冲，并且连续地驱动每条栅极线，指示图像的多个像素。像素电极与每个像素一起形成，并且从数据线施加在图像数据信号周围。公共电极形成有每个像素，并且被施加到来自公共电压产生部分的公共电压。如果输出图像数据信号，则切除在空白持续时间中断栅极线和栅极驱动器之间的连接。像素激活部分同时在空白持续时间内驱动栅极线，同时激活所有像素。等电位形成单元通过向所有数据线提供公共电压，在每个像素的像素电极和公共电极之间的空白持续时间内形成等电位。液晶显示，屏幕磨损（模糊），黑色数据，空白持续时间。

