

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁸
G02F 1/136 (2006.01)

(11) 공개번호 10-2006-0001031
(43) 공개일자 2006년01월06일

(21) 출원번호 10-2004-0050042
(22) 출원일자 2004년06월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 홍상표
부산광역시 동래구 명장1동 61-27번지

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 횡전계방식 액정표시소자

요약

본 발명은 데이터 전압에 따라 박막트랜지스터의 구동전압이 일정하게 유지되도록 함으로써 화질을 개선하고자 하는 횡전계방식 액정표시소자에 관한 것으로, 기관 상에 수직교차하여 화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선의 교차지점에 형성되는 박막트랜지스터와, 상기 게이트 배선에 평행하는 공통배선 및 상기 공통배선에서 분기되는 공통전극과, 상기 박막트랜지스터의 드레인 전극에 연결되고 상기 공통전극 사이에서 평행하는 화소전극과, 상기 박막트랜지스터 상부에 형성되어 일정한 전압이 걸리는 전압보상패턴을 포함하여 구성되는 것을 특징으로 한다.

대표도

도 2

색인어

박막트랜지스터, 전압보상패턴, Vcom 전압, IPS

명세서

도면의 간단한 설명

도 1은 종래 기술에 의한 횡전계방식 액정표시소자의 평면도.

도 2는 본 발명에 의한 횡전계방식 액정표시소자의 평면도.

도 3은 도 2의 I-I'선상에서의 절단면도.

*도면의 주요 부분에 대한 부호설명

112 : 게이트 배선 112a : 게이트 전극

114 : 반도체층 115 : 데이터 배선

115a : 소스 전극 115b : 드레인 전극

117 : 화소전극 119 : 커패시터 전극

124 : 공통전극 125 : 공통배선

127 : 전압보상패턴 150, 151 : 제 1, 제 2 콘택홀

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자(LCD ; Liquid Crystal Display Device)에 관한 것으로, 특히 데이터 전압에 따라 박막트랜지스터의 구동전압이 일정하게 유지되도록 함으로써 화질을 개선하고자 하는 횡전계방식 액정표시소자에 관한 것이다.

최근, 계속해서 주목받고 있는 평판표시소자 중 하나인 액정표시소자는 액체의 유동성과 결정의 광학적 성질을 겸비하는 액정에 전계를 가하여 광학적 이방성을 변화시키는 소자로서, 종래 음극선관(Cathode Ray Tube)에 비해 소비전력이 낮고 부피가 작으며 대형화 및 고정세가 가능하여 널리 사용되고 있다.

상기 액정표시소자는 액정의 성질과 패턴의 구조에 따라서 여러 가지 다양한 모드가 있다.

구체적으로, 액정 방향자가 90°트위스트 되도록 배열한 후 전압을 가하여 액정 방향자를 제어하는 TN 모드(Twisted Nematic Mode)와, 한 화소를 여러 도메인으로 나눠 각각의 도메인의 주시야각 방향을 달리하여 광시야각을 구현하는 멀티도메인 모드(Multi-Domain Mode)와, 보상필름을 기판에 부착하여 빛의 진행방향에 따른 빛의 위상변화를 보상하는 OCB 모드(Optically Compensated Birefringence Mode)와, 한 기판 상에 두개의 전극을 형성하여 액정의 방향자가 배향막의 나란한 평면에서 꼬이게 하는 횡전계방식(In-Plane Switching Mode)과, 네가티브형 액정과 수직배향막을 이용하여 액정 분자의 장축이 배향막 평면에 수직 배열되도록 하는 VA 모드(Vertical Alignment Mode) 등 다양하다.

이중, 상기 횡전계방식 액정표시소자는 통상, 서로 대향 배치되어 그 사이에 액정층을 구비한 컬러필터 어레이 기판과 박막트랜지스터 어레이 기판으로 구성된다.

즉, 상기 컬러필터 어레이 기판에는 빛샘을 방지하기 위한 블랙 매트릭스와, 상기 블랙 매트릭스 상에 색상을 구현하기 위한 R,G,B의 컬러필터층이 형성된다.

그리고, 상기 박막트랜지스터 어레이 기판에는 단위 화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선의 교차 지점에 형성된 스위칭소자와, 서로 엇갈리게 교차되어 횡전계를 발생시키는 공통전극 및 화소전극이 형성된다.

이하, 도면을 참조하여 종래 기술의 횡전계방식 액정표시소자에 대해 설명하면 다음과 같다. 이하에서는 주로 횡전계방식 액정표시소자의 박막트랜지스터 어레이 기판에 관하여 서술한다.

도 1은 종래 기술에 의한 횡전계방식 액정표시소자의 평면도이다.

박막트랜지스터 어레이 기판 상에는, 도 1에 도시된 바와 같이, 수직으로 교차 배치되어 단위 화소를 정의하는 게이트 배선(12) 및 데이터 배선(15)과, 상기 게이트 배선(12) 및 데이터 배선(15)의 교차 부위에 배치된 박막트랜지스터(TFT)와, 상기 게이트 배선(12)에 평행하도록 화소 내에 배치된 공통배선(25)과, 상기 공통배선(25)에서 분기되어 각 화소영역에 상

기 데이터 배선(15)에 평행하도록 형성되는 다수개의 공통전극(24)과, 상기 박막트랜지스터(TFT)의 드레인 전극(15b)에 연결되어 각 화소영역의 상기 공통전극(24) 사이에서 상기 공통전극과 평행하게 교차 배치된 다수개의 화소 전극(17)이 구비되어 있다.

상기 박막트랜지스터(TFT)는 상기 게이트 배선(12)에서 분기되는 게이트 전극(12a)과, 상기 게이트 전극(12a)을 포함한 전면에서 형성된 게이트 절연막(도시하지 않음)과, 상기 게이트 전극(12a) 상부의 게이트 절연막 상에 형성된 반도체층(14)과, 상기 데이터 배선(15)에서 분기되어 상기 반도체층(14) 양 끝에 각각 형성되는 소스 전극(15a) 및 드레인 전극(15b)으로 구성된다.

그리고, 상기 공통배선(25) 및 공통전극(24)은 일체형으로 형성되며, 상기 게이트 배선(12)과 동시에 형성되는데, 구리(Cu), 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti) 등의 저저항 금속으로 형성한다.

상기 화소전극(17)은 상기 공통전극(24)과 교번하도록 형성하는데, 보호막(도시하지 않음)을 선택적으로 제거하여 형성된 제 1 콘택홀(50)을 통해서 상기 박막트랜지스터의 드레인 전극(15b)과 접속된다.

이 때, 상기 공통전극(24) 및 화소전극(17)은 일직선 형태로 교차 형성되어도 무방하고 또는, 도 1에 도시된 바와 같이, zigzag(지그재그) 형태로 형성되어도 무방하다.

한편, 상기 공통배선(25) 상부에 게이트 절연막을 사이에 두고 커패시터 전극(19)이 더 구비되어 스토리지 커패시터를 구성하는데, 상기 커패시터 전극(19)은 상기 데이터 배선(15)과 동시에 형성되어 보호막을 제거하여 형성된 제 2 콘택홀(51)을 통해 상기 화소 전극(17)에 접속되어 전압을 인가받는다.

이 때, 상기 공통배선(25)과 커패시터 전극(19) 사이에서 발생하는 스토리지 커패시턴스 이외에, 서로 오버랩되는 드레인 전극(15b)과 공통전극(24) 사이에서도 스토리지 커패시턴스가 발생하여 부족한 스토리지 커패시턴스를 보충한다.

이와같이 구성된 박막트랜지스터 어레이 기판은 액정층을 사이에 두고 대향기판과 합착되는데, 기판에 대해서 수평을 유지한 상태로 액정층의 액정분자를 회전시키기 위하여 공통전극 및 화소전극 2개를 모두 동일한 기판 상에 형성하고, 상기 2개의 전극 사이에 전압을 걸어 기판에 대해서 수평방향의 전계를 일어나게 한다.

횡전계방식 액정표시소자는 이러한 전기장을 이용하여 액정분자의 배열을 조절한다. 이 때문에, 시각방향에 대한 액정의 복굴절의 변화가 작아 종래의 TN방식 액정표시소자에 비해 시야각 특성이 월등하게 우수해지는 것이다.

발명이 이루고자 하는 기술적 과제

그러나, 종래 기술에 의한 횡전계방식 액정표시소자는 다음과 같은 문제점이 있다.

즉, 횡전계방식 액정표시소자의 박막트랜지스터는 스위칭 소자로서의 동작을 위해 게이트 전극과 소스/드레인 전극을 포함하고 있는바, 액정표시소자의 구동시 게이트 전극에는 대략 -5V와 24V의 이산적인 전압(Off전압:-5V, On전압:24V)이 가해지고, 소스/드레인 전극에는 0V에서 13V까지의 연속적인 전압이 가해지는데, 결국, 소스/드레인 전극에 가해지는 데이터 전압에 따라 박막트랜지스터의 구동전압이 5V에서 11V까지 변하게 된다.

구체적으로, 박막트랜지스터의 구동전압은 데이터 전압과 게이트 전압의 차이에 의하는데, 박막트랜지스터가 Off될 경우 실효전압값은 $0 - (-5) = 5V$ 가 되고, 박막트랜지스터가 On될 경우 실효전압값은 $24 - 13 = 11V$ 가 된다.

이 때, 이론적으로 박막트랜지스터의 구동전압이 V_{sat} (Saturation Voltage)보다 높으면 채널층을 흐르는 I_{on} (On시의 커런트)이 일정하여야 하지만, 실질적으로는 전압차가 높을 수록 I_{on} 이 증가하였다.

따라서, 박막트랜지스터의 구동전압이 5V에서 11V까지 변화하는 과정에 있어서, 그 구동전압이 작으면 화소전극에 전압을 전달하는 속도가 늦어지게 되고, 구동전압이 높으면 화소전극에 전압을 전달하는 속도가 빨라져 수직 크로스토크가 생기는 등 화질이 크게 떨어지는 문제점이 있었다.

따라서, 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 소스/드레인 전극 상부에 일정한 전압이 걸리는 패턴을 더 구비하여 박막트랜지스터의 구동전압의 변폭을 보상함으로써 화질을 개선하고자 하는 횡전계방식 액정표시소자를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 횡전계방식 액정표시소자는 기판 상에 수직교차하여 화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선의 교차지점에 형성되는 박막트랜지스터와, 상기 게이트 배선에 평행하는 공통배선 및 상기 공통배선에서 분기되는 공통전극과, 상기 박막트랜지스터의 드레인 전극에 연결되고 상기 공통전극 사이에서 평행하는 화소전극과, 상기 박막트랜지스터 상부에 형성되어 일정한 전압이 걸리는 전압보상패턴을 포함하여 구성되는 것을 특징으로 한다.

이와 같이, 본 발명은 박막트랜지스터 상부에 전압보상패턴을 구비하여 박막트랜지스터의 구동전압의 변화폭을 줄여 화상 품질을 향상시키고자 하는 것을 특징으로 한다.

이 때, 상기 전압보상패턴은 상기 공통배선 또는 공통전극에 콘택되어 일정한 전압값이 걸린다.

이하, 도면을 참조하여 본 발명에 따른 횡전계방식 액정표시소자에 대해 상세히 설명하면 다음과 같다.

도 2는 본 발명에 의한 횡전계방식 액정표시소자의 평면도이고, 도 3은 도 2의 I-I'선상에서의 절단면도이다.

본 발명에 의한 횡전계방식 액정표시소자의 박막트랜지스터 어레이 기판(111) 상에는, 도 2 및 도 3에 도시된 바와 같이, 일렬로 배치된 게이트 배선(112) 및 상기 게이트 배선(112)에서 분기된 게이트 전극(112a)과, 상기 게이트 배선(112)에 평행하는 공통배선(125) 및 상기 공통배선(125)에서 분기되는 공통전극(124)과, 상기 게이트 배선(112)을 포함한 전면에 형성된 게이트 절연막(113)과, 상기 게이트 전극(112a) 상부의 게이트 절연막(113) 상에 비정질 실리콘(a-Si) 및 비정질 실리콘에 불순물을 이온 주입한 n+ a-Si을 차례로 증착하여 형성된 반도체층(114)과, 상기 게이트 배선에 수직 교차하여 화소를 정의하는 데이터 배선(115) 및 상기 데이터 배선(115)에서 분기되어 상기 반도체층(114) 상에 형성되는 소스/드레인 전극(115a, 115b)과, 상기 데이터 배선(115)을 포함한 전면에 형성된 보호막(116)과, 상기 보호막(116) 상에서 드레인 전극(115b)에 연결되고 상기 공통전극(124)에 평행하여 횡전계를 발생시키는 화소전극(117)과, 상기 소스/드레인 전극(115b) 상부에 형성되고 상기 공통배선(125) 또는 공통전극(124)에 콘택되어 일정한 전압이 인가되는 전압보상패턴(127)이 구비된다.

이 때, 상기 게이트 배선(112) 및 데이터 배선(115)의 교차 지점에 형성되는 게이트 전극(112a), 게이트 절연막(113), 반도체층(114), 소스/드레인 전극(115a, 115b)의 적층막이 박막트랜지스터가 되는데, 상기 게이트 전극(112a)에 인가되는 전압에 의해 그 온/오프가 결정된다.

즉, 상기 게이트 전극(112a)에 인가되는 게이트 전압이 -5V이면 박막트랜지스터가 오프되어 구동이 되지 않고, 24V이면 박막트랜지스터가 온되어 소스전극(115a)의 데이터 전압이 채널층을 거쳐 드레인 전극(115b) 및 화소전극(117)에 전달된다.

이 때, 데이터 전압이 0V에서 13V까지 연속적으로 변화하는데, 0V인 경우에는 Ion이 적어지고 13V인 경우에는 Ion이 많아지게 되는데, 전압보상패턴(127)에 인가되는 전압에 의해 그 차이가 보상되어 비교적 일정한 양으로 흐르게 된다.

구체적으로, 본 발명에서의 TFT구동의 실효전압 최소값은, 게이트 전압이 -5V이고 데이터 전압이 0V이고 전압보상패턴이 6.3V(Vcom Voltage)인 경우(Off의 경우) $6.3 - (-5) = 11.3V$ 가 되고, 게이트 전압이 24V이고 데이터 전압이 13V이고 전압보상패턴이 6.3V인 경우(On의 경우) $24 - 6.3 = 17.7V$ 가 되어, 종래에 박막트랜지스터의 구동전압이 5V에서 11V가 되었던 것과 달리, 본 발명에서는 11.3V에서 17.7V가 되어 그 변폭을 줄일 수 있게 되었다.(하기 표 참고)

	종래기술의 TFT구동중 실효전압의 최소값	본 발명에서의 TFT구동의 실효전압의 최소값
Off시	$0 - (-5) = 5V$	$6.3 - (-5) = 11.3V$
On시	$24 - 13 = 11V$	$24 - 6.3 = 17.7V$

따라서, 데이터 전압이 0V에서 13V까지 흐르는 과정에 있어서, 화소전극에 채워지는 Ion 양이 보상되어 화질이 향상된다.

참고로, 상기 박막트랜지스터의 구동전압은 게이트 전압과 데이터 전압의 차이에 의하는 것이 일반적인데, 게이트 전압과 전압보상패턴에 걸리는 전압차가 크면 그것에 의한다.

이 때, 상기 전압보상패턴(127)은 게이트 절연막(113) 및 보호막(116)을 제거하여 형성한 제 2 콘택홀(151)을 통해 상기 공통배선(125) 또는 공통전극(124)에 콘택되므로 일정한 Vcom 전압(6.3V)이 걸리게 된다. 따라서, 전압보상패턴에 제공하기 위한 전압을 별도로 생성하지 않아도 된다.

이하, 본발명에 의한 횡전계방식 액정표시소자의 제조방법을 살펴보면 다음과 같다.

먼저, 기판(111) 상에 낮은 비저항을 가지는 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 몰리브덴-텅스텐(MoW) 등의 금속을 증착한 후 패터닝하여 복수개의 게이트 배선(112), 게이트 전극(112a), 공통배선(125) 및 공통전극(124)을 형성한다.

다음, 상기 게이트 배선(112)을 포함한 전면에 게이트 절연막(113)을 형성하고, 게이트 절연막을 포함한 전면에 비정질 실리콘(a-Si:H)을 고온에서 증착한 후 패터닝하여 게이트 전극(112a) 상부의 게이트 절연막 상에 반도체층(114)을 형성한다.

그리고, 상기 반도체층(114)을 포함한 전면에 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 몰리브덴-텅스텐(MoW) 등의 금속을 증착한 후 패터닝하여 복수개의 데이터 배선(115), 소스/드레인 전극(115a/115b)을 형성한다.

다음, 상기 데이터 배선(115)을 포함한 전면에 무기절연물질 또는 유기절연물질을 증착하여 보호막(116)을 형성한 후, 상기 보호막의 일부를 제거하여 상기 드레인 전극(115b)이 노출되는 제 1 콘택홀(150)을 형성하고 이와 동시에, 상기 공통배선(125) 또는 공통전극(124)이 노출되는 제 2 콘택홀(151)을 형성한다.

이후, 상기 보호막(116)을 포함한 전면에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명도전물질을 증착하고 패터닝하여 상기 제 1 콘택홀(150)을 통해 드레인 전극(115b)에 콘택하고 상기 공통전극(124)에 평행하는 화소 전극(117)을 형성하고 이와 동시에, 상기 제 2 콘택홀(151)을 통해 상기 공통배선(125) 또는 공통전극(124)에 콘택하는 전압보상패턴(127)을 형성한다. 이 때, 상기 전압보상패턴(127)은 화소의 개구부에 형성되지 않도록 상기 데이터 배선(115)에 오버랩되도록 연장형성하여 상기 공통전극에 콘택시킨다.

이로써, 횡전계방식 액정표시소자의 박막어레이 기판이 완성된다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상기와 같은 본 발명의 횡전계방식 액정표시소자는 다음과 같은 효과가 있다.

즉, 박막트랜지스터 상부에 일정한 전압이 걸리는 전압보상패턴을 더 구비하여 박막트랜지스터의 구동전압의 최저치와 최고치의 변폭을 보상함으로써, 데이터 전압이 0V에서 13V까지 흐르는 과정에 있어서, 화소전극에 채워지는 Ion 양이 보상되어 화질이 향상된다.

그리고, 상기 전압보상패턴을 공통배선 또는 공통전극에 콘택시켜 일정한 전압을 제공하므로, 전압보상패턴에 제공하기 위한 전압을 별도로 생성하지 않아도 된다.

(57) 청구의 범위

청구항 1.

기판 상에 수직교차하여 화소를 정의하는 게이트 배선 및 데이터 배선;

상기 게이트 배선 및 데이터 배선의 교차지점에 형성되는 박막트랜지스터;

상기 게이트 배선에 평행하는 공통배선 및 상기 공통배선에서 분기되는 공통전극;

상기 박막트랜지스터의 드레인 전극에 연결되고 상기 공통전극 사이에서 평행하는 화소전극;

상기 박막트랜지스터 상부에 형성되어 일정한 전압이 걸리는 전압보상패턴을 포함하여 구성되는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 2.

제 1 항에 있어서,

상기 전압보상패턴을 상기 화소전극과 동일층에 구비되는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 3.

제 1 항에 있어서,

상기 게이트 배선, 공통배선 및 공통전극은 동일층에 구비되는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 4.

제 1 항에 있어서,

상기 박막트랜지스터는,

상기 게이트 배선에서 분기되는 게이트 전극과,

상기 게이트 전극을 포함한 전면에 형성된 게이트 절연막과,

상기 게이트 전극 상부의 게이트 절연막 상에 형성된 반도체층과,

상기 데이터 배선에서 분기되는 소스/드레인 전극으로 이루어지는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 5.

제 1 항에 있어서,

상기 전압보상패턴은 상기 공통배선 또는 공통전극에 콘택되는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 6.

제 5 항에 있어서,

상기 전압보상패턴은 상기 데이터 배선에 오버랩되도록 연장형성하여 상기 공통배선 또는 공통전극에 콘택시키는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 7.

제 1 항에 있어서,

상기 게이트 배선과 데이터 배선 사이에 게이트 절연막이 더 구비되고, 상기 데이터 배선을 포함한 전면에 보호막이 더 구비되는 것을 특징으로 하는 횡전계방식 액정표시소자.

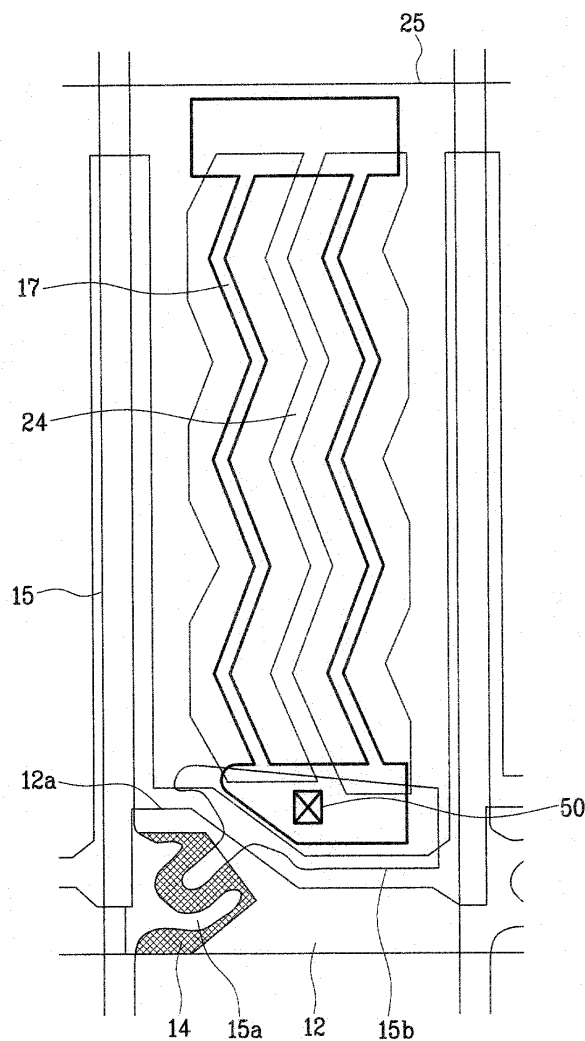
청구항 8.

제 7 항에 있어서,

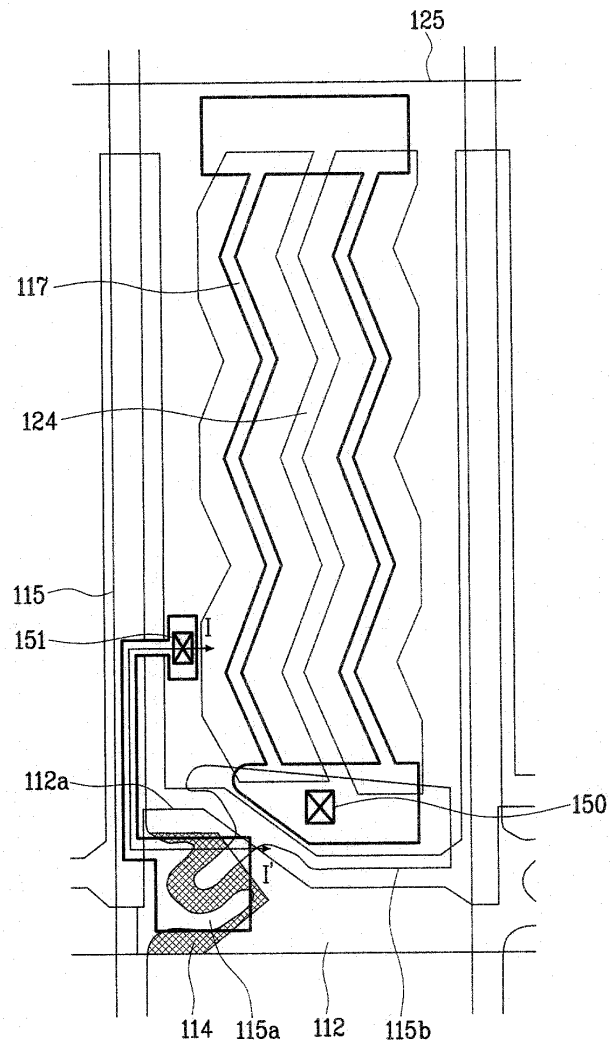
상기 전압보상패턴은 상기 게이트 절연막 및 보호막을 관통하여 상기 공통배선 또는 공통전극에 콘택되는 것을 특징으로 하는 횡전계방식 액정표시소자.

도면

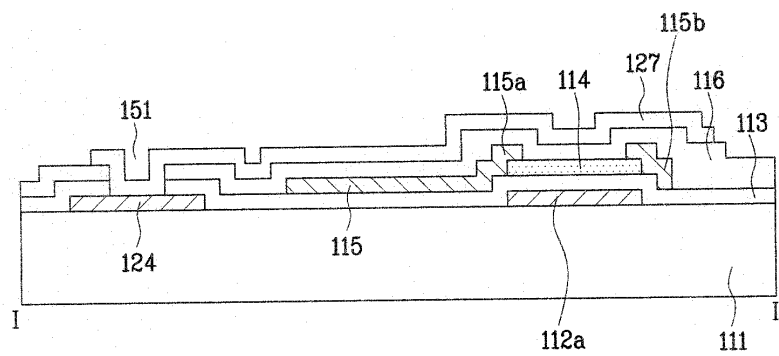
도면1



도면2



도면3



专利名称(译)	横向电场型液晶显示装置		
公开(公告)号	KR1020060001031A	公开(公告)日	2006-01-06
申请号	KR1020040050042	申请日	2004-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HONG SANGPYO		
发明人	HONG,SANGPYO		
IPC分类号	G02F1/136		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

本发明涉及一种横向电场型液晶显示装置，用于通过根据数据电压保持薄膜晶体管的驱动电压恒定来改善图像质量。横向电场型液晶显示装置包括栅极互连和数据互连，在栅极布线和数据布线的交叉点处形成的薄膜晶体管；与栅极布线平行的公共布线和在公共布线处分支的公共电极；以及连接到薄的漏极的并联电极。并且在薄膜晶体管上形成电压补偿图案以向其施加恒定电压。2 指数方面 薄膜晶体管，电压补偿模式，Vcom 电压，IPS

