

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁷
G02F 1/133(11) 공개번호 10-2005-0065970
(43) 공개일자 2005년06월30일(21) 출원번호 10-2003-0097143
(22) 출원일자 2003년12월26일(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416(72) 발명자 박상진
경기도용인시수지읍동천리현대홈타운1차101동1004호
정영배
경기도수원시권선구권선동1304권선3지구주공3단지아파트332동1205호
최영준
경기도수원시팔달구영통동1051-3(202호)
이기한
경기도용인시수지읍상현리금호베스트빌155-801
이명우
경기도수원시팔달구영통동1036-16번지204호
조종환
경기도군포시산본동세종APT643동505호

(74) 대리인 박영우

심사청구 : 없음

(54) 광센서와 이를 갖는 액정 표시 장치

요약

개구율 저하를 방지하기 위해 단순화시킨 광센서와 이를 갖는 액정 표시 장치가 개시된다. 스토리지 캐패시터는 일단이 제1 전원전압에 연결된다. 광감지 소자의 제1 전류 전극은 스토리지 캐패시터의 타단에 연결되고, 제어 전극을 통해 액티브 신호가 인가됨에 따라, 액티브되어 외부로부터 인가되는 광에 대응하는 광누설 전하를 스토리지 캐패시터에 저장하고, 제어 전극을 통해 선택 신호가 인가됨에 따라, 저장된 광누설 전하를 제2 전류 전극을 통해 출력한다. 이에 따라, 하나의 박막 트랜지스터와 하나의 스토리지 캐패시터로 광센서를 구현하므로써, 액정 표시 장치의 개구율이 저하되는 것을 방지할 수 있다.

대표도

도 2

색인어

광센서, 개구율, 광누설 전류, 스토리지 캐패시터

명세서

도면의 간단한 설명

도 1은 일반적인 어레이 기판에 채용되는 광센서의 등가회로도이다.

도 2는 본 발명의 실시예에 따른 광센서를 설명하기 위한 등가 회로도이다.

도 3a는 본 발명에 따른 광센서부를 설명하기 위한 도면이고, 도 3b는 상기한 도 3a에 도시한 광센서부의 동작을 설명하기 위한 파형도이다.

도 4는 상기한 도 2의 일례에 따른 어레이 기판의 평면도이다.

도 5는 상기한 도 4의 절단선 A-A'으로 절단한 단면도이다.

도 6a 내지 도 6e는 상기한 도 4의 제조 공정 순서를 설명하기 위한 도면들이다.

<도면의 주요부분에 대한 부호의 설명>

GL : 게이트 라인 DL : 데이터 라인

Q1 : 스위칭 소자 Q2 : 광감지 소자

CLC : 액정 캐패시터 CST1, CST2 : 스토리지 캐패시터

VL1, VL2 : 전원 라인 ROL : 리드 아웃 라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 광센서와 이를 갖는 액정 표시 장치에 관한 것으로, 보다 상세하게는 개구율 저하를 방지하기 위해 단순화시킨 광센서와 이를 갖는 액정 표시 장치에 관한 것이다.

일반적으로 광센서는 외부로부터 입력되는 광에 응답하여 해당 위치를 감지하는 기능을 수행한다. 특히, 상기한 광센서를 채용하는 액정 표시 패널은 윌렘 덴 보어(Willem den Boer)등에 의해 2003년 SID 학회 논문에 발표한 논문에 Active Matrix LCD with Integrated Optical Touch Screen으로 발표한 바와 같이, 다수의 광센서들이 매트릭스 타입으로 배열되어, 외부광의 위치에 대응하는 위치 정보의 생성을 통해 지문 인식 기능이나 터치 패널 기능 등의 동작에 이용된다.

도 1은 일반적인 어레이 기판에 채용되는 광센서의 등가회로도이다. 특히 액정 표시 패널의 단위 화소 영역에 형성된 광센서를 도시한다.

도 1을 참조하면, 일반적인 광센서를 갖는 액정 표시 패널은 다수의 게이트 라인(GL), 다수의 데이터 라인(DL), 게이트 라인(GL)과 데이터 라인(DL)간에 연결된 제1 스위칭 소자(Q1), 제1 스위칭 소자(Q1)에 연결된 액정 캐패시터(CLC) 및 제1 스토리지 캐패시터(CST1)를 포함한다. 또한, 제1 전원 라인(VL1), 제2 전원 라인(VL2), 외부광의 세기를 검출하여 전하로 변환시키는 제2 스위칭 소자(TS1), 제2 스위칭 소자(TS1)로부터 제공된 전하를 저장하는 제2 스토리지 캐패시터(CST2), 제2 스토리지 캐패시터(CST2)에 저장된 전하들을 출력하는 제3 스위칭 소자(TS2) 및 리드 아웃 라인(ROL)을 포함한다. 상기 제2 스위칭 소자(TS1), 제2 스토리지 캐패시터(CST2) 및 제3 스위칭 소자(TS2)는 일종의 광센서로서 동작한다.

그러면, 상기 광센서의 동작을 살펴보면 다음과 같다.

먼저, 제2 스위칭 소자(TS1)에 외부광이 입사되면, 상기 제2 스위칭 소자(TS1)의 게이트 전극에 연결된 제1 전원 라인(VL1)에 음의 전압을 인가하고 제2 스위칭 소자(TS1)의 드레인 전극에 연결된 제2 전원 라인(VL2)에 양의 전압을 인가하여 상기 제2 스위칭 소자(TS1)를 오프(OFF) 상태로 만든다. 그러면, 외부광이 입사된 제2 스위칭 소자(TS1)에서는 외부광이 입사되지 않은 제3 스위칭 소자(TS2)에 비해 상당한 크기의 광누설 전류가 생성되게 된다.

이와 같이 생성된 광누설 전류는 제3 스위칭 소자(TS2)가 온(ON)되어 있지 않은 상태에서 제2 스토리지 캐패시터(CST2)를 충전시키게 되고, 상기 제2 스토리지 캐패시터(CST2)에 충전된 전하는 제3 스위칭 소자(TS2)가 턴-온될 때까지 유지된다.

상기 제3 스위칭 소자(TS2)의 게이트 전극에 연결된 다음 게이트 라인(GQ+ 1)에 하이 레벨의 게이트 신호를 인가함에 따라, 상기 제2 스토리지 캐패시터(CST2)에 충전된 전하들은 상기 제3 스위칭 소자(TS2)를 경유하여 리드 아웃 라인(ROL)을 따라 독출 회로부(미도시)로 출력된다.

이처럼, 광센서는 디스플레이 기능을 수행하는 액정 표시 패널, 특히 어레이 기판에 채용되어 광감지 기능을 수행한다.

하지만, 상기 광센서는 어레이 기판의 단위 화소를 정의하는 영역에 위치할 공간 확보가 충분하지 않기 때문에 설계 위치에 제약을 받는다.

특히, 투과형 액정 표시 장치나 반사-투과형 액정 표시 장치에 상기한 광센서를 채용하게 되면 개구율을 감소시키는 문제점이 있고, 2개의 박막 트랜지스터와 하나의 캐패시터를 형성하게 되므로 불량률의 증가에 의해 수율이 감소하는 문제점이 있으며, 화소 영역내에 설계되는 다수의 소자들에 의한 신호 간섭 등을 유발하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

이에 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 개구율 저하를 방지하고, 불량률의 증가에 따른 수율 감소 및 신호 간섭을 해결하기 위해 구조를 단순화시킨 광센서를 제공하는 것이다.

또한, 본 발명의 다른 목적은 상기한 광센서를 갖는 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

상기한 본 발명의 목적을 실현하기 위한 하나의 특징에 따른 광센서는, 일단이 제1 전원전압에 연결된 스토리지 캐패시터; 및 제1 전류 전극이 상기 스토리지 캐패시터의 타단에 연결되고, 제어 전극을 통해 액티브 신호가 인가됨에 따라, 액티브되어 외부로부터 인가되는 광에 대응하는 광누설 전하를 상기 스토리지 캐패시터에 저장하고, 상기 제어 전극을 통해 선택 신호가 인가됨에 따라, 상기 저장된 광누설 전하를 제2 전류 전극을 통해 출력하는 광감지 소자를 포함한다.

또한, 상기한 본 발명의 다른 목적을 실현하기 위한 액정 표시 장치는, 제1 스캔 신호를 전달하는 다수의 제1 스캔 라인; 데이터 신호를 전달하는 다수의 데이터 라인; 상기 제1 스캔 신호에 응답하여 상기 데이터 신호에 대응하는 화상을 표시하는 화소부; 다수의 제2 스캔 라인; 다수의 리드 아웃 라인; 및 상기 제2 스캔라인을 통해 액티브 신호가 인가됨에 따라, 외부로부터 인가되는 광에 대응하는 광누설 전하를 저장하고, 상기 제2 스캔라인을 통해 선택 신호가 인가됨에 따라, 상기 저장된 광누설 전하를 상기 리드 아웃 라인을 통해 출력하는 광센서부를 포함한다.

이러한 광센서와 이를 갖는 액정 표시 장치에 의하면, 하나의 박막 트랜지스터와 하나의 스토리지 캐패시터로 광센서를 구현하므로써, 액정 표시 장치의 개구율이 저하되는 것을 방지할 수 있다.

이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

도 2는 본 발명의 실시예에 따른 광센서를 설명하기 위한 등가 회로도로서, 특히 액정 표시 패널의 단위 화소 영역에 형성된 광센서를 도시하고, 설명의 편의를 위해 하나의 단위 픽셀만을 도시한다.

도 2를 참조하면, 본 발명의 실시예에 따른 광센서를 갖는 액정 표시 패널은 게이트 라인(GL)과, 데이터 라인(DL), 스위칭 소자(Q1), 액정 캐패시터(CLC), 제1 스토리지 캐패시터(CST1), 제1 전원 라인(VL1), 제2 전원 라인(VL2), 광감지 소자(Q2), 제2 스토리지 캐패시터(CST2) 및 리드 아웃 라인(ROL)을 포함한다.

게이트 라인(GL)은 가로 방향으로 신장되어, 게이트 신호(GQ)를 스위칭 소자(Q1)에 전달하고, 데이터 라인(DL)은 세로 방향으로 신장되어, 데이터 신호(DP)를 스위칭 소자(Q1)에 전달한다.

스위칭 소자(Q1)는 서로 인접하는 게이트 라인(GL)들과 데이터 라인(DL)들에 의해 정의되는 영역에 형성되어, 소오스가 데이터 라인(DL)에 연결되고, 게이트가 게이트 라인(GL)에 연결된다. 스위칭 소자(Q1)는 게이트 라인(GL)에 하이 레벨의 게이트 신호(GQ)가 인가됨에 따라, 액티브되어 상기 데이터 신호(DP)를 드레인을 통해 액정 캐패시터(CLC) 및 제1 스토리지 캐패시터(CST1)에 출력한다.

액정 캐패시터(CLC)는 일단이 스위칭 소자(Q1)의 드레인에 연결되고, 타단이 공통 전극 전압(VCOM)에 연결되며, 상기 드레인을 통해 제공되는 데이터 신호(DP)를 저장한다.

제1 스토리지 캐패시터(CST1)는 일단이 스위칭 소자(Q1)의 드레인에 연결되고, 타단이 스토리지 전압(VST)에 연결된다. 제1 스토리지 캐패시터(CST1)는 상기 드레인을 통해 제공되는 데이터 신호(DP)를 저장하고 있다가, 상기 스위칭 소자(Q1)가 턴-오프되어 상기 액정 캐패시터(CLC)에 충전된 전하가 점차적으로 방전함에 따라 저장된 전하를 액정 캐패시터(CLC)에 제공한다. 상기한 제1 스토리지 캐패시터(CST1)는 상기한 스위칭 소자(Q1) 및 액정 캐패시터(CLC)와의 조합에 의해 일종의 화소부를 정의한다.

제1 전원 라인(VL1)은 가로 방향으로 신장되어, 외부로부터 제공되는 액티브 신호를 광감지 소자(Q2)에 제공한 후 선택 신호를 광감지 소자(Q2)에 제공하고, 제2 전원 라인(VL2)은 가로 방향으로 신장되어, 외부로부터 제공되는 제2 전원전압을 제2 스토리지 캐패시터(CST2)에 제공한다.

상기 액티브 신호는 외부로부터 인가되는 광에 대응하는 광누설 전하를 제2 스토리지 캐패시터에 저장하기 위한 신호이고, 상기 선택 신호는 상기 저장된 광누설 전하를 리드 아웃 라인(ROL)을 통해 출력하기 위한 신호이다. 바람직하게는 상기 액티브 신호는 제1 프레임 구간 동안 인가되고, 상기 선택 신호는 제2 프레임 구간동안 인가된다. 상기 제1 프레임이 홀수번째 프레임이라면 상기 제2 프레임은 짝수번째 프레임이고, 상기 제1 프레임이 짝수번째 프레임이라면 상기 제2 프레임은 홀수번째 프레임이다. 상기 제2 전원전압은 DC 레벨로서, 도면상에서는 그라운드 레벨을 도시한다.

광감지 소자(Q2)는 제1 전원 라인(VL1)과 제2 전원 라인(VL2)에 의해 정의되는 영역에 형성되어, 드레인이 제2 스토리지 캐패시터(CST2)에 연결되고, 게이트가 제1 전원 라인(VL1)에 연결되며, 소오스가 리드 아웃 라인(ROL)에 연결된다. 광감지 소자(Q2)는 채널 영역을 통해 외부광이 입사됨에 따라, 광전류(Photo Current)를 소오스를 통해 리드 아웃 라인(ROL)에 제공한다. 상기 광전류는 일종의 광감지 신호로서, 해당 위치에 대응하는 정보이다.

제2 스토리지 캐패시터(CST2)는 일단이 광감지 소자(Q2)의 드레인에 연결되고, 타단이 제2 전원 라인(VL2)에 연결된다. 제2 스토리지 캐패시터(CST2)는 상기 드레인을 통해 제공되는 광전류에 대응하는 전하를 충전한다. 상기 광감지 소자(Q2) 및 제2 스토리지 캐패시터(CST2)는 일종의 광센서부를 정의하고, 후술하는 도 3a 및 도 3b에서 보다 상세하게 설명한다.

리드 아웃 라인(ROL)은 세로 방향으로 신장되어, 광감지 소자(Q2)의 소오스를 통해 출력되는 광전류를 광감지 신호로서 외부의 구동 IC(미도시)측에 출력한다. 상기한 광감지 신호는 광감지 소자(Q2)의 턴-오프 영역에 존재하는 오프-커런트(off-current)로서, 그 신호 레벨이 약하므로 상기 리드 아웃 라인(ROL)의 종단에는 별도의 증폭기나 노이즈 필터 등을 더 구비하는 것이 바람직하다.

이상에서는 액정 표시 패널의 단위 화소에 제1 전원 라인(VL1), 제2 전원 라인(VL2), 광감지 소자(Q2) 및 리드 아웃 라인(ROL)을 형성한 것으로 설명하였으나, 상기한 제1 전원 라인(VL1), 제2 전원 라인(VL2), 광감지 소자(Q2) 및 리드 아웃 라인(ROL)을 별도의 기판에 형성하여 패턴 인식 패널로 정의할 수도 있다. 상기 패턴 인식 패널은 액정 표시 패널 위에 구비되어 소정의 터치 패턴이나 지문 인식 패턴 등으로 이용된다.

도 3a는 본 발명에 따른 광센서부를 설명하기 위한 도면이고, 도 3b는 상기한 도 3a에 도시한 광센서부의 동작을 설명하기 위한 파형도이다. 도면상에서 제2 스토리지 캐패시터의 일단 및 타단을 각각 제1 및 제2 노드(NA, NB)로, 상기 제1 및 제2 노드(NA, NB) 각각에 인가되는 전압을 제1 및 제2 노드 전압(VNA, VNB)으로 칭하고, 광감지 소자의 게이트 및 소오스를 제3 및 제4 노드(NC, ND)로, 상기 제3 및 제4 노드(NC, ND) 각각에 인가되는 전압을 제3 및 제4 노드 전압(VNC, VND)으로 칭한다.

도 3a 및 도 3b를 참조하면, 제1 노드(NA)에는 제4 노드 전압(VND)의 최저치에 대응하는 전압(VDlow)이 지속적으로 인가된다.

리셋 구간에서, 제3 노드(NC)에 하이 레벨의 제3 노드 전압(VNC)이 인가되면, 광감지 소자(Q2)는 턴-온되어 제2 스토리지 캐패시터(CST2)에 충전된 전하는 방전되므로 제2 노드(NB)에서 느끼는 제2 노드 전압(VNB)과 제4 노드(ND)에서 느끼는 제4 노드 전압(VND)은 제4 노드 전압(VND)의 최저치에 대응하는 전압(VDlow)으로 동일하다.

충전 구간에서, 제3 노드(NC)에 로우 레벨의 제3 노드 전압(VNC)이 인가되면, 광감지 소자(Q2)는 턴-오프되는데, 이때 상기 광감지 소자(Q2)의 채널층에 외부로부터 광이 입사되면 광누설 전류가 제2 스토리지 캐패시터(CST2)에 충전된다. 제4 노드(ND)에서는 광감지 소자(Q2)가 턴-오프 상태를 유지하므로 하이 임피던스 상태가 되어 하이 레벨의 제4 노드 전압(VND)을 유지한다.

리드 구간에서, 제3 노드(NC)에 하이 레벨의 제3 노드 전압(VNC)이 인가되면, 광감지 소자(Q2)는 턴-온되어 제2 스토리지 캐패시터(CST2)에 충전된 전하는 광감지 소자(Q2)와 제4 노드(ND)를 경유하여 리드 아웃 IC(미도시)에 공급된다.

이상에서 설명한 바와 같이, 본 발명에 따른 광센서부에 구비되는 광감지 소자는 일정 시간 동안에는 스위치로서 동작을 수행하고, 다음 일정 시간 동안에는 광감지 소자로서 동작을 수행하므로 하나의 박막 트랜지스터와 하나의 캐패시터만으로도 정상적으로 광센서의 동작을 수행하는 것을 확인할 수 있다.

도 4는 상기한 도 2의 일례에 따른 어레이 기판의 평면도이고, 도 5는 상기한 도 4의 절단선 A-A'으로 절단한 단면도이다.

도 4 및 도 5에 도시한 바와 같이, 본 발명의 실시예에 따른 어레이 기판은 다수의 게이트 배선(112), 다수의 드레인 배선(122), 게이트 배선(112)과 드레인 배선(122)에 연결된 스위칭 소자(Q1), 제1 스토리지 캐패시터(CST1), 제1 전원 라인(116), 제2 전원 라인(118), 광감지 소자(Q2), 제2 스토리지 캐패시터(CST2), 리드 아웃 배선(126), 화소 전극(160), 그리고 반사 영역과 투과 영역을 정의하는 반사판(170)을 구비한다.

다수의 게이트 배선(112)은 투명 기판(도면번호 미부여) 위에 가로 방향으로 신장되고, 세로 방향으로 배열되며, 다수의 드레인 배선(122)은 상기 투명 기판 위에 세로 방향으로 신장되고, 가로 방향으로 배열되어 다수의 구획된 영역을 정의한다.

스위칭 소자(Q1)는 게이트 배선(112)과 드레인 배선(122)에 구획된 영역에 형성되되, 상기 게이트 배선(112)으로부터 연장된 게이트 전극 라인(210), 상기 드레인 배선(122)으로부터 연장된 드레인 전극 라인(123) 및 상기 드레인 전극 라인(123)으로부터 이격된 소오스 전극 라인(124)을 포함한다.

제1 스토리지 캐패시터(CST1)는 게이트 배선(112) 형성시 형성된 제1 스토리지 전극 라인(114)과 드레인 배선(122) 형성시 형성된 소오스 전극 라인(124)에 의해 정의된다.

제1 전원 라인(116) 및 제2 전원 라인(118)은 게이트 배선(112)에 평행하여 투명 기판(도면번호 미부여) 위에 가로 방향으로 신장되고, 세로 방향으로 배열된다.

리드 아웃 배선(126)은 드레인 배선(122)에 평행하여 상기 투명 기판 위에 세로 방향으로 신장되고, 가로 방향으로 배열되어 다수의 구획된 영역을 정의한다.

광감지 소자(Q2)는 제1 전원 라인(116)으로부터 연장된 일정 영역을 게이트 전극 영역으로 정의하고, 리드 아웃 배선(126)으로부터 연장된 일정 영역을 소오스 전극 영역으로 정의하며, 리드 아웃 배선(126)으로부터 일정 간격 이격된 영역을 드레인 전극으로 정의한다.

제2 스토리지 캐패시터(CST2)는 제2 전원 라인(118) 형성시 형성된 제2 스토리지 전극 라인과 광감지 소자(Q2)의 소오스 전극 영역 형성시 형성된 소오스 전극 라인에 의해 정의된다.

화소 전극(160)은 투명 재질의 ITO층 또는 IZO층으로 이루어져, 서로 인접하는 게이트 배선(112)들과 서로 인접하는 드레인 배선(122)들에 의해 구획되는 화소 영역 각각에 형성되며, 홀(132)을 통해 상기 소오스 전극 라인(124)과 연결되어 디스플레이를 위한 화소 전압을 인가받는다.

반사판(170)은 상기 화소 전극(160) 위에 형성되어 자연광을 반사하는 반사 영역과 인공광을 투과시키는 투과 영역 또는 투과창(134)을 정의하고, 광감지 소자(Q2)의 채널 영역에 대응해서는 미형성되어 외부광이 상기 채널 영역에 인가되도록 한다.

도 6a 내지 도 6e는 상기한 도 4의 제조 공정 순서를 설명하기 위한 도면들이다.

먼저, 도 4 내지 도 6a를 참조하면, 유리나 세라믹 등의 절연 물질로 이루어진 투명 기판(105) 위에 탄탈륨(Ta), 티타늄(Ti), 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 구리(Cu) 또는 텅스텐(W) 등과 같은 금속을 증착한 다음, 증착된 금속을 패터닝하여 게이트 배선(112), 제1 게이트 전극 배선(113), 제1 스토리지 전극 배선(114), 제1 전원 배선(116), 제2 게이트 전극 배선(117) 및 제2 전원 배선(118)을 형성한다.

게이트 배선(112)은 가로 방향으로 신장되고 세로 방향으로 배열되고, 제1 게이트 전극 배선(113)은 게이트 배선(112)으로부터 연장된다. 제1 스토리지 전극 배선(114), 제1 전원 배선(116) 및 제2 전원 배선(118)은 상기 게이트 배선(112)의 신장 방향과 평행하게 형성된다. 제2 게이트 전극 배선(117)은 제1 전원 배선(116)으로부터 연장된다.

이어, 상기 게이트 전극 배선(113)을 포함하는 기판의 전면에 질화 실리콘을 플라즈마 화학 기상 증착법으로 적층하여 게이트 절연막(119)을 형성한 후, 상기 게이트 절연막(119) 위에 형성된 아몰퍼스 실리콘 막 및 인 시튜(insitu) 도핑된 n^+ 아몰퍼스 실리콘 막을 패터닝하여 상기 게이트 절연막(119) 중 아래에 상기 제1 게이트 전극 배선(113) 및 제2 게이트 전극 배선(117)이 위치한 부분 상에 반도체층(117a) 및 오믹 콘택층(117b)으로 이루어지는 제1 액티브층(117c) 및 제2 액티브층(117d)을 각각 형성한다.

상기 게이트 절연막(119)은 향후 제2 스토리지 캐패시터(CST2)를 정의하는 일종의 유전체층의 역할을 수행하는데, 상기 기판의 전면에 형성될 수도 있고, 상기 게이트 배선(112)과 게이트 전극 배선(113)을 커버하도록 패터닝될 수도 있다.

이어, 도 6b에 도시한 바와 같이, 상기 도 6a에 의한 결과물이 형성된 기판 위에 탄탈륨(Ta), 티타늄(Ti), 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 구리(Cu) 또는 텅스텐(W) 등과 같은 금속을 증착한다.

이어, 상기 증착된 금속을 패터닝하여 드레인 배선(122), 제1 드레인 전극 배선(123), 제1 소오스 전극 배선(124), 리드 아웃 배선(126), 제2 소오스 전극 배선(127) 및 제2 드레인 전극 배선(128)을 형성한다. 상기 상부에 형성되는 소오스 전극 배선(124)과 하부에 형성되는 캐패시터 배선은 평면상에서 관찰할 때 일정 영역 중첩되어 제1 스토리지 캐패시터(CST1)로서 동작을 수행한다.

드레인 배선(122)은 세로 방향으로 신장되고 가로 방향으로 배열되며, 제1 드레인 전극 배선(123)은 상기 드레인 배선(122)으로부터 연장되고, 제1 소오스 전극 배선(124)은 상기 제1 드레인 전극 배선(123)으로부터 일정 간격 이격되어 패터닝된다.

제1 소오스 전극 배선(124)과 하부에 형성되는 제1 스토리지 전극 배선(114)은 평면상에서 관찰할 때 일정 영역 중첩되어 제1 스토리지 캐패시터(CST1)로서 동작하고, 제2 드레인 전극 배선(128)과 하부에 형성된 제2 전원 라인(118)은 평면에서 관찰할 때 일정 영역 중첩되어 제2 스토리지 캐패시터(CST2)로서 동작한다.

리드 아웃 배선(126)은 세로 방향으로 신장되고 가로 방향으로 배열되며, 제2 소오스 전극 배선(127)은 상기 리드 아웃 배선(126)으로부터 연장되며, 제2 드레인 전극 배선(128)은 상기 제2 소오스 전극 배선(127)으로부터 일정 간격 이격되도록 패터닝된다.

이어, 도 6c에 도시한 바와 같이, 상기 도 6b에 의한 결과물이 형성된 기판 위에 레지스트를 스핀 코팅 방법으로 적층하여 유기절연층(130)을 후박하게 형성한다.

이어, 상기 게이트 배선(112)과 상기 드레인 배선(122)에 의해 정의되는 매 화소에서 유기절연층(130)의 일부를 제거하여 상기 소오스 전극 배선(124)의 일부 영역을 노출시키는 제1 홀(132)을 형성하고, 유기절연층(130)의 다른 일부를 제거하여 투명 기판(105)을 노출시키는 제2 홀(134)을 형성하며, 유기절연층(130)의 또 다른 일부를 제거하여 제2 게이트 전극 배선(116) 위에 형성된 반도체층(117a)의 일부를 노출시키는 제3 홀(136)을 형성한다.

이어, 도 6d에 도시한 바와 같이, 상기한 제1 내지 제3 홀(132, 134, 136)이 형성된 유기절연막(130)의 표면을 엠보싱 처리하여 서로 다른 높이의 골(142)과 마루(144)를 갖는 요철부재(146)를 형성한 후 패시베이션막(150)을 형성한다. 상기한 요철부재(146)는 향후 형성될 반사판에 의한 반사 효율을 높인다.

이어, 도 6e에 도시한 바와 같이, 패시베이션막(150) 위에 화소 전극을 정의하는 ITO층(160)을 형성하고, 상기 ITO층(160)은 상기 소오스 전극 배선(124)과는 기형성된 홀(132)을 통해 연결된다. 이때, 상기 ITO층(160)은 전면 도포한 후 상기 매 화소 영역에 대응하는 ITO층만 남겨지도록 패터닝할 수도 있고, 상기 매 화소 영역에만 형성되도록 부분 도포할 수도 있다. 도면상에서는 관찰자 관점에서 상기 화소 전극(160)이 상기 드레인 배선(122) 및 상기 게이트 배선(122)으로부터 일정 간격 이격된 것을 도시하였으나, 최소 폭으로 오버랩될 수도 있다.

이어, 상기한 도 6e에 의한 결과물 위에 반사판(170)을 형성하여 상기한 도 3에서 도시한 바와 같은 어레이 기판을 완성한다. 상기 반사판(170)은 제2 홀(134)에 대응해서는 미형성되어 투과 영역을 정의하고, 제3 홀(136)에 대응해서는 미형성되어 외부광이 광감지 소자의 액티브층에 인가되도록 한다. 물론, 상기한 반사판(170) 위에 액정의 러빙을 위한 별도의 배향막(미도시)을 더 형성하는 것은 자명하다.

도면상에서는 매 화소별로 구획된 반사판(170)을 형성하는 것을 도시하였으나, 상기 유기절연층(130)에 의해 정의되는 투과 영역을 제외한 나머지 영역에 반사판(170)을 형성하여 반사 영역을 정의할 수도 있다.

또한, 도면에 도시한 반사판에는 반사 효율을 높이기 위해 표면이 엠보싱 처리된 유기절연층(130)의 형상에 연동하여 형성된 것을 도시하였으나, 상기한 유기절연층을 플랫 타입으로 형성하고, 그 위에 플랫 타입의 반사판을 형성할 수도 있다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 광센서부에 구비되는 광감지 소자는 일정 시간 동안에는 스위치로서 동작을 수행하고, 다음 일정 시간 동안에는 광감지 소자로서 동작을 수행하므로 하나의 박막 트랜지스터와 하나의 캐패시터만으로도 정상적으로 광센서의 동작을 수행한다.

이에 따라, 어레이 기판의 단위 화소 영역에 채용되더라도 단순화된 구조를 통해 광감지 패널을 구현할 수 있으므로 개구율이 저하되는 것을 방지할 수 있다.

또한, 단순화된 구조에 의해 배선들간의 간격을 보다 넓힐 수 있으므로 어레이 기판의 설계 마진을 충분히 확보할 수 있고, 상기한 배선들간의 신호 간섭에 의한 문제를 최소화시킬 수 있다.

이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

일단이 제1 전원전압에 연결된 스토리지 캐패시터; 및

제1 전류 전극이 상기 스토리지 캐패시터의 타단에 연결되고, 제어 전극을 통해 액티브 신호가 인가됨에 따라, 액티브되어 외부로부터 인가되는 광에 대응하는 광누설 전하를 상기 스토리지 캐패시터에 저장하고, 상기 제어 전극을 통해 선택 신호가 인가됨에 따라, 상기 저장된 광누설 전하를 제2 전류 전극을 통해 출력하는 광감지 소자를 포함하는 광센서.

청구항 2.

제1항에 있어서, 상기 액티브 신호는 제1 프레임 구간 동안 인가되고, 상기 선택 신호는 제2 프레임 구간동안 인가되는 것을 특징으로 하는 광센서.

청구항 3.

제1 스캔 신호를 전달하는 다수의 제1 스캔 라인;

데이터 신호를 전달하는 다수의 데이터 라인;

상기 제1 스캔 신호에 응답하여 상기 데이터 신호에 대응하는 화상을 표시하는 화소부;

다수의 제2 스캔 라인;

다수의 리드 아웃 라인; 및

상기 제2 스캔라인을 통해 액티브 신호가 인가됨에 따라, 외부로부터 인가되는 광에 대응하는 광누설 전하를 저장하고, 상기 제2 스캔라인을 통해 선택 신호가 인가됨에 따라, 상기 저장된 광누설 전하를 상기 리드 아웃 라인을 통해 출력하는 광센서부를 포함하는 액정 표시 장치.

청구항 4.

제3항에 있어서, 상기 액티브 신호는 제1 프레임 구간 동안 인가되고, 상기 선택 신호는 제2 프레임 구간동안 인가되는 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제2항에 있어서, 상기 화소부는 서로 인접하는 상기 제1 스캔 라인과 서로 인접하는 데이터 라인에 의해 정의되는 영역에 형성되고,

제어 전극이 상기 게이트 라인에 연결되고, 제1 전류 전극이 상기 데이터 라인에 연결된 스위칭 소자;

일단이 상기 스위칭 소자의 제2 전류 전극에 연결된 액정 캐패시터; 및

일단이 상기 스위칭 소자의 제2 전류 전극에 연결된 스토리지 캐패시터를 포함하는 액정 표시 장치.

청구항 6.

제3항에 있어서, 상기 광센서부는 서로 인접하는 상기 제2 스캔 라인과 서로 인접하는 상기 리드 아웃 라인에 의해 정의되는 영역에 형성되고,

일단이 제1 전원전압에 연결된 스토리지 캐패시터; 및

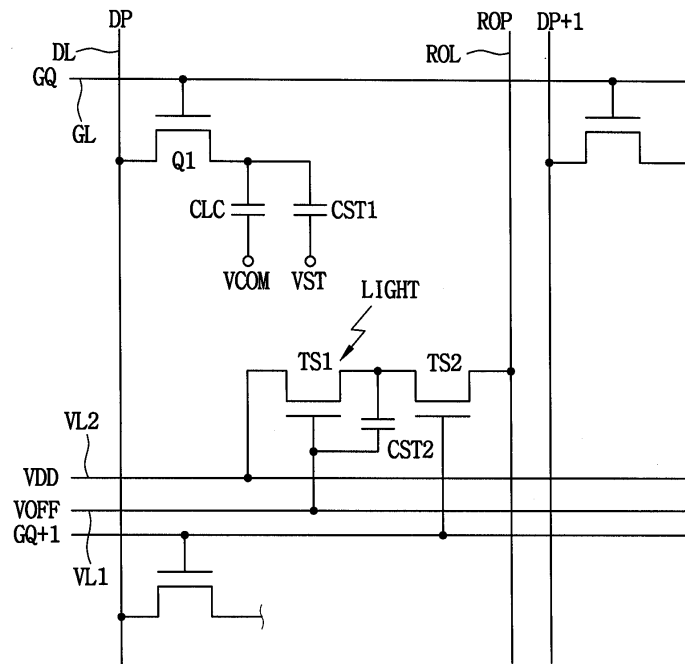
제1 전류 전극이 상기 스토리지 캐패시터의 타단에 연결되고, 제어 전극을 통해 액티브 신호가 인가됨에 따라, 액티브되어 외부로부터 인가되는 광에 대응하는 광누설 전하를 상기 스토리지 캐패시터에 저장하고, 상기 제어 전극을 통해 선택 신호가 인가됨에 따라, 상기 저장된 광누설 전하를 제2 전류 전극을 통해 출력하는 광감지 소자를 포함하는 액정 표시 장치.

청구항 7.

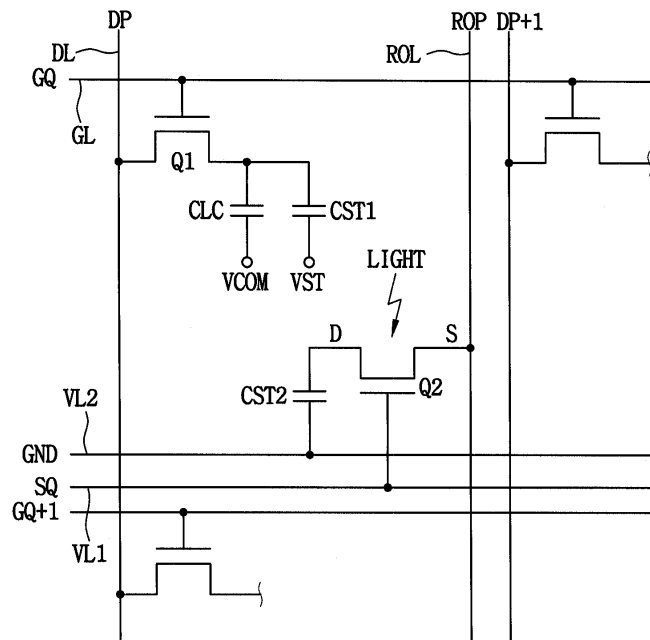
제6항에 있어서, 상기 제1 전원전압은 상기 리드 아웃 라인에서 느끼는 최소 전압보다 작은 것을 특징으로 하는 액정 표시 장치.

도면

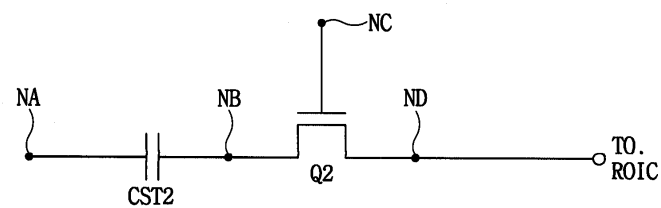
도면1



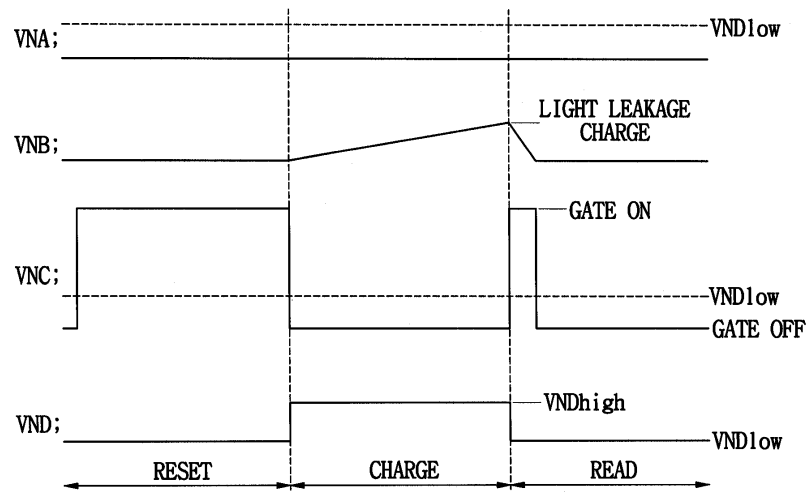
도면2



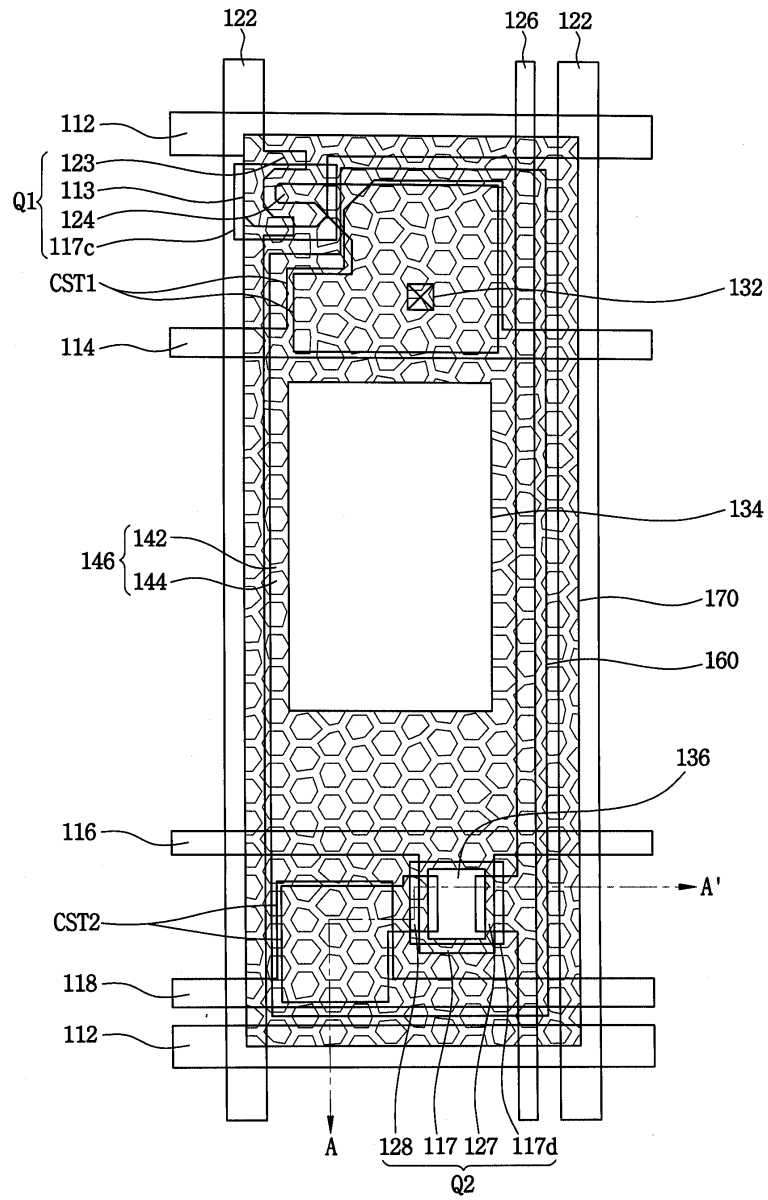
도면3a



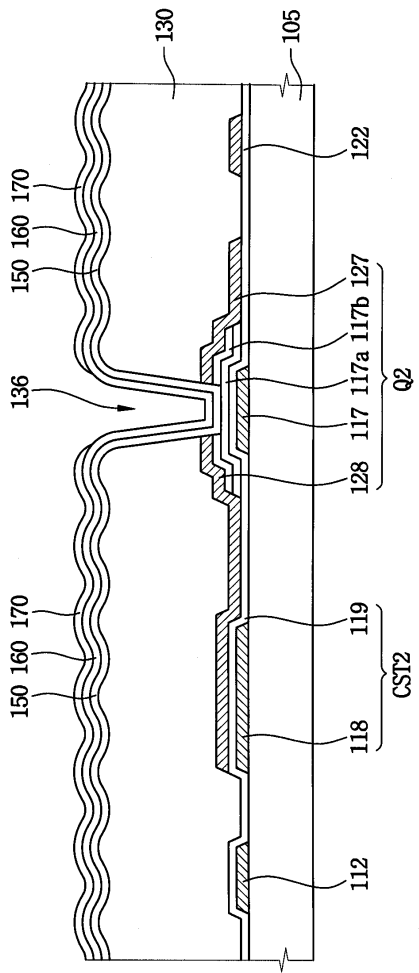
도면3b



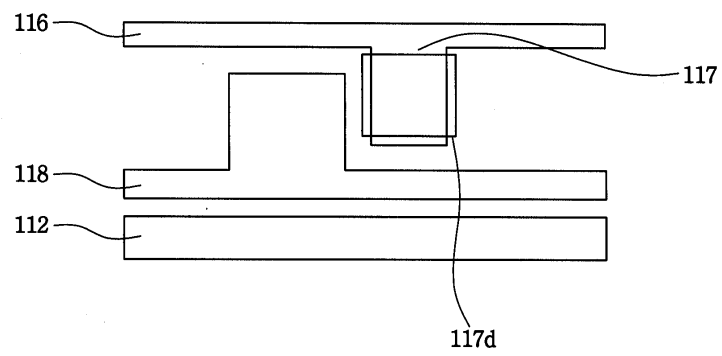
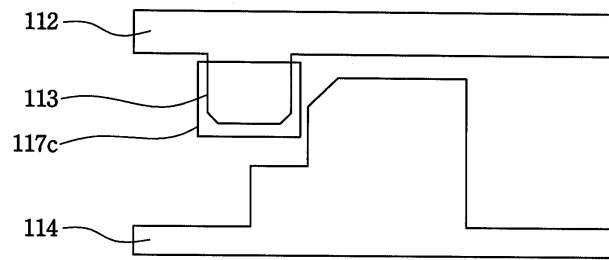
도면4



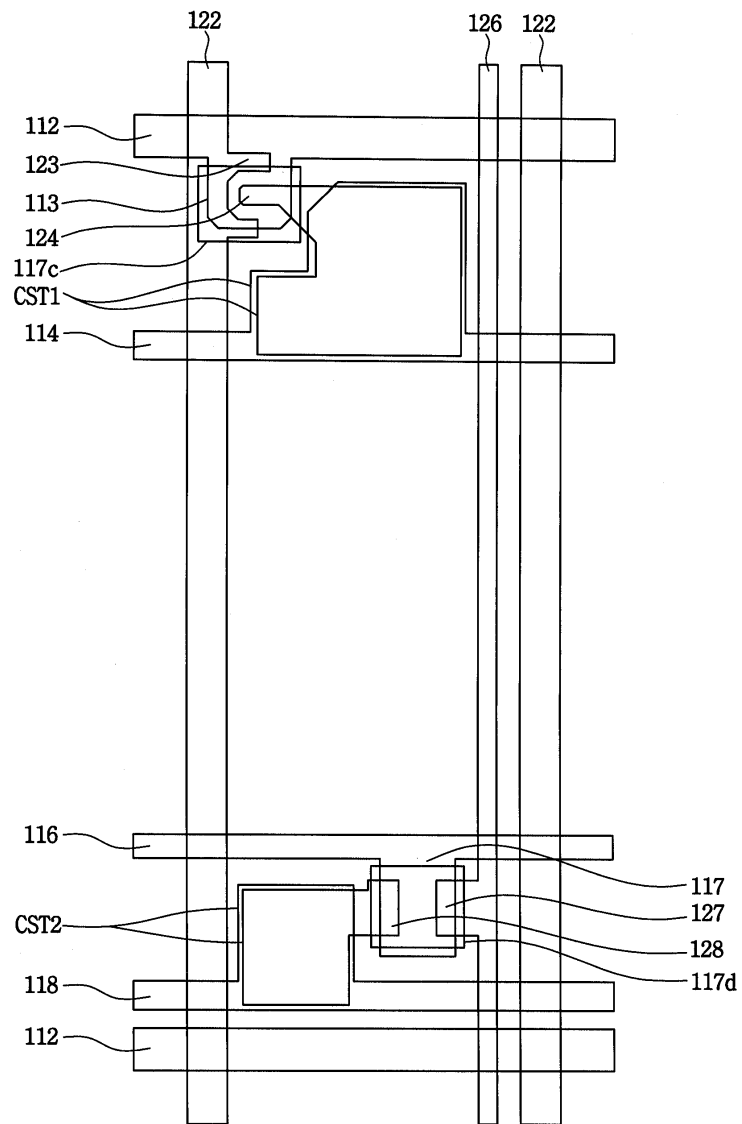
도면5



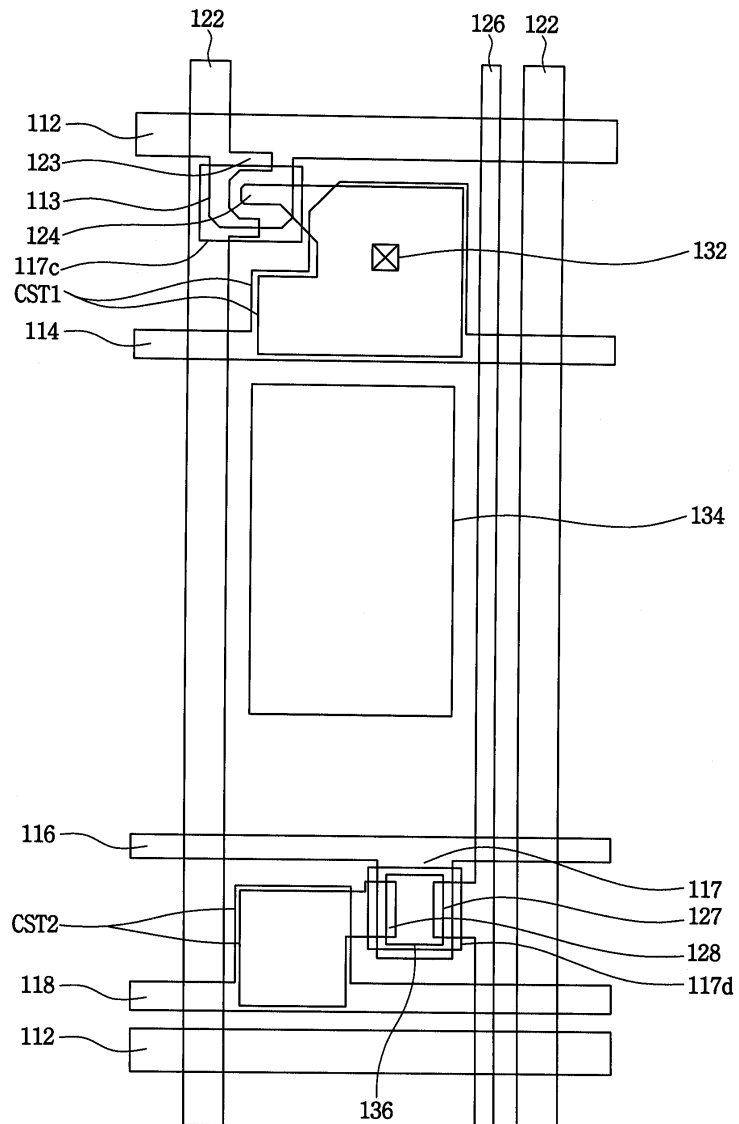
도면6a



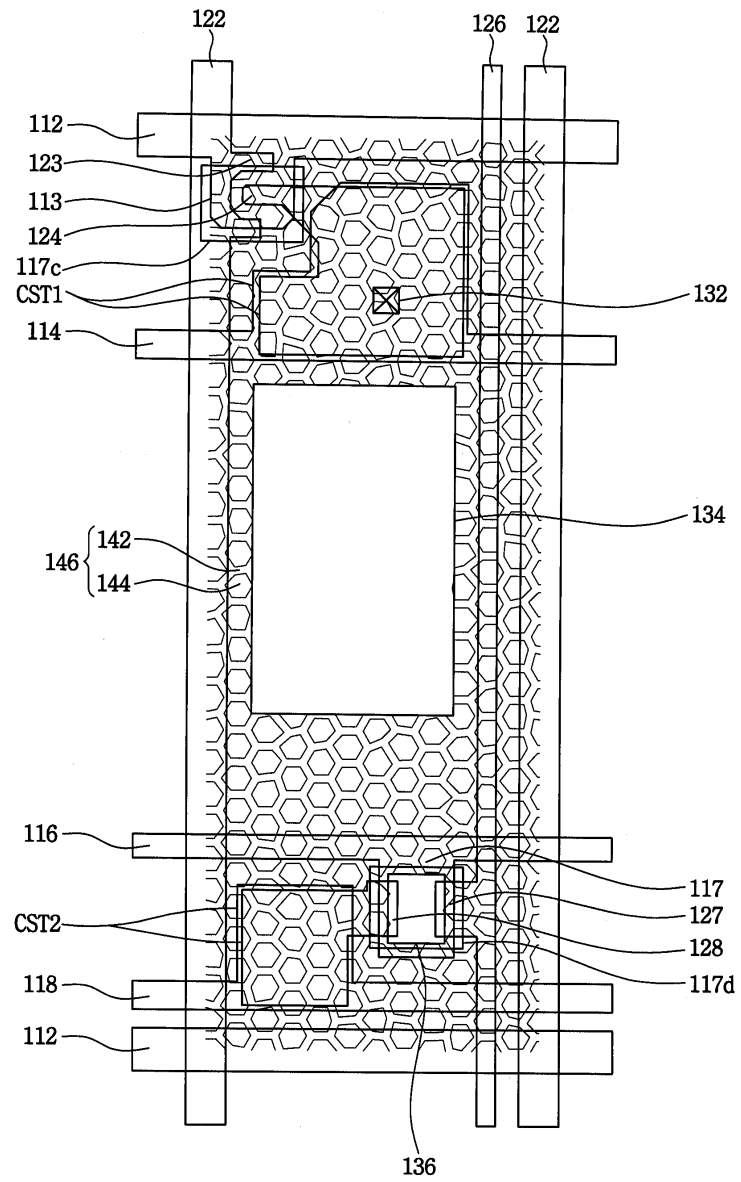
도면6b



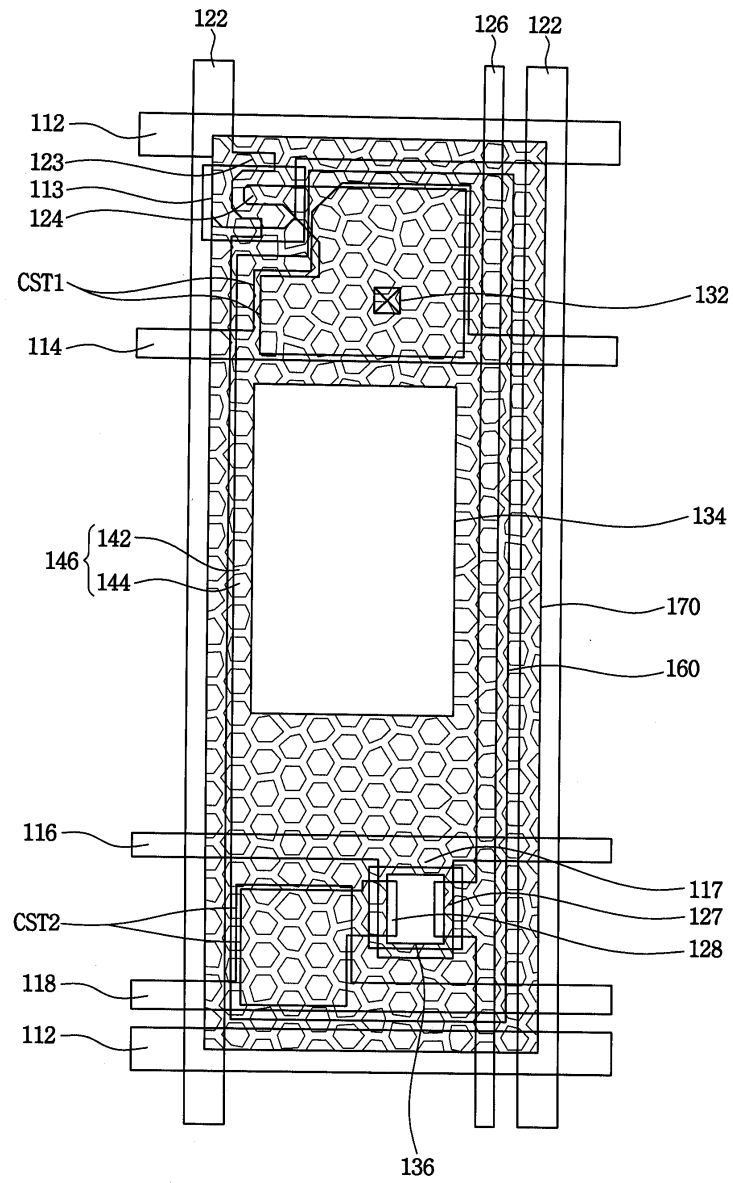
도면6c



도면6d



도면6e



专利名称(译)	光学传感器和具有该光学传感器的液晶显示装置		
公开(公告)号	KR1020050065970A	公开(公告)日	2005-06-30
申请号	KR1020030097143	申请日	2003-12-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	PARK SANGJIN 박상진 JUNG YOUNGBAE 정영배 CHOI YOUNGJUN 최영준 UH KEEHAN 어기한 LEE MYUNGWOO 이명우 CHO JONGWHAN 조종환		
发明人	박상진 정영배 최영준 어기한 이명우 조종환		
IPC分类号	G02F1/133		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR101001960B1		
外部链接	Espacenet		

摘要(译)

公开了为了防止开口率下降而简化的光学传感器和具有该光学传感器的液晶显示器。存储电容器的一端连接到第一电源电压。对应于光检测装置的电流的第一电极连接到存储电容器的另一端的光并且作为有源信号通过控制电极施加的光的漏光电荷被激活并从外部施加。存储在存储电容器中。当通过控制电极施加选择信号时，存储的漏光电荷通过第二电流电极输出。因此，光学传感器是根据一个薄膜晶体管和一个存储电容器实现的。以这种方式，它可以防止液晶显示器的孔径比降低。光学传感器，孔径比，光致漏电流，存储电容器。

