

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
G02F 1/136(11) 공개번호 10-2005-0050749
(43) 공개일자 2005년06월01일(21) 출원번호 10-2003-0084357
(22) 출원일자 2003년11월26일(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416(72) 발명자 김희준
경기도용인시기홍읍보라리삼성아파트106동1106호
박민욱
경기도용인시기홍읍농서리산7-1마로니에908호
이정영
경기도용인시수지읍풍덕천리진산마을삼성5차APT503동606호(74) 대리인 허성원
윤창일

심사청구 : 없음

(54) 액정표시장치의 제조방법과 이에 의한 액정표시장치

요약

본 발명은, 액정표시장치의 제조방법과 이에 의해 제조된 액정표시장치에 관한 것이다. 본 발명의 액정표시장치의 제조 방법은 액정표시장치의 제조방법에 있어서, 기판 상에 게이트를 형성하는 단계와, 상기 게이트 절연막을 증착하는 단계와, 활성층을 증착하는 단계와, 소스/드레인을 증착하는 단계와, 보호막을 증착하는 단계와, 칼라 필터층을 증착하는 단계와, 유기막을 증착하는 단계와, 화소전극층을 증착하고, 화소전극층 패턴 형성을 위한 감광액 패턴을 형성하는 단계와, 상기 감광액 패턴을 이용하여 화소전극층을 에칭하고 채널부를 형성하는 단계와, 상기 채널부 상부에 칼럼 스페이서를 형성하는 단계를 포함하는 것을 특징으로 한다. 본 발명에 의하면 칼라 필터가 박막트랜지스터 기판 상에 위치하는 액정표시장치의 제조공정을 개선시킬 수 있다.

대표도

도 3g

명세서

도면의 간단한 설명

도 1은 종래의 COA 박막트랜지스터 기판 제조순서를 나타낸 순서도,

도 2는 본 발명에 따른 COA 박막트랜지스터 기판의 실시예를 나타낸 평면도,

도 3a 내지 도 3g는 본 발명에 의한 COA 박막트랜지스터 기판 제조의 실시예를 순차적으로 나타낸 단면도,

도 4는 본 발명에 따른 COA 박막트랜지스터 기판의 제조순서를 나타낸 순서도이다.

도면의 주요부분에 대한 부호의 설명

10 : 기판 20 : 게이트 전극

21 : 공통 전극 30 : 게이트 절연막

31 : 활성층 32 : 소스/드레인

33 : 보호막 40 : 칼라 필터층

50 : 유기막 60 : 화소전극층

70 : 채널부 보호막 80 : 칼럼 스페이서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액정표시장치에 관한 것으로서, 특히 칼라 필터가 박막트랜지스터 기판에 형성되는 액정표시장치에 관한 것이다.

액정표시장치는 박막트랜지스터가 형성되어 있는 하부기판과 상부기판 사이에 액정이 위치하는 구조를 가지고 있다. 액정은 하부기판에서 오는 전기신호에 의해 배열상태가 변화되면서 하부기판 후면에 위치하는 램프로부터 조사되는 빛의 통과를 조절한다. 빛은 액정을 통과하기 전 또는 후에 칼라필터를 통과하며 이에 의하여 칼라화면을 구현할 수 있다.

램프의 빛이 액정을 통과한 후 칼라 필터를 통과하는 경우에는 칼라 필터는 상부기판에 위치하게 된다. 이와 반대로 빛이 칼라 필터를 통과한 후 액정을 통과하는 경우에는 칼라필터는 박막트랜지스터 기판 상에 형성된다. 칼라 필터가 박막트랜지스터 기판 상에 형성되는 것을 COA(칼라필터 온 어레이) 구조라 한다.

COA 액정표시장치는 칼라 필터가 게이트 전극과 데이터 전극 상에 중첩되어 존재하므로 높은 개구율을 얻을 수 있는 장점이 있다. 개구율이 높아지면 램프의 휘도를 낮추어도 화면의 밝기를 유지할 수 있어 전력소모를 줄일 수 있다.

도 1은 종래의 COA 박막트랜지스터 기판의 제조방법을 나타낸 순서도이다. 도 1의 순서도는 패턴 형성을 위한 마스크가 사용되는 공정을 중심으로 나타내었다. 이하 어떤 층 또는 막 등의 노광이라 함은 그 층 또는 막 등의 상부에 도포된 감광액의 노광을 말한다.

먼저, 기판 상에 게이트 전극 패턴(게이트)을 형성한다(S100). 게이트 전극 물질로는 크롬 단일막, 크롬과 알루미늄합금의 이중막 등이 가능하다.

게이트 전극 패턴 형성 후에 게이트 절연막과 활성층(오믹 컨택층 포함)을 도포한다. 그 후 활성층을 노광하여 활성층 패턴을 형성한다(S200).

소스/드레인을 증착시킨 후 노광과 식각과정을 거쳐 소스/드레인 패턴을 형성한다(S300). 소스/드레인 패턴의 형성 후에 보호막을 도포한다.

이후 COA 박막트랜지스터의 특징인 칼라 필터층 형성과정이 이어진다(S400). 칼라필터는 R, G, B(레드, 그린, 블루)의 세 가지가 있으며 기판 상에 차례대로 반복되어 배치된다. 칼라 필터층 형성 시에는 동일한 마스크를 반복 사용한다.

칼라 필터층의 형성 후에 유기막을 도포하고, 보호막과 유기막을 동시에 노광(S500)하여 소스/드레인을 노출시킨다. 이는 화소전극과 소스/드레인간의 컨택홀을 마련하기 위해서이다.

이후 화소전극층을 형성하고 노광하여(S600) 박막트랜지스터 기판의 형성을 완료한다. 화소전극층은 앞에서 마련된 컨택홀을 통하여 소스/드레인과 연결된다.

위와 같은 COA 박막트랜지스터 기판의 제조방법에 있어서 마스크를 6개 사용하게 된다. 이외 상부기판의 제조에 있어서는 블랙매트릭스와 칼럼 스페이서의 형성을 위하여 2개의 마스크를 사용한다. 따라서 COA 구조의 액정표시장치에는 총 8개의 마스크가 사용된다.

액정표시장치의 제조공정에서 마스크의 개수가 줄어들면 생산성이 크게 향상되며 다른 공정을 향상시킬 수 있게 된다.

그러나 종래의 COA 박막트랜지스터 기판 제조방법에서는 더 이상 마스크 개수를 줄일 수가 없다.

더구나 위와 같은 방법에서는 화소전극층과 소스/드레인이 접촉되는 컨택홀의 형성에 있어 불량이 발생하기 쉽다. 이는 유기막과 보호막을 하나의 마스크를 이용하여 동시에 노광하기 때문이다.

이를 해결하기 위해서는 유기막과 보호막을 별도의 마스크를 사용하여 노광하는 방법이 있다. 하지만 공정상에서 마스크가 하나 더 추가되는 것은 생산성면에서 매우 불리하다. 그러나 다른 공정에서 마스크를 줄일 수 있다면 유기막과 보호막을 각각의 마스크를 사용하여 노광하여도 생산성의 저하는 일어나지 않는다.

그러나 기존의 방법으로는 공정 중에서 마스크를 줄일 수 없기 때문에 생산성을 향상시키는데 한계가 있다. 또한 컨택홀 형성의 불량률 생산성 저하 없이는 해결할 수 없었다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은, COA 액정표시장치에서, 제조공정을 개선하는 액정표시장치의 제조방법과 이에 의하여 제조된 액정표시장치를 제공하는 것이다.

발명의 구성 및 작용

위 발명의 목적은, 액정표시장치의 제조방법에 있어서, 기판 상에 게이트를 형성하는 단계와, 상기 게이트 절연막을 증착하는 단계와, 활성층을 증착하는 단계와, 소스/드레인을 증착하는 단계와, 보호막을 증착하는 단계와, 칼라 필터층을 증착하는 단계와, 유기막을 증착하는 단계와, 화소전극층을 증착하고, 화소전극층 패턴 형성을 위한 감광액 패턴을 형성하는 단계와, 상기 감광액 패턴을 이용하여 화소전극층을 에칭하고 채널부를 형성하는 단계와, 상기 채널부 상부에 칼럼 스페이서를 형성하는 단계를 포함하는 것에 의하여 달성된다. 이러한 방법에 의하면 박막 트랜지스터 기판에는 기존과 같이 6개의 마스크가 사용된다. 그러나 상부 기판에 형성되던 칼럼 스페이서를 상부 기판에서 형성함으로써 상부 기판의 마스크 수는 1개로 줄어든다. 따라서 전체적으로는 7개의 마스크만을 사용하여 기존보다 1개가 줄어든다.

상기 화소전극층의 증착 단계 전에, 상기 유기막을 노광하는 단계와 상기 유기막의 노광 후에 상기 유기막의 노광에 사용한 마스크와 다른 마스크를 사용하여 상기 보호막을 노광하는 단계를 더 포함하는 할 수 있다. 이러한 방법에 의하면 마스크가 1개 추가되어 전체적으로 종래와 같이 8개의 마스크를 사용하게 된다. 그러나 유기막과 보호막을 따로 노광시켜 컨택홀 형성 과정에서 불량률은 크게 감소시킬 수 있다.

상기 칼럼 스페이서 형성 전에 채널부 보호막을 도포하는 단계와 상기 칼럼 스페이서의 형성 후에 상기 칼럼 스페이서를 마스크로 하여 상기 채널부 보호막을 노광하는 단계를 더 포함하면 채널부의 특성저하를 효과적으로 방지할 수 있다. 이 경우 채널부 보호막의 노광은 형성된 칼럼 스페이서를 마스크로 이용하기 때문에 마스크의 개수가 증가하지 않는다.

또한, 상기의 목적은 액정표시장치에 있어서, 칼라 필터층이 박막트랜지스터 기판 상에 형성되어 있으며, 상기 박막트랜지스터의 채널부 상부에 칼럼 스페이서가 형성되어 있는 것에 의하여도 달성될 수 있다. 이는 상기의 액정표시장치의 제조방법에 의하여 제조된 액정표시장치를 나타낸다.

상기 채널부와 상기 칼럼 스페이서 사이에, 상기 칼럼 스페이서와 거의 같은 영역에 형성되어 있는 상기 채널부 보호막을 더 포함하는 것이 바람직하다. 이는 상기의 칼럼 스페이서를 마스크로 이용하여 채널부 보호막을 제조한 액정표시장치에 관한 것이다.

이하 첨부도면을 참조로 하여 본 발명을 상세히 설명한다. 그림에서 동일한 구성요소에서는 동일한 지시번호를 부여하였으며 동일한 구성요소에 대한 반복되는 설명은 생략하였다.

도 2는 본 발명에 따른 COA 박막트랜지스터 기판 제조의 실시예를 나타낸 평면도이다. 그림의 가로방향으로 게이트 전극(20)이 형성되어 있으며 게이트 전극(20)과 동시에 형성되는 공통전극(21)이 게이트 전극(20)과 나란히 형성되어 있다.

게이트 전극(20)과 거의 직각으로 교차되면서 데이터 전극(34)이 형성되어 있다. 소스/드레인 전극(32)은 데이터 전극(34)이 연장된 부분이며 두 부분(32a, 32b)으로 나누어져 있다. 두 부분의 사이에는 활성층(31)이 존재하여 이 영역이 박막트랜지스터의 채널부가 된다. 공통전극(21)상부에 위치하는 소스/드레인 전극(32b)은 컨택홀('C'부분)형성 시 노출되어 화소전극과 접촉하게 된다.

이러한 구성에서 칼럼 스페이서는 채널부의 상부('D' 부분)에 위치하면서 채널부를 보호하고 있다.

도 3a 내지 도 3g는 본 발명에 의한 COA 박막트랜지스터 기판의 제조순서를 순차적으로 나타낸 단면도이다. 그림에서의 단면은 도 2의 I-I를 연결하는 단면이다.

도 3a는 기판(10)위에 게이트 전극(20)과 공통 전극(21)이 형성되어 있는 것을 나타낸다. 이는 전극 물질의 스퍼터링, 감광액 도포, 노광, 현상, 감광액 스트립 등의 과정을 거쳐 형성된 것으로 노광과정에서 마스크가 사용된다.(마스크 1) 전극 물질로는 크롬의 단일막, 몰리브덴/알루미늄/몰리브덴의 삼중층 등이 바람직하다. 이외의 전극 물질도 사용가능하나 다중층일 경우 최상부의 금속은 화소전극과의 연결에 적합한 것이 바람직하다.

도 3b는 게이트 절연막(30), 활성층(31) 및 소스/드레인(32)을 순차적으로 형성하고 활성층(31)과 소스/드레인(32)을 노광하고 제거하여 패턴을 형성한 것을 나타낸다.(마스크 2) 노광에 의하여 전극부가 아닌 부분('A')에서는 게이트 절연막(30)만이 남게 된다. 게이트 절연막(30)으로는 주로 SiNx 가 사용된다. 활성층(31)은 비정질 실리콘이며 또한 비정질 실리콘 위에 형성되는 오믹 콘택층을 포함한다. 오믹 콘택층은 n^+ 비정질 실리콘이다.

그 후 도 3c와 같이 보호막(33)을 도포하고 칼라 필터층(40)을 형성한다. 보호막으로는 게이트 절연막(30)과 같은 물질을 사용하는 것이 보통이다. 칼라 필터층(40)은 R, G, B 세 가지를 반복 교대하여 형성하며 이 과정에서 동일한 마스크를 반복 사용한다.(마스크 3)

칼라 필터층(40)을 형성한 후 도 3d와 같이 유기막(50)을 형성한다. 유기막(50)은 개구율을 향상시켜 주는데 유기막(50)의 존재로 인하여 데이터 배선위에 화소전극이 위치할 수 있는 영역이 넓어져 개구율이 향상된다. 유기막(50)이 없다면 화소전극과 데이터 배선간의 거리가 매우 가까워져서 신호가 지연되거나 신호가 왜곡될 수 있다. 그림과 같은 유기막(50) 패턴은 노광을 거쳐서 이루어진다.(마스크 4)

도 3e는 유기막(50)의 패턴 형성에 이어 보호막(33)의 패턴을 형성한 것을 나타내는 것이다. 노광 공정을 거쳐, 채널부가 형성되는 위치인 'B'와 컨택홀인 'C'부분이 오픈되었다. 이렇게 유기막(50)과 보호막(33)을 분리하여 노광함으로써 컨택홀의 형성이 용이해지고 불량이 발생할 가능성이 감소한다.(마스크 5)

도 3f는 화소전극층(60)을 증착시킨 후 노광하여 화소전극층(60) 패턴을 형성한 것을 나타낸 것이다. 컨택홀을 통하여 화소전극층(60)과 소스/드레인(32)이 접촉하고 있다. 또한 칼라 필터층(50) 위에도 화소전극층(60)이 위치한다. 화소전극층(60)의 에칭과정에서는 소스/드레인의 에칭용액을 사용한다. 이에 의하여 채널 영역의 화소전극층(60), 소스/드레인(32) 및 오믹 컨택층이 에칭된다. 소스/드레인이 크롬으로 형성되어 있다면 크롬 에칭용액을 사용하는 것이다. 화소전극층을 에칭하면서 동시에 채널부가 형성되었다. 즉 화소전극층의 상부에 마련되는 감광액 패턴을 이용하여 화소전극층의 패턴형성과 채널부 형성을 동시에 하는 것이다.(마스크 6)

도 3g는 채널 보호막(70)과 칼럼 스페이서(80)가 채널부 위에 형성되어 있는 것을 나타낸다. 이 과정은 칼럼 스페이서(80)의 형성과 채널부 보호막(70)의 형성으로 나누어진다. 칼럼 스페이서(80)의 형성은 채널부 보호막(70)의 도포, 칼럼 스페이서막 도포, 감광액 도포, 마스크를 이용한 감광액의 노광, 칼럼 스페이서막의 에칭 등을 통하여 이루어진다.(마스크 7) 채널부 보호막(70)의 형성은 칼럼 스페이서(80)가 완성된 뒤에 감광액 도포, 칼럼 스페이서(80)를 마스크로 사용한 노광, 채널부 보호막(70)의 에칭 등을 통하여 이루어진다. 따라서 채널부 보호막(70)은 칼럼 스페이서(80)의 영역과 거의 동일한 영역에 형성된다.

채널부 보호막(70)은 게이트 절연막(30)과 같은 물질을 사용하는 것이 보통이다. 채널부 보호막(70)은 필수적인 구성은 아니지만 채널부의 트랜지스터 특성을 향상시켜주며 칼라 필터층(50)에 의한 전하 축적을 억제하여 주므로 형성하는 것이 바람직하다. 채널부 보호막(70)을 형성하더라도 칼럼 스페이서(80)가 마스크 역할을 하기 때문에 공정이 단순하며 추가의 마스크가 필요하지 않다.

위와 같은 COA 박막트랜지스터 기관에서는 마스크가 7개 사용되었다. 이는 종래의 6개보다 하나가 많다. 그러나 본 발명에서는 칼럼 스페이서(80)를 박막트랜지스터 기관에 형성하였기 때문에 상부 기관에는 블랙 매트릭스를 형성하기 위한 하나의 마스크만이 필요하다. 따라서 액정표시장치 전체의 제작을 고려한 전체 마스크 개수는 동일하다. 그러나 위 실시예에서는 보호막(33)과 유기막(50)을 분리하여 오픈하였기 때문에 컨택홀 형성 불량을 감소시킬 수 있다. 또한 채널부 보호막도 추가의 마스크 없이 형성할 수 있다.

위 실시예는 다양한 변형이 가능하다, 예를 들어 보호막(33)과 유기막(50)을 동시에 오픈하여 마스크 개수의 감소에 따른 생산성 향상을 도모할 수도 있다. 또는 칼럼 스페이서(80)만으로 채널부를 보호하는 것도 가능하다.

도 4는 본 발명에 따른 COA 박막트랜지스터 기관의 제조순서를 나타낸 순서도이다. 도 4의 순서도는 노광을 위해 마스크가 사용되어지는 공정을 중심으로 나타내었다.

게이트 전극(공통전극 포함)을 형성한 후(S1), 게이트 절연막을 형성한다. 활성층(오믹 컨택층 포함)과 소스/드레인을 도포, 증착한 후 활성층과 소스/드레인 패턴을 형성한다.(S2) 활성층과 소스/드레인 패턴 형성 후에 보호막을 증착하고, 칼라 필터를 도포하고 노광하여 R, G, B가 반복되도록 한다.(S3) 그 후 유기막을 증착하고, 유기막과 유기막의 하부에 있는 보호막을 각각 노광한다.(S4, S5) 이후 화소전극층을 도포하고 노광한다.(S6) 이 과정에서 화소전극층은 소스/드레인과 접촉하며 동시에 채널부가 형성된다. 마지막으로 채널부의 상부에 칼럼 스페이서를 형성한다.(S7) 칼럼 스페이서 형성시에는 칼럼 스페이서와 채널부 사이에 채널부 보호막을 더 형성할 수 있으며 채널부 보호막은 칼럼 스페이서를 마스크로 사용하여 형성된다.

본 발명은 위의 실시예에 한정되지 않으며 화소전극층을 에칭하면서 채널부를 형성하며 채널부 상부에 칼럼 스페이서를 형성하는 COA 박막트랜지스터 기관 제조방법에 다양하게 변형되어 적용될 수 있다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 의하면 COA 액정표시장치의 제조공정을 개선할 수 있다. 즉 전체 제조공정에 사용되는 마스크의 개수를 줄이는 것이 가능하며 이에 의하여 생산성이 향상될 수 있다. 또는 종래의 방법과 같은 수의 마스크를 사용하면서도 유기막과 보호막을 각각의 마스크를 이용하여 오픈시킬 수 있으며 이에 의하여 컨택홀 형성에서의 불량발생을 감소시킬 수 있다.

(57) 청구의 범위

청구항 1.

- 액정표시장치의 제조방법에 있어서,
- 기관 상에 게이트를 형성하는 단계와;
- 상기 게이트 절연막을 증착하는 단계와;

활성층을 증착하는 단계와;

소스/드레인을 증착하는 단계와;

보호막을 증착하는 단계와;

칼라 필터층을 증착하는 단계와;

유기막을 증착하는 단계와;

화소전극층을 증착하고, 화소전극층 패턴 형성을 위한 감광액 패턴을 형성하는 단계와;

상기 감광액 패턴을 이용하여 화소전극층을 에칭하고 채널부를 형성하는 단계와;

상기 채널부 상부에 칼럼 스페이서를 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 2.

제 1항에 있어서,

상기 화소전극층의 증착 단계 전에,

상기 유기막을 노광하는 단계와;

상기 유기막의 노광 후에, 상기 유기막의 노광에 사용한 마스크와 다른 마스크를 사용하여 상기 보호막을 노광하는 단계를 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 3.

제 1항에 있어서,

상기 칼럼 스페이서 형성 전에 채널부 보호막을 도포하는 단계와;

상기 칼럼 스페이서 형성 후에 상기 칼럼 스페이서를 마스크로 하여 상기 채널부 보호막을 노광하는 단계를 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 4.

액정표시장치에 있어서,

칼라 필터층이 박막트랜지스터 기판 상에 형성되어 있으며,

상기 박막트랜지스터의 채널부 상부에 칼럼 스페이서가 형성되어 있는 것을 특징으로 하는 액정표시장치.

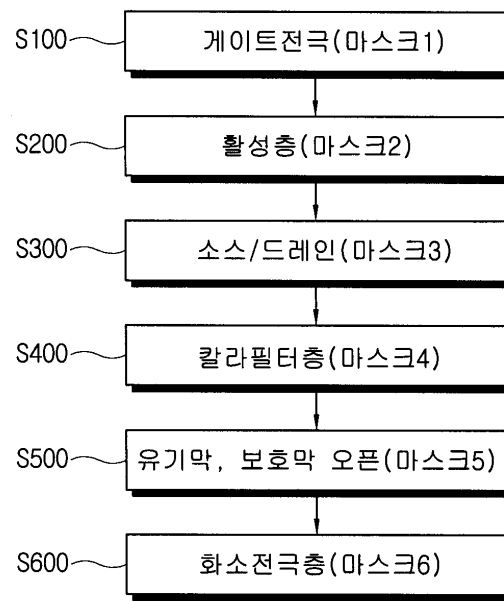
청구항 5.

상기 4항에 있어서,

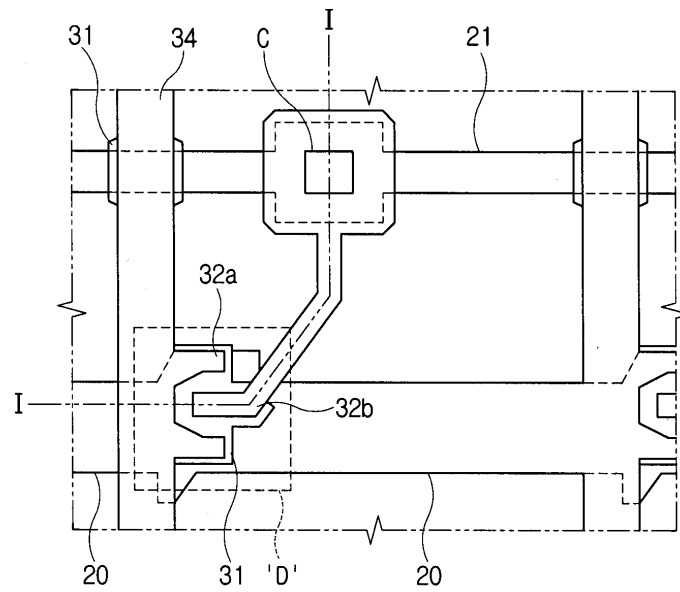
상기 채널부와 상기 칼럼 스페이서 사이에, 상기 칼럼 스페이서와 거의 같은 영역에 형성되어 있는 상기 채널부 보호막을 더 포함하는 것을 특징으로 하는 액정표시장치.

도면

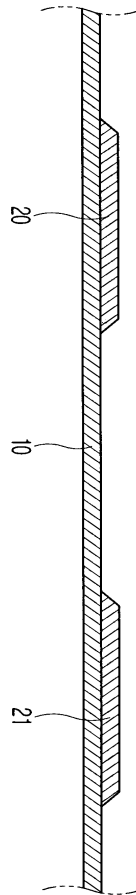
도면1



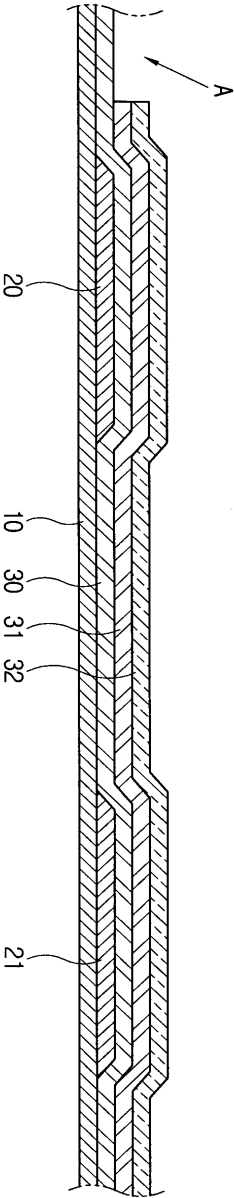
도면2



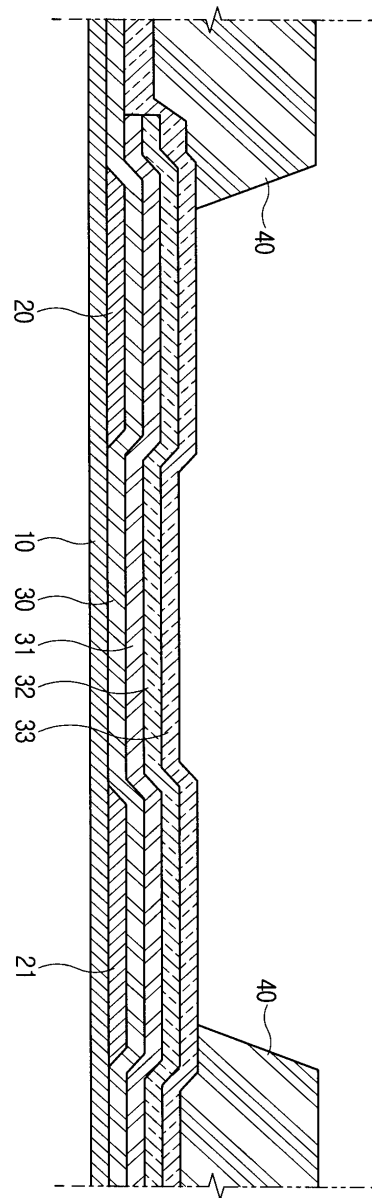
도면3a



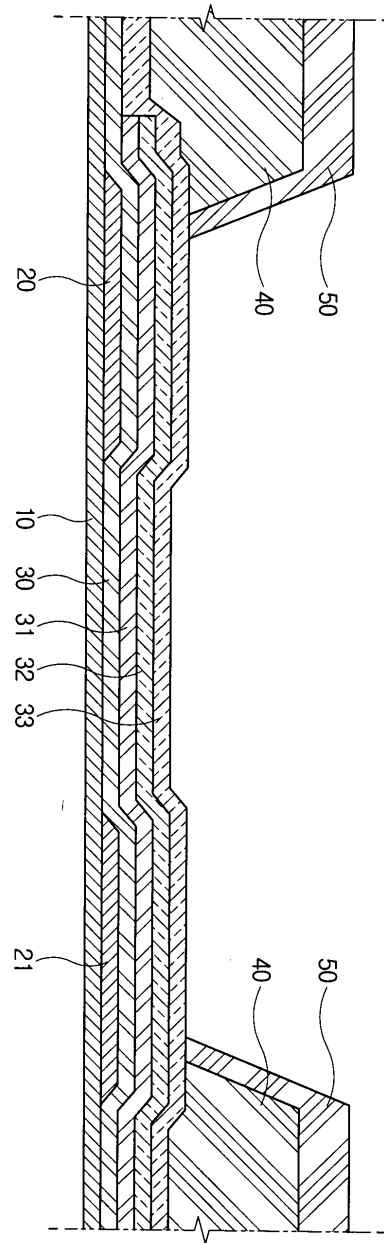
도면3b



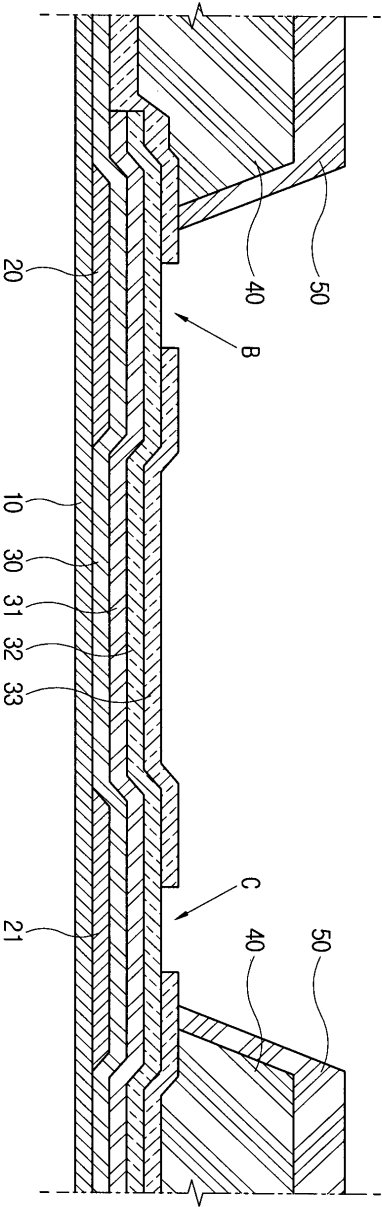
도면3c



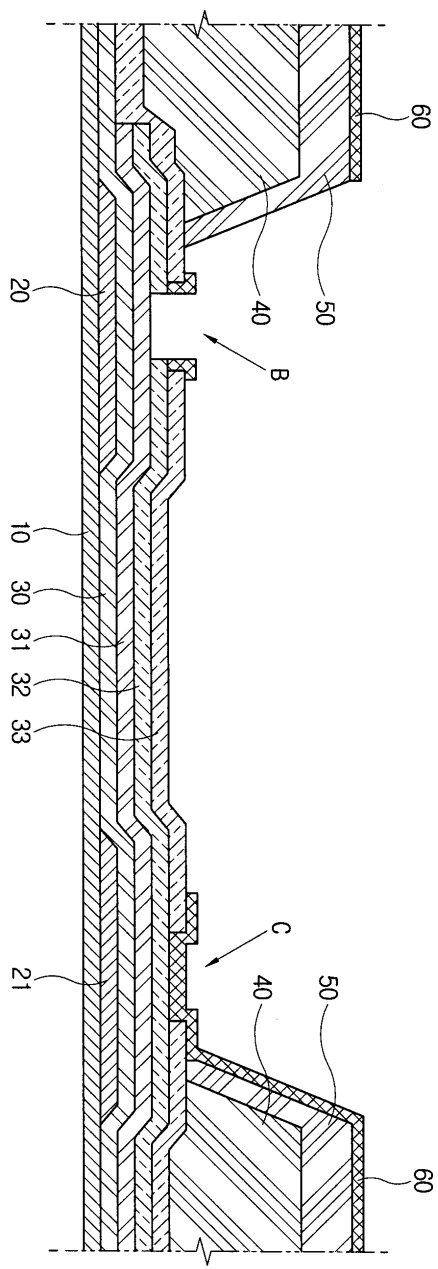
도면3d



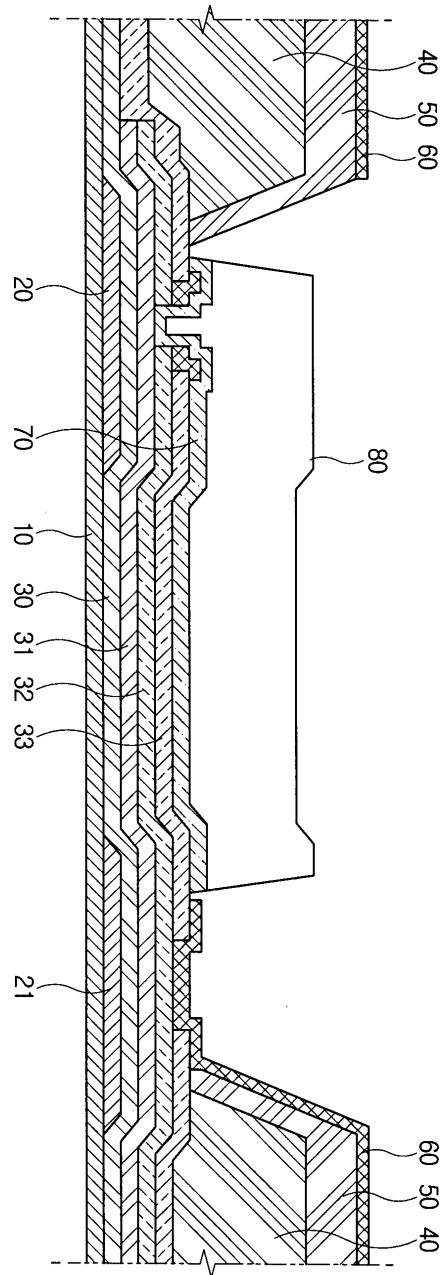
도면3e



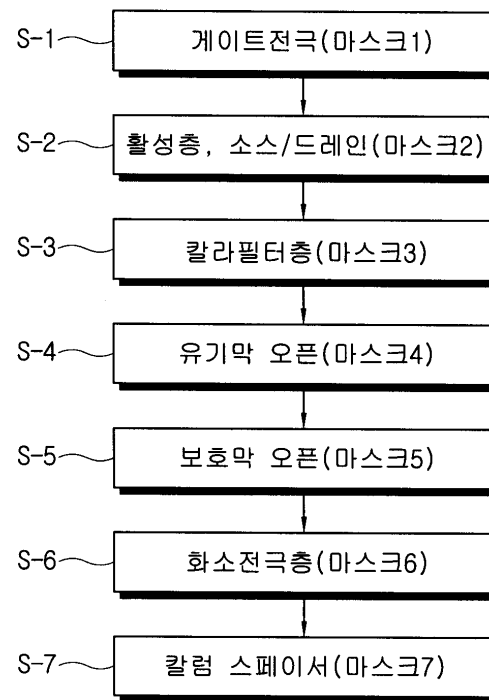
도면3f



도면3g



도면4



专利名称(译)	液晶显示装置的制造方法及液晶显示装置		
公开(公告)号	KR1020050050749A	公开(公告)日	2005-06-01
申请号	KR1020030084357	申请日	2003-11-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM HEEJOON 김희준 PARK MINWOOK 박민욱 LEE JEONGYOUNG 이정영		
发明人	김희준 박민욱 이정영		
IPC分类号	G02F1/136		
其他公开文献	KR100992142B1		
外部链接	Espacenet		

摘要(译)

用途：提供LCD（液晶显示器）和制造LCD的方法，通过减少整个制造过程中使用的掩模数量来提高生产率，并使用相同的数字通过使用单个掩模打开有机膜和钝化膜作为现有技术的掩模，从而减少了在形成接触孔时产生的缺陷。

