

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
G02F 1/1343(11) 공개번호 10-2005-0024166
(43) 공개일자 2005년03월10일(21) 출원번호 10-2003-0062017
(22) 출원일자 2003년09월05일(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지(72) 발명자 진현석
경기도안양시동안구호계동967-14번지

(74) 대리인 특허법인네이트

심사청구 : 없음

(54) 횡전계형 액정표시장치

요약

본 발명에서는, 개구율 감소없이 크로스토크값을 낮출 수 있는 횡전계형 액정표시장치를 제공하기 위하여, 공통 전극과 동일한 공통 전압이 인가되는 CT차단패턴을 외곽 공통 전극과 대향되게 대향 기판에 형성함으로써, 외곽 공통 전극과 CT차단패턴 간에 형성되는 등전위에 따라 액정 분자를 수직 배열시키는 방식으로, 데이터 배선과 화소 전극 간의 전계형성에 따른 크로스토크값을 낮출 수 있어, 외곽 공통 전극의 형성폭을 기존보다 작게 형성하면서도 크로스토크를 감소시킬 수 있어 개구율을 효과적으로 향상시킬 수 있다.

대표도

도 4c

명세서

도면의 간단한 설명

도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 단면도.

도 2a 내지 2c는 종래의 횡전계형 액정표시장치에 대한 도면으로서, 도 2a는 횡전계 구조 어레이 기판에 대한 평면도이고, 도 2b는 컬러필터 기판에 대한 평면도이며, 도 2c는 상기 도 2a, 2b의 절단선 IIc-IIc에 따라 절단된 단면도.

도 3a, 3b는 종래의 횡전계형 액정표시장치에서의 휘도 특성을 나타낸 그래프에 대한 도면.

도 4a 내지 4c는 본 발명의 제 1 실시예에 따른 횡전계형 액정표시장치에 대한 평면도.

도 5a, 5b는 본 실시예에 따른 횡전계형 액정표시장치의 휘도 특성을 나타낸 그래프에 대한 도면.

< 도면의 주요부분에 대한 부호의 설명 >

140 : 제 1 기판 146 : 공통 전극

146a, 146b, 146c : 제 1 내지 3 공통 전극

148 : 제 1 절연층 150 : 데이터 배선

151 : 제 2 절연층 154 : 화소 전극

156 : 제 1 배향막 160 : 제 2 기관

162 : 오픈부 164 : 블랙매트릭스

166 : 컬러필터층

166a, 166b, 166c : 적, 녹, 청 컬러필터

168 : 오버코트층 169 : CT차단패턴

170 : 제 2 배향막 172 : 횡전계

174 : 등전위 176 : 전계

P : 화소 영역

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것이며, 특히 횡전계형(IPS ; In-Plane Switching) 액정표시장치에 관한 것이다.

일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동행렬 액정표시장치(AM-LCD ; Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

일반적으로 액정표시장치는 공통 전극이 형성된 컬러필터 기관과 화소 전극이 형성된 어레이 기관과, 두 기관 사이에 충전된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통 전극과 화소 전극 간의 상-하로 걸리는 수직 전기장에 의해 액정을 구동시키는 방식으로, 투과율과 개구율 등의 특성이 우수하다.

그러나, 전술한 수직 전기장에 의한 액정구동은 시야각 특성이 우수하지 못하므로, 이를 개선하기 위해 수평 전기장에 의해 액정을 구동시켜 광시야각 특성을 가지는 횡전계형 액정표시장치가 제안되고 있다.

도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 단면도이다.

도시한 바와 같이, 컬러필터 기관인 상부 기관(10)과 어레이 기관인 하부 기관(20)이 서로 이격되어 대향하고 있으며, 이 상부 기관(10) 및 하부 기관(20) 사이에는 액정층(30)이 개재되어 있는 구조에서, 상기 하부 기관(20) 내부면에는 공통 전극(22) 및 화소 전극(24)이 모두 형성되어 있다.

상기 액정층(30)은 상기 공통 전극(22)과 화소 전극(24)의 수평전계(26)에 의해 작동되고, 액정층(30)내 액정분자가 수평전계에 의해 이동하므로 시야각이 넓어지는 특성을 띠게 된다.

한 예로, 상기 횡전계형 액정표시장치를 정면에서 보았을 때, 상/하/좌/우 방향으로 약 80~85°방향에서 가시할 수 있다.

이하, 종래의 횡전계형 액정표시장치의 어레이 기관, 컬러필터 기관의 구체적인 구조 및 두 기관의 적층 구조에 대해서 도면을 참조하여 상세히 설명한다.

도 2a 내지 2c는 종래의 횡전계형 액정표시장치에 대한 도면으로서, 도 2a는 횡전계 구조 어레이 기관에 대한 평면도이고, 도 2b는 컬러필터 기관에 대한 평면도이며, 도 2c는 상기 도 2a, 2b의 절단선 IIc-IIc에 따라 절단된 단면도로서, 액정층을 포함하여 도시하였다.

도 2a는, 제 1 기관(40) 상에 서로 교차되게 게이트 배선(42) 및 데이터 배선(50)이 형성되어 있고, 게이트 배선(42) 및 데이터 배선(50)의 교차지점에는 박막트랜지스터(T)가 형성되어 있다. 상기 게이트 배선(42) 및 데이터 배선

(50)의 교차 영역은 화소 영역(P)으로 정의되고, 화소 영역(P)에는 박막트랜지스터(T)와 연결되는 인출 배선(52)과, 인출 배선(52)에서 데이터 배선(50)과 평행한 방향으로 다수 개의 화소 전극(54)이 분기되어 있다.

그리고, 상기 게이트 배선(42)과 평행한 방향으로 공통 배선(44)이 형성되어 있고, 공통 배선(44)에서는 데이터 배선(50)과 평행하며 화소 전극(54)과 서로 엇갈리게 다수 개의 공통 전극(46)이 형성되어 있다.

이와 같이, 상기 공통 전극(46)과 화소 전극(54)이 동일 기판에 형성되는 횡전계 구조에서는 전극과 배선 간의 이격 거리가 좁아짐에 따라, 데이터 배선(50)에 의한 전계 영향을 최소화하기 위하여 데이터 배선(50)과 인접한 전극으로 공통 전극(46)이 위치한다.

도면에 제시된 공통 전극(46)은 화소 영역(P) 단위로 내부에 위치하는 제 1 공통 전극(46a)과, 데이터 배선(50)과 인접한 외곽에 위치하는 두 개의 제 2, 3 공통 전극(46b, 46c)으로 이루어진다.

도면에서, 제 2, 3 공통 전극(46b, 46c)은 데이터 배선(50)과 화소 전극(54) 간의 전계를 약화시키고, 전계 형성에 따른 화질 불량 현상인 크로스토크(cross talk)를 차폐하기 위해, 제 1 공통 전극(46a)에 비해 넓은 폭으로 형성되는 것을 특징으로 한다.

도 2b는, 제 2 기판(60) 상에 화소 영역(P)을 오픈부(62)로 하는 블랙매트릭스(64)가 형성되어 있고, 블랙매트릭스(64)를 컬러별 경계부로 하여 적, 녹, 청 컬러필터(66a, 66b, 66c)가 차례대로 반복배열된 구조의 컬러필터층(66)이 형성되어 있다.

상기 컬러필터 기판은, 전술한 횡전계 구조 어레이 기판에 공통 전극 및 화소 전극이 모두 형성됨에 따라 별도의 공통 전극이 생략된 것을 특징으로 한다.

도면으로 상세히 제시하지 않았지만, 상기 블랙매트릭스(64)는 게이트 배선 및 데이터 배선, 그리고 박막트랜지스터, 인출 배선 및 공통 배선을 덮는 영역에 형성되며, 특히 데이터 배선부에서의 크로스토크에 의한 화질 저하를 방지하기 위한 목적으로, 데이터 배선 및 데이터 배선과 인접한 외곽 공통 배선의 일부 영역과 중첩되는 영역까지 형성된다.

이하, 상기 횡전계 구조 어레이 기판 및 컬러필터 기판의 적층 구조를 액정층이 개재된 구조로 도면을 참조하여 데이터 배선, 공통 전극, 화소 전극의 단면 구조를 중심으로 상세히 설명한다.

도 2c는, 제 1, 2 기판(40, 60)이 서로 대향되게 배치되어 있고, 제 1, 2 기판(40, 60)에는 화면을 구현하는 최소 단위인 화소 영역(P)이 정의되어 있다.

상기 제 1 기판(40) 상부의 화소 영역(P)에는 다수 개의 공통 전극(46)이 서로 이격되게 형성되어 있고, 다수 개의 공통 전극(46)을 덮는 영역에는 제 1 절연층(48)이 형성되어 있으며, 제 1 절연층(48) 상부의 화소 영역(P)별 사이 구간에는 데이터 배선(50)이 형성되어 있고, 데이터 배선(50)을 덮는 기판 전면에는 제 2 절연층(51)이 형성되어 있으며, 제 2 절연층(51) 상부에서 화소 영역(P)의 상기 공통 전극(46) 사이 구간에는 화소 전극(54)이 형성되어 있고, 화소 전극(54)을 덮는 기판 전면에는 제 1 배향막(56)이 형성되어 있다.

그리고, 상기 제 2 기판(60) 하부에는, 상기 공통 전극(46)과 화소 전극(54)과 대응된 위치를 오픈부(62)로 가지는 블랙매트릭스(64)가 형성되어 있고, 블랙매트릭스(64) 하부에는 적, 녹, 청 컬러필터(66a, 66b, 66c)가 차례대로 배열된 구조의 컬러필터층(66)이 형성되어 있으며, 컬러필터층(66) 하부에는 오버코트층(68)이 형성되어 있고, 오버코트층(68) 하부에는 제 2 배향막(70)이 형성되어 있다.

상기 제 1, 2 배향막(56, 70) 사이에는 액정층(80)이 개재되어 있다.

상기 데이터 배선(50)을 중심으로, 데이터 배선(50)과 일정간격 이격되게 데이터 배선(50)의 양측에는 제 2, 3 공통 전극(46b, 46c)이 위치하며, 상기 데이터 배선(50)과 대향되게 위치하는 블랙매트릭스(64) 영역은, 상기 데이터 배선(50)을 포함하여 제 2, 3 공통 전극(46b, 46c)의 일부 영역과 중첩되게 형성되어 있다.

그리고, 상기 공통 전극(46)과 화소 전극(54) 간에는 횡전계(72)가 형성되고, 횡전계(72)에 따라 공통 전극(46)과 화소 전극(54) 사이 이격구간에 수평하게 배열되게 구동하는 액정 분자(82)의 특성에 의해 시야각 향상을 꾀할 수 있다.

도면에서, 상기 제 2, 3 공통 전극(46b, 46c)과 이웃하는 화소 전극(54) 사이 구간은 실질적인 화소 영역에 해당된다. 그러나, 상기 제 2, 3 공통 전극(46b, 46c)과 화소 전극(54) 간에 횡전계(72)를 형성하는 것과 같이, 데이터 배선(50)과 제 2, 3 공통 전극(46b, 46c) 간에도 제 1 기생전계(74)가 형성된다. 그리고, 서로 인접하게 위치하는 데이터 배선(50)과 화소 전극(54) 간에도 커플링(coupling) 현상에 의해 제 2 기생전계(76)가 형성된다.

이때, 데이터 배선(50)과 화소 전극(54) 간에 생성되는 제 2 기생전계(76)는, 상기 제 2, 3 공통 전극(46b, 46c)과 화소 전극(54) 간의 이격구간의 액정층(80)의 배열을 흐트러지게 하여 화질 불량 현상인 크로스토크를 일으키게 된다.

이하, 전술한 크로스토크의 계산법에 대해서 설명하면,

한 화면에서, 한 예로 중앙부를 화이트 영역, 둘레를 두르는 영역을 그레이 영역으로 지정하여, 동일한 시간에 그레이 신호전압만이 인가되는 데이터 라인 및 화소 전극으로 이루어진 A 영역과, 그레이 신호전압 및 데이터 신호전압이 번갈아가며 인가되는 데이터 라인과, 그레이 신호전압만이 인가되는 화소 전극으로 이루어진 B 영역을 포함함에 있어서, 크로스토크는

$$\text{크로스토크} = \frac{|A-B|}{A} \times 100$$

로 공식화할 수 있다.

상기 크로스토크값이 클수록 화질 특성이 악화되므로, 크로스토크를 낮추는 것은 화질 특성과 관련되어 매우 중요하다.

이하, 도 3a, 3b는 종래의 횡전계형 액정표시장치에서의 휘도 특성을 나타낸 그래프에 대한 도면으로서, 도 3a, 3b는 공통적으로 픽셀 전압에는 그레이를 구현하기 위한 신호전압이 인가되고, 이러한 조건 하에서 도 3a에서는 화이트를 구현하기 위해 데이터 배선에 화이트 신호전압이 인가되고, 도 3b에는 그레이를 구현하기 위해 데이터 배선에 그레이 신호전압이 인가되는 경우에 대한 것이다.

참고로, 블랙매트릭스와 대응된 영역 및 불투명 금속물질로 이루어진 전극과 대응된 영역은 비개구율 영역에 해당되므로 관찰대상에서 제외된다.

두 도면에서, 영역 III은 데이터 배선과 화소 전극 간에 생성되는 전계에 의해 액정의 배열 특성이 떨어지는 영역에 해당되므로, 이 영역에서 생성되는 전계를 약화시키거나 차폐시키는 구조적 변경이 요구된다.

이러한 크로스토크를 방지하기 위하여, 종래에는 외곽 공통 전극의 형성폭을 내부 공통 전극보다 훨씬 넓게 형성하는 구조가 제안되었다.

도 3a, 3b에서, 공통 전극과 화소 전극 간의 이격구간과 대응된 위치에서의 휘도율을 비교해볼 수 있다.

이러한 휘도율 특성을 나타냄에 있어서, 외곽 공통 전극의 형성폭과 크로스토크 토크 그리고, 투과율의 관계를 표 1을 통해 설명한다.

표 1.

데이터 배선폭 (μm)	외곽 공통 전극폭 (μm)	전극간 거리 (μm)	투과율(%)		크로스토크(%)
			A	B	
7	11.5	11.3	10.29	10.36	0.69
7	9.1	12.5	8.95	9.08	1.41

이와 같이, 종래에는 외곽 공통 전극의 배선폭을 넓히는 방법으로 크로스토크값을 낮추었다.

그러나, 외곽 공통 전극의 형성폭에 의존하여 크로스토크값을 조정하게 되면, 개구율이 감소되는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

이러한 문제점을 해결하기 위하여, 본 발명에서는 개구율 감소없이 크로스토크를 감소시켜 화질 특성이 향상된 횡전계형 액정표시장치 구조를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에서는 제 1 기관 상에, 서로 교차되게 형성된 게이트 배선 및 데이터 배선과; 상기 게이트 배선 및 데이터 배선의 교차지점에 형성된 박막트랜지스터와; 상기 게이트 배선 및 데이터 배선의 교차 영역은 화소 영역으로 정의되고, 상기 박막트랜지스터와 연결되는 인출 배선과, 상기 인출 배선에서 분기되어 화소 영역에 형성된 다수 개의 화소 전극과; 상기 게이트 배선과 대응되는 방향으로 형성된 공통 배선과, 상기 공통 배선에서 분기되며, 상기 화소 영역에서 다수 개의 화소 전극과 서로 엇갈리게 분기되는 다수 개의 공통 전극과; 상기 제 1 기관과 대향되게 배치된 제 2 기관 하부에서, 상기 화소 영역을 오픈부로 가지는 블랙매트릭스와; 상기 블랙매트릭스 하부에 위치하며, 상기 데이터 배선 및 상기 데이터 배선과 인접한 공통 전극의 일부 영역과 중첩되게 위치하

며, 상기 공통 전극과 동일한 전압이 인가되는 크로스토크 차단패턴과; 상기 제 1, 2 기판 사이에 개재된 액정층을 포함하는 횡전계형 액정표시장치를 제공한다.

상기 크로스토크 차단패턴은, 상기 블랙매트릭스와 중첩된 위치에서 상기 블랙매트릭스와 대응되거나 작은 폭으로 형성되고, 상기 공통 전극은, 상기 데이터 배선과 인접하게 위치하는 제 1, 2 공통 전극과, 상기 다수 개의 화소 전극 사이 구간에 위치하는 제 3 공통 전극으로 이루어지며, 상기 제 1, 2 공통 전극은 제 3 공통 전극보다 큰 폭으로 형성되는 것을 특징으로 한다.

상기 크로스토크 차단패턴과 제 1, 2 공통 전극 사이에는 등전위가 형성되고, 상기 등전위는 상기 데이터 배선과 화소 전극 간의 전계를 약화시키는 역할을 하는 것을 특징으로 한다.

이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 상세히 설명한다.

-- 제 1 실시예 --

도 4a 내지 4c는 본 발명의 제 1 실시예에 따른 횡전계형 액정표시장치에 대한 평면도이다.

도 4a는, 제 1 기판(140) 상에 제 1 방향으로 게이트 배선(142)이 형성되어 있고, 게이트 배선(142)과 교차되게 제 2 방향으로 데이터 배선(150)이 형성되어 있으며, 게이트 배선(142) 및 데이터 배선(150)의 교차지점에는 박막트랜지스터(T)가 형성되어 있다.

상기 게이트 배선(142) 및 데이터 배선(150)의 교차 영역은 화소 영역(P)으로 정의되며, 화소 영역(P)에는 박막트랜지스터(T)와 연결되어 인출배선(152)이 형성되어 있고, 인출배선(152)에서는 제 2 방향으로 다수 개의 화소 전극(154)이 분기되어 있다. 그리고, 상기 제 1 방향으로 공통 배선(144)이 형성되어 있고, 공통 배선(144)에서는 화소 전극(154)과 서로 엇갈리게 제 2 방향으로 다수 개의 공통 전극(146)이 형성되어 있다.

상기 공통 전극(146)과 화소 전극(154) 사이 구간은 실질적인 개구 영역에 해당되며, 하나의 개구 영역을 한 블럭이라고 정의했을 때, 한 예로 본 실시예는 화소 영역 단위로 두 개의 화소 전극과 세 개의 공통 전극으로 이루어진 4 블럭 구조로 이루어져 있다.

설명의 편의상, 상기 데이터 배선(150)과 인접한 두 개의 공통 전극을 제 1, 2 공통 전극(146a, 146b), 내부에 위치하는 공통 전극을 제 3 공통 전극(146c)으로 명칭한다. 4 블럭 이상의 구조에서는 제 3 공통 전극(146c)이 다수 개 존재할 수 있다.

상기 제 1, 2 공통 전극(146a, 146b)은 효과적인 크로스토크 방지를 위해, 제 3 공통 전극(146c)보다 크게 형성하는 것이 바람직하다. 그러나, 기존의 외곽 공통 전극의 형성폭에만 의존하여 크로스토크를 방지하는 경우보다 제 1, 2 공통 전극(146a, 146b)의 형성폭을 줄일 수 있고, 이에 따라 개구율 향상을 꾀할 수 있다.

도 4b는, 제 2 기판(160) 상에 화소 영역(P)을 오픈부(162)로 하는 블랙매트릭스(164)가 형성되어 있고, 블랙매트릭스(164)를 컬러별 경계부로 하여 화소 영역(P)별로 적, 녹, 청 컬러필터(166a, 166b, 166c)가 차례대로 배열되어 컬러필터층(166)을 이루고 있다.

컬러필터층(166)을 덮는 영역에는 오버코트층(미도시)이 형성되고, 오버코트층 하부의 블랙매트릭스(164) 형성범위 내에는 일방향으로 CT(cross talk)차단패턴(169)이 형성되어 있다. 상기 CT차단패턴(169)의 형성폭은 상기 도 4a에서 데이터 배선(150)과, 데이터 배선(150)과 인접하게 위치하는 제 1, 2 공통 전극(146a, 146b)의 일부와 중첩될 수 있는 형성폭에 해당된다.

상기 CT차단패턴(169)은 상기 도 4a의 공통 전극과 동일 전압이 인가되는 것을 특징으로 하며, 이에 따라 공통 전극(146)과 등전위를 형성하여, 공통 전극(146)과 CT차단패턴(169) 간의 액정분자는 수직배열됨에 따라 데이터 배선(150)과 화소 전극(154) 간의 전계를 약화시키는 효과를 가지게 되고, 이에 따라 크로스토크값이 낮아지게 된다.

이하, 상기 횡전계형 액정표시장치용 어레이 기판 및 컬러필터 기판의 적층 구조를 액정층이 개재된 구조로 도시하며, 이를 참조하여 상세히 설명한다.

도 4c는, 화소 영역(P)이 정의된 제 1, 2 기판(140, 160)이 서로 대향되게 배치되어 있고, 제 1 기판(140) 상부의 화소 영역(P)에는 다수 개의 공통 전극(146)이 형성되어 있으며, 화소 영역(P)별로 양측에 위치하는 공통 전극(146)들은 제 1, 2 공통 전극(146a, 146b), 내측에 위치하는 공통 전극은 제 3 공통 전극(146c)에 해당된다.

상기 제 1 내지 3 공통 전극(146a, 146b, 146c)을 덮는 영역에는 제 1 절연층(148)이 형성되어 있고, 제 1 절연층(148) 상부의 비화소 영역에는 데이터 배선(150)이 형성되어 있으며, 데이터 배선(150)을 덮는 영역에는 제 2 절연층(151)이 형성되어 있다. 상기 제 2 절연층(151) 상부의 화소 영역(P)에는 제 1 내지 3 공통 전극(146a, 146b, 146c)과 서로 엇갈리게 화소 전극(154)이 형성되어 있다.

상기 화소 전극(154)을 덮는 기판 전면에는 제 1 배향막(156)이 형성되어 있다.

상기 제 2 기판(160) 하부에는 화소 영역(P)을 오픈부(162)로 하는 블랙매트릭스(164)가 형성되어 있고, 블랙매트릭스(164) 하부에는 화소 영역(P)별로 적, 녹, 청 컬러필터(166a, 166b, 166c)가 차례대로 배열된 구조의 컬러필터

층(166)이 형성되어 있으며, 컬러필터층(166) 하부 전면에는 오버코트층(168)이 형성되어 있고, 오버코트층(168) 하부의 블랙매트릭스(164) 형성 영역에는 CT차단패턴(169)이 형성되어 있고, CT차단패턴(169)을 덮는 하부 전면에는 제 2 배향막(170)이 형성되어 있다.

상기 CT차단패턴(169)은, 상기 제 1 기판(140)의 데이터 배선(150)에서부터 제 1, 2 공통 전극(146a, 146b)의 일부를 덮는 영역과 중첩되는 형성폭을 가지며, 상기 CT차단패턴(169)은 제 1 내지 3 공통 전극(146a, 146b, 146c)과 동일한 공통 전압이 인가되는 것을 특징으로 한다.

전압 인가시, 상기 제 1 내지 3 공통 전극(146a, 146b, 146c)과 화소 전극(154) 간에는 횡전계(172)가 형성되며, CT차단패턴(169)과 제 1, 2 공통 전극(146a, 146b) 사이에는 등전위(174)가 형성되어, 등전위(174) 형성에 의해 데이터 배선(150)과 화소 전극(154) 간에 형성되는 전계(176)를 약화시켜 크로스토크값을 낮출 수 있다.

표 2는 본 발명에 따른 횡전계형 액정표시장치의 설계 구조에 따른 크로스토크 특성을 나타낸 것이다.

표 2.

데이터 배선폭 (μm)	외곽 공통 전극폭 (μm)	전극간 거리 (μm)	투과율(%)		크로스토크(%)
			A	B	
7	9.1	12.5	9.51	9.50	0.17

이와 같이, 본 발명에 따른 횡전계구조 액정표시장치에 의하면, 외곽 공통 전극의 형성폭을 기존보다 작은 값으로 하더라도 기존보다 크로스토크값을 낮출 수 있음을 알 수 있다.

도 5a, 5b는 본 실시예에 따른 횡전계형 액정표시장치의 휘도 특성을 나타낸 그래프에 대한 도면으로서, 공통적으로 픽셀 전압에는 그레이를 구현하기 위한 신호전압이 인가되고, 이러한 조건 하에서 도 5a에서는 데이터 배선에 화이트를 구현하기 위한 신호전압이 인가되고, 도 5b에는 데이터 배선에 그레이를 구현하기 위한 신호전압이 인가되는 경우에 대한 것이다.

본 발명에서는 컬러필터 기판에 CT차단패턴을 추가구성하여, CT차단패턴과 대향되는 공통 전극간에 등전위 형성을 통해, 해당 영역에서의 액정분자를 수직배열시킴에 따라, 데이터 배선과 화소 전극 간의 전계형성을 약화시킬 수 있고, 이에 따라 크로스토크 발생을 저하시킬 수 있다.

또한, 본 발명에서는 CT차단패턴의 추가를 통해 기존과 다르게 외곽 공통 배선의 형성폭에 의존하여 크로스토크 발생을 방지하지 않음에 따라, 종래보다 개구영역에서의 휘도율이 높아짐을 알 수 있다. 특히 영역 'V'은 상기 도 3a의 'III'영역과 동일 영역으로서, 두 영역을 비교시 본 발명에 따른 'V'의 휘도가 훨씬 향상됐음을 알 수 있다.

그러나, 본 발명의 상기 실시예로 한정되지 않으며, 본 발명의 취지에 벗어나지 않는 범위내에서 다양하게 변경하여 실시할 수 있다.

발명의 효과

이와 같이, 본 발명에 따른 횡전계형 액정표시장치에 의하면, 공통 전극과 동일한 공통 전압이 인가되는 CT차단패턴을 외곽 공통 전극과 대향되게 대향 기판에 형성함으로써, 외곽 공통 전극과 CT차단패턴 간에 형성되는 등전위에 따라 액정 분자를 수직 배열시키는 방식으로 데이터 배선과 화소 전극 간의 전계형성에 따른 크로스토크를 감소시킴에 따라, 외곽 공통 전극의 형성폭을 기존보다 작게 형성하면서도 크로스토크를 감소시킬 수 있어 개구율을 효과적으로 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

제 1 기판 상에, 서로 교차되게 형성된 게이트 배선 및 데이터 배선과;

상기 게이트 배선 및 데이터 배선의 교차지점에 형성된 박막트랜지스터와;

상기 게이트 배선 및 데이터 배선의 교차영역은 화소 영역으로 정의되고, 상기 박막트랜지스터와 연결되는 인출 배선과, 상기 인출 배선에서 분기되어 화소 영역에 형성된 다수 개의 화소 전극과;

상기 게이트 배선과 대응되는 방향으로 형성된 공통 배선과, 상기 공통 배선에서 분기되며, 상기 화소 영역에서 다수 개의 화소 전극과 서로 엇갈리게 분기되는 다수 개의 공통 전극과;

상기 제 1 기판과 대향되게 배치된 제 2 기판 하부에서, 상기 화소 영역을 오픈부로 가지는 블랙매트릭스와;

상기 블랙매트릭스 하부에 위치하며, 상기 데이터 배선 및 상기 데이터 배선과 인접한 공통 전극의 일부 영역과 중첩되게 위치하며, 상기 공통 전극과 동일한 전압이 인가되는 크로스토크 차단패턴과;

상기 제 1, 2 기판 사이에 개재된 액정층

을 포함하는 횡전계형 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 크로스토크 차단패턴은, 상기 블랙매트릭스와 중첩된 위치에서 상기 블랙매트릭스와 대응되거나 작은 폭으로 형성되는 횡전계형 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 공통 전극은, 상기 데이터 배선과 인접하게 위치하는 제 1, 2 공통 전극과, 상기 다수 개의 화소 전극 사이 구간에 위치하는 제 3 공통 전극으로 이루어지는 횡전계형 액정표시장치.

청구항 4.

제 3 항에 있어서,

상기 제 1, 2 공통 전극은 제 3 공통 전극보다 큰 폭으로 형성되는 횡전계형 액정표시장치.

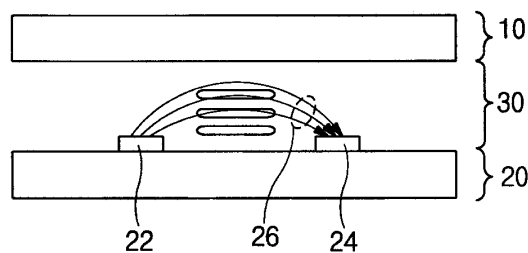
청구항 5.

제 1 항 또는 제 3 항 중 어느 하나의 항에 있어서,

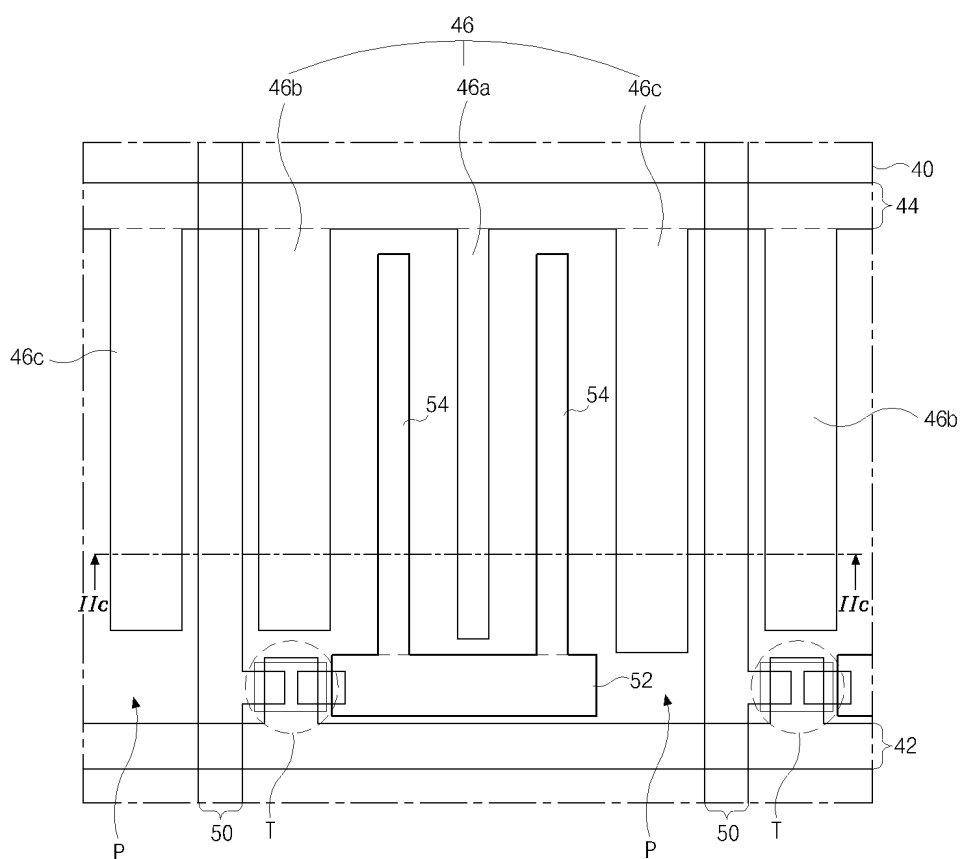
상기 크로스토크 차단패턴과 제 1, 2 공통 전극 사이에는 등전위가 형성되고, 상기 등전위는 상기 데이터 배선과 화소 전극 간의 전계를 약화시키는 역할을 하는 횡전계형 액정표시장치.

도면

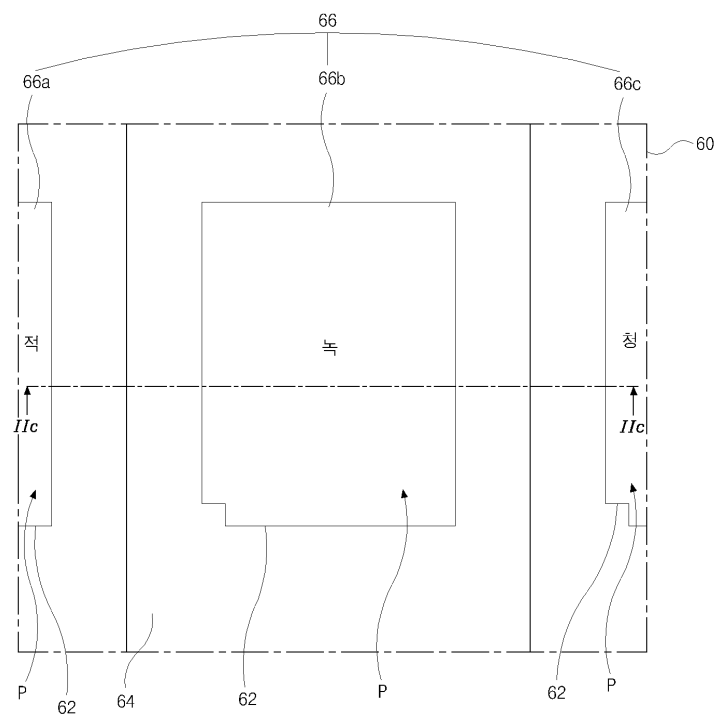
도면1



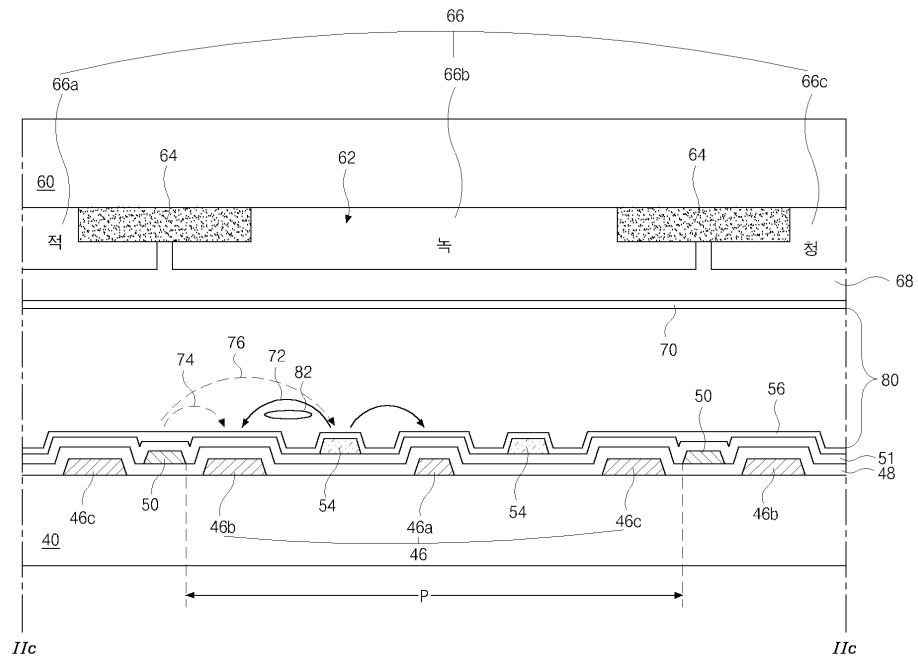
도면2a



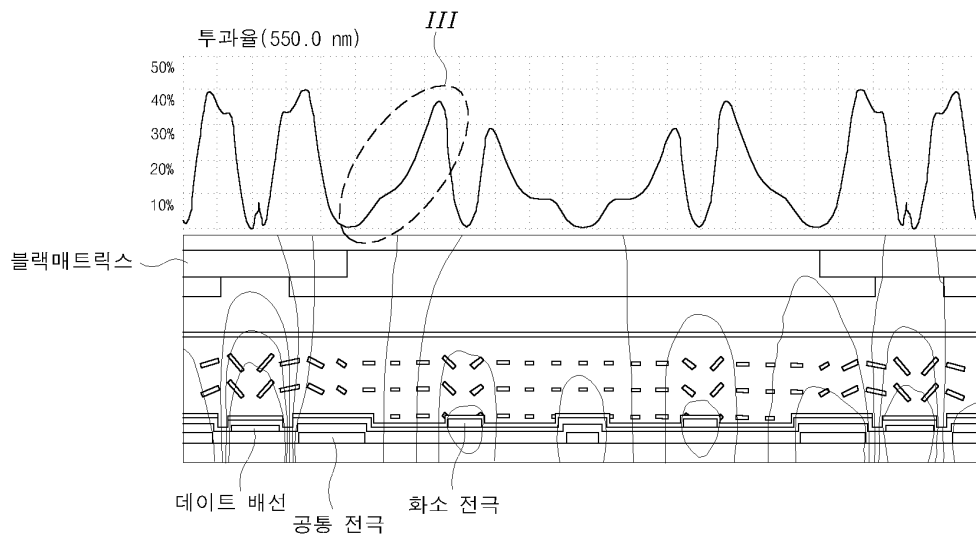
도면2b



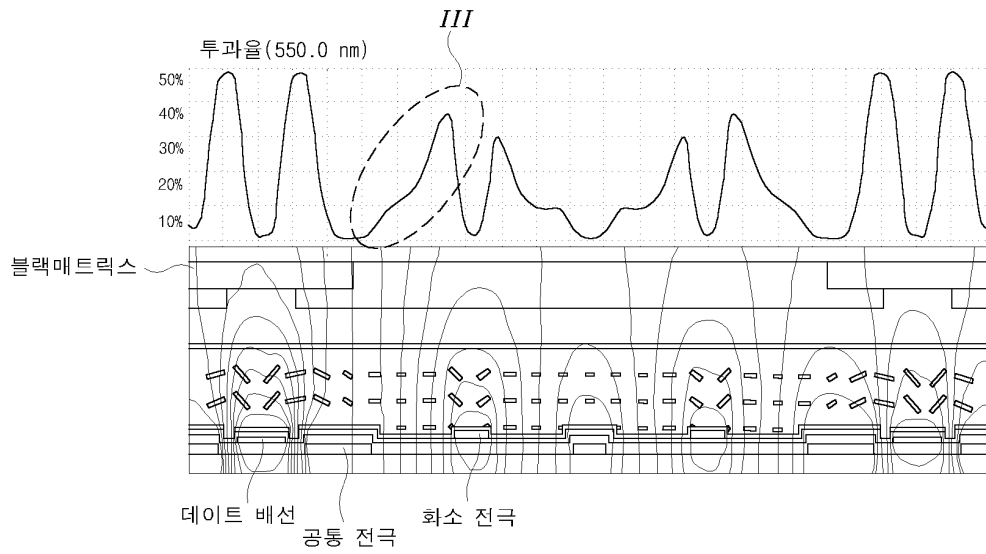
도면2c



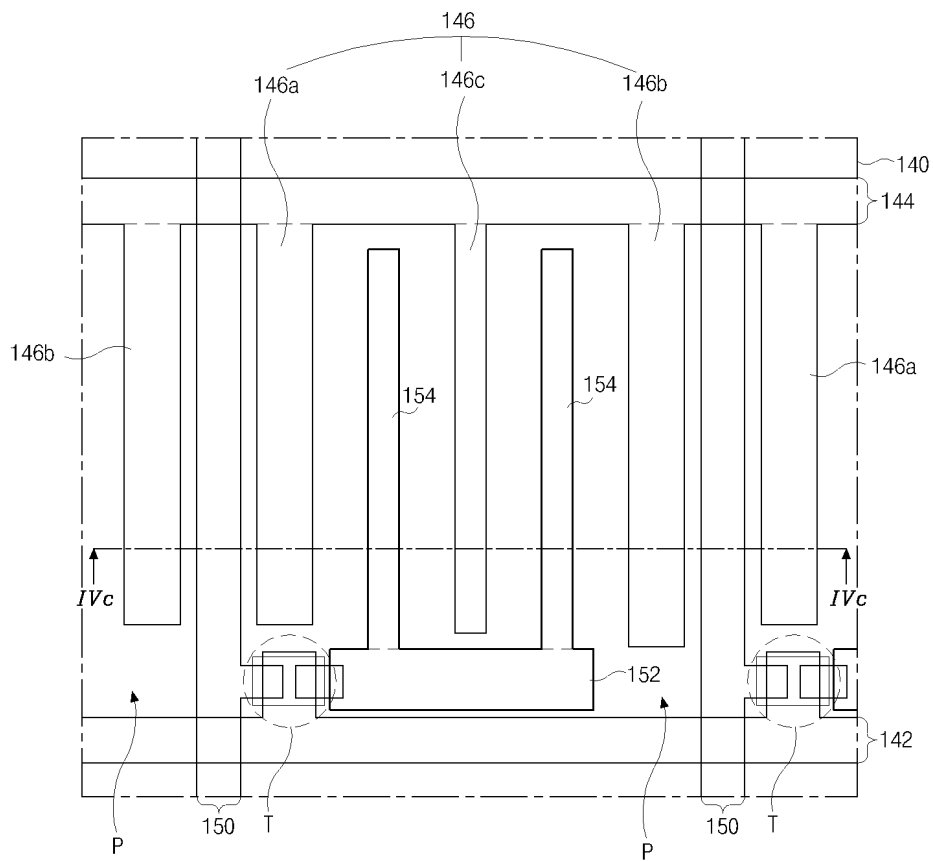
도면3a



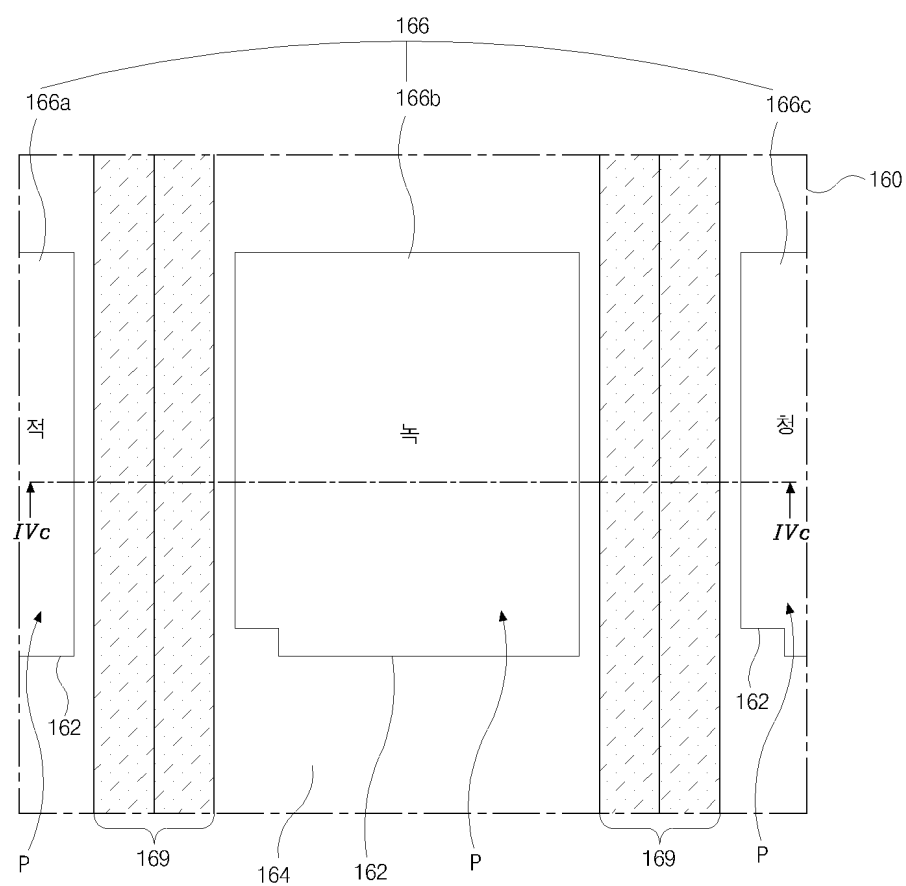
도면3b



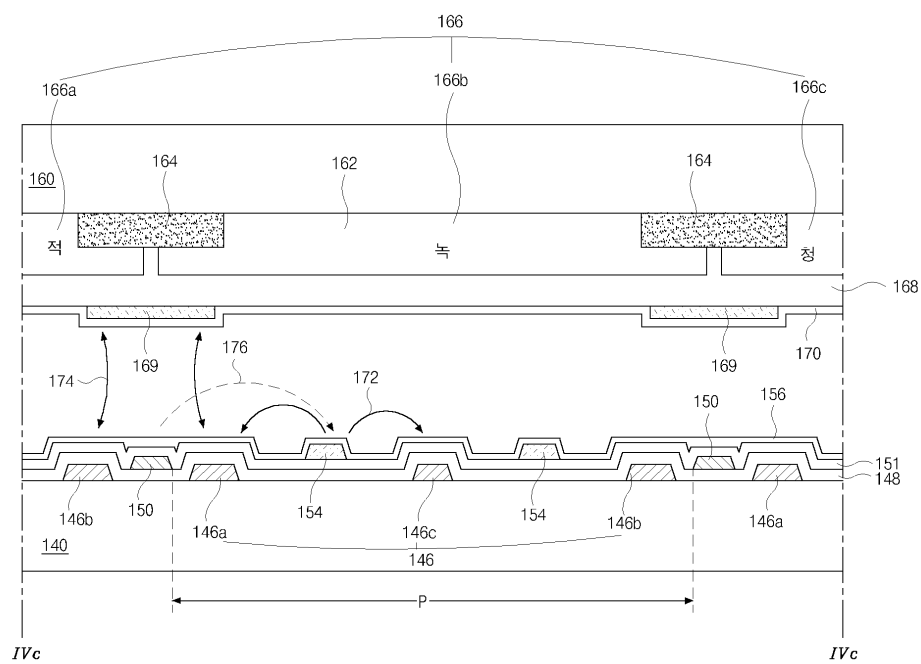
도면4a



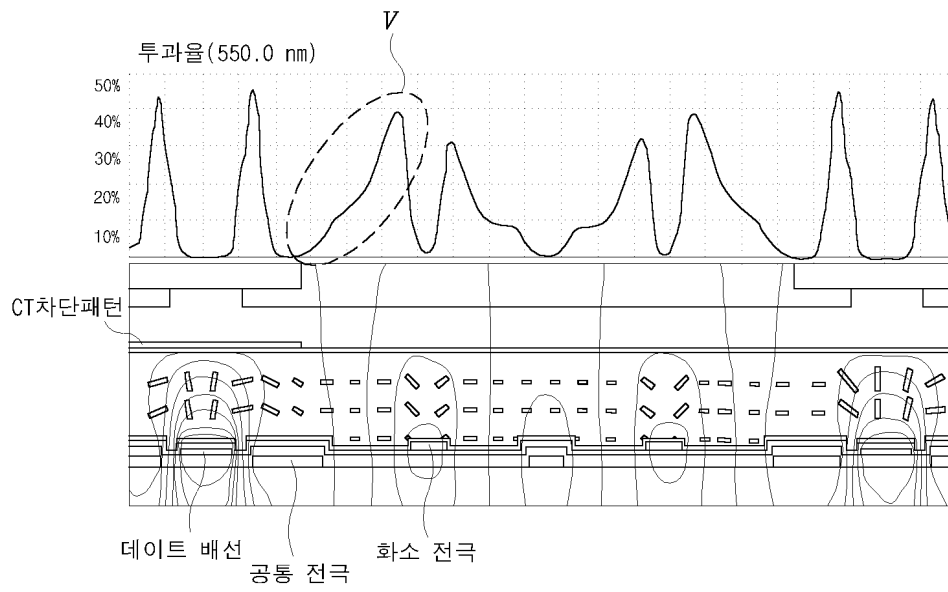
도면4b



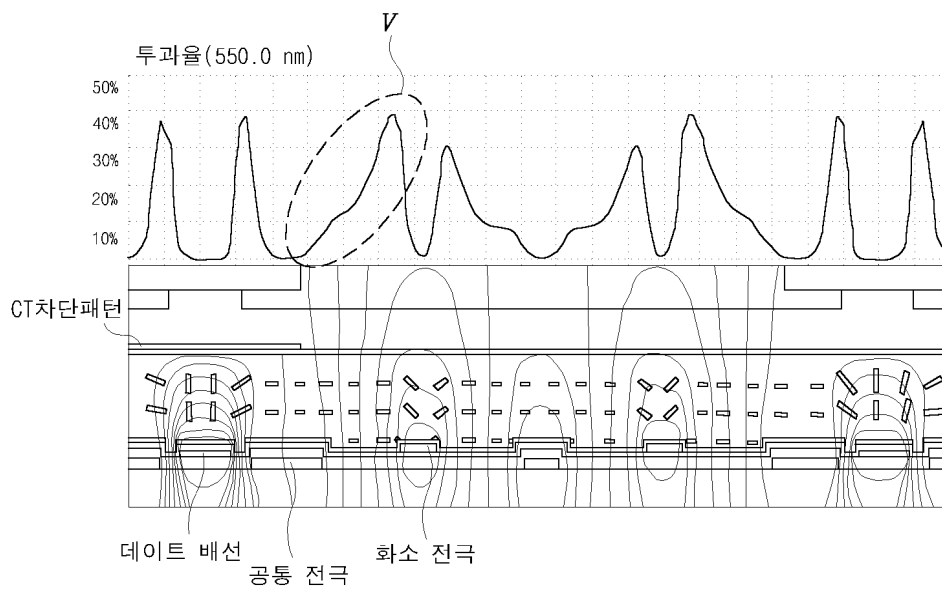
도면4c



도면5a



도면5b



专利名称(译)	横向电场型液晶显示装置		
公开(公告)号	KR1020050024166A	公开(公告)日	2005-03-10
申请号	KR1020030062017	申请日	2003-09-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JIN HYUNSUK		
发明人	JIN, HYUNSUK		
IPC分类号	G02F1/1343		
CPC分类号	G02F2001/136218 G02F1/134363		
外部链接	Espacenet		

摘要(译)

在本发明中，根据数据线和像素电极之间的场形成的串扰值可以降低到其中提供的公共电极等公共电极垂直布置面内切换模式液晶的模式。显示装置在没有开口率降低的情况下降低串扰值，液晶分子根据在对面板上形成的外部公共电极之间形成的等电位和CT截取图案。即使当形成外部公共电极的形成宽度小于现有的串扰时，也可以减小，并且可以有效地提高开口率。

