(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
G09G 3/36

(11) 공개번호 10-2004-0049172
(43) 공개일자 2004년06월11일

(21) 출원번호 10-2002-0077032
(22) 출원일자 2002년12월05일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 최창휘
경기도수원시팔달구영통동청명마을4단지아파트411-1501

(74) 대리인 이영필

심사청구 : 있음

(54) 박막 트랜지스터-액정표시장치 구동용 소오스 드라이버집적회로 및 출력 증폭기의 오프셋 제거 방법

요약

박막 트랜지스터-액정표시장치(TFT-LCD) 구동용 소오스 드라이버 집적회로 및 출력 증폭기의 오프셋 제거 방법이 개시된다. 본 발명의 TFT-LCD용 소오스 드라이버 집적회로는 출력 드라이버 및 제어 모듈을 구비한다. 출력 드라이버는 클럭 신호에 응답하여 액정 패널을 구동하기 위한 패널 구동 전압을 출력하는데, 디코더와 증폭기를 포함한다. 디코더는 디지털 신호에 대응하는 계조 전압을 선택하여 출력하고 증폭기는 디코더의 출력 신호를 증폭하여 패널 구동 전압으로서 출력한다. 증폭기의 하나의 입력 단자는 디코더의 출력 신호를 수신하고, 다른 하나의 입력단자는 출력 단자와 전기적으로 접속되며, 소정의 변경 제어 신호에 응답하여 입력 단자가 변경된다. 제어 모듈은 클럭 신호와 프레임 단위로 교번되어 발생되는 소정의 극성 제어 신호에 응답하여 증폭기의 입력단을 교번하기 위한 변경 제어 신호를 발생한다.

대표도

도 4

명세서

도면의 간단한 설명

본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 간단한 설명이 제공된다.

도 1은 통상의 TFT-LCD 장치를 나타내는 도면이다.

도 2는 일반적인 쵸핑 방법(chopping method)을 설명하기 위한 도면이다.

도 3a 및 도 3b는 종래 기술에 따른 소오스 드라이버 회로에 의한 액정 패널 구동시 DC 오프셋의 상쇄/누적 현상을 나타내는 도면이다.

도 4는 본 발명의 일 실시예에 따른 소오스 드라이버 IC(400)를 개략적으로 나타내는 블록도이다.

도 5는 도 4에 도시된 출력 드라이버를 좀 더 상세히 나타내는 도면이다.

도 6은 변경 제어 신호에 응답하여 증폭기의 입력 단자가 변경되는 예를 나타내는 도면이다.

도 7은 도 4에 도시된 제어 모듈의 일 구현예를 나타내는 도면이다.

도 8은 클럭 신호, 극성 제어 신호 및 변경 제어 신호의 관계를 나타내는 타 이밍도이다.

도 9는 도 8에 도시된 변경 제어 신호의 상태를 각 라인별로 보여주는 테이블이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 장치에 관한 것으로, 특히 박막 트랜지스터(Thin Film Transistor, 이하 TFT라 함) 액정 표시 장치(Liquid Crystal display, 이하 LCD라 함) 패널에 발생하는 줄무늬 현상을 제거하는 TFT-LCD 패널 구동 회로에 관한 것이다.

TFT-LCD는 노트북 PC, 모니터 등에서 현재 널리 사용되는 디스플레이 장치이다. TFT-LCD 패널을 구동하기 위한 회로는 일반적으로 게이트 드라이버 회로와 소오스 드라이버 회로로 나뉜다.

도 1은 통상의 TFT-LCD 장치를 나타내는 도면이다. 이를 참조하면, 통상의 TFT-LCD 장치는 액정 패널, 소오스 드라이버 회로(110) 및 게이트 드라이버 회로(120)를 구비한다.

액정 패널의 한 픽셀(pixel)(150)은 액정 커패시터(C1)와 스위치(T1)로 모델링될 수 있다. 따라서, 액정 패널은 액정 커패시터(C1) 및 스위치(T1)로 구성되는 픽셀(150)이 가로로 채널(channel) 수(L)만큼 배열되며, 세로로는 게이트 라인 수(M)만큼 배열되어 있는 구조로 모델링될 수 있다.

액정 커패시터(C1)의 일 단자는 해당 스위치(T1)에 연결된다. 스위치(T1)는 모오스 트랜지스터(MOS transistor)로 구현되는데, 그 게이트는 게이트 드라이버 회로(120)에서 출력되는 게이트 라인(140)에 접속된다. 게이트 드라이버 회로(120)는 스위치들(T1)의 각 게이트를 온(on)/오프(off)하는 역할을 한다.

소오스 드라이버 회로(110)는 입력 데이터에 따라 해당하는 계조 전압(gradation voltage 또는 gray scale voltage)을 소오스 라인(130)을 통하여 액정 패널에 입력한다. 즉, 게이트 드라이버 회로(120)의 출력 전압에 의하여 게이트 라인(140)에 연결된 스위치들이 온(on)되면, 소오스 드라이버 회로(110)로부터 출력되는 계조 전압이 온(on)된 스위치에 연결되어 있는 액정 커패시터(C1)에 인가된다.

소오스 드라이버 회로(110)는 계조전압을 출력하기 위해 출력단에 다수의 앰프(amplifier)를 포함한다. 그런데, 각 앰프에는 랜덤 DC 오프셋(Random DC Offset)이 존재하여, 동일한 입력 데이터에 해당하는 계조 전압이 선택되더라도 앰프에 따라 실제 출력되는 출력 전압간에 편차가 존재한다.

이와 같이 다수의 앰프를 포함하는 소오스 드라이버 회로(110)에서 각 채널(channel)간 존재하는 출력 전압의 편차는 LCD 화면에 줄무늬 현상을 발생시키고 이는 화면의 품질 저하에 가장 큰 요인이 된다.

소오스 드라이버 회로(110)의 앰프에 의해 생기는 DC 오프셋을 제거하기 위한 방법의 하나가 미국특허등록공보(US 6,331,846)에 기재되어 있다.

이 방법은 앰프의 입력단을 스위칭하여 DC 오프셋을 평균화하는 쵸핑 방법(chopping method)의 하나이다.

일반적인 쵸핑 방법을 도 2를 참조하여 기술하면 다음과 같다. 도 2는 또한 동일 픽셀에 대하여 정극성의 전압과 부극성의 전압을 프레임 단위로 교대로 가하는 구동 방식을 채용한 경우이다. 정극성 전압이란 소오스 드라이버에서 액정 패널로 인가되는 전압이 공통 전압(도 1의 Vc)보다 큰 경우이고, 부극성 전압이란 소오스 드라이버에서 액정 패널로 인가되는 전압이 공통 전압(도 1의 Vc)보다 작은 경우이다. 액정 패널의 수명을 증가시키기 위하여 일반적으로 각 액

정 픽셀에 인가되는 구동 전압의 극성이 반전된다.

먼저, 첫 번째 프레임에서 '211'에 해당하는 정극성 전압이 출력되어야 하는데, +A 오프셋이 존재하여 '212'에 해당하는 전압이 실제 출력되었다. 두 번째 프레임에서는, '221'에 해당하는 부극성 전압이 출력되어야 하는데, +B 오프셋이 존재하여 '222'에 해당하는 전압이 실제 출력되었다. +A 오프셋을 상쇄시키기 위해 세 번째 프레임에서 다시 정극성 전압이 인가될 때 -A 오프셋을 갖도록 하며, +B 오프셋을 상쇄시키기 위해 네 번째 프레임에서 다시 부극성 전압이 인가될 때 -B 오프셋을 갖도록 한다.

그런데, 미국특허등록공보(US 6,331,846)에 게재된 구동 회로는 쵸핑 방법을 구현함에 있어서, 게이트 라인마다 활성화되는 클럭 신호를 카운팅하여, 프레임 단위로 DC 오프셋이 가감되도록 제어한다. 그러나 해상도에 따라 프레임당 클럭 신호의 발생 빈도가 달라지며, 또한 한 프레임의 끝 시점과 다음 프레임의 시작 시점 사이(이를 블랭킹 시간이라 함)에도 클럭 신호가 발생된다.

따라서, 클럭 신호의 발생 빈도(즉, 활성화 빈도)를 이용하여 소오스 드라이버 회로의 앰프의 출력 전압의 오프셋을 조절하는 종래의 방식에서는, 특정 해상도에서 출력전압의 DC 오프셋이 제거되지 않고 오히려 누적되어 LCD 화면에 줄무늬 현상이 발생할 가능성이 높다.

도 3a 및 도 3b는 종래 기술에 따른 소오스 드라이버 회로에 의한 액정 패널 구동시 DC 오프셋의 상쇄/누적 현상을 나타내는 도면이다.

먼저, 도 3a는 액정 패널의 게이트 라인은 동일하나, 블랭킹 시간(blanking time) 동안에 발생되는 클럭 신호(CLK1)의 수가 달라짐으로 인해 (1)의 경우에는 다음 프레임에서 DC 오프셋이 감해져 상쇄되고, (2)의 경우에는 다음 프레임에서 DC 오프셋이 다시 더해져 누적되는 경우를 보여준다.

도 3b는 액정 패널의 게이트 라인의 수, 즉 해상도가 달라짐으로 인해 (1)의 경우에는 다음 프레임에서 DC 오프셋이 감해져 상쇄되고, (2)의 경우에는 다음 프레임에서 DC 오프셋이 다시 더해져 누적되는 경우를 보여준다.

상술한 바와 같이, 종래 기술에 의하면, 액정 패널의 해상도나 블랭킹 시간 동안의 클럭 신호의 발생 빈도가 변함에 따라, 동일 픽셀에 대한 구동 전압의 dc 오프셋이 제거되지 않고 누적되는 경우가 발생된다. 따라서, LCD 화면상에 줄무늬가 발생하는 등 화질이 떨어진다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 TFT-LCD 소오스 드라이버 회로 내의 다수의 앰프간의 출력 전압 편차, 즉 오프셋(offset)로 인해 발생되는 줄 무늬 현상을 제거하여, TFT-LCD 장치의 화질을 개선하는 TFT-LCD 소오스 드라이버 회로를 제공하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는 TFT-LCD 소오스 드라이버 회로 내의 다수의 앰프간의 출력 전압 편차를 제거하는 방법을 제공하는 것이다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명의 일면은 박막 트랜지스터-액정 표시 장치(TFT-LCD)를 구동하기 위한 소오스 드라이버 집적회로에 관한 것이다. 본 발명의 일면에 따른 TFT-LCD용 소오스 드라이버 집적회로는 클럭 신호에 응답하여 액정 패널을 구동하기 위한 패널 구동 전압을 출력하는 출력 드라이버로서, 디지털 신호에 대응하는 계조 전압을 선택하여 출력하는 디코더와 상기 디코더의 출력 신호를 증폭하여 상기 패널 구동 전압으로서 출력하는 출력 증폭기로서, 하나의 입력 단자는 상기 디코더의 출력 신호를 수신하고, 다른 하나의 입력단자는 출력 단자와 전기적으로 접속되며, 소정의 변경 제어 신호에 응답하여 입력 단자가 변경되는 상기 출력 증폭기를 포함하는 상기 출력 드라이버; 및 상기 클럭 신호와 소정의 극성 제어 신호에 응답하여 상기 변경 제어 신호를 발생하는 제어 모듈을 구비하며, 상기 극성 제어 신호는 프레임 단위로 교번되어 발생된다.

바람직하기로는, 패널 구동 전압은 정극성과 부극성을 가지며, 상기 출력 드라이버는 상기 극성 제어 신호에 응답하여 상기 액정 패널의 각 픽셀에 인가되는 패널 구동 전압의 극성을 상기 프레임 단위로 교번시킨다.

상기 기술적 과제를 달성하기 위한 본 발명의 다른 일면 역시 박막 트랜지스 터-액정 표시 장치(TFT-LCD)를 구동하기 위한 소오스 드라이버 집적회로에 관한 것이다. 본 발명의 다른 일면에 따른 TFT-LCD용 소오스 드라이버 집적

회로는 입력되는 디지털 신호에 응답하여 정극성 계조 전압 또는 부 극성 계조 전압을 선택하여 출력하는 디코더; 상기 정극성 계조 전압 및 상기 부극성 계조 전압을 각각 증폭하고, 클럭 신호에 응답하여 상기 증폭된 전압을 출력하는 제1 및 제2 증폭기로서, 하나의 입력 단자는 상기 계조 전압을 수신하고 다른 하나의 입력단자는 출력 단자와 전기적으로 접속되며, 소정의 변경 제어 신호에 응답하여 입력 단자가 변경되는 상기 제1 및 제2 증폭기; 및 극성 제어 신호에 응답하여 상기 제1 증폭기의 출력 전압 및 상기 제2 증폭기의 출력 전압을 스위칭하여 액정 패널로 인가하는 스위치; 및 상기 클럭 신호와 상기 극성 제어 신호에 응답하여 상기 변경 제어 신호를 발생하는 제어 모듈을 구비한다.

바람직하기로는, 상기 변경 제어 신호는 상기 클럭 신호에 동기되고 상기 극성 제어 신호의 2배 주기를 가진다.

또한 바람직하기로는, 상기 액정 패널의 각 픽셀에 인가되는 패널 구동 전압은 4 프레임 단위로 DC 오프셋이 상쇄되는 것을 특징으로 한다.

상기 다른 기술적 과제를 달성하기 위한 본 발명은 제1 및 제2 입력 단자를 가지며, 입력되는 디지털 신호에 대응하는 정극성 또는 부극성을 가지는 패널 구동 전압을 발생하는 다수의 증폭기를 포함하는 박막 트랜지스터-액정 표시 장치(TFT-LCD)용 소오스 드라이버 집적회로에서 상기 증폭기들의 오프셋을 제거시키는 방법에 관한 것이다. 본 발명에 따른 TFT-LCD 구동용 전압의 오프셋 제거 방법은 (a) 클럭 신호에 응답하여 패널 구동 전압을 액정 패널의 해당 픽셀로 출력하는 단계; (b) 극성 제어 신호에 응답하여 상기 픽셀에 인가되는 패널 구동 전압의 극성을 변경하는 단계; (c) 상기 클럭 신호에 동기되고 상기 극성 제어 신호의 2배의 주기를 가지는 변경 제어 신호를 발생하는 단계; 및 (d) 상기 변경 제어 신호에 응답하여 상기 증폭기의 상기 제1 입력 단자와 상기 제2 입력 단자를 스위칭하는 단계를 구비한다.

본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 첨부 도면에 기재된 내용을 참조하여야만 한다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.

도 4는 본 발명의 일 실시예에 따른 소오스 드라이버 IC(400)를 개략적으로 나타내는 블록도이다. 이를 참조하면, 본 발명의 일 실시예에 따른 소오스 드라이버 IC(400)는 출력 드라이버(410) 및 제어 모듈(420)을 구비한다. 타이밍 컨트롤러(500)는 소오스 드라이버 IC의 외부에 구비되는데, 설명의 편의를 위하여 소오스 드라이버 IC(400)와 함께 도시된다.

출력 드라이버(410)는 클럭 신호(CLK1), 극성 제어 신호(POL) 및 변경 제어 신호(ALT)에 응답하여 다수의 디스플레이 데이터에 해당하는 각 패널 구동 전압($Y_1 \sim Y_n$)을 발생한다. 디스플레이 데이터는 다수의 비트로 구성되는 디지털 데이터이다. 도 5를 참조하여 후술되겠지만, 하나의 패널 구동 전압에 대응하여 하나의 출력 증폭기가 출력 드라이버(410) 내에 구비된다. 따라서, 도 4와 같이 한 번에 n 개의 패널 구동 전압($Y_1 \sim Y_n$)을 출력하기 위해 n 개의 출력 증폭기가 필요하다. n 개의 출력 증폭기로부터 n 개의 패널 구동 전압($Y_1 \sim Y_n$)이 발생되면, 액정 패널에서 하나의 가로 라인이 표시된다. 물론, 둘 이상의 출력 드라이버(410)가 하나의 액정 패널을 구동할 수도 있다.

클럭 신호(CLK1)는 액정 패널의 수평 동기를 맞추기 위한 신호이다. 즉, 클럭 신호(CLK1)에 응답하여 출력 드라이버(410)가 패널 구동 전압들($Y_1 \sim Y_n$)을 출력한다. 따라서, 클럭 신호(CLK1)의 인에이블에 응답하여 액정 패널의 가로 라인이 하나씩 표시된다.

타이밍 컨트롤러(500)는 출력 드라이버(410)를 제어하기 위한 클럭 신호(CLK1) 및 극성 제어 신호(POL)를 발생한다.

제어 모듈(420)은 타이밍 컨트롤러(500)에서 출력되는 클럭 신호(CLK1) 및 극성 제어 신호(POL)에 응답하여 변경 제어 신호(ALT)를 출력한다.

도 5는 도 4에 도시된 출력 드라이버(410)를 좀 더 상세히 나타내는 도면이다.

이를 참조하면, 출력 드라이버(410)는 디코더(413,414) 및 출력 증폭기(411,412)를 포함한다.

디코더(413, 414)는 정 계조전압 디코더(414)와 부 계조전압 디코더(413)를 포함한다. 정 계조전압 디코더(414)는 디스플레이 데이터(DIN2)를 수신하고, 정 계조 전압들($V_{k+1} \sim V_m$) 중 디스플레이 데이터(DIN2)에 해당하는 하나의 전압(IN2)을 선택하여 출력한다. 부 계조전압 디코더(413)는 디스플레이 데이터(DIN1)를 수신하고, 부 계조 전압들($V_1 \sim V_k$) 중 디스플레이 데이터(DIN1)에 해당하는 하나의 전압(IN1)을 선택하여 출력한다. 정 계조 전압이란 다수 레벨의 계조 전압들($V_1 \sim V_m$) 중 공통 전압(도 1의 Vc) 레벨보다 큰 전압을 말하며, 부 계조 전압이란 다수

레벨의 계조 전압들($V_1 \sim V_m$) 중 공통 전압(도 1의 Vc) 레벨보다 낮은 전압을 말한다.

출력 증폭기는 N 타입 증폭기(412)와 P 타입 증폭기(411)를 포함한다. N 타입 증폭기(412)는 정 계조전압 디코더(414)로부터 입력되는 계조 전압(IN2)을 증폭하여 패널 구동 전압(OUT2)으로서 출력한다. P 타입 증폭기(411)는 부 계조전압 디코더(413)로부터 입력되는 계조 전압(IN1)을 증폭하여 패널 구동 전압(OUT1)으로서 출력한다. 도 5에는 계조 전압들(IN1,IN2)이 증폭기(411,412)의 정 입력 단자(+)로 입력되고 부 입력 단자(-)는 각 증폭기의 출력 단자에 접속되어 있다. 뒤에서 상세히 기술하겠지만, 증폭기의 입력 단자들은 변경 제어 신호(ALT)에 응답하여 변경된다.

도 4에서는 2개의 디코더와 증폭기가 도시되어 있지만, 상술한 바와 같이, n의 패널 구동 전압($Y_1 \sim Y_n$)을 출력하기 위해서는 n 개의 디코더와 증폭기가 필요하 다.

출력 드라이버(410)는 N 타입 증폭기(412)의 출력(OUT2)과 P 타입 증폭기(411)의 출력(OUT1)이 홀수 소오스 라인과 짝수 소오스 라인에 교번되게 연결시키는 스위치(SW1, SW2)를 더 포함한다. 예를 들어, 액정 패널의 첫 번째 게이트라인에 연결된 스위치들이 턴온될 때 P 타입 증폭기의 출력(OUT1)이 첫 번째 소오스 라인(130_1)에 인가되고 N 타입 증폭기의 출력(OUT2)이 두 번째 소오스 라인(130_2)에 인가되면, 액정 패널의 두 번째 게이트라인에 연결된 스위치들이 턴온될 때는 P 타입 증폭기의 출력(OUT1)이 두 번째 소오스 라인(130_2)에 인가되고 N 타입 증폭기의 출력(OUT2)이 첫 번째 소오스 라인(130_1)에 인가되도록 스위칭된다. 이러한 스위칭은 극성 제어 신호(POL)에 의해 제어된다.

극성 제어 신호(POL)는 게이트 라인(즉, 가로 라인)마다 반전되고, 또한 매 프레임(frame)마다 반전된다. 따라서, 액정 패널의 이웃하는 픽셀에 인가되는 전압의 극성이 달라진다. 또한, 각 픽셀의 전압 극성은 프레임 단위로 반전된다.

P 타입 증폭기(411)와 N 타입 증폭기(412)는 각각 하나의 입력 단자로 계조 전압을 수신하고 다른 하나의 입력 단자는 출력 단자에 접속되는 전압 팔로어(voltage follower) 형태로 구현된다.

그리고, P 타입 증폭기(411)와 N 타입 증폭기(412)는 각각 변경 제어 신호(ALT)에 응답하여 정 입력 단자(+)와 부 입력 단자(-)의 위치가 변경된다.

도 6은 변경 제어 신호(ALT)에 응답하여 증폭기의 입력 단자가 변경되는 예를 나타내는 도면이다.

먼저, 도 6의 (a)와 같이 정 입력 단자(+)로 계조전압(IN1 또는 IN2)이 입력되고 부 입력 단자(-)는 출력 단자와 접속된 경우, 변경 제어 신호(ALT)가 발생되면, 도 6의 (b)와 같이, 부 입력 단자(-)로 계조 전압(IN1 또는 IN2)이 입력되고 정 입력 단자(+)는 출력 단자와 접속되도록 입력 단자들(+,-)이 상호 스위칭된다. 도 6의 (b)의 상태에서 다시 변경 제어 신호(ALT)가 발생되면, 다시 정 입력 단자(+)로 계조전압(IN1 또는 IN2)이 입력되고 부 입력 단자(-)는 출력 단자와 접속된다. 이와 같이, 변경 제어 신호(ALT)에 응답하여 증폭기의 입력 단자가 교번된다.

상기와 같이 증폭기의 입력단이 교번됨으로써, 입력단에 존재하는 DC 오프셋이 정(+) 또는 부(-)의 크기로 증폭기의 출력에 나타난다. 즉, 정 입력단자(+)로 계조 전압(IN1 또는 IN2)이 입력될 때 +A의 DC 오프셋이 증폭기의 출력에 나타난다면, 부 입력 단자(-)로 계조전압(IN1 또는 IN2)이 입력될 때는 -A의 DC 오프셋이 증폭기의 출력에 나타난다.

상기와 같이, 증폭기의 입력단의 교번으로 인하여 증폭기로 인한 DC 오프셋이 평균되어(averaging) 제거되어야 LCD 화면의 줄무늬 현상이 방지될 수 있다. 즉, 동일한 픽셀에 대해서 증폭기의 입력단이 매 프레임마다 변경되어야 DC 오프셋이 누적되지 않고 가감되어 상쇄된다. 만약, 동일 픽셀에 대해 출력 증폭기의 입력단이 변경되지 않고, 계속 정 입력 단자로만 입력되거나 부 입력 단자로만 입력되면 DC 오프셋이 누적된다.

그러므로, 동일 픽셀에 대해서 출력 증폭기의 입력단이 매 프레임 또는 소정 프레임 단위로 교번될 수 있도록 제어하는 것이 중요하다.

본 발명은 블랭킹 시간 동안 발생되는 클럭 신호(CLK1)의 개수나, 해상도에 따른 게이트 라인(Gate Line) 수에 무관하게 DC 오프셋의 누적을 방지한다. 이를 위하여, 출력 드라이버(410)의 증폭기의 입력단을 교번하기 위한 변경 제어 신호(ALT)가 제어 모듈(420)로부터 발생된다.

도 7은 도 4에 도시된 제어 모듈(420)의 일 구현예를 나타내는 도면이다. 이를 참조하면, 제어 모듈(420)은 제1 및 제2 D 플립플롭(421, 422)을 포함한다. 제1 플립플롭(421)의 입력 단자(D)로는 극성 제어 신호(POL)가 입력되고, 클럭 단자(CK)로는 클럭 신호(CLK1)가 입력된다. 제1 플립플롭(421)의 출력 신호는 제2 플립플롭(422)의 클럭 단자(CK)로 입력된다. 제2 플립플롭(422)의 비반전 출력 단자(Q)로 출력되는 신호가 변경 제어 신호(ALT)이고, 반전 출력 단자(/Q)로 출력되는 신호는 다시 제2 플립플롭(422)의 입력 단자(D)로 입력된다.

도 7에 도시된 제어 모듈(420)의 동작을 기술하면 다음과 같다.

제1 D 플립플롭(421)은 클럭 신호(CLK1)의 상승 에지(rising edge)에 동기되어 극성 제어 신호(POL)를 출력한다. 제2 플립플롭(422)은 제1 플립플롭(421)의 출력 신호에 동기되어 자신의 출력 신호, 즉 변경 제어 신호(ALT)를 반전한다.

따라서, 변경 제어 신호(ALT)는 클럭 신호(CLK1)의 상승 에지에 동기되며, 극성 제어 신호(POL)의 2배의 주기를 가지는 신호 즉, 극성 제어 신호(POL)의 2분주된 신호가 된다.

도 8은 클럭 신호(CLK1), 극성 제어 신호(POL) 및 변경 제어 신호(ALT)의 관 계를 나타내는 타이밍도이다. 이를 참조하면, 클럭 신호(CLK1)는 액정 패널의 수평 동기를 위하여 액정 패널의 매 가로 라인마다 활성화된다. 극성 제어 신호(POL)는 액정 패널의 매 가로 라인마다 패널 구동 전압의 극성을 변경하기 위하여 클럭 신호(CLK1)의 한 주기 단위로 제1 로직 레벨(H)과 제2 로직 레벨(L)이 교번된다.

첫 번째 프레임의 극성 제어 신호(POL_1)가 도 8에 도시된 바와 같이 발생된다고 가정한다. 그러면, 도 7에 도시된 제어 모듈(420)에서 발생되는 첫 번째 프레임에 대한 변경 제어 신호(ALT_1)는 도 8에 도시된 바와 같다. 즉, 첫 번째 프레임에 대한 변경 제어 신호(ALT_1)는 클럭 신호(CLK1)의 매 홀수(1,3,5,...,13) 번째 상승 에지에 동기되어 반전되는데, L,L,H,H,L,...의 순으로 반전된다.

두 번째 프레임의 극성 제어 신호(POL_2)는 첫 번째 프레임의 극성 제어 신호(POL_1)의 반전 신호이다. 따라서, 두 번째 프레임에 대한 변경 제어 신호(ALT_2)는 클럭 신호(CLK1)의 매 짝수(2,4,6,..,12) 번째 상승 에지에 동기되어 반전되는데, L,H,H,L,L,...의 순으로 반전된다.

세 번째 프레임의 극성 제어 신호(POL_3)는 두 번째 프레임의 극성 제어 신호(POL_2)에 비하여 다시 반전된다. 따라서, 세 번째 프레임의 극성 제어 신호(POL_3)는 첫 번째 프레임의 극성 제어 신호(POL_1)와 동일하다. 그러므로, 세 번째 프레임에 대한 변경 제어 신호(ALT_3)는 첫 번째 프레임에 대한 변경 제어 신호(ALT_1)처럼, 클럭 신호(CLK1)의 매 홀수(1,3,5,...,13) 번째 상승 에지에 동기되어 반전되는데, H,H,L,L,H,...의 순으로 반전된다.

그리고, 네 번째 프레임의 극성 제어 신호(POL_4)는 세 번째 프레임의 극성 제어 신호(POL_3))에 비하여 다시 반전된다. 따라서, 네 번째 프레임의 극성 제어 신호(POL_3)는 두 번째 프레임의 극성 제어 신호(POL_2)와 동일하다. 그러므로, 네 번째 프레임에 대한 변경 제어 신호(ALT_4)는 두 번째 프레임에 대한 변경 제어 신호(ALT_2)처럼, 클럭 신호(CLK1)의 매 짝수(2,4,6,..,12) 번째 상승 에지에 동기되어 반전되는데, H,L,L,H,H,...의 순으로 반전된다.

도 8에 도시된 바와 같이 변경 제어 신호(ALT)는 프레임이 바뀔 때마다 클럭 신호(CLK1)의 한 싸이클 만큼 빨라지거나 느려질 수 있다. 도 8에 도시된 경우는 클럭 신호(CLK1)의 한 싸이클 만큼씩 변경 제어 신호(ALT)가 빨라지는 경우이다. 즉, 다음 프레임의 변경 제어 신호(ALT_i)는 이전 프레임의 변경 제어 신호(ALT_i-1)에 비하여 왼쪽으로 클럭 신호(CLK1)의 한 사이클만큼 쉬프트된 형태이다.

도 9는 도 8에 도시된 변경 제어 신호의 상태를 각 라인별로 보여주는 테이블이다. 4 프레임 동안 첫 번째 라인에 대한 변경 제어 신호(ALT)는 L,L,H,H이고, 두 번째 라인에 대한 변경 제어 신호(ALT)는 L,H,H,L이다. 상기와 같이, 제어 모듈(420)에서 4 프레임동안 발생되는 제어 변경 신호(ALT)는, 각 라인에 대해서 L이 두 번, H가 두 번 발생된다. 그리고, 동일한 극성 제어 신호를 가지는 두 프레임에 대해서는 변경 제어 신호(ALT)는 다른 상태를 가진다.

예를 들어, 첫 번째 라인을 보면, 첫 번째 프레임과 세 번째 프레임에서 극성 제어 신호(POL_1, POL_3)는 하이레벨이다. 이 때, 변경 제어 신호(ALT_1, ALT_3)는 각각 L,H로서 서로 다른 상태를 가진다. 극성 제어 신호(POL)가 하이레벨이고 변경 제어 신호(ALT)가 L인 경우에 픽셀에 인가되는 패널 구동 전압이 +A의 DC 오프셋을 가진다면, 극성 제어 신호(POL)가 하이레벨이고 변경 제어 신호(ALT)가 H인 경우에는 픽셀에 인가되는 패널 구동 전압은 -A의 DC 오프셋을 가진다. 따라서, 패널 구동 전압의 DC 오프셋이 상쇄된다.

첫 번째 라인의 두 번째 프레임과 네 번째 프레임에서 극성 제어 신호(POL_2, POL_4)는 하이레벨이다. 이 때 역시 변경 제어 신호(ALT_2, ALT_4)는 각각 L,H로서 서로 다른 상태를 가진다. 극성 제어 신호(POL)가 로우레벨이고 변경 제어 신호(ALT)가 L인 경우에 픽셀에 인가되는 패널 구동 전압이 +B의 DC 오프셋을 가진다면, 극성 제어 신호(POL)가 로우레벨이고 변경 제어 신호(ALT)가 H인 경우에 픽셀에 인가되는 패널 구동 전압은 -B의 DC 오프셋을 가진다. 따라서, 패널 구동 전압의 DC 오프셋이 상쇄된다.

상술한 바와 같이, 본 발명에 의하면, 액정 패널의 각 픽셀에 인가되는 패널 구동 전압은 4 프레임동안 +A, -A, +B, -B 오프셋이 각각 한 번씩 발생된다. 따라서, 4 프레임을 기준으로 패널 구동 전압의 DC 오프셋이 상쇄된다.

본 발명에서는, 액정 패널의 해상도가 다르거나 한 프레임당 클럭 신호(CLK1)의 발생 빈도가 바뀌더라도, 상술한 바와 같이, 4 프레임을 기준으로 DC 오프셋이 상쇄된다. 따라서, DC 오프셋의 누적으로 인한 줄무늬 현상이 방지되어 액정 패널의 화질이 개선된다.

본 발명은 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

본 발명에 의하면, 액정 패널의 해상도나 블랭킹 시간에서의 클럭 신호의 발생 빈도에 무관하게, 4 프레임을 기준으로 패널 구동 전압의 DC 오프셋이 상쇄된다. 따라서, DC 오프셋의 누적으로 인한 줄무늬 현상이 방지되어 액정 패널의 화질이 개선되는 효과가 있다.

(57) 청구의 범위

청구항 1.
박막 트랜지스터-액정 표시 장치(TFT-LCD)를 구동하기 위한 소오스 드라이버 집적회로에 있어서,

클럭 신호에 응답하여 액정 패널을 구동하기 위한 패널 구동 전압을 출력하는 출력 드라이버로서, 디지털 신호에 대응하는 계조 전압을 선택하여 출력하는 디코더와 상기 디코더의 출력 신호를 증폭하여 상기 패널 구동 전압으로서 출력하는 출력 증폭기로서, 하나의 입력 단자는 상기 디코더의 출력 신호를 수신하고, 다른 하나의 입력단자는 출력 단자와 전기적으로 접속되며, 소정의 변경 제어 신호에 응답하여 입력 단자가 변경되는 상기 출력 증폭기를 포함하는 상기 출력 드라이버; 및

상기 클럭 신호와 소정의 극성 제어 신호에 응답하여 상기 변경 제어 신호를 발생하는 제어 모듈을 구비하며,

상기 극성 제어 신호는 프레임 단위로 교번되어 발생되는 것을 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 2.
제1항에 있어서,

상기 패널 구동 전압은 정극성과 부극성을 가지며,

상기 출력 드라이버는 상기 극성 제어 신호에 응답하여 상기 액정 패널의 각 픽셀에 인가되는 패널 구동 전압의 극성을 상기 프레임 단위로 교번시키는 것을 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 3.
제2항에 있어서, 상기 제어 모듈은

상기 클럭 신호에 응답하여, 상기 극성 제어 신호를 수신하여 출력하는 제1 플립플롭; 및

반전 출력 단자가 입력 단자에 연결되고, 상기 제1 플립플롭의 출력 신호에 응답하여 상기 입력 단자로 입력되는 신호를 상기 변경 제어 신호로서 출력하는 제2 플립플롭을 포함하는 것을 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 4.
제2항에 있어서, 상기 변경 제어 신호는

상기 클럭 신호에 동기되고 상기 극성 제어 신호의 2배 주기를 가지는 것을 특징으로 하는 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 5.
제2항에 있어서, 상기 액정 패널의 각 픽셀에 인가되는 패널 구동 전압은

4 프레임 단위로 DC 오프셋이 상쇄되는 것을 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 6.
박막 트랜지스터-액정 표시 장치(TFT-LCD)를 구동하기 위한 소오스 드라이버 집적회로에 있어서,

입력되는 디지털 신호에 응답하여 정극성 계조 전압 또는 부 극성 계조 전압을 선택하여 출력하는 디코더;

상기 정극성 계조 전압 및 상기 부극성 계조 전압을 각각 증폭하고, 클럭 신호에 응답하여 상기 증폭된 전압을 출력하는 제1 및 제2 증폭기로서, 하나의 입력 단자는 상기 계조 전압을 수신하고 다른 하나의 입력단자는 출력 단자와 전기적으로 접속되며, 소정의 변경 제어 신호에 응답하여 입력 단자가 변경되는 상기 제1 및 제2 증폭기; 및

극성 제어 신호에 응답하여 상기 제1 증폭기의 출력 전압 및 상기 제2 증폭기의 출력 전압을 스위칭하여 액정 패널로 인가하는 스위치; 및

상기 클럭 신호와 상기 극성 제어 신호에 응답하여 상기 변경 제어 신호를 발생하는 제어 모듈을 구비하는 것을 특징으로 하는 소오스 드라이버 집적회로.

청구항 7.
제 6 항에 있어서, 상기 제어 모듈은

상기 클럭 신호에 응답하여, 상기 극성 제어 신호를 수신하여 출력하는 제1 플립플롭; 및

반전 출력 단자가 입력 단자에 연결되고, 상기 제1 플립플롭의 출력 신호에 응답하여 상기 입력 단자로 입력되는 신호를 상기 변경 제어 신호로서 출력하는 제2 플립플롭을 포함하는 것을 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 8.
제 6 항에 있어서, 상기 변경 제어 신호는

상기 클럭 신호에 동기되고 상기 극성 제어 신호의 2배 주기를 가지는 것을 특징으로 하는 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 9.
제 6 항에 있어서, 상기 액정 패널의 각 픽셀에 인가되는 패널 구동 전압은

4 프레임 단위로 DC 오프셋이 상쇄되는 것을 특징으로 하는 TFT-LCD용 소오스 드라이버 집적회로.

청구항 10.
제1 및 제2 입력 단자를 가지며, 입력되는 디지털 신호에 대응하는 정극성 또는 부극성을 가지는 패널 구동 전압을 발생하는 다수의 증폭기를 포함하는 박막 트랜지스터-액정 표시 장치(TFT-LCD)용 소오스 드라이버 집적회로에서 상기 증폭기들의 오프셋을 제거하는 방법에 있어서,

(a) 클럭 신호에 응답하여 패널 구동 전압을 액정 패널의 해당 픽셀로 출력 하는 단계;

(b) 극성 제어 신호에 응답하여 상기 픽셀에 인가되는 패널 구동 전압의 극성을 변경하는 단계;

(c) 상기 클럭 신호에 동기되고 상기 극성 제어 신호의 2배의 주기를 가지는 변경 제어 신호를 발생하는 단계; 및

(d) 상기 변경 제어 신호에 응답하여 상기 증폭기의 상기 제1 입력 단자와 상기 제2 입력 단자를 스위칭하는 단계를 구비하는 TFT-LCD 구동용 전압의 오프셋 제거 방법.

청구항 11.
제 10 항에 있어서, 상기 극성 제어 신호는

상기 클럭 신호와 실질적으로 동일한 주기를 가지고, 프레임 단위로 반전되는 것을 특징으로 하는 TFT-LCD 구동용 전압의 오프셋 제거 방법.

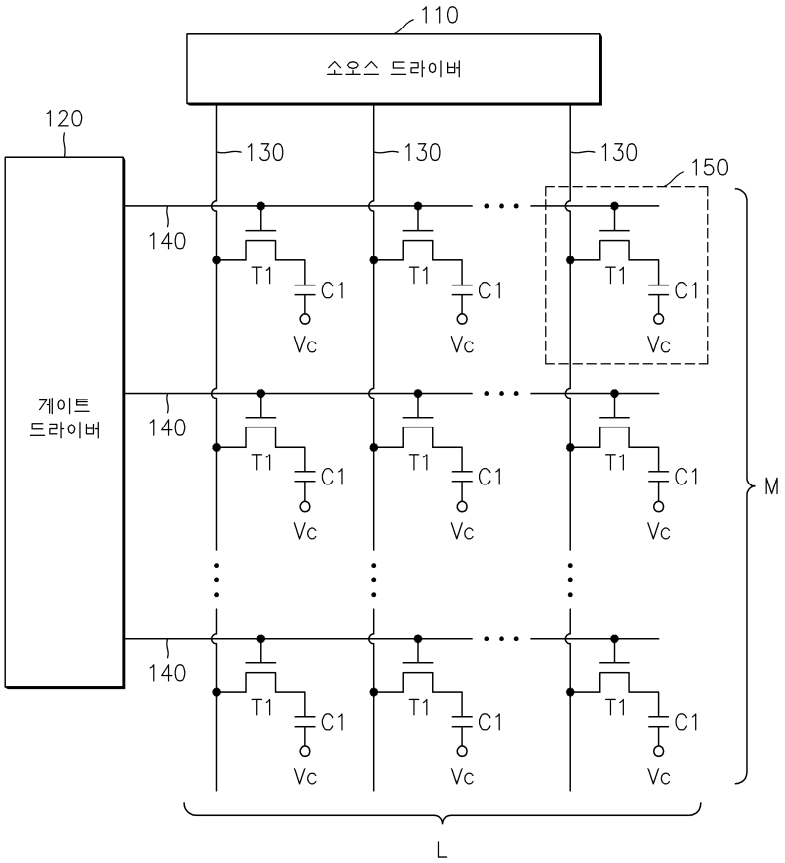
청구항 12.
제 10 항에 있어서, 상기 (c) 단계는

상기 클럭 신호의 제1 에지(edge)에 응답하여 상기 극성 제어 신호를 제1 출력 신호로 출력하는 단계; 및

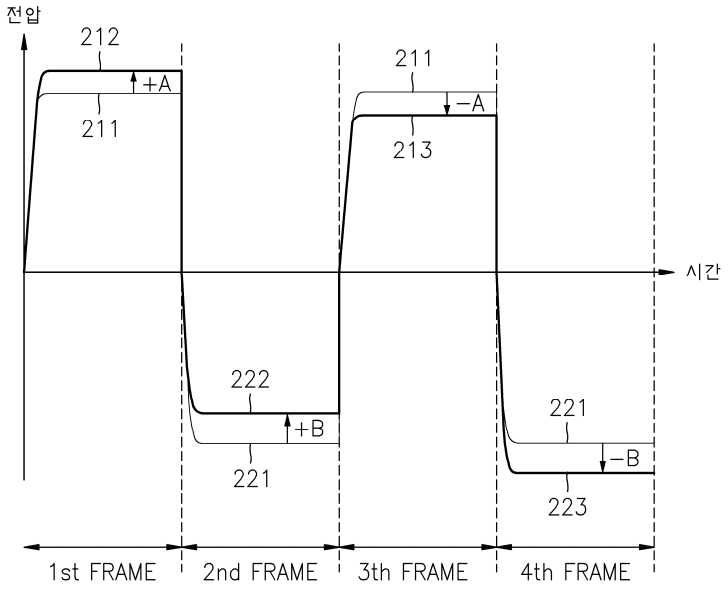
상기 제1 출력 신호의 제1 에지에 응답하여 상기 변경 제어 신호를 반전시키는 단계를 포함하는 것을 특징으로 하는 TFT-LCD 구동용 전압의 오프셋 제거 방법.

도면

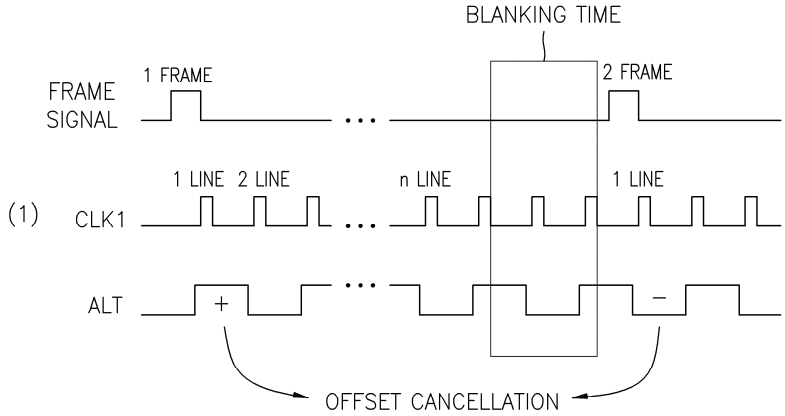
도면1

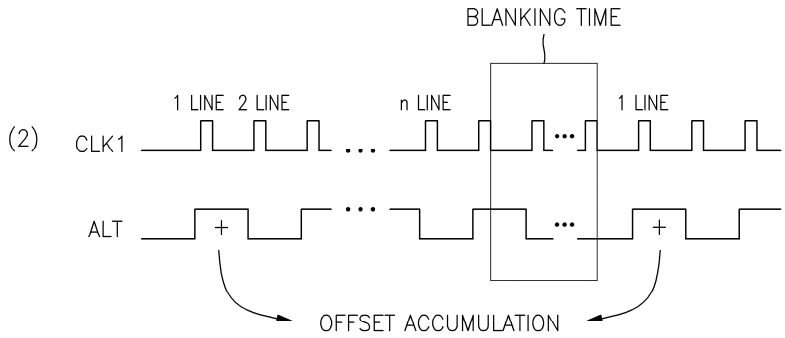


도면2

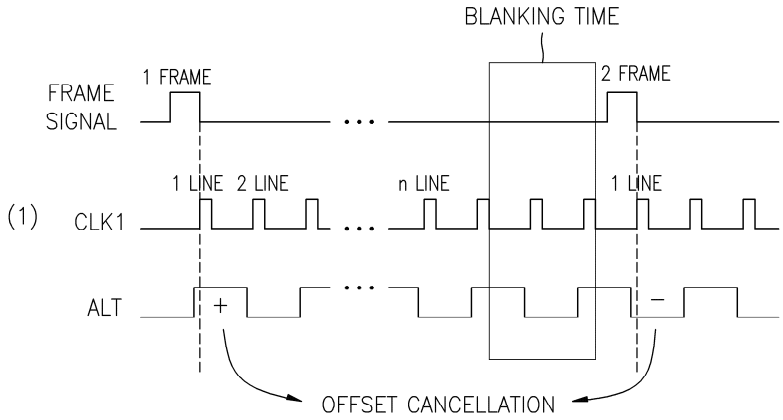

전압
212
+A
211
211
−A
213
시간
222
+B
221
221
−B
223
1st FRAME
2nd FRAME
3th FRAME
4th FRAME

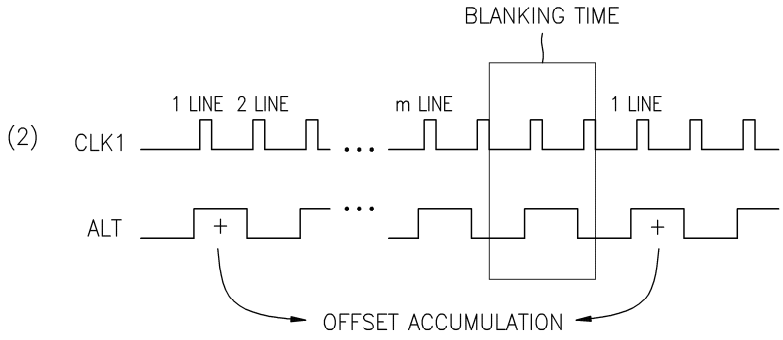
도면3a


BLANKING TIME
FRAME SIGNAL
1 FRAME
2 FRAME
(1)
CLK1
1 LINE
2 LINE
n LINE
1 LINE
ALT
+
−
OFFSET CANCELLATION

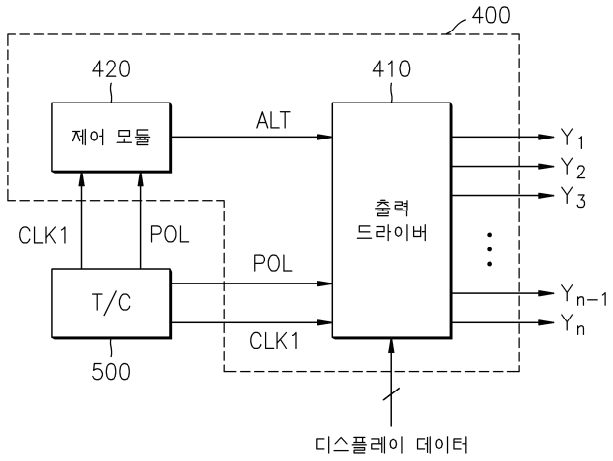

BLANKING TIME
(2)
CLK1
1 LINE
2 LINE
n LINE
1 LINE
ALT
+
+
OFFSET ACCUMULATION

도면3b

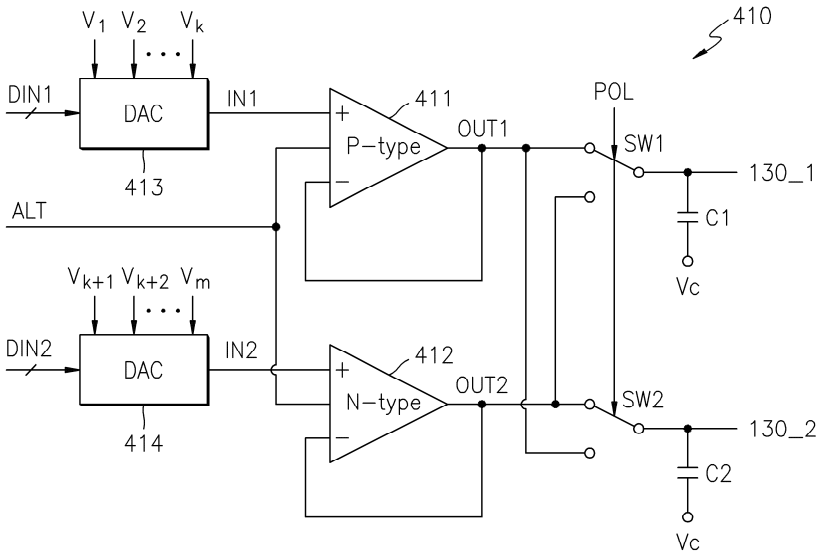

BLANKING TIME
FRAME SIGNAL
1 FRAME
2 FRAME
1 LINE
2 LINE
n LINE
1 LINE
(1)
CLK1
ALT
+
−
OFFSET CANCELLATION


BLANKING TIME
1 LINE
2 LINE
m LINE
1 LINE
(2)
CLK1
ALT
+
+
OFFSET ACCUMULATION

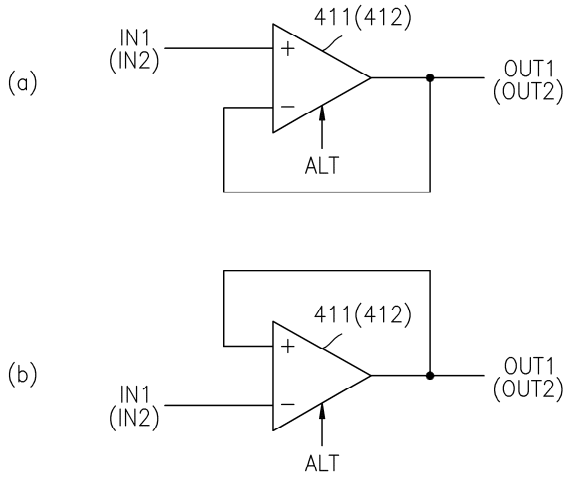
도면4


400
420
410
제어 모듈
ALT
출력 드라이버
Y1
Y2
Y3
Yn−1
Yn
CLK1
POL
POL
T/C
CLK1
500
디스플레이 데이터

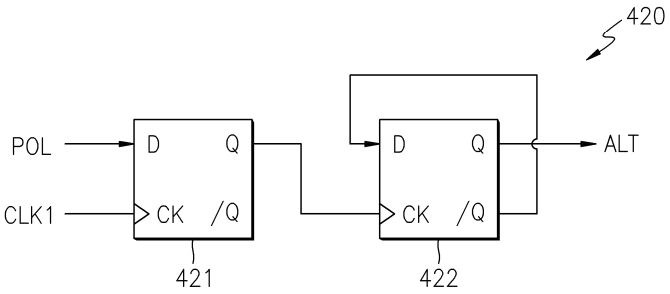
도면5


410
V1 V2 Vk
DIN1
DAC
413
IN1
411
P-type
OUT1
POL
SW1
130_1
C1
Vc
ALT
Vk+1 Vk+2 Vm
DIN2
DAC
414
IN2
412
N-type
OUT2
SW2
130_2
C2
Vc

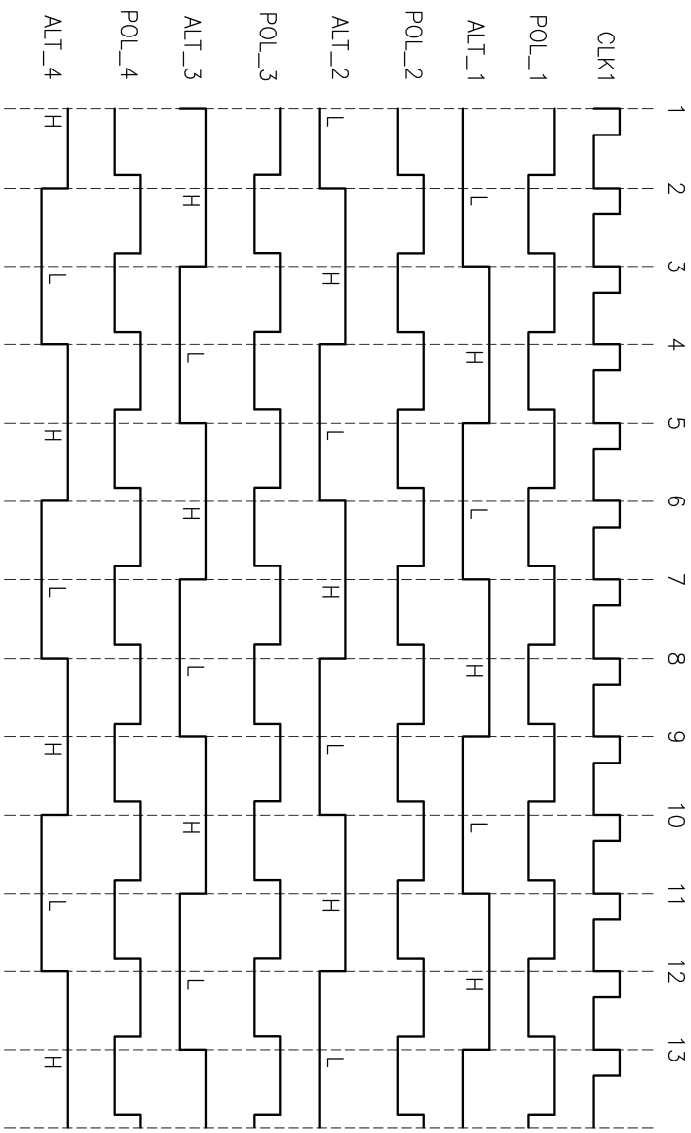
도면6


(a)
IN1
(IN2)
411(412)
OUT1
(OUT2)
ALT
(b)
411(412)
IN1
(IN2)
OUT1
(OUT2)
ALT

도면7


420
POL
CLK1
D
Q
CK
/Q
421
D
Q
CK
/Q
422
ALT

도면8



도면9

프레임 \ 라인	1	2	3	4	5
1	L	L	H	H	L
2	L	H	H	L	L
3	H	H	L	L	H
4	H	L	L	H	H

专利名称(译)	薄膜晶体管 - 用于驱动液晶显示器件的源极驱动器，用于消除集成电路和输出放大器的偏移		
公开(公告)号	KR1020040049172A	公开(公告)日	2004-06-11
申请号	KR1020020077032	申请日	2002-12-05
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	CHOI CHANGHWE 최창휘		
发明人	최창휘		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
CPC分类号	G09G3/3688 G09G3/3614		
其他公开文献	KR100510500B1		
外部链接	Espacenet		

摘要(译)

公开了一种去除源极驱动器集成电路和用于驱动薄膜晶体管液晶显示器（TFT-LCD）的输出放大器的偏移的方法。用于本发明的TFT-LCD的源极驱动器IC包括输出驱动器和控制模块。输出驱动器响应于时钟信号输出用于驱动液晶面板的面板驱动电压，其包括解码器和放大器。解码器选择并输出对应于数字信号的灰度电压，放大器放大解码器的输出信号并将其作为面板驱动电压输出。放大器的一个输入端接收解码器的输出信号，另一个输入端电连接到输出端，输入端响应预定的改变控制信号而改变。控制模块响应于以帧为单位交替产生的时钟信号和预定极性控制信号，产生用于交替放大器输入端的变化控制信号。 4