

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl. <sup>7</sup>  
G02F 1/136

(11) 공개번호 특2002 - 0081858  
(43) 공개일자 2002년10월30일

(21) 출원번호 10 - 2001 - 0021297  
(22) 출원일자 2001년04월20일

(71) 출원인 삼성전자 주식회사  
경기 수원시 팔달구 매탄3동 416번지  
(72) 발명자 김동규  
경기도수원시팔달구인계동선경아파트302동801호  
(74) 대리인 김원근  
유미특허법인

심사청구 : 없음

(54) 박막 트랜지스터 기판, 그의 제조 방법 및 액정 표시 장치

## 요약

본 발명은 박막 트랜지스터 기판, 그의 제조 방법 및 액정 표시 장치에 관한 것으로, 레이저 조사에 의한 수선 작업을 용이하게 하기 위하여, 레이저가 조사될 화소 전극과 드레인 전극의 중첩 부분에 중첩하지 않는 전단 게이트선을 형성 하되, 이 중첩 부분을 노출하는 블랙 매트릭스를 상부 기판에 형성한다. 본 발명에 따른 박막 트랜지스터 기판에서는, 기판 위에 주게이트선, 부게이트선 및 게이트 전극을 포함하는 다수개의 게이트 배선이 형성되어 있고, 게이트 절연막 이 이러한 게이트 배선을 덮고 있다. 게이트 절연막 위에는 반도체 패턴이 형성되어 있고, 게이트 절연막 위에는 데이터 선, 데이터선에 연결되어 반도체 패턴에 접촉되는 소스 전극, 소스 전극에 대응하여 반도체 패턴에 접촉되되, 게이트 배 선 중 전단에 위치하는 게이트 배선의 부게이트선과 간격을 두고 위치하는 드레인 전극을 포함하는 데이터 배선이 형성 되어 있다. 그리고, 보호막이 데이터 배선을 덮고 있으며, 보호막에 드레인 전극을 드러내는 제1 접촉 구멍이 형성되어 있으며, 화소 전극이 제1 접촉 구멍을 통하여 드레인 전극에 접촉하고 있다.

대표도  
도 1

색인어  
레이저, 수선 작업, 화소 전극, 드레인 전극, 블랙 매트릭스

명세서

## 도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 액정 표시 장치에서, 박막 트랜지스터 기판의 배치 구조에 색 필터 기판의 블랙 매트릭스 영역을 함께 나타낸 도면이고,

도 2는 본 발명의 실시예에 따른 액정 표시 장치의 단면 구조를 도 1에 도시한 절단선 II - II'에 따라 나타낸 도면이고,

도 3a는 본 발명의 실시예에 따른 박막 트랜지스터 기판의 제조에 있어서, 첫 번째 제조 단계에서의 기판의 배치도이고,

도 3b는 도 3a에 도시한 절단선 IIIb - IIIb'에 따른 기판의 단면도이고,

도 4a는 본 발명의 실시예에 따른 박막 트랜지스터 기판의 제조에 있어서, 두 번째 제조 단계에서의 기판의 배치도이고,

도 4b는 도 4a에 도시한 절단선 IVb - IVb'에 따른 기판의 단면도이고,

도 5a는 본 발명의 실시예에 따른 박막 트랜지스터 기판의 제조에 있어서, 세 번째 제조 단계에서의 기판의 배치도이고,

도 5b는 도 5a에 도시한 절단선 Vb - Vb'에 따른 기판의 단면도이고,

도 6a는 본 발명의 실시예에 따른 박막 트랜지스터 기판의 제조에 있어서, 네 번째 제조 단계에서의 기판의 배치도이고,

도 6b는 도 6a에 도시한 절단선 VIb - VIb'에 따른 기판의 단면도이고,

도 7a는 본 발명의 실시예에 따른 박막 트랜지스터 기판의 제조에 있어서, 다섯 번째 제조 단계에서의 기판의 배치도이고,

도 7b는 도 7a에 도시한 절단선 VIIb - VIIb'에 따른 기판의 단면도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 기판, 그의 제조 방법 및 박막 트랜지스터 기판을 포함하는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 일반적으로 공통 전극과 색 필터 등이 형성되어 있는 상부 기판과 박막 트랜지스터와 화소 전극 등이 형성되어 있는 하부 기판 사이에 액정 물질을 주입해 놓고 화소 전극과 공통 전극에 서로 다른 전위를 인가함으로써, 전계를 형성하여 액정 분자들의 배열을 변경시키고 이를 통해 빛의 투과율을 조절함으로써 화상을 표현하는 것이다. 여기서, 박막 트랜지스터가 형성되어 있는 액정 표시 장치의 하부 기판은 박막 트랜지스터 기판이라고도 한다.

이러한 박막 트랜지스터 기판에서는 절연 기판 위에 게이트 전극 및 게이트선을 포함하는 게이트 배선이 형성되어 있고, 게이트 절연막이 게이트 배선을 덮고 있다. 게이트 절연막 위에는 게이트 전극에 중첩하는 반도체 패턴이 형성되어 있고, 게이트선에 교차하여 화소 영역을 정의하는 데이터선, 데이터선에 연장되어 반도체 패턴에 연결되는 소스 전극, 소스 전극에 대응하여 반도체 패턴에 연결되어 있는 드레인 전극을 포함하는 데이터 배선이 형성되어 있다. 그리고, 보호막이 데이터 배선을 덮고 있으며, 보호막에는 드레인 전극을 드러내는 접촉 구멍이 형성되어 있고, 화소 전극이 접촉 구멍을 통하여 드레인 전극에 연결되어 보호막 위에 형성되어 있다.

이 때, 리던던시(redundancy) 게이트선을 위하여 이중 게이트선을 적용하는 박막 트랜지스터 기관의 구조에서는, 서로 연결되어 있는 주게이트선 및 부게이트선에 데이터선을 교차하여 화소 영역을 정의한다. 이 때, (n) 번째 주게이트선에 연결되는 (n) 번째 박막 트랜지스터에 연결된 화소 전극을 (n) 번째 주게이트선의 전단에 위치하는 (n - 1) 번째 주게이트선 및 부게이트선에 중첩시켜 유지 축전기용 유지 용량을 확보한다. 여기서, (n) 번째 박막 트랜지스터의 드레인 전극과 (n - 1) 번째 부게이트선을 중첩시켜 화소 영역의 개구율을 높이고 있다.

이 경우, 박막 트랜지스터 기관의 대향 기관인 색 필터 기관에 형성되는 블랙 매트릭스는 주게이트선, 부게이트선 및 데이터선과 박막 트랜지스터 부분을 포함하는 불투명 배선을 가리도록 형성된다.

한 편, 보호막에 드레인 전극을 드러내는 접촉 구멍을 형성하는 과정에서, 이물질이 잔류하여 접촉 구멍이 제대로 형성되지 못하는 경우가 발생한다. 이 경우, 화소 전극이 드레인 전극에 접촉하지 못하고 플로팅(floating) 상태가 되어 화소 전극에 화상 신호가 제대로 전달되지 않는 등의 소자 불량률이 일어난다.

이 때, 화소 전극과 드레인 전극을 레이저로 조사하여 두 전극을 서로 연결하는 방식으로 배선을 수선한다.

그러나, 상술한 이중 게이트선을 가지는 박막 트랜지스터 구조에서는, 드레인 전극과 화소 전극의 접촉 불량으로 인하여 발생하는 화소 불량률이 구동 IC 및 백 라이트 등의 야시물을 설치한 모듈 조립 후에 검출되는 경우가 대부분이다. 즉, 드레인 전극과 화소 전극의 접촉 불량은 모듈 조립 후 구동이 된 상태에서 화면을 통하여 확인할 수 있다.

이 경우, 레이저 조사에 의하여 드레인 전극과 화소 전극을 접촉시켜야 하는데, 색 필터 기관의 블랙 매트릭스가 드레인 전극과 화소 전극이 접촉되는 부분을 가리고 있어서 보이지 않기 때문에 제대로 레이저를 조사할 수가 없다. 그래서, 박막 트랜지스터 기관 외부에서 드레인 전극과 화소 전극의 접촉 부분을 향하여 레이저를 조사한다. 이를 위하여, 박막 트랜지스터 기관의 외부에 장착된 백 라이트 등의 야시물을 제거한 후에 레이저를 조사해야 하는데, 이러한 작업은 매우 복잡하고 불편하며 생산 수율이 떨어진다.

또한, 상술한 이중 게이트선을 가지는 박막 트랜지스터 기관의 구조에서는 (n) 번째 박막 트랜지스터의 드레인 전극과 이에 연결되는 화소 전극이 (n - 1) 번째 부게이트선에 중첩되어 있기 때문에 드레인 전극과 화소 전극을 접촉시키기 위하여 레이저를 조사하는 동안 이들 전극과 부게이트선이 쇼트되어 소자 불량을 일으키는 문제가 있어서 배선 수선이 용이하지 않다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 레이저 조사에 의한 수선 작업이 용이한 박막 트랜지스터 기관, 그의 제조 방법 및 액정 표시 장치를 제공하고자 한다.

### 발명의 구성 및 작용

이러한 기술적 과제를 해결하기 위하여, 본 발명에서는 레이저가 조사될 화소 전극과 드레인 전극의 중첩 부분에 중첩하지 않는 전단 게이트선을 형성하되, 이 중첩 부분을 노출하는 블랙 매트릭스를 상부 기관에 형성한다.

상세하게 본 발명에 따른 박막 트랜지스터 기관에서는, 기관 위에 주게이트선, 주게이트선의 일단에 형성되는 게이트 패드, 부게이트선 및 게이트 전극을 포함하는 다수개의 게이트 배선이 형성되어 있고, 게이트 절연막이 이러한 게이트 배선을 덮고 있다. 게이트 절연막 위에는 반도체 패턴이 형성되어 있고, 게이트 절연막 위에는 데이터선, 데이터선에 연결되어 반도체 패턴에 접촉되는 소스 전극, 소스 전극에 대응하여 반도체 패턴에 접촉되되, 게이트 배선 중 전단에 위치하는 게이트 배선의 부게이트선과 간격을 두고 위치하는 드레인 전극 및 데이터선의 일단에 연결되는 데이터 패드를 포

함하는 데이터 배선이 형성되어 있다. 그리고, 보호막이 데이터 배선을 덮고 있으며, 드레인 전극, 데이터 패드 및 게이트 패드를 각각 드러내는 제1, 제2 및 제3 접촉 구멍이 형성되어 있으며, 화소 전극이 제1 접촉 구멍을 통하여 드레인 전극에 접촉하고 있고, 보조 데이터 패드 및 보조 게이트 패드가 제2 및 제3 접촉 구멍을 통하여 데이터 패드 및 게이트 패드에 접촉하고 있다.

이 때, 화소 전극은 게이트 배선 중 전단에 위치하는 게이트 배선에 중첩할 수 있고, 드레인 전극의 하부에 화소 전극과 드레인 전극의 중첩 부분에 위치하는 금속 패턴이 형성될 수 있다. 여기서, 금속 패턴은 알루미늄 또는 알루미늄 합금, 또는 몰리브덴 또는 몰리브덴 합금으로 형성될 수 있으며, 게이트 배선과 동일한 층에 형성될 수 있다. 이 때, 게이트 배선은 주게이트선과 부게이트선을 연결하는 게이트선 연결부를 더 포함할 수 있다.

또한, 본 발명에 따른 액정 표시 장치는 상술한 박막 트랜지스터 기판과 이 박막 트랜지스터 기판에 대향하되, 적어도 드레인 전극과 화소 전극의 중첩 부분을 드러내도록 형성되는 블랙 매트릭스를 포함하는 색 필터 기판을 포함한다.

여기서, 블랙 매트릭스는 제1 접촉 구멍을 드러낼 수 있고, 화소 전극과 부게이트선의 중첩 부분을 드러낼 수 있다.

또한, 본 발명에 따른 박막 트랜지스터를 제조하기 위하여, 기판 위에 주게이트선, 주게이트선의 일단에 연결되는 게이트 패드, 부게이트선 및 게이트 전극을 포함하는 다수개의 게이트 배선을 형성하고, 제1 및 제2 게이트 배선을 덮는 게이트 절연막을 형성한다. 이어, 게이트 절연막 위에 형성되는 반도체 패턴을 형성하고, 게이트 절연막 위에 형성되어 데이터선, 데이터선의 일단에 연결되는 데이터 패드, 데이터선에 연결되어 반도체 패턴에 접촉되는 소스 전극, 소스 전극에 대응하여 반도체 패턴에 접촉되되, 게이트 배선 중 전단에 위치하는 게이트 배선의 부게이트선과 간격을 두고 위치하는 드레인 전극을 포함하는 데이터 배선을 형성한다. 이어, 데이터 배선을 덮는 보호막을 형성하고, 드레인 전극, 데이터 패드 및 게이트 패드를 각각 드러내는 제1, 제2 및 제3 접촉 구멍을 형성한 후, 제1 접촉 구멍을 통하여 드레인 전극에 접촉하는 화소 전극, 제2 및 제3 접촉 구멍을 통하여 데이터 패드 및 게이트 패드에 접촉하는 보조 데이터 패드 및 보조 게이트 패드를 형성한다.

이 때, 게이트 배선을 형성하는 과정에서 화소 전극과 드레인 전극의 접촉 부분에 드레인 전극의 하단부에 개재되는 금속 패턴을 형성할 수 있는데, 이 금속 패턴은 게이트 배선을 형성하는 물질로 금속 패턴을 형성할 수 있다.

이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명한다.

도 1은 본 발명의 실시예에 따른 액정 표시 장치에서, 박막 트랜지스터 기판의 배치 구조에 색 필터 기판의 블랙 매트릭스 영역을 함께 나타낸 도면이고, 도 2는 도 1에 도시한 절단선 II - II'에 따라 나타낸 도면이다.

하부 절연 기판(10) 위에 몰리브덴(Mo) 또는 몰리브덴 - 텅스텐(MoW) 합금, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti) 등의 금속으로 이루어진 다수개의 게이트 배선이 형성되어 있다. 설명의 편의를 위하여, 이들 게이트 배선 중 임의의 게이트 배선을 (n) 번째 게이트 배선(Gn)으로 하고, 그의 전단에 위치하는 (n - 1) 번째 게이트 배선을 (n - 1) 번째 게이트 배선(Gn - 1)이라 한다.

각각의 게이트 배선은 가로 방향으로 뻗어 있는 주게이트선(22), 주게이트선(22)의 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가 받아 주게이트선(22)으로 전달하는 게이트 패드(24), 주게이트선(22)에 연결되어 있는 박막 트랜지스터의 게이트 전극(26), 주게이트선(22)과 평행하게 위치하되, 주게이트선(22)을 기준으로 게이트 전극(26)에 반대되는 부분에 위치하여 주게이트선(22)의 리턴던시 게이트선이 되는 부게이트선(29), 주게이트선(22)과 부게이트선(29)을 연결하는 게이트선 연결부(27)를 포함한다. 이 때, 부게이트선(29) 및 게이트선 연결부(27)는 후술되는 화소 전극(82)과 중첩하여 유지 용량을 만든다.

여기서, 게이트 배선이 이중층 이상의 구조로 형성되는 경우에는 한 층은 저항이 작은 도전 물질 예를 들어, 알루미늄 또는 알루미늄 합금으로 형성되고, 다른 층은 다른 물질과의 접촉 특성이 좋은 물질로 형성되는 것이 바람직하다. 그 예로는 Cr/Al(또는 Al 합금) 또는 Al/Mo 등을 들 수 있다.

기관(10) 위에는 질화 규소 등으로 이루어진 게이트 절연막(30)이 게이트 배선(22, 24, 26, 27, 29)을 덮고 있다.

게이트 절연막(30) 상부에는 게이트 전극(26)에 대응하여 비정질 규소 등의 반도체로 이루어진 반도체 패턴(42)이 섬 모양으로 형성되어 있으며, 반도체 패턴(42)의 상부에는 불순물이 고농도로 도핑되어 있는 비정질 규소 등으로 이루어진 저항성 접촉 패턴(55, 56)이 각각 형성되어 있다.

저항성 접촉 패턴(55, 56) 및 게이트 절연막(30) 위에는 몰리브덴(Mo) 또는 몰리브덴 - 텅스텐(MoW) 합금, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti) 등의 금속으로 이루어진 다수개의 데이터 배선이 형성되어 있다.

각각의 데이터 배선은 세로 방향으로 형성되어 주게이트선(22) 및 부게이트선(29)에 교차하여 화소 영역을 정의하는 데이터선(62), 데이터선(62)의 한쪽 끝에 연결되어 있으며 외부로부터의 화상 신호를 인가받는 데이터 패드(64), 데이터선(62)에서 돌출되어 저항성 접촉 패턴(55)에 접촉되는 소스 전극(65), 소스 전극(65)과 분리되어 있으며 게이트 전극(26)에 대하여 소스 전극(65)의 반대쪽 저항성 접촉 패턴(56)에 접촉되어 있는 드레인 전극(66)을 포함한다.

여기서, 게이트 전극(26), 반도체 패턴(42), 소스 전극(65) 및 드레인 전극(66)은 박막 트랜지스터를 구성한다. 설명의 편의를 위하여, (n) 번째 게이트 배선( $G_n$ )의 주게이트선(22)에 연결되는 박막 트랜지스터를 (n) 번째 박막 트랜지스터(TFT<sub>n</sub>)라 하고, (n-1) 번째 게이트 배선( $G_{n-1}$ )의 주게이트선(22)에 연결되는 박막 트랜지스터를 (n-1) 번째 박막 트랜지스터(TFT<sub>n-1</sub>)이라 한다.

데이터 배선(62, 64, 65, 66) 및 박막 트랜지스터 상부에는 질화 규소로 이루어진 보호막(70)이 형성되어 있다.

보호막(70)에는 드레인 전극(66) 및 데이터 패드(64)를 각각 드러내는 제1 및 제2 접촉 구멍(72, 74)이 형성되어 있으며, 게이트 절연막(30)과 함께 게이트 패드(24)를 드러내는 제3 접촉 구멍(76)이 형성되어 있다.

보호막(70) 위에는 제1 접촉 구멍(72)을 통하여 드레인 전극(66)과 전기적으로 연결되는 화소 전극(82), 제2 접촉 구멍(74)을 통하여 데이터 패드(64)에 연결되는 보조 데이터 패드(84) 및 제3 접촉 구멍(76)을 통하여 게이트 패드(24)에 연결되는 보조 게이트 패드(86)가 형성되어 있다.

이 때, (n) 번째 박막 트랜지스터(TFT<sub>n</sub>)에 연결되어 있는 화소 전극(82)은 전단에 위치하는 (n-1) 번째 게이트 배선( $G_{n-1}$ )의 주게이트선(22), 부게이트선(29) 및 주게이트선 연결부(27)에 중첩되어 있어서 유지 용량을 이루고 있다.

이러한 박막 트랜지스터 기관에 대향하는 색 필터 기관에 형성되는 블랙 매트릭스(100)의 개구 형상 즉, 블랙 매트릭스(100)가 드러내는 영역은, 도 1에 보인 바와 같이, 그의 상단부는 전단 게이트 배선( $G_{n-1}$ )의 주게이트선(22)의 하단, 그의 좌단부는 전단 게이트 배선( $G_{n-1}$ )의 게이트선 연결부(27)의 좌단, 그의 우단부는 화소 전극(82)의 우변 안측, 그의 하단부는 화소 전극(82)의 하변 안측에 위치하되, 드레인 전극(66)과 화소 전극(82)의 중첩 부분을 드러내도록 하고 있다.

이와 같이, 본 발명의 실시예에 따른 박막 트랜지스터 기관의 구조에서는 (n-1) 번째 게이트 배선( $G_{n-1}$ )의 부게이트선(29)이 (n) 번째 박막 트랜지스터(TFT<sub>n</sub>)의 드레인 전극(66)에 중첩하지 않고 그의 위쪽에 위치한 동시에, 블랙 매트릭스(100)에 가려지지 않고 노출되어 있다. 또한, 드레인 전극(66) 및 화소 전극(82)의 중첩 부분의 대부분의 영역 특히, 드레인 전극(66)과 화소 전극(82)의 접촉 부분이 블랙 매트릭스(100)에 가려지지 않고 노출되어 있다.

이러한 구조의 박막 트랜지스터 기판에서, 화소 전극(82)과 드레인 전극(66)이 접촉이 제대로 이루어지지 않아서 수선 작업을 할 경우, 블랙 매트릭스(100)에 의하여 가려지지 않아서 시야에 보이는 화소 전극(82)과 드레인 전극(66)의 중첩 부분을 색 필터 기판에서 박막 트랜지스터 기판을 향하여 레이저를 조사하면 되므로, 수선 작업을 용이하게 진행할 수 있다.

이 때, 화소 전극(82)과 드레인 전극(66)의 중첩 부분에서 드레인 전극(66)의 하부에 플로팅(floating)된 금속 패턴 특히, 레이저 조사에 의하여 용융이 잘되는 금속 물질 예를 들어, 알루미늄 또는 알루미늄 합금, 몰리브덴 또는 몰리브덴 합금으로 이루어진 금속 패턴이 형성되는 경우, 레이저 조사에 의하여 화소 전극(82)과 드레인 전극(66)의 접촉을 강화할 수 있다는 장점이 있다. 여기서, 금속 패턴은 게이트 배선과 동일층에 형성될 수 있다.

한편, 본 발명의 실시예에 따른 박막 트랜지스터 기판의 구조에서는, (n) 번째 박막 트랜지스터(TFTn)에 연결되는 화소 전극(82)을 드레인 전극(66)에 접촉시키는 대신에, 이 화소 전극(82)과 전단 게이트 배선(Gn - 1)의 부게이트선(29)을 레이저로 조사하여 두 전극을 접촉시키는 방법으로 배선의 수선 작업을 진행할 수 있다.

이 경우, 화소 전극(82)에 - 7V의 게이트 오프 전압이 인가되면, 통상적인 경우, 색 필터 기판의 공통 전극은 3 - 5V가 되므로, 노멀리 화이트 모드에서는 화소 전극(82)과 색 필터 기판의 공통 전극의 전압 차이에 의하여 이 화소 영역은 항상 블랙으로 보이기 때문에 화소 결함이 눈에 띄지 않게 된다.

이와 같이, 본 발명의 실시예에 따른 액정 표시 장치에서는 모듈 조립 후에도 다양한 방식으로 배선 수선 작업을 용이하게 실시할 수 있다.

그러면, 이러한 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법에 대하여 도 3a 내지 도 7b 및 앞의 도 1 및 도 2를 참조하여 상세히 설명한다.

우선, 도 3a 및 3b에 도시한 바와 같이, 기판(10) 위에 알루미늄 또는 알루미늄 합금, 크롬 또는 크롬 합금, 몰리브덴 또는 몰리브덴 합금, 티타늄 또는 티타늄 합금 혹은, 탄탈륨 또는 탄탈륨 합금으로 이루어진 금속층을 증착한 후, 이 금속층을 사진 식각 공정에 의하여 패터닝하여 주게이트선(22), 게이트 패드(24), 게이트 전극(26), 부게이트선(29) 및 주게이트선 연결부(27)를 포함하는 게이트 배선을 다수개 형성한다. 도면에는 (n) 번째 게이트 배선(Gn)과 그의 전단에 위치하는 (n - 1) 번째 게이트 배선(Gn - 1)이 도시되어 있다.

이 때, 후술되는 드레인 전극과 화소 전극이 중첩하는 부분에 위치하는 플로팅된 금속 패턴(도면 미표시)을 더 형성할 수 있다.

다음, 도 4a 및 도 4b에 도시한 바와 같이, 게이트 절연막(30), 반도체층, 불순물이 도핑된 반도체층의 삼층막을 연속하여 적층한 후, 불순물이 도핑된 반도체층 및 반도체층을 사진 식각 공정에 의하여 패터닝하여 게이트 전극(26)에 대응하는 저항성 접촉층 패턴(52) 및 반도체 패턴(42)을 형성한다.

다음, 도 5a 및 도 5b에 도시한 바와 같이, 게이트 절연막(30) 및 반도체 패턴(42) 위에 크롬 또는 크롬 합금, 몰리브덴 또는 몰리브덴 합금, 티타늄 또는 티타늄 합금, 탄탈륨 또는 탄탈륨 합금으로 이루어진 금속층을 증착한 후, 이 금속층을 사진 식각 공정에 의하여 패터닝하여 데이터선(62), 데이터 패드(64), 소스 전극(65) 및 드레인 전극(66)을 포함하는 데이터 배선을 형성한다.

이어, 데이터 배선을 마스크로하여 저항성 접촉층 패턴(52)을 식각하여 소스 전극(65)에 접촉하는 저항성 접촉층 패턴(55)과 드레인 전극(65)에 접촉하는 저항성 접촉층 패턴(56)으로 분리한다.

이 때, 게이트 전극(26), 반도체 패턴(42), 소스 전극(65) 및 드레인 전극(66)은 박막 트랜지스터를 이루고 있는데, (n) 번째 게이트 배선(Gn)의 주게이트선(22)에는 (n) 번째 박막 트랜지스터(TFTn)가 연결되어 있고, (n - 1) 번째 게이트 배선(Gn - 1)의 주게이트선(22)에는 (n - 1) 번째 박막 트랜지스터(TFTn - 1)가 연결되어 있다.



다음, 도 6a 및 도 6b에 도시한 바와 같이, 데이터 배선 및 박막 트랜지스터를 덮는 보호막(70)을 증착한 후, 이 보호막(70) 및 게이트 절연막(30)을 사진 식각 공정으로 패터닝하여 드레인 전극(66)을 드러내는 제1 접촉 구멍(72), 데이터 패드(64)를 드러내는 제2 접촉 구멍(74)을 형성하고, 게이트 패드(24)를 드러내는 제3 접촉 구멍(76)을 각각 형성한다. 이 때, 제1 및 제2 접촉 구멍(72, 74)은 보호막(70)에 형성하고, 제3 접촉 구멍(76)을 보호막(70) 및 게이트 절연막(30)에 형성한다.

다음, 도 7a 및 도 7b에 도시한 바와 같이, 보호막(70) 및 제1, 제2 및 제3 접촉 구멍(72, 74, 76)을 통하여 드러난 드레인 전극(66), 데이터 패드(64) 및 게이트 패드(24)를 덮도록 IZO 또는 ITO로 이루어진 투명 도전막을 증착한 후, 이 투명 도전막을 사진 식각 공정에 의하여 패터닝하여 제1 접촉 구멍(72)을 통하여 드레인 전극(66)에 접촉하는 화소 전극(82), 제2 접촉 구멍(74)을 통하여 데이터 패드에 접촉하는 보조 데이터 패드(84) 및 제3 접촉 구멍(76)을 통하여 게이트 패드(24)에 접촉하는 보조 게이트 패드(86)를 형성한다. 이 때, (n) 번째 박막 트랜지스터(TFTn)에 연결되는 화소 전극(82)을 전단에 위치하는 (n - 1) 번째 게이트 배선(Gn - 1)의 주게이트선(22), 부게이트선(29) 및 주게이트선 연결부(27)에 중첩하게 형성함으로써, 유지 용량을 형성한다.

다음, 다시, 도 1 및 도 2에 도시한 바와 같이, 상술된 제조 공정을 통하여 제조된 박막 트랜지스터 기판에 대향하는 색 필터 기판을 제조한다.

본 발명의 실시예에 따른 액정 표시 장치에서 색 필터 기판의 제조 공정은 블랙 매트릭스(100)의 패턴을 제외하고는 통상의 제조 공정과 동일하게 진행할 수 있다. 즉, 상부 절연 기판(500)에 색 필터(도면미표시), 블랙 매트릭스(100) 및 공통 전극(도면 미표시)을 색 필터 기판의 통상의 제조 공정에 따라 형성하되, 블랙 매트릭스(100)을 도 1에 보인 바와 같이, 화소 전극(82)과 드레인 전극(66)의 중첩 부분을 가리지 않도록 디자인한다.

## 발명의 효과

상술한 바와 같이, 본 발명에서는 드레인 전극과 화소 전극의 접촉 불량을 위하여 진행되는 레이저 조사에 의한 배선 수선을 용이하게 진행할 수 있다.

## (57) 청구의 범위

### 청구항 1.

기판,

상기 기판 위에 형성되고, 주게이트선, 부게이트선, 게이트 전극 및 상기 주게이트선의 일단에 형성되는 게이트 패드를 포함하는 다수개의 게이트 배선,

상기 게이트 배선을 덮는 게이트 절연막,

상기 게이트 절연막 위에 형성되는 반도체 패턴,

상기 게이트 절연막 위에 형성되는 데이터선, 상기 데이터선에 연결되어 상기 반도체 패턴에 접촉되는 소스 전극, 상기 소스 전극에 대응하여 상기 반도체 패턴에 접촉되되, 상기 게이트 배선 중 전단에 위치하는 게이트 배선의 부게이트선과 간격을 두고 위치하는 드레인 전극 및 상기 데이터선의 일단에 형성되는 게이트 패드를 포함하는 데이터 배선,

상기 데이터 배선을 덮는 보호막,

상기 드레인 전극, 상기 데이터 패드 및 상기 게이트 패드를 각각 드러내는 제1, 제2 및 제3 접촉 구멍,

상기 제1 접촉 구멍을 통하여 상기 드레인 전극에 접촉하는 화소 전극, 상기 제2 및 제3 접촉 구멍을 통하여 상기 데이터 패드 및 상기 게이트 패드에 각각 접촉하는 보조 데이터 패드 및 보조 게이트 패드

를 포함하는 박막 트랜지스터 기판.

청구항 2.

제1항에서,

상기 화소 전극은 상기 게이트 배선 중 전단에 위치하는 게이트 배선에 중첩하는 박막 트랜지스터 기판.

청구항 3.

제1항에서,

상기 드레인 전극의 하부에 상기 화소 전극과 상기 드레인 전극의 중첩 부분에 위치하는 금속 패턴이 형성되어 있는 박막 트랜지스터 기판.

청구항 4.

제3항에서,

상기 금속 패턴은 알루미늄 또는 알루미늄 합금, 또는 폴리브덴 또는 폴리브덴 합금으로 형성되는 박막 트랜지스터 기판.

청구항 5.

제3항에서,

상기 금속 패턴은 상기 게이트 배선과 동일한 층에 형성되어 있는 박막 트랜지스터 기판.

청구항 6.

제1항에서,

상기 게이트 배선은 상기 주게이트선과 상기 부게이트선을 연결하는 게이트선 연결부를 더 포함하는 박막 트랜지스터 기판.

청구항 7.

제1항에 의한 박막 트랜지스터 기판.

상기 박막 트랜지스터 기판에 대향하되, 적어도 상기 드레인 전극과 상기 화소 전극의 중첩 부분을 드러내도록 형성되는 블랙 매트릭스를 포함하는 색 필터 기판

을 포함하는 액정 표시 장치.

청구항 8.



제7항에서,

상기 블랙 매트릭스는 상기 제1 접촉 구멍을 드러내는 액정 표시 장치.

청구항 9.

제7항에서,

상기 블랙 매트릭스는 상기 화소 전극과 상기 부게이트선의 중첩 부분을 드러내는 액정 표시 장치.

청구항 10.

기판 위에 주게이트선, 부게이트선, 게이트 전극 및 상기 주게이트선의 일단에 연결되는 게이트 패드를 포함하는 다수 개의 게이트 배선을 형성하는 단계,

상기 게이트 배선을 덮는 게이트 절연막을 형성하는 단계,

상기 게이트 절연막 위에 형성되는 반도체 패턴을 형성하는 단계,

상기 게이트 절연막 위에 형성되어 데이터선, 상기 데이터선에 연결되어 상기 반도체 패턴에 접촉되는 소스 전극, 상기 소스 전극에 대응하여 상기 반도체 패턴에 접촉되되, 상기 게이트 배선 중 전단에 위치하는 게이트 배선의 부게이트선과 간격을 두고 위치하는 드레인 전극 및 상기 데이터선의 일단에 연결되는 데이터 패드를 포함하는 데이터 배선을 형성하는 단계,

상기 데이터 배선을 덮는 보호막을 형성하는 단계,

상기 드레인 전극, 상기 데이터 패드 및 상기 게이트 패드를 드러내는 제1, 제2 및 제3 접촉 구멍을 형성하는 단계,

상기 제1 접촉 구멍을 통하여 상기 드레인 전극에 접촉하는 화소 전극, 상기 제2 및 제3 접촉 구멍을 통하여 상기 데이터 패드 및 상기 게이트 패드에 각각 접촉하는 보조 데이터 패드 및 보조 게이트 패드를 형성하는 단계

를 포함하는 박막 트랜지스터 기판의 제조 방법.

청구항 11.

제10항에서,

상기 게이트 배선을 형성하는 과정에서 상기 화소 전극과 상기 드레인 전극의 접촉 부분에 상기 드레인 전극의 하단부에 개재되는 금속 패턴을 형성하는 박막 트랜지스터 기판의 제조 방법.

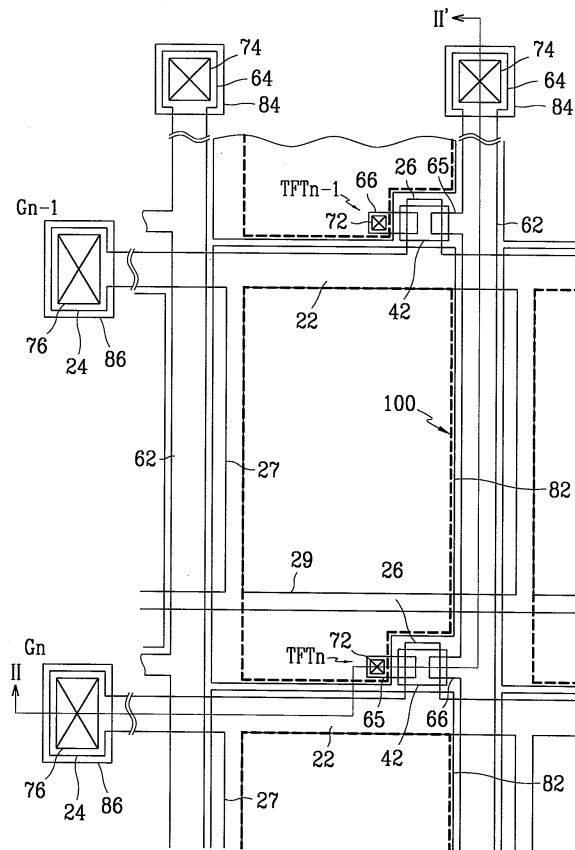
청구항 12.

제10항에서,

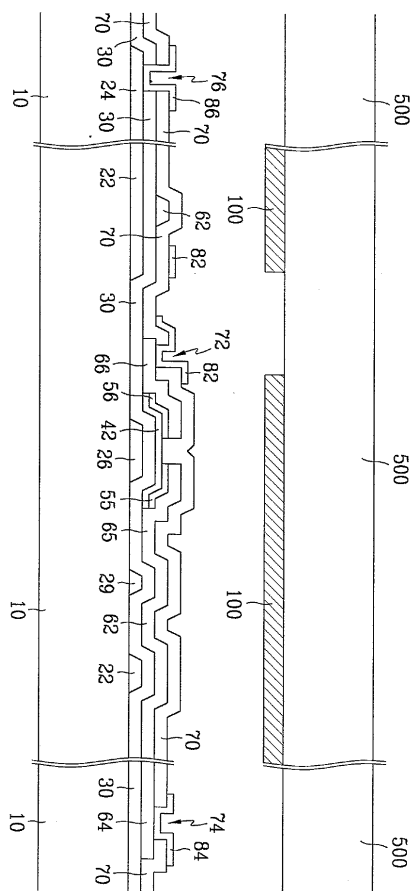
상기 게이트 배선을 형성하는 물질로 상기 금속 패턴을 형성하는 박막 트랜지스터 기판의 제조 방법.

도면

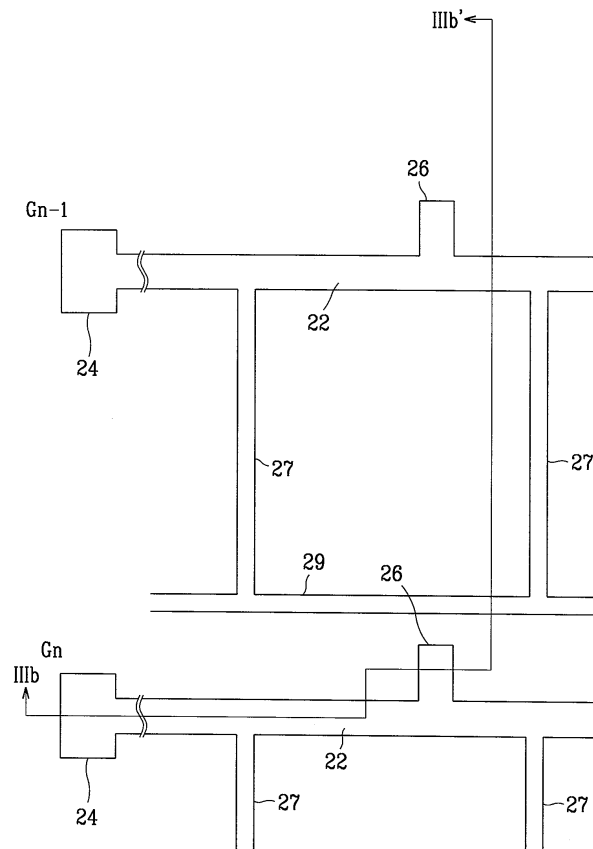
도면 1



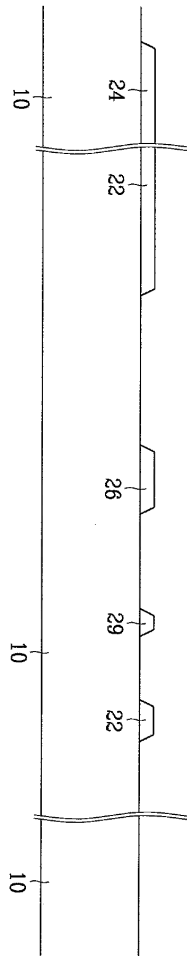
도면 2



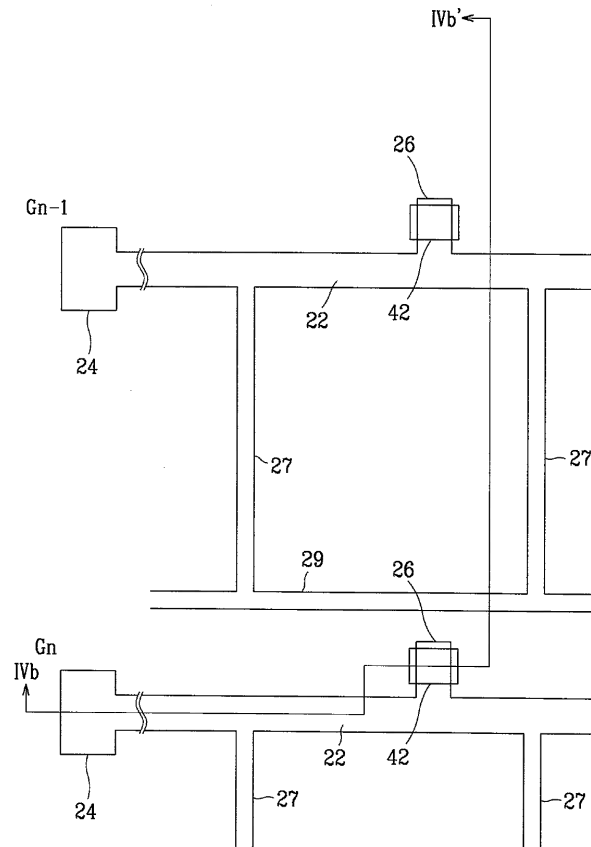
도면 3a



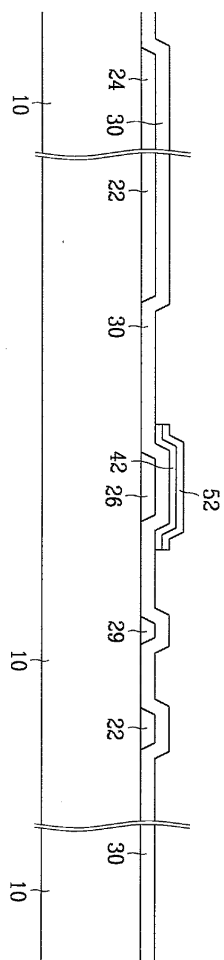
도면 3b



도면 4a

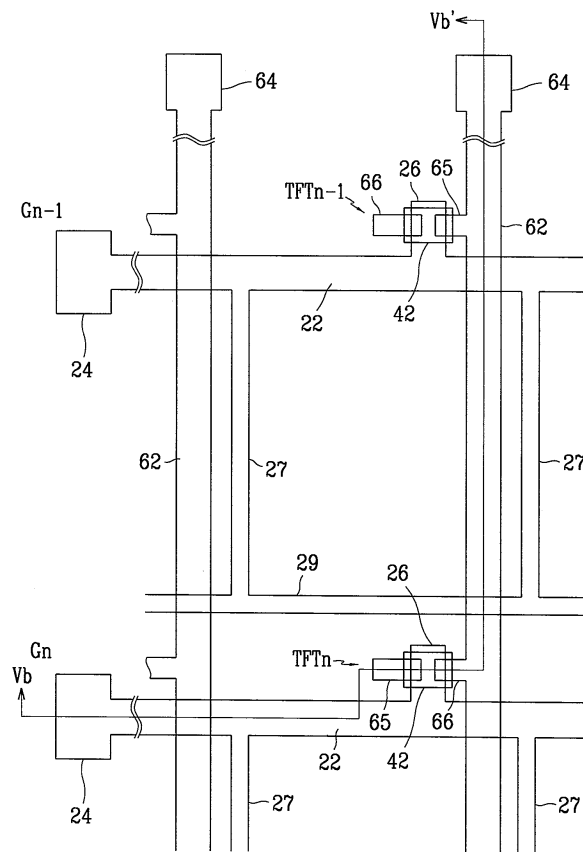


도면 4b

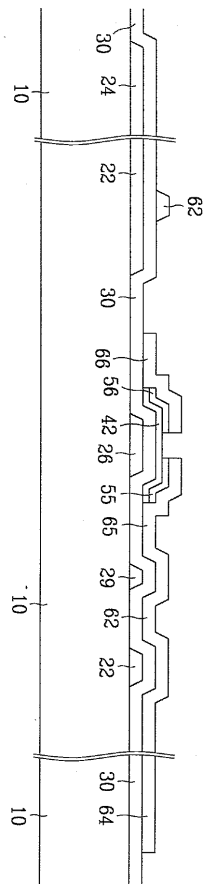




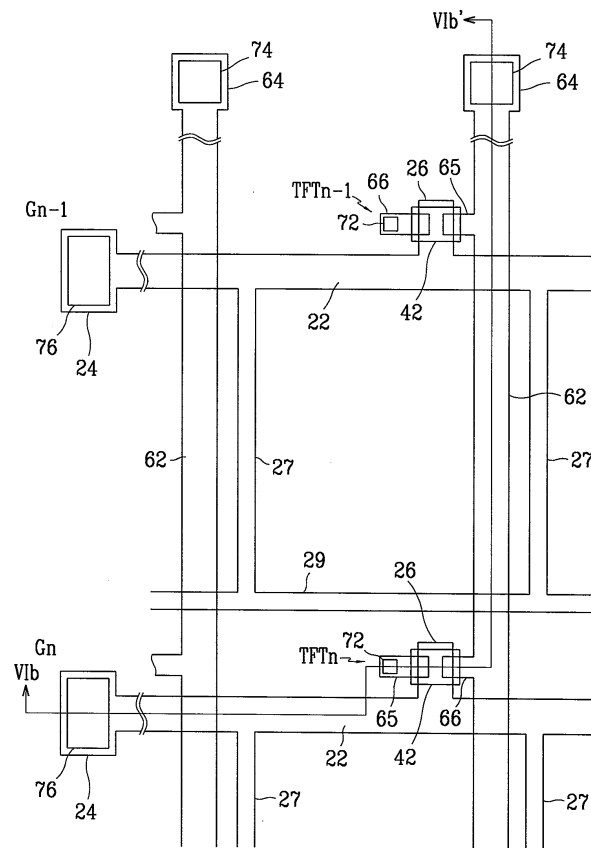
도면 5a



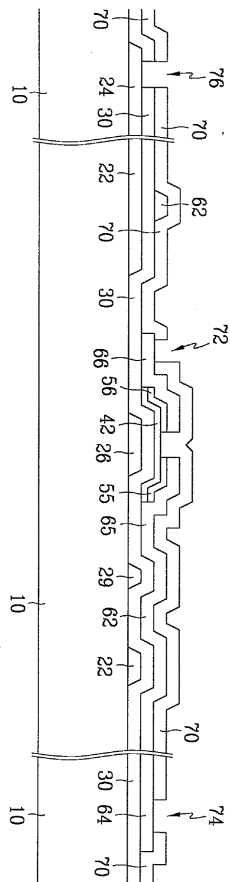
도면 5b



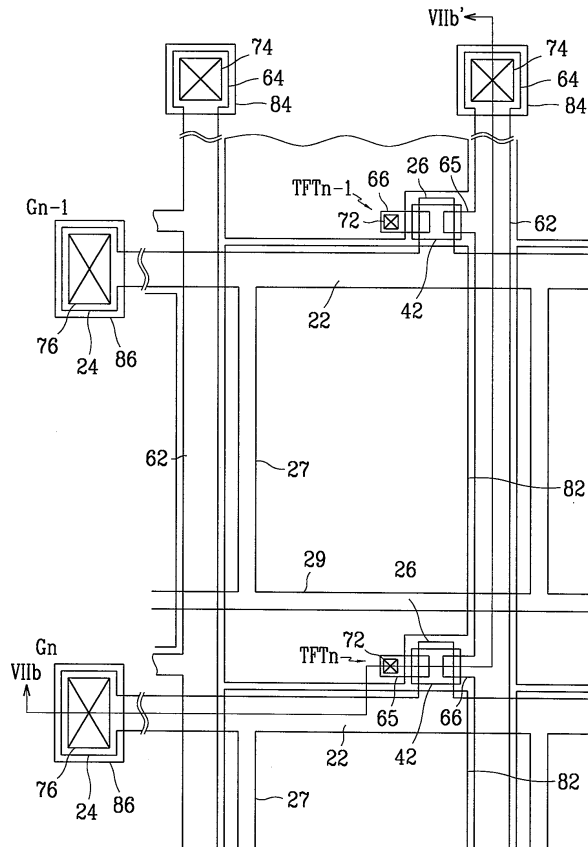
도면 6a



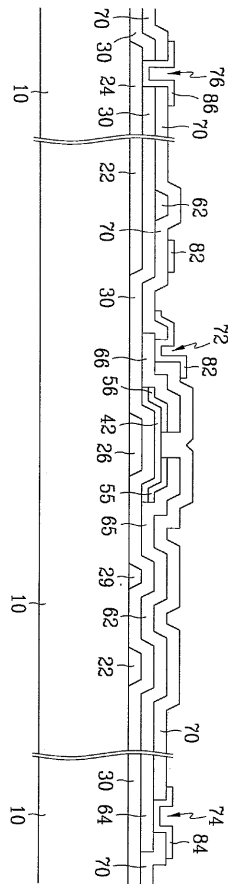
도면 6b



도면 7a



도면 7b



|                |                                  |         |            |
|----------------|----------------------------------|---------|------------|
| 专利名称(译)        | 薄膜晶体管基板，其制造方法以及液晶显示装置            |         |            |
| 公开(公告)号        | <a href="#">KR1020020081858A</a> | 公开(公告)日 | 2002-10-30 |
| 申请号            | KR1020010021297                  | 申请日     | 2001-04-20 |
| [标]申请(专利权)人(译) | 三星电子株式会社                         |         |            |
| 申请(专利权)人(译)    | 三星电子有限公司                         |         |            |
| 当前申请(专利权)人(译)  | 三星电子有限公司                         |         |            |
| [标]发明人         | KIM DONGGYU                      |         |            |
| 发明人            | KIM,DONGGYU                      |         |            |
| IPC分类号         | G02F1/136                        |         |            |
| 代理人(译)         | KIM , WON GUN                    |         |            |
| 其他公开文献         | KR100740932B1                    |         |            |
| 外部链接           | <a href="#">Espacenet</a>        |         |            |

#### 摘要(译)

本发明涉及薄膜晶体管基板及其制造方法和液晶显示器。并且，为了便于通过激光照射进行修复工作，在漏电极和照射激光的像素电极的重叠部分上形成不重叠的先前栅极线。暴露该重叠部分的黑色矩阵形成在上板上。形成包括根据本发明的薄膜晶体管基板中的基板上的主栅极线的多个栅极布线，以及辅助栅极线和栅电极。栅极绝缘层覆盖这种栅极布线。数据线包括栅极绝缘层上的数据线，与半导体图案接触的源电极与源电极连接到数据线，栅极布线的辅助栅极线对应于源电极并与半导体图案接触并且在栅极布线之间被剪切定位。在栅极绝缘层上形成半导体图案，并形成具有间隔的漏极。保护膜覆盖数据线。并且在保护膜中形成示出漏电极的第一接触孔。并且通过第一接触孔，像素电极接触漏电极。激光，修复工作，像素电极，漏电极，黑矩阵。

