

(72) 발명자

김도영

울산광역시동구전하1동550-90

김판열

경상북도구미시옥계동에텐타운111동803호

특허청구의 범위

청구항 1

기판 상에 형성되는 데이터라인들과,

상기 기판 상에 상기 데이터라인들과 교차하게 형성되는 가로 방향의 게이트라인들과,

상기 데이터라인들과 가로 방향의 게이트라인들의 교차영역에 형성되는 박막트랜지스터와,

상기 기판 상에 상기 데이터라인들과 중첩되게 형성되어 상기 가로 방향의 게이트라인들에 접속되는 세로 방향의 게이트신호 전송라인들을 구비하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 세로 방향의 게이트신호 전송라인들 중 제 N 게이트신호 전송라인은 가로 방향의 제 N 게이트라인에 접속되고,

제 N+1 게이트신호 전송라인은 가로 방향의 제 N 게이트라인과 비접속되도록 통과하여 가로 방향의 제 N+1 게이트라인에 접속되는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 4

제 1 항에 있어서,

상기 기판의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드를 포함하는 데이터 패드군과,

상기 데이터 패드군에 인접하게 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드를 포함하는 게이트 패드군을 추가로 구비하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 5

동일 기판에 형성된 데이터라인들과 가로 방향의 게이트라인들의 교차 영역마다 액정셀이 형성되고, 상기 기판에 상기 데이터라인들과 중첩되게 형성되어 상기 가로 방향의 게이트라인들에 접속되는 세로 방향의 게이트신호 전송라인들을 갖는 액정패널과,

상기 데이터라인들을 구동하기 위한 데이터 드라이브 직접회로가 실장된 다수의 데이터 테이프 캐리어 패키지과,

상기 데이터 테이프 캐리어 패키지에 인접하게 배치되어 상기 세로 방향의 게이트신호 전송라인에 게이트 구동신호를 공급하기 위한 게이트 드라이브 직접회로가 실장된 다수의 게이트 테이프 캐리어 패키지를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 데이터 드라이브 직접회로에서 필요로 하는 데이터신호를 공급함과 아울러 상기 다수의 게이트 드라이브 직접회로에서 필요로 하는 게이트 구동신호를 내부에 형성된 게이트 신호배선을 통해 공급하는 인쇄회로기판과,

상기 인쇄회로기판 상에 배치되어 상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로를 제어하는 제어부를 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 7

제 5 항에 있어서,

상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드를 포함하는 데이터 패드군과,

상기 데이터 패드군에 인접하게 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드를 포함하는 게이트 패드군을 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 8

삭제

청구항 9

제 5 항에 있어서,

상기 게이트 테이프 캐리어 패키지는 상기 데이터 테이프 캐리어 패키지 사이마다 배치되는 것을 특징으로 하는 액정표시장치.

청구항 10

제 5 항에 있어서,

상기 세로 방향의 게이트신호 전송라인들 중 제 N 게이트신호 전송라인은 가로 방향의 제 N 게이트라인에 접속되고,

제 N+1 게이트신호 전송라인은 가로 방향의 제 N 게이트라인과 비접속되도록 통과하여 가로 방향의 제 N+1 게이트라인에 접속되는 것을 특징으로 하는 액정표시장치.

청구항 11

동일 기판에 형성된 데이터라인들과 가로 방향의 게이트라인들의 교차 영역마다 액정셀이 형성되고, 상기 기판에 상기 데이터라인들과 중첩되게 형성되어 상기 가로 방향의 게이트라인들에 접속되는 세로 방향의 게이트신호 전송라인들을 갖는 액정패널과,

상기 데이터라인들에 데이터 구동신호를 공급하기 위한 데이터 드라이브 직접회로와,

상기 세로 방향의 게이트신호 전송라인에 게이트 구동신호를 공급하기 위한 게이트 드라이브 직접회로와,

상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로가 함께 실장된 테이프 캐리어 패키지를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 데이터 드라이브 직접회로에서 필요로 하는 데이터신호를 공급함과 아울러 상기 다수의 게이트 드라이브 직접회로에서 필요로 하는 게이트 구동신호를 내부에 형성된 게이트 신호배선을 통해 공급하는 인쇄회로기판과,

상기 인쇄회로기판 상에 배치되어 상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로를 제어하는 제어부를 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 13

제 11 항에 있어서,

상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드를 포함하는 데이터 패드군과,

상기 데이터 패드군에 인접하게 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드를 포함하는 게이트 패드군을 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 14

삭제

청구항 15

제 11 항에 있어서,

상기 세로 방향의 게이트신호 전송라인들 중 제 N 게이트신호 전송라인은 가로 방향의 제 N 게이트라인에 접속되고,

제 N+1 게이트신호 전송라인은 가로 방향의 제 N 게이트라인과 비접속되도록 통과하여 가로 방향의 제 N+1 게이트라인에 접속되는 것을 특징으로 하는 액정표시장치.

청구항 16

제 11 항에 있어서,

상기 테이프 캐리어 패키지의 출력패드 중 제 1 내지 $m/2$ 번째 출력패드들은 상기 데이터 구동신호들을 출력하고, 제 $m/2+1$ 내지 m 번째 출력패드들은 상기 게이트 구동신호를 출력하는 것을 특징으로 하는 액정표시장치.

청구항 17

제 11 항에 있어서,

상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로는 하나의 칩으로 통합되어 상기 테이프 캐리어 패키지에 실장되는 것을 특징으로 하는 액정표시장치.

청구항 18

제 17 항에 있어서,

상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드들과,

상기 데이터 패드들 사이마다 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드들을 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 19

제 17 항에 있어서,

상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드들과,

적어도 둘 이상의 상기 데이터 패드들 사이마다 적어도 하나 이상이 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드들을 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 20

제 18 항에 있어서,

상기 테이프 캐리어 패키지의 출력단자들 중 기수번째 출력패드들은 상기 데이터 패드들에 접속되어 상기 데이터 구동신호를 공급하고, 우수번째 출력패드들은 상기 게이트 패드들에 접속되어 게이트 구동신호를 공급하는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<22>

본 발명은 액정표시장치에 관한 것으로, 특히 액정패널 상에 데이터라인들과 나란함과 아울러 게이트라인들과 교차하는 게이트 신호 전송라인들을 배치하고, 게이트 인쇄회로기판 및 액정패널의 비표시영역의 게이트 패드를 제거하여 라인 온 글라스형 게이트신호 지연을 방지함과 아울러 액정패널의 크기를 감소시킬 수 있는 박막트랜

지스터 기관과 이를 이용한 액정표시장치에 관한 것이다.

- <23> 통상의 액정표시장치(Liquid Crystal Display : 이하 "LCD"라 함)는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, LCD는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과, 이 액정패널을 구동하기 위한 구동회로를 구비하게 된다.
- <24> 액정패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 기준전극, 즉 공통전극이 마련되게 된다. 통상, 화소전극은 하부기관, 즉 박막트랜지스터 기관 상에 액정셀별로 형성되는 반면 공통전극은 상부기관의 전면에 일체화되어 형성되게 된다. 화소전극들 각각은 스위치 소자로 사용되는 박막 트랜지스터(이하 "TFT"라 함)에 접속되게 된다. 화소전극은 박막 트랜지스터를 통해 공급되는 데이터신호에 따라 공통전극과 함께 액정셀을 구동하게 된다.
- <25> 이러한 종래의 박막트랜지스터 기관의 각 화소들은 도 1에 도시된 바와 같이 비디오신호에 따라 광투과량을 조절하는 액정셀(C1c)과, 게이트라인들(GL)과 데이터라인들(DL)이 상호 직교되도록 형성된다. 게이트라인들(GL)과 데이터라인들(DL)의 교차부에는 데이터라인들(DL)로부터 입력되는 영상을 액정셀(C1c)에 선택적으로 공급하기 위한 박막트랜지스터(Thin Film Transistor ; 이하 "TFT"라 함)가 형성된다. 이를 위하여, TFT의 게이트단자는 게이트라인(GL)에 접속되며, 소스단자는 데이터라인(DL)에 접속된다. 그리고 TFT의 드레인단자는 액정셀(C1c)의 화소전극에 접속된다. 또한, 각 화소들은 전단의 게이트라인(GLn-1)에 연결된 스토리지 캐패시터(Cst)를 더 구비한다.
- <26> 이와 같은 종래의 박막트랜지스터 기관을 이용한 LCD는 도 2에 도시된 바와 같이 라인 온 글라스(Line On Glass) 방법을 이용하여 액정셀(C1c)을 구동하게 된다.
- <27> 도 2를 참조하면, 종래의 LOG 방법을 이용한 LCD는 화소들이 매트릭스형태로 배열된 액정패널(2)과, 액정패널(2)의 데이터라인들에 데이터신호를 공급하기 위한 데이터 드라이버 IC(8)와, 액정패널(2)의 게이트라인들에 게이트신호를 공급하기 위한 게이트 드라이버 IC(12)를 구비한다.
- <28> 액정패널(2)은 두 장의 유리기관(1a, 1b) 사이에 액정이 주입되며, 그 하부 유리기관(1a) 상에 게이트라인들(GL)과 데이터라인들(DL)이 상호 직교되도록 형성된다. 게이트라인들(GL)과 데이터라인들(DL)의 교차부에는 상술한 데이터라인들(DL)로부터 입력되는 영상을 액정셀(C1c)에 선택적으로 공급하기 위한 TFT가 형성된다.
- <29> 데이터 드라이버 IC(8)는 데이터 TCP(10)에 실장되어 액정패널(2) 상의 데이터라인들과 전기적으로 접속됨과 아울러 데이터 PCB(6)와도 전기적으로 접속된다. 데이터 PCB(6) 내에는 제어부(18)가 형성된다.
- <30> 제어부(18)는 외부로부터 비디오 데이터 및 동기신호들이 입력되어 데이터 드라이버 IC(8)에서 필요로 하는 비디오 데이터 및 데이터제어신호들과 게이트 드라이버 IC(12)에서 필요로 하는 게이트 구동신호들을 생성하게 된다.
- <31> 이러한 데이터 드라이버 IC(8)에는 데이터 PCB(6) 내에 형성되는 제어부(18)로부터 적색(R), 녹색(G) 및 청색(B)의 비디오데이터와 함께 도트클럭(Dclk)이 입력된다. 이 데이터 드라이버 IC(8)는 도트클럭(Dclk)에 동기되어 적색(R), 녹색(G) 및 청색(B)의 비디오데이터를 래치한 후에, 래치된 데이터신호(R, G, B)를 감마전압에 따라 보정하게 된다. 그리고 데이터 드라이버 IC(8)는 감마전압에 의해 보정된 데이터신호를 아날로그 데이터신호로 변환하여 1 라인분씩 데이터라인(DL)에 공급하게 된다.
- <32> 게이트 드라이버 IC(12)는 게이트 TCP(14)에 실장되어 액정패널(2) 상의 게이트라인(GL)들과 전기적으로 접속됨과 아울러 게이트 PCB(4)와도 전기적으로 접속되게 된다.
- <33> 이러한 게이트 드라이버 IC(12)는 제어부(18)로부터 입력되는 게이트 스타트 펄스(GSP)에 응답하여 순차적으로 스캔펄스를 발생하는 쉬프트 레지스터(도시하지 않음)와, 스캔펄스의 전압을 액정셀의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터(도시하지 않음) 등으로 구성된다. 이 게이트 드라이버 IC(12)로부터 입력되는 스캔펄스에 응답하여 TFT에 의해 데이터라인(DL) 상의 데이터신호가 액정셀(C1c)의 화소전극에 공급된다.
- <34> 이러한 종래의 LOG형 LCD의 게이트 드라이버 IC(12)에 필요로 하는 게이트 구동신호들은 제어부(18)가 형성된 데이터 PCB(6), 첫 번째 데이터 TCP(10), LOG 신호배선부(20) 및 게이트 TCP(14)를 통해 게이트 PCB(14)에 인가된다. 이에 따라, 종래의 LOG형 LCD에서는 도 3에 도시된 바와 같이 하부기관(1a)의 비표시영역에 마련된 LOG 신호배선부(20)를 통해 동기신호들이 게이트 PCB(14)에 전송된다. 그러나, LOG 신호배선부(20)는 액정패널(2) 상에 형성되어 동기신호를 전송하기 때문에 라인저항이 높게 나타난다.

발명이 이루고자 하는 기술적 과제

- <35> 따라서, 본 발명의 목적은 액정패널 상에 데이터라인들과 나란함과 아울러 게이트라인들과 교차하는 게이트 신호 전송라인들을 배치하고, 게이트 인쇄회로기판 및 액정패널의 비표시영역의 게이트 패드를 제거하여 라인 온 글라스형 게이트신호 지연을 방지함과 아울러 액정패널의 크기를 감소시킬 수 있는 박막트랜지스터 기판과 이를 이용한 액정표시장치를 제공하는데 있다.

발명의 구성 및 작용

- <36> 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 박막트랜지스터 기판은 기판 상에 형성되는 데이터라인들과, 상기 기판 상에 상기 데이터라인들과 교차하게 형성되는 가로 방향의 게이트라인들과, 상기 데이터라인들과 가로 방향의 게이트라인들의 교차영역에 형성되는 박막트랜지스터와, 상기 기판 상에 상기 데이터라인들과 중첩되게 형성되어 상기 가로 방향의 게이트라인들에 접속되는 세로 방향의 게이트신호 전송라인들을 구비한다.
- <37> 삭제
- <38> 상기 기판에서 상기 세로 방향의 게이트신호 전송라인들 중 제 N 게이트신호 전송라인은 가로 방향의 제 N 게이트라인에 접속되고, 제 N+1 게이트신호 전송라인은 가로 방향의 제 N 게이트라인과 비접속되도록 통과하여 가로 방향의 제 N+1 게이트라인에 접속되는 것을 특징으로 한다.
- <39> 상기 기판은 상기 기판의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드를 포함하는 데이터 패드군과, 상기 데이터 패드군에 인접하게 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드를 포함하는 게이트 패드군을 추가로 구비한다.
- <40> 본 발명의 실시 예에 따른 액정표시장치는 동일 기판에 형성된 데이터라인들과 가로 방향의 게이트라인들의 교차 영역마다 액정셀이 형성되고, 상기 기판에 상기 데이터라인들과 중첩되게 형성되어 상기 가로 방향의 게이트라인들에 접속되는 세로 방향의 게이트신호 전송라인들을 갖는 액정패널과, 상기 데이터라인들을 구동하기 위한 데이터 드라이브 직접회로가 실장된 다수의 데이터 테이프 캐리어 패키지와, 상기 데이터 테이프 캐리어 패키지에 인접하게 배치되어 상기 세로 방향의 게이트신호 전송라인에 게이트 구동신호를 공급하기 위한 게이트 드라이브 직접회로가 실장된 다수의 게이트 테이프 캐리어 패키지를 구비한다.
- <41> 상기 액정표시장치는 상기 데이터 드라이브 직접회로에서 필요로 하는 데이터신호를 공급함과 아울러 상기 다수의 게이트 드라이브 직접회로에서 필요로 하는 게이트 구동신호를 내부에 형성된 게이트 신호배선을 통해 공급하는 인쇄회로기판과, 상기 인쇄회로기판 상에 배치되어 상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로를 제어하는 제어부를 추가로 구비한다.
- <42> 상기 액정표시장치는 상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드를 포함하는 데이터 패드군과, 상기 데이터 패드군에 인접하게 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드를 포함하는 게이트 패드군을 추가로 구비한다.
- <43> 삭제
- <44> 상기 액정표시장치에서 상기 게이트 테이프 캐리어 패키지는 상기 데이터 테이프 캐리어 패키지 사이마다 배치되는 것을 특징으로 한다.
- <45> 상기 액정표시장치에서 상기 세로 방향의 게이트신호 전송라인들 중 제 N 게이트신호 전송라인은 가로 방향의 제 N 게이트라인에 접속되고, 제 N+1 게이트신호 전송라인은 가로 방향의 제 N 게이트라인과 비접속되도록 통과하여 가로 방향의 제 N+1 게이트라인에 접속되는 것을 특징으로 한다.
- <46> 본 발명의 실시 예에 따른 액정표시장치는 동일 기판에 형성된 데이터라인들과 가로 방향의 게이트라인들의 교차 영역마다 액정셀이 형성되고, 상기 기판에 상기 데이터라인들과 중첩되게 형성되어 상기 가로 방향의 게이트라인들에 접속되는 세로 방향의 게이트신호 전송라인들을 갖는 액정패널과, 상기 데이터라인들에 데이터 구동신

호를 공급하기 위한 데이터 드라이브 직접회로와, 상기 세로 방향의 게이트신호 전송라인에 게이트 구동신호를 공급하기 위한 게이트 드라이브 직접회로와, 상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로가 함께 실장된 테이프 캐리어 패키지를 구비한다.

- <47> 상기 액정표시장치는 상기 데이터 드라이브 직접회로에서 필요로 하는 데이터신호를 공급함과 아울러 상기 다수의 게이트 드라이브 직접회로에서 필요로 하는 게이트 구동신호를 내부에 형성된 게이트 신호배선을 통해 공급하는 인쇄회로기판과, 상기 인쇄회로기판 상에 배치되어 상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로를 제어하는 제어부를 추가로 구비한다.
- <48> 상기 액정표시장치는 상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드를 포함하는 데이터 패드군과, 상기 데이터 패드군에 인접하게 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드를 포함하는 게이트 패드군을 추가로 구비한다.
- <49> 삭제
- <50> 상기 액정표시장치에서 상기 세로 방향의 게이트신호 전송라인들 중 제 N 게이트신호 전송라인은 가로 방향의 제 N 게이트라인에 접속되고, 제 N+1 게이트신호 전송라인은 가로 방향의 제 N 게이트라인과 비접속되도록 통과하여 가로 방향의 제 N+1 게이트라인에 접속되는 것을 특징으로 한다.
- <51> 상기 액정표시장치에서 상기 테이프 캐리어 패키지의 출력패드 중 제 1 내지 $m/2$ 번째 출력패드들은 상기 데이터 구동신호들을 출력하고, 제 $m/2+1$ 내지 m 번째 출력패드들은 상기 게이트 구동신호를 출력하는 것을 특징으로 한다.
- <52> 상기 액정표시장치에서 상기 데이터 드라이브 직접회로 및 게이트 드라이브 직접회로는 하나의 칩으로 통합되어 상기 테이프 캐리어 패키지에 실장되는 것을 특징으로 한다.
- <53> 상기 액정표시장치는 상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드들과, 상기 데이터 패드들 사이마다 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드들을 추가로 구비한다.
- <54> 상기 액정표시장치는 상기 액정패널의 일측부에 형성되어 상기 데이터라인들 각각에 접속되는 다수의 데이터 패드들과, 적어도 둘 이상의 상기 데이터 패드들 사이마다 적어도 하나 이상이 형성되어 상기 세로 방향의 게이트신호 전송라인들 각각에 접속되는 다수의 게이트 패드들을 추가로 구비한다.
- <55> 상기 액정표시장치에서 상기 테이프 캐리어 패키지의 출력단자들 중 기수번째 출력패드들은 상기 데이터 패드들에 접속되어 상기 데이터 구동신호를 공급하고, 우수번째 출력패드들은 상기 게이트 패드들에 접속되어 게이트 구동신호를 공급하는 것을 특징으로 한다.
- <56> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <57> 이하, 도 4 내지 도 10을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- <58> 도 4 및 도 5를 참조하면, 본 발명의 실시 예에 따른 박막트랜지스터 기판은 데이터라인(DL)과 가로 방향의 게이트라인(GL)의 교차부에 위치하는 박막트랜지스터와, 데이터라인(DL)에 중첩되어 가로 방향의 게이트라인(GL)에 접속되는 세로 방향의 게이트신호 전송라인(214) 및 박막트랜지스터의 드레인전극(252)에 접속된 화소전극(230)을 구비한다.
- <59> 이를 상세히 하면, 기판(210) 상에 게이트라인(GL)에서 돌출된 게이트전극(250)이 형성된다. 게이트전극(250)이 형성된 기판(210) 상에는 질화실리콘(SiN_x) 또는 산화실리콘(SiO_x) 등의 절연물질로 이루어진 제 1 게이트절연막(270)이 형성된다. 제 1 게이트절연막(270)이 형성된 기판(210)의 박막트랜지스터 영역 상에는 게이트신호 전송라인(214)이 형성되고, 기판(210)의 데이터 패드영역 상에는 게이트 패드전극(226)이 형성된다. 이 때, 게이트 전송라인(214)은 화소전극(230)의 개구율을 고려하여 데이터라인(DL)과 중첩되게 형성되는데 화소전극(230)의 개구율을 고려하지 않을 경우에는 데이터라인(DL)과 중첩되지 않고 나란하게 형성된다.
- <60> 게이트신호 전송라인(214) 및 게이트 패드전극(226)이 형성된 기판(210) 상에는 질화실리콘(SiN_x) 또는 산화실리콘(SiO_x) 등의 절연물질로 이루어진 제 2 게이트절연막(272)이 추가로 형성된다.

- <61> 그 다음으로, 제 2 게이트절연막(270) 상의 게이트전극(250)과 대응하는 부분에 활성층(251)이 형성되며, 이 활성층(251) 양측의 게이트전극(250)과 대응하는 부분을 제외한 부분에 오믹접촉층(276)이 형성된다. 상기에서 활성층(251)은 불순물이 도핑되지 않은 비정질실리콘 또는 다결정실리콘으로 형성되고, 오믹접촉층(276)은 N형 또는 P형의 불순물이 고농도로 도핑된 비정질실리콘 또는 다결정실리콘으로 형성된다.
- <62> 제 2 게이트절연막(272)과 오믹접촉층(276) 위에는 Mo, Cr 등의 금속으로 된 소오스전극(256)과 드레인전극(252)이 박막트랜지스터 영역 상에 형성되고, 데이터 패드전극(224)이 데이터 패드영역에 형성된다. 소오스전극(256)은 데이터라인(DL)에서 돌출된다. 이 소오스전극(256)은 데이터라인(DL)과 일체로 패터닝됨과 아울러 제 1 및 제 2 게이트절연막(270, 272) 사이에 게이트신호 전송라인(214)과 중첩된다. 소오스전극(252)과 드레인전극(256) 사이의 개구부를 통하여 노출된 오믹접촉층(276)은 건식에칭 또는 습식에칭에 의해 제거된다.
- <63> 그리고 기판(210) 상에 질화실리콘(SiNx) 또는 산화실리콘(SiOx)으로 된 보호막(274)이 전면 증착되어 박막트랜지스터 영역 및 패드영역을 덮게 된다. 이어서, 보호막(274) 위에는 제 1 콘택홀(254)이 박막트랜지스터 영역에 형성되고, 제 2 및 제 3 콘택홀(220, 220)이 형성된다. 이 제 1 콘택홀(254)을 통하여 드레인전극(252)에 접속되게끔 인듐 틴 옥사이드(Indium Tin Oxide)로 된 화소전극(230)이 형성된다. 제 2 콘택홀(220)을 통하여 데이터 패드전극(224)에 접속되게끔 인듐 틴 옥사이드(Indium Tin Oxide)로 된 데이터 패드(228)가 형성된다. 또한, 제 3 콘택홀(222)을 통하여 게이트 패드전극(226)에 접속되게끔 인듐 틴 옥사이드(Indium Tin Oxide)로 된 게이트 패드(229)가 형성된다.
- <64> 이와 같은, 박막트랜지스터 기판은 박막트랜지스터를 경유하여 공급되는 데이터신호에 의해 상부기판에 형성되는 공통 투명전극(도시하지 않음)과 전위차를 발생시키게 된다. 이 전위차에 의해 박막트랜지스터 기판과 상부기판 사이에 위치하는 액정이 유전이방성에 의해 회전하게 되며 광원으로부터 화소전극(230)을 경유하여 입사되는 광을 상부 유리기판 쪽으로 투과시키게 된다. 화소전극(230)과 이전단의 게이트라인(GL)의 중첩부분에 형성되는 스토리지 캐패시터(Cst)는 이전단 게이트라인(GL)에 게이트하이전압이 인가되는 기간에 전압을 충전하고, 화소전극(230)에 데이터신호가 공급되는 기간에 충전된 전압을 방전하여 화소전극(230)의 전압변동을 방지하는 역할을 하게 된다. 이와 같은, 스토리지 캐패시터(Cst)는 이전단의 게이트라인(GL)과, 제 2 게이트절연막(272)을 사이에 두고 그 게이트라인(GL)과 중첩되게 형성되며 보호막에 형성된 콘택홀(240)을 통해 화소전극(230)과 전기적으로 접속되는 스토리지전극에 의해 마련되어진다. 스토리지전극은 데이터라인(DL) 및 소오스/드레인전극(252, 256) 형성시 제 2 게이트절연막(272) 위에 형성하게 된다.
- <65> 이러한 본 발명의 실시 예에 따른 박막트랜지스터 기판에는 가로 방향의 게이트라인(GL)과 접속되는 게이트신호 전송라인(214)이 데이터라인(DL)과 중첩되게 형성됨으로써 하부기판(101b)의 데이터 패드영역 상에는 데이터 패드(228) 및 게이트 패드(229)가 형성된다. 이에 따라, 본 발명의 실시 예에 따른 박막트랜지스터 기판은 게이트라인(GL)들을 구동하기 위한 게이트 패드 영역이 필요 없게 되어 그 만큼 크기를 감소시킬 수 있다.
- <66> 이와 같은 본 발명의 제 1 실시 예에 따른 박막트랜지스터 기판을 이용한 액정표시장치(Liquid Crystal Display: 이하 "LCD"라 함)는 도 6에 도시된 바와 같이 액정패널(102)의 데이터라인들(DL)에 데이터신호를 공급하기 위한 데이터 드라이버 IC(108)와, 액정패널(102)의 게이트라인들(GL)에 세로방향으로 접속되는 게이트신호 전송라인(GSL)을 통해 게이트신호를 공급하기 위한 게이트 드라이버 IC(112)를 구비한다.
- <67> 액정패널(102)은 도 4 및 도 5에 도시된 본 발명의 실시 예에 따른 박막트랜지스터의 구조를 가지게 된다. 즉, 액정패널(102) 상에는 데이터라인들(DL)과 가로 방향의 게이트라인들(GL)의 교차부에 박막트랜지스터가 마련되고, 데이터라인들(DL)과 중첩되게 형성되는 가로 방향의 게이트라인들(GL)에 접속되는 세로 방향의 게이트신호 전송라인(GSL)을 가지고, 액정패널(102) 상의 데이터 패드영역에는 데이터라인들(DL)에 각각 접속되는 다수의 데이터 패드가 형성된 데이터 패드군과, 데이터 패드군에 인접하여 세로 방향의 게이트신호 전송라인(GSL)에 각각 접속되는 다수의 게이트 패드가 형성된 게이트 패드군을 구비한다.
- <68> 데이터 드라이버 IC(108)는 테이프 캐리어 패키지(Tape Carrier Package, 이하 "TCP"라 함)(110)에 실장되어 액정패널(102) 상의 데이터라인들(DL)과 전기적으로 접속됨과 아울러 인쇄회로보드(Printed Circuit Board; 이하 "PCB"라 함)(106)와도 전기적으로 접속된다. PCB(106) 내에는 제어부(118)가 형성된다.
- <69> 제어부(118)는 외부로부터 비디오 데이터 및 동기신호들이 입력되어 데이터 드라이버 IC(108)에서 필요로 하는 비디오 데이터 및 데이터제어신호들과 게이트 드라이버 IC(112)에서 필요로 하는 게이트 구동신호들을 생성하게 된다.
- <70> 이러한 데이터 드라이버 IC(108)에는 PCB(106) 내에 형성되는 제어부(118)로부터 적색(R), 녹색(G) 및 청색(B)

의 비디오데이터와 함께 도트클럭(Dclk)이 입력된다. 이 데이터 드라이버 IC(108)는 도트클럭(Dclk)에 동기되어 적색(R), 녹색(G) 및 청색(B)의 비디오데이터를 래치한 후에, 래치된 데이터신호(R, G, B)를 감마전압에 따라 보정하게 된다. 그리고 데이터 드라이버 IC(108)는 감마전압에 의해 보정된 데이터신호를 아날로그 데이터신호로 변환하여 1 라인분씩 데이터라인(DL)에 공급하게 된다.

<71> 게이트 드라이버 IC(112)는 도 6에 도시된 바와 같이 게이트 TCP(114)에 실장되어 액정패널(102)의 데이터 패드 영역에 형성된 게이트 패드에 전기적으로 접속되어 세로 방향의 게이트신호 전송라인(GSL)들과 접속된다. 이때, 게이트 드라이버 IC(112)는 PCB(106) 상에 마련된 게이트 신호배선(120)을 통해 제어부(118)로부터 게이트 구동신호들을 공급받게 된다. 또한, 게이트 TCP(114)는 데이터 TCP(110)들의 사이마다 배치되어 액정패널(102)의 데이터라인들(DL)과 중첩되게 형성된 세로 방향의 게이트신호 전송라인(GSL)과 접속된다.

<72> 이를 상세히 하면, 게이트 TCP(114)의 제 N 출력라인에 접속된 세로 방향의 제 N 게이트신호 전송라인(GSL)은 제 N 게이트라인에 접속되고, 제 N+1 출력라인에 접속된 세로 방향의 제 N 게이트신호 전송라인(GSL)은 제 N 게이트라인을 지나 제 N+1 게이트라인에 접속된다. 즉, 세로 방향의 제 N 게이트신호 전송라인(GSL)은 도 7a에 도시된 바와 같이 세로 방향의 제 N 게이트신호 전송라인(GSL)과 대응되는 제 1 게이트 절연막(270)을 통해 가로 방향의 제 N 게이트라인(GL)에 접속된다. 또한, 세로 방향의 제 N+1 게이트신호 전송라인(GSL)은 도 7b에 도시된 바와 같이 가로 방향의 제 N 게이트라인(GL)을 가로질러 세로 방향의 제 N+1 게이트신호 전송라인(GSL)과 대응되는 제 1 게이트 절연막(270)을 통해 가로 방향의 제 N+1 게이트라인(GL)에 접속된다. 이러한, 세로 방향의 게이트신호 전송라인(GSL)은 종래의 게이트라인들의 일측에서 게이트신호를 공급하는데 반하여 가로 방향의 게이트라인(GL)의 중간지점에서 게이트신호를 공급하기 때문에 가로 방향의 게이트신호의 라인지연을 최소화할 수 있다.

<73> 이와 같은, 본 발명의 제 1 실시 예에 따른 박막트랜지스터 기판을 이용한 LCD는 액정패널(102)의 데이터 패드 영역에 데이터 패드들 및 게이트 패드들을 형성함으로써 액정패널(102)의 크기를 감소시킬 수 있다. 즉, 게이트 드라이버 IC(112)에 필요한 구동신호들은 PCB(106)를 통하여 직접 공급되기 때문에 종래의 LOG 신호라인이 필요없기 때문에 액정패널(102)의 크기가 감소된다. 또한, 게이트 구동신호가 가로 방향의 게이트라인 끝단에서 인가되지 않고 세로 방향의 게이트신호 전송라인(GSL)을 통해 가로 방향의 게이트라인(GL)의 중간부분에서 인가되기 때문에 게이트라인에 의한 게이트 구동신호의 신호지연이 감소하게 된다.

<74> 이와 같은 본 발명의 제 2 실시 예에 따른 박막트랜지스터 기판을 이용한 LCD는 도 8에 도시된 바와 같이 액정패널(302)의 데이터라인들(DL)에 데이터신호를 공급하기 위한 데이터 드라이버 IC(308)와, 액정패널(302)의 게이트라인들(GL)에 세로방향으로 접속되는 게이트신호 전송라인(GSL)을 통해 게이트신호를 공급하기 위한 게이트 드라이버 IC(312) 및 데이터 드라이버 IC(308)과 게이트 드라이버 IC(312)가 인접되게 실장되는 통합 TCP(310)을 구비한다.

<75> 액정패널(302)은 도 4 및 도 5에 도시된 본 발명의 실시 예에 따른 박막트랜지스터의 구조를 가지게 된다. 즉, 액정패널(302) 상에는 데이터라인들(DL)과 가로 방향의 게이트라인들(GL)의 교차부에 박막트랜지스터가 마련되고, 데이터라인들(DL)과 중첩되게 형성되는 가로 방향의 게이트라인들(GL)에 접속되는 세로 방향의 게이트신호 전송라인(GSL)을 가지고, 액정패널(302) 상의 데이터 패드영역에는 데이터라인들(DL)에 각각 접속되는 다수의 데이터 패드가 형성된 데이터 패드군과, 데이터 패드군에 인접하여 세로 방향의 게이트신호 전송라인(GSL)에 각각 접속되는 다수의 게이트 패드가 형성된 게이트 패드군을 구비한다.

<76> 데이터 드라이버 IC(308)과 게이트 드라이버 IC(312)는 하나의 통합 TCP(310) 상에 서로 인접되도록 실장된다. 즉, 통합 TCP(310)의 일측에는 데이터 드라이버 IC(308)이 실장되고, 데이터 드라이버 IC(308)에 인접되게 게이트 드라이버 IC(312)가 실장된다.

<77> 데이터 드라이버 IC(308)는 액정패널(302) 상의 데이터라인들(DL)과 전기적으로 접속됨과 아울러 PCB(306)와도 전기적으로 접속된다. PCB(306) 내에는 제어부(318)가 형성된다.

<78> 제어부(318)는 외부로부터 비디오 데이터 및 동기신호들이 입력되어 데이터 드라이버 IC(308)에서 필요로 하는 비디오 데이터 및 데이터제어신호들과 게이트 드라이버 IC(112)에서 필요로 하는 게이트 구동신호들을 생성하게 된다.

<79> 이러한 데이터 드라이버 IC(308)에는 PCB(306) 내에 형성되는 제어부(318)로부터 적색(R), 녹색(G) 및 청색(B)의 비디오데이터와 함께 도트클럭(Dclk)이 입력된다. 이 데이터 드라이버 IC(308)는 도트클럭(Dclk)에 동기되어 적색(R), 녹색(G) 및 청색(B)의 비디오데이터를 래치한 후에, 래치된 데이터신호(R, G, B)를 감마전압에 따

라 보정하게 된다. 그리고 데이터 드라이버 IC(308)는 감마전압에 의해 보정된 데이터신호를 아날로그 데이터 신호로 변환하여 1 라인분씩 데이터라인(DL)에 공급하게 된다.

- <80> 게이트 드라이버 IC(312)는 액정패널(302)의 데이터 패드 영역에 형성된 게이트 패드에 전기적으로 접속되어 세로 방향의 게이트신호 전송라인(GSL)들과 접속된다. 이 때, 게이트 드라이버 IC(312)는 PCB(306) 상에 마련된 게이트 신호배선(320)을 통해 제어부(318)로부터 게이트 구동신호들을 공급받게 된다.
- <81> 이러한 게이트 드라이버 IC(312)는 제어부(318)로부터 입력되는 게이트 스타트 펄스(GSP)에 응답하여 순차적으로 스캔펄스를 발생하는 쉬프트 레지스터(도시하지 않음)와, 스캔펄스의 전압을 액정셀의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터(도시하지 않음) 등으로 구성된다. 이 게이트 드라이버 IC(112)로부터 입력되는 스캔펄스에 응답하여 TFT에 의해 데이터라인(DL) 상의 데이터신호가 액정셀(C1c)의 화소전극에 공급된다.
- <82> 이와 같이, 데이터 드라이버 IC(308)과 게이트 드라이버 IC(312)가 함께 실장된 통합 TCP(310)의 제 1 내지 제 N/2 출력패드들은 데이터 패드영역의 데이터 패드들을 통해 데이터라인들(DL)에 접속되어 데이터 드라이버 IC(308)로부터의 데이터신호를 데이터라인들(DL)에 공급하고, 제 N/2+1 내지 제 N 출력패드들은 데이터 패드영역의 게이트 패드들을 통해 세로 방향의 게이트신호 전송라인(GSL)과 접속되어 게이트 드라이버 IC(312)로부터의 게이트 구동신호들을 게이트신호 전송라인(GSL)에 공급한다.
- <83> 이에 따라, 본 발명의 제 2 실시 예에 따른 박막트랜지스터 기판을 이용한 LCD는 데이터 드라이버 IC(308)과 게이트 드라이버 IC(312)를 하나의 TCP(310)에 함께 실장함으로써 별도의 게이트 TCP가 필요없으므로 회로부품을 감소시켜 제조단가를 줄일 수 있다. 또한, 액정패널(302)의 데이터 패드 영역에 데이터 패드들 및 게이트 패드들을 형성함으로써 액정패널(302)의 크기를 감소시킬 수 있다. 즉, 게이트 드라이버 IC(312)에 필요한 구동신호들은 PCB(306)를 통하여 직접 공급되기 때문에 종래의 LOG 신호라인이 필요없기 때문에 액정패널(302)의 크기가 감소된다. 또한, 게이트 구동신호가 가로 방향의 게이트라인 끝단에서 인가되지 않고 세로 방향의 게이트신호 전송라인(GSL)을 통해 가로 방향의 게이트라인(GL)의 중간부분에서 인가되기 때문에 게이트라인에 의한 게이트 구동신호의 신호지연이 감소하게 된다.
- <84> 한편, 본 발명의 제 2 실시 예에 따른 LCD에서 통합 TCP(310)에 함께 실장된 데이터 드라이버 IC(308)와 게이트 드라이버 IC(312)는 도 9에 도시된 바와 같이 하나의 칩(340)으로 통합되어 제작되어 하나의 통합 TCP(310)상에 실장될 수 있다.
- <85> 이와 같은, 통합 TCP(310)의 구조는 액정패널(302) 상의 통합 칩(340)과 데이터라인들(DL)과 세로 방향의 게이트신호 전송라인(GSL)의 구조에 따라 다양한 형태를 가질 수 있다. 즉, 통합 TCP(310)의 출력패드들에서 제 1 내지 제 N/2 출력패드들은 도 9에 도시된 바와 같이 데이터신호를 데이터라인들(DL)에 공급하고, 제 N/2+1 내지 제 N 출력패드들은 게이트 구동신호들을 게이트신호 전송라인(GSL)에 공급한다. 또한, 통합 TCP(310) 상에 통합 칩(340)을 실장한 경우 통합 칩(340)의 내부 회로구성에 따라 출력패드들은 도 10에 도시된 바와 같이 기수번째(또는 우수번째) 출력패드는 데이터신호(D1 내지 Dn)를 출력하고, 우수번째(또는 기수번째) 출력패드는 게이트 구동신호(G1 내지 Gn)를 출력하게 된다.
- <86> 이렇게, 통합 칩(340)이 실장된 통합 TCP(310)를 이용하는 경우에는 액정패널(302) 상에 형성된 세로 방향의 게이트신호 전송라인(GSL)들은 액정패널(302) 상의 데이터 패드영역 상에 데이터 패드와 게이트 패드 각각 교번적으로 형성된다.
- <87> 한편, 통합 칩(340)이 실장된 통합 TCP(310)의 출력패드들은 도 11에 도시된 바와 같이 두 개의 데이터 패드(D1, D2) 사이에 두 개의 게이트 패드(G1, G2)들이 형성된다. 이렇게 통합 칩(340)이 실장된 통합 TCP(310)를 이용하는 경우에는 액정패널(302) 상의 데이터 패드영역에 형성되는 데이터 패드들과 게이트 패드들은 통합 TCP(310)의 출력패드와 대응되도록 형성된다.
- <88> 다른 한편으로, 통합 칩(340)이 실장된 통합 TCP(310)의 출력패드들은 다수의 데이터 패드 몇개 마다 한 개씩 형성되거나 다수 형성될 수 있다. 즉, 일반적인 15인치 액정표시장치의 경우 해상도가 1024 × 768일 경우에는 데이터 패드는 1024×3개 이고, 게이트 패드는 768개 이기 때문에 적어도 둘 이상의 데이터 패드들 사이마다 게이트 패드는 적어도 하나 이상이 형성될 수 있다. 마찬가지로, 통합 칩(340)이 실장된 통합 TCP(310)를 이용하는 경우에는 액정패널(302) 상의 데이터 패드영역에 형성되는 데이터 패드들과 게이트 패드들은 통합 TCP(310)의 출력패드와 대응되도록 형성된다.

발명의 효과

- <89> 상술한 바와 같이, 본 발명의 실시 예에 따른 박막트랜지스터 기관 및 이를 이용한 액정표시장치는 액정패널 상의 데이터라인과 중첩되는 세로 방향의 게이트신호 전송라인을 구비하여 게이트 패드영역, 게이트 인쇄회로기판 및 LOG형 신호배선을 제거하게 된다. 이에 따라, 본 발명은 액정패널의 크기를 감소시킬 수 있다. 나아가, 세로 방향의 게이트신호 전송라인을 통해 가로 방향의 게이트라인의 중간부분에서 게이트 구동신호를 인가함으로써 가로 방향의 게이트라인의 라인저항에 의한 게이트 구동신호의 신호지연을 감소시킬 수 있다.
- <90> 또한, 데이터 드라이브 직접회로와 게이트 드라이브 직접회로를 하나의 테이프 캐리어 패키지에 함께 실장함으로써 회로부품을 감소시킬 수 있다. 이에 따라, 본 발명은 액정표시장치의 제조단가를 감소시킬 수 있다.
- <91> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

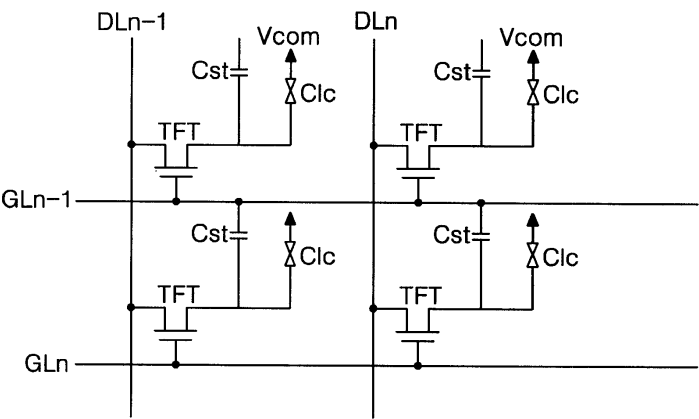
- <1> 도 1은 종래의 박막트랜지스터 기관의 각 화소들을 나타내는 회로도.
- <2> 도 2는 종래의 LOG형 액정표시장치를 나타내는 도면.
- <3> 도 3은 도 1에 도시된 LOG 신호배선(A)을 나타내는 도면.
- <4> 도 4는 본 발명의 실시 예에 따른 박막트랜지스터 기관을 나타내는 도면.
- <5> 도 5는 도 4에 도시된 B-B' 및 C-C' 선을 따라 절취한 단면을 나타내는 단면도.
- <6> 도 6은 본 발명의 제 1 실시 예에 따른 박막트랜지스터 기관을 이용한 액정표시장치를 나타내는 블록도.
- <7> 도 7a는 도 6에 도시된 세로 방향의 게이트신호 전송라인과 가로 방향의 게이트라인의 접속 부위를 나타내는 단면도.
- <8> 도 7b는 도 6에 도시된 세로 방향의 게이트신호 전송라인과 가로 방향의 게이트라인의 비접속 부위를 나타내는 단면도.
- <9> 도 8은 본 발명의 제 2 실시 예에 따른 박막트랜지스터 기관을 이용한 액정표시장치를 나타내는 블록도.
- <10> 도 9는 도 8에 도시된 통합 TCP를 나타내는 평면도.
- <11> 도 10은 도 8에 도시된 통합 TCP의 다른 형태를 나타내는 평면도.
- <12> 도 11은 도 8에 도시된 통합 TCP의 또 다른 형태를 나타내는 평면도.

<도면의 주요 부분에 대한 부호의 설명>

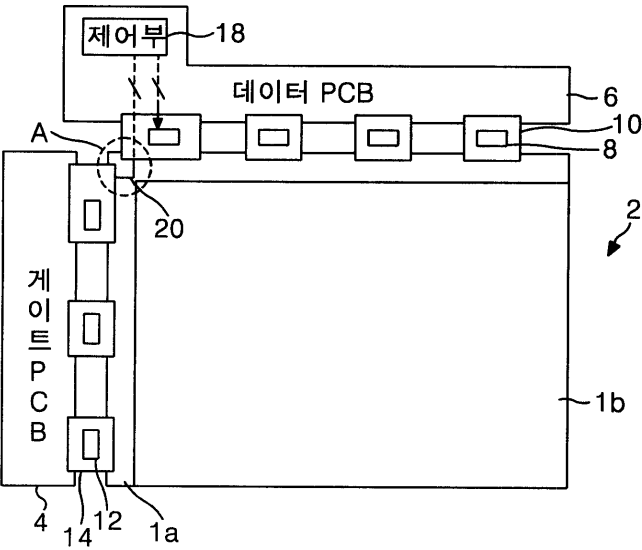
- | | |
|-------------------------|----------------------------|
| <14> 1a, 101a : 하부기관 | 1b, 101b : 상부기관 |
| <15> 2, 102, 302 : 액정패널 | 4, 104 : 게이트 PCB |
| <16> 6 : 데이터 PCB | 8, 108, 308 : 데이터 드라이브 IC |
| <17> 10, 110 : 데이터 TCP | 12, 112, 312 : 게이트 드라이브 IC |
| <18> 14, 114 : 게이트 TCP | 18, 118, 318 : 제어부 |
| <19> 106, 306 : PCB | 120, 320 : 게이트 신호배선 |
| <20> 214 : 게이트신호 전송라인 | 310 : 통합 TCP |
| <21> 340 : 통합 칩 | |

도면

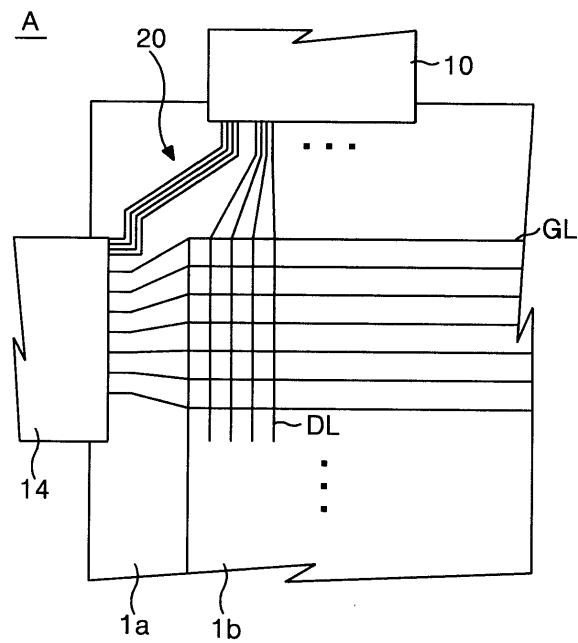
도면1



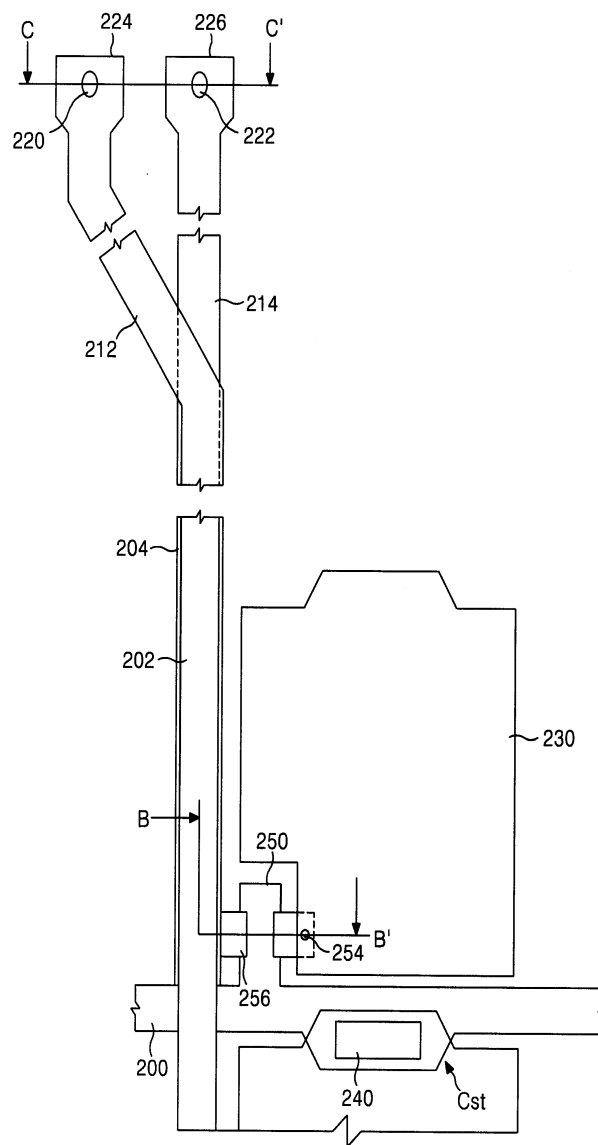
도면2



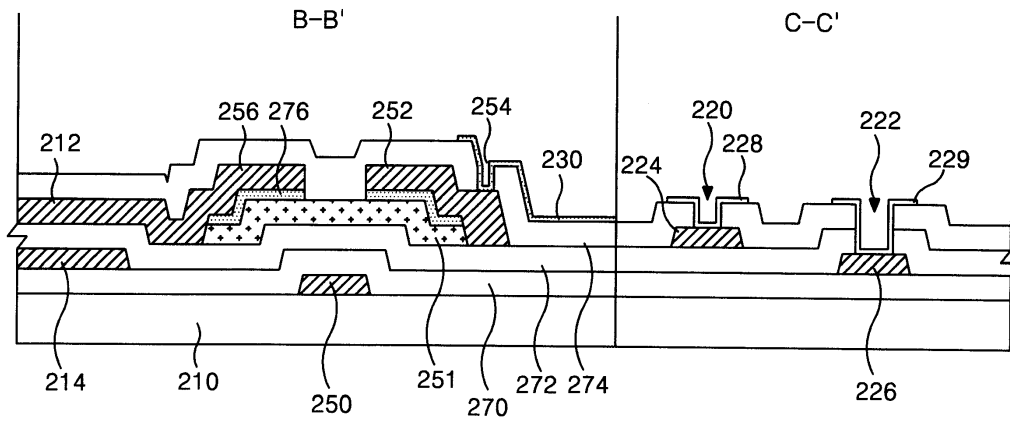
도면3



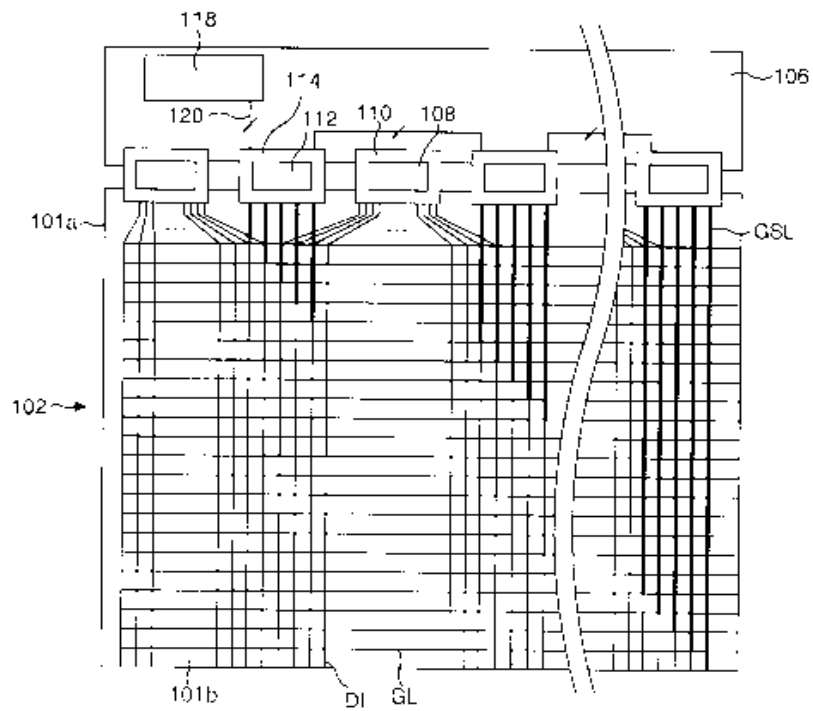
도면4



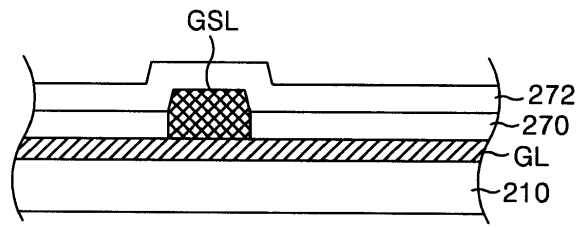
도면5



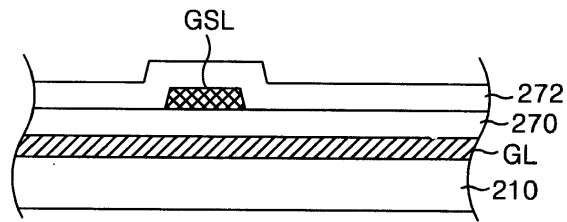
도면6



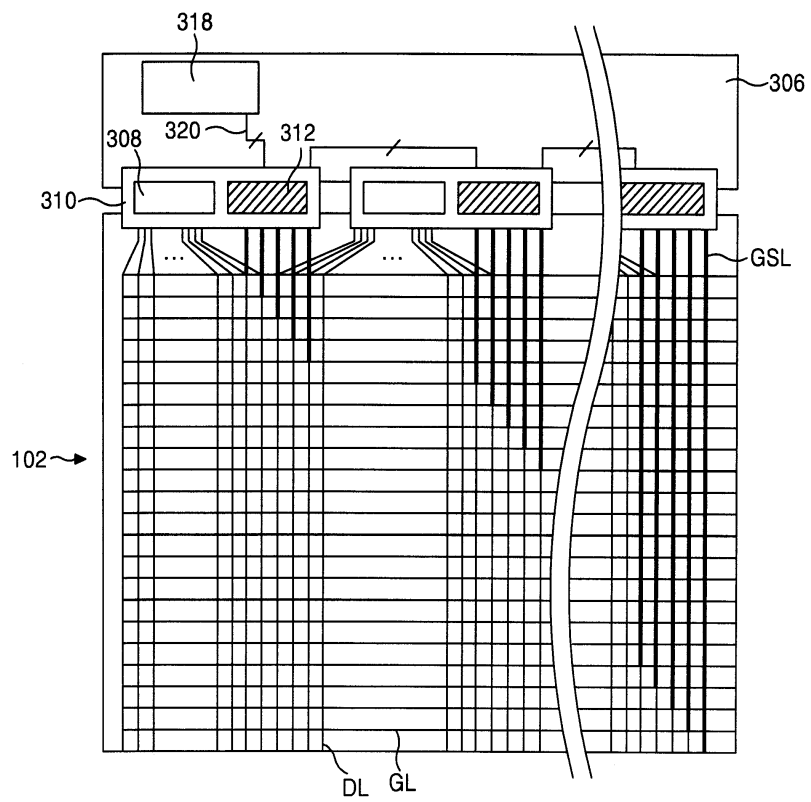
도면7a



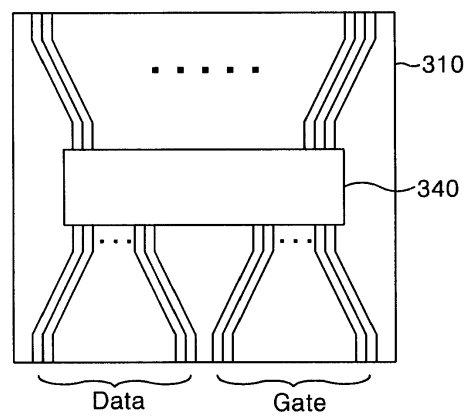
도면7b



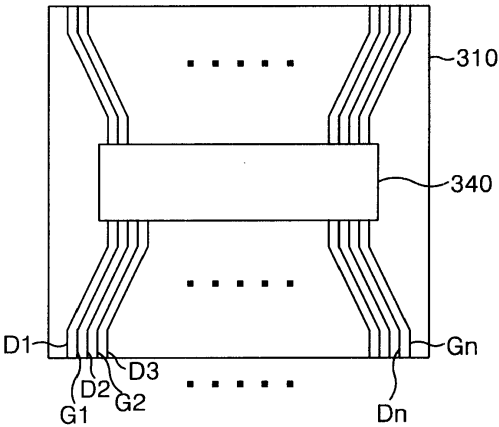
도면8



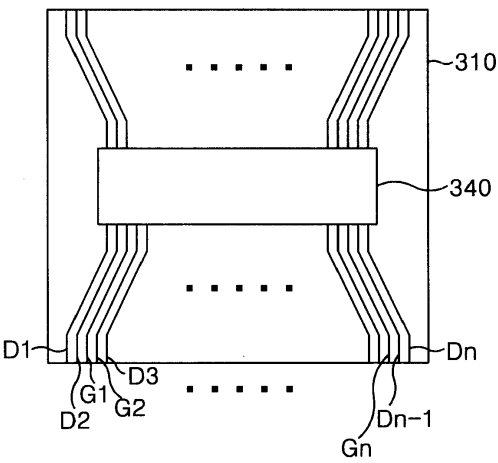
도면9



도면10



도면11



A detailed schematic diagram of a semiconductor device cross-section. The diagram shows multiple layers and structures. At the top, there are two circular features labeled 224 and 226, each with a downward arrow pointing to it from above, labeled C and C' respectively. Below these are two rectangular regions labeled 220 and 222. These lead down to two diagonal regions labeled 212 and 214. Further down is a vertical layer labeled 204, which is part of a larger structure labeled 202. To the right of 202 is a large rectangular area labeled 230. Below 202, there are several small rectangular features labeled 250, 254, and 256. An arrow labeled B points to the side of the 202 structure, and an arrow labeled B' points to the side of the 254 feature. At the bottom left, a bracketed section is labeled 200. At the bottom center, there is a horizontal channel-like structure labeled 240. To its right, another bracketed section is labeled Cst.