

특허청구의 범위

청구항 1

액티브 영역과 비액티브 영역으로 구분된 제 1 기판 및 제 2 기판과;
 상기 제 1 기판 상에 상기 액티브 영역에 대응하여 구성된 어레이 소자와;
 상기 비액티브 영역에 구성된 신호 배선 및, 이와 이격하여 구성된 공통 배선과;
 상기 신호 배선과 공통 배선 상부에 구성된 게이트 절연막 및 보호막과;
 상기 공통 배선의 일부를 노출하는 콘택홀을 통해, 상기 공통 배선과 접촉하고 상기 신호 배선이 위치하는 영역으로까지 중첩되도록 연장 구성된 투명도전 패턴과;
 상기 제 2 기판 상에 구성된 블랙 매트릭스 및 그 상부에 구성된 컬러필터와;
 상기 블랙 매트릭스와 컬러필터 상에 구성된 공통 전극과;
 상기 제 1 및 2 기판의 최 외곽부에서 양 기판을 합착하는 셀 패턴과;
 상기 제 1 및 제 2 기판 사이에 개재된 액정층
 을 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,
 상기 셀 패턴은 금 볼(Au ball) 또는 은 페이스트(Ag paste)를 포함하는 도전 물질로 구성되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,
 상기 투명도전 패턴과 상기 어레이 소자 중, 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속으로 구성되는 액정표시장치.

청구항 4

제 1 항에 있어서,
 상기 신호 배선은 상기 액티브 영역에 구성된 스토리지 배선과 연결되는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,
 상기 신호 배선과 공통 배선은 상기 어레이 소자 중, 게이트 배선과 동일층 동일 물질로 구성되는 것을 특징으로 하는 액정표시장치.

청구항 6

액티브 영역과 비액티브 영역으로 구분된 제 1 기판 및 제 2 기판을 준비하는 단계와;
 상기 액티브 영역에 게이트 배선 및 게이트 전극과 스토리지 배선을 형성하고, 상기 비액티브 영역에 상기 스토리지 배선과 연결되는 신호 배선과, 이와는 이격된 일 측에 구성된 공통 배선을 형성하는 단계와;
 상기 게이트 전극 및 배선, 스토리지 배선, 신호 배선과 공통 배선이 형성된 기판 상에 게이트 절연막을 형성하는 단계와;
 상기 게이트 절연막 상에 상기 게이트 전극과 그 일부가 중첩되는 섬형상의 액티브층 및 오믹 콘택층을 적층 형성하는 단계와;

상기 액티브 및 오픈 콘택층 상에 데이터 배선과, 소스 전극과 이와는 이격된 드레인 전극을 형성하는 단계와;

상기 데이터 배선과, 소스 및 드레인 전극 상에 상기 드레인 전극의 일부를 노출하는 제 1 콘택홀과, 상기 공통 배선의 일부를 노출하는 제 2 콘택홀을 포함하는 보호막을 형성하는 단계와;

상기 보호막 상에 상기 드레인 전극과 접촉되는 화소 전극과, 상기 공통 배선과 연결되고, 상기 신호 배선이 형성된 영역으로까지 연장 구성된 투명도전 패턴을 형성하는 단계와;

상기 제 2 기판 상에 블랙 매트릭스와 컬러필터를 차례로 형성하는 단계와;

상기 블랙 매트릭스와 컬러필터 상에 공통 전극을 형성하는 단계와;

상기 제 1 및 제 2 기판의 최 외곽부를 셀 패턴을 이용하여 합착하는 단계와;

상기 제 1 및 제 2 기판 사이에 액정을 개재하는 단계

를 포함하는 액정표시장치의 제조방법.

청구항 7

제 6 항에 있어서,

상기 셀 패턴은 금 볼(Au ball) 또는 은 페이스트(Ag paste)를 포함하는 도전 물질로 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 8

제 6 항에 있어서,

상기 투명도전 패턴과 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속으로 형성되는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 액정표시장치에 관한 것으로, 자세하게는 액정 패널 외곽부에서 DC 전압의 유입에 따른 불량을 방지하는 것에 관한 것이다.
- <15> 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 지니고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- <16> 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- <17> 또한, 액정표시장치는 공통 전극이 형성된 컬러필터 기판과 화소 전극이 형성된 어레이 기판과, 두 기판 사이에 충전된 액정으로 이루어지며, 이러한 액정표시장치는 공통 전극과 화소 전극 간의 상하로 걸리는 수직전기장에 의해 구동시키는 방식이며 투과율과 개구율 등의 특성이 우수하다.
- <18> 이하, 첨부한 도면을 참조하여 종래의 액정표시장치에 대해 설명한다.
- <19> 도 1은 종래의 액정표시장치용 어레이 기판의 단위 화소를 나타낸 평면도이다.
- <20> 도시한 바와 같이, 기판(10) 상에 제 1 방향으로 게이트 배선(20)과, 상기 게이트 배선(20)에서 연장된 게이트 전극(25)이 구성되고, 스토리지 커패시터(Cst)의 제 1 전극의 역할을 하는 스토리지 배선(50)이 각 게이트 배선(20)의 사이구간에서, 이와 평행하게 이격하여 구성된다.
- <21> 그리고, 상기 게이트 배선(20)과 수직하게 교차하여 화소 영역(P)을 정의하는 데이터 배선(30)과, 상기 데이터

배선(30)에서 연장된 소스 전극(32)과, 이와는 이격된 드레인 전극(34)이 구성된다.

- <22> 이때, 상기 게이트 배선(20)과 데이터 배선(30)의 교차점에는 상기 게이트 전극(25)과, 상기 게이트 전극(25) 상부에서 그 일부가 중첩되는 액티브층(40) 및 오믹 콘택층(미도시)과, 소스 및 드레인 전극(32, 34)을 포함하는 박막트랜지스터(T)가 구성된다.
- <23> 그리고, 상기 드레인 전극(34)의 일부를 노출하는 드레인 콘택홀(CH1)을 통해, 상기 드레인 전극(34)과 접촉하는 화소 전극(70)이 화소 영역(P)에 구성된다.
- <24> 따라서, 상기 스토리지 배선(50)을 제 1 전극으로 하고, 이와 중첩되는 화소 전극(70)의 일부를 제 2 전극으로 하는 스토리지 커패시터(Cst)가 구성된다.
- <25> 도 2는 종래의 액정표시장치의 외곽부를 나타낸 평면도로, 도 1과 연계하여 설명하도록 한다.
- <26> 도시한 바와 같이, 비액티브 영역(NAA)의 일측에는 액티브 영역(AA)으로의 신호 전달을 위해 각종 신호 배선(65)이 구성되고, 상기 기관(10)의 외부에 구성된 공통 전압 발생부(미도시)로부터 인가된 전압을 컬러필터 기관(미도시)의 공통 전극(미도시)에 인가하기 위한 공통 배선(75)이 상기 신호 배선(65)과 이격하여 구성된다.
- <27> 한편, 상기 비액티브 영역(NAA)은 화면을 표시하지 않는 영역이고, 액티브 영역(AA)은 화면을 표시하는 영역이다.
- <28> 이때, 상기 비액티브 영역(NAA)에서는 상기 신호 배선(65)과 컬러필터 기관(미도시)에 구성된 공통 전극(미도시) 간의 전압이 상이하여 DC 전압이 지속적으로 발생하게 된다. 그 결과, 이러한 DC 전압에 따른 각종 불량이 발생하였다.
- <29> 도 3은 종래의 액정표시장치의 외곽부를 나타낸 단면도로, 이를 참조하여 상세히 설명한다.
- <30> 도시한 바와 같이, 상부 기관(105)인 컬러필터 기관과 하부 기관(110)인 어레이 기관이 서로 대향하고 있으며, 상기 상부 및 하부 기관(105, 110) 사이에는 액정층(115)이 개재된다.
- <31> 그리고, 상기 상부 및 하부 기관(105, 110)의 최 외곽부에는 양 기관(105, 110)을 밀봉하기 위한 셀 패턴(195)이 구성되며, 상기 셀 패턴(195)은 도전성 물질로 구성될 수 있다.
- <32> 상기 상부 기관(105)의 투명 기관(101) 상부에는 비액티브 영역(NAA)으로 빛이 입사되는 것을 차폐하기 위한 블랙 매트릭스(192)가 구성되고, 상기 블랙 매트릭스(192) 상부에는 색상을 구현하기 위한 컬러필터(190)가 구성된다.
- <33> 그리고, 상기 블랙매트릭스(192)와 컬러필터(190) 상부 전면에 투명한 도전성 물질로 공통 전극(180)이 구성된다.
- <34> 상기 하부 기관(110)의 액티브 영역(AA)과 비액티브 영역(NAA)으로 구분된 투명 기관(102) 상에 액티브 영역(AA)에 대응하여 어레이 소자(미도시)가 구성되고, 상기 비액티브 영역(NAA)에는 신호 배선(165)과 공통 배선(175)이 서로 이격하여 각각 구성된다.
- <35> 그리고, 상기 공통 배선(175)은 투명도전 패턴(185)과 연결된 도전 물질로 이루어진 셀 패턴(195)을 통해 상부 기관(105)의 공통 전극(180)으로 전압을 인가하는 역할을 하게 된다.
- <36> 그러나, 수직 전계 모드의 경우 상기 공통 배선(165)과 상부 공통 전극(180) 간에는 등전위가 형성되나, 상기 신호 배선(165)과 상부 공통 전극(180) 사이에서는 걸리는 전압이 상이함에 따라 전위차가 발생된다. 이로 인해, 양 기관(105, 110)에 개재된 액정 간에 DC 전압이 지속적으로 인가되다 보면, 액정 또는 오염원의 축적 또는 이동의 원인으로 작용하여 각종 불량을 유발한다. 이러한 이유로, 액정패널의 화질이 저하되는 문제가 발생한다.

발명이 이루고자 하는 기술적 과제

- <37> 본 발명은 전술한 문제를 해결하기 위해 안출된 것으로, 투명도전 패턴을 신호 배선이 구성된 영역으로까지 중첩되도록 연장 형성함으로써, 신호 배선과 공통 전극 사이에서 발생하는 DC 전압을 차폐하여 고화질을 구현하는 것을 목적으로 한다.

발명의 구성 및 작용

- <38> 기술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치는 액티브 영역과 비액티브 영역으로 구분된 제 1 기관 및 제 2 기관과, 상기 제 1 기관 상에 상기 액티브 영역에 대응하여 구성된 어레이 소자와, 상기 비액티브 영역에 구성된 신호 배선 및, 이와 이격하여 구성된 공통 배선과;
- <39> 상기 신호 배선과 공통 배선 상부에 구성된 게이트 절연막 및 보호막과, 상기 공통 배선의 일부를 노출하는 콘택홀을 통해, 상기 공통 배선과 접촉하고 상기 신호 배선이 위치하는 영역으로까지 중첩되도록 연장 구성된 투명 도전 패턴과;
- <40> 상기 제 2 기관 상에 구성된 블랙 매트릭스 및 그 상부에 구성된 컬러필터와, 상기 블랙 매트릭스와 컬러필터 상에 구성된 공통 전극과, 상기 제 1 및 2 기관의 최 외곽부에서 양 기관을 합착하는 썬 패턴과, 상기 제 1 및 제 2 기관 사이에 개재된 액정층을 포함하는 것을 특징으로 한다.
- <41> 이때, 상기 썬 패턴은 금 볼(Au ball) 또는 은 페이스트(Ag paste)를 포함하는 도전 물질로 구성되고, 상기 투명도전 패턴과 상기 어레이 소자 중, 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속으로 구성된다.
- <42> 또한, 상기 신호 배선은 상기 액티브 영역에 구성된 스토리지 배선과 연결되고, 상기 신호 배선과 공통 배선은 상기 어레이 소자 중, 게이트 배선과 동일층 동일 물질로 구성된다.
- <43> 기술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 제조방법은 액티브 영역과 비액티브 영역으로 구분된 제 1 기관 및 제 2 기관을 준비하는 단계와, 상기 액티브 영역에 게이트 배선 및 게이트 전극과 스토리지 배선을 형성하고, 상기 비액티브 영역에 상기 스토리지 배선과 연결되는 신호 배선과, 이와는 이격된 일 측에 구성된 공통 배선을 형성하는 단계와;
- <44> 상기 게이트 전극 및 배선, 스토리지 배선, 신호 배선과 공통 배선이 형성된 기관 상에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상에 상기 게이트 전극과 그 일부가 중첩되는 섬형상의 액티브층 및 오믹 콘택층을 적층 형성하는 단계와, 상기 액티브층 및 오믹 콘택층 상에 데이터 배선과, 소스 전극과 이와는 이격된 드레인 전극을 형성하는 단계와;
- <45> 상기 데이터 배선과, 소스 및 드레인 전극 상에 상기 드레인 전극의 일부를 노출하는 제 1 콘택홀과, 상기 공통 배선의 일부를 노출하는 제 2 콘택홀을 포함하는 보호막을 형성하는 단계와, 상기 보호막 상에 상기 드레인 전극과 접촉되는 화소 전극과, 상기 공통 배선과 연결되고, 상기 신호 배선이 형성된 영역으로까지 연장 구성된 투명도전 패턴을 형성하는 단계와;
- <46> 상기 제 2 기관 상에 블랙 매트릭스와 컬러필터를 차례로 형성하는 단계와, 상기 블랙 매트릭스와 컬러필터 상에 공통 전극을 형성하는 단계와, 상기 제 1 및 제 2 기관의 최 외곽부를 썬 패턴을 이용하여 합착하는 단계와, 상기 제 1 및 제 2 기관 사이에 액정을 개재하는 단계를 포함하는 것을 특징으로 한다.
- <47> 이때, 상기 썬 패턴은 금 볼(Au ball) 또는 은 페이스트(Ag paste)를 포함하는 도전 물질로 형성되는 것을 특징으로 한다.
- <48> 그리고, 상기 투명도전 패턴과 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속으로 형성된다.
- <49> 이하, 첨부한 도면을 참조하여 본 발명에 따른 액정표시장치에 대해 설명한다.
- <50> 본 발명에서는 도전성 물질로 이루어진 썬 패턴과 공통 배선의 접촉특성을 개선하기 위해 설계되는 투명도전 패턴을 신호 배선으로까지 중첩되도록 연장 구성함으로써, 신호 배선과 공통 전극 사이에서 발생하는 DC 전압을 차폐하는 것을 통해 화상 품질을 향상하는 것을 목적으로 한다.
- <51> 도 4a 내지 도 4d는 본 발명에 따른 액정표시장치용 어레이 기관의 외곽부를 나타낸 공정 단면도로, 자세하게는 도 2의 IV-IV선을 따라 절단하여 공정 순서에 따라 도시한 공정 단면도이고, 도 5a 내지 도 5d는 도 1의 V-V선을 따라 절단하여 공정 순서에 따라 도시한 공정 단면도이다.
- <52> 도 4a와 도 5a에 도시한 바와 같이, 기관(200) 상에 도전성 금속 그룹 중 선택된 하나를 증착하고 이를 패턴하여, 제 1 방향으로 게이트 배선(도 1의 20)과, 상기 게이트 배선에서 연장된 게이트 전극(225)과, 상기 각 게이트 배선(도 1의 20)의 사이 구간에서 이와 평행하게 이격된 스토리지 배선(250)을 형성한다.
- <53> 이때, 상기 스토리지 배선(250)은 일 방향으로 연장 구성되어, 상기 비액티브 영역(NAA)에 구성되는 신호 배선

(265)과 연결된다.

- <54> 이와 동시에, 상기 기판(200)과 이격된 외부에 구성된 공통 전압 발생부(미도시)로부터 신호를 인가받는 공통 배선(275)을 신호 배선(265)과 이격된 일 측에 형성한다.
- <55> 다음으로, 상기 게이트 전극(225)과 스토리지 배선(225) 등이 형성된 기판(200) 상부 전면에 질화 실리콘(SiNx) 또는 산화 실리콘(SiO₂) 등과 같은 무기 절연물질 그룹 중 선택된 하나로 게이트 절연막(245)을 형성한다.
- <56> 도 4b와 도 5b에 도시한 바와 같이, 상기 게이트 절연막(245)이 형성된 기판(200) 상에 순수 비정질 실리콘층(미도시)과 불순물 비정질 실리콘층(미도시)을 차례로 형성하고 이를 패터닝하여, 상기 게이트 전극(225)과 그 일부가 중첩되는 섬형상의 액티브층(240) 및 오믹 콘택층(241)을 적층 형성한다.
- <57> 다음으로, 상기 액티브 및 오믹 콘택층(240, 241)이 형성된 기판(200) 상에 도전성 금속 그룹 중 선택된 하나 또는 그 이상을 증착하여 소스 및 드레인 금속층(미도시)을 형성하고 이를 패터닝하여, 상기 게이트 배선(도 1의 20)과 수직하게 교차하는 데이터 배선(도 1의 30)과, 상기 데이터 배선에서 연장된 소스 전극(232)과 이와는 이격된 드레인 전극(234)을 형성한다.
- <58> 도 4c와 도 5c에 도시한 바와 같이, 상기 소스 및 드레인 전극(232, 234) 등이 형성된 기판(200) 상부 전면에 질화 실리콘(SiNx) 또는 산화 실리콘(SiO₂) 등과 같은 무기 절연물질 그룹 중에서 선택된 하나 또는 벤조사이클로부텐(benzocyclobutene:BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나로 보호막(255)을 형성한다.
- <59> 다음으로, 상기 드레인 전극(234)의 일부에 대응하는 보호막(255)과 공통 배선(275)의 일부에 대응하는 보호막(255)을 패터닝하여, 상기 드레인 전극(234)의 일부를 노출하는 드레인 콘택홀(CH1)과, 상기 공통 배선(275)의 일부를 노출하는 공통 콘택홀(CH2)을 각각 형성한다.
- <60> 도 4d와 도 5d에 도시한 바와 같이, 상기 드레인 콘택홀(CH1)과 공통 콘택홀(CH2)을 포함하는 보호막(255) 상에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하고 이를 패터닝하여, 상기 드레인 콘택홀(CH1)을 통해 상기 드레인 전극(234)과 접촉되는 화소 전극(270)과, 상기 공통 콘택홀(CH2)을 통해 공통 배선(265)과 접촉되는 투명도전 패턴(285)을 각각 형성한다.
- <61> 여기서, 상기 투명도전 패턴(285)은 신호 배선(265)이 형성된 영역으로까지 중첩되도록 연장 형성하는 것을 특징으로 한다.
- <62> 이러한 구성은 상기 투명도전 패턴(285)과 상부 공통 전극(미도시) 간에 동일한 전압이 인가되기 때문에 양 전극 간에 등전위를 형성할 수 있으며, 또한 이러한 투명도전 패턴(285)은 그 하부에 구성된 신호 배선(265)을 원천적으로 차폐하는 역할을 겸하게 된다.
- <63> 이상으로, 전술한 공정을 통해 본 발명에 따른 액정표시장치용 어레이 기판을 제작할 수 있다.
- <64> 따라서, 본 발명에서는 투명도전 패턴을 신호 배선이 형성된 영역으로까지 연장 형성함으로써, DC 전압이 발생되는 요소를 차단하는 것을 통해 고품위의 액정표시장치를 구현할 수 있다.
- <65> 이에 대해, 첨부한 도면을 참조하여 상세히 설명한다.
- <66> 도 6은 본 발명에 따른 액정표시장치의 외곽부를 나타낸 단면도로, 자세하게는 도 2의 IV-IV선을 따라 절단하여 나타낸 단면도로, 어레이 기판과 컬러필터 기판을 동시에 나타내고 있다.
- <67> 도시한 바와 같이, 상부 기판(205)인 컬러필터 기판과 하부 기판(210)인 어레이 기판이 서로 대향하고 있으며, 상기 상부 및 하부 기판(205, 210) 사이에는 액정층(215)이 개재된다.
- <68> 그리고, 상기 상부 및 하부 기판(205, 210)의 최 외곽부에는 양 기판을 밀봉하기 위한 셀 패턴(295)이 구성된다. 이때, 상기 셀패턴(295)은 금 볼(Au ball) 또는 은 페이스트(Ag paste)와 같은 도전성 물질로 구성된다.
- <69> 상기 상부 기판(205)의 투명 기판(201) 상부에는 비액티브 영역(NAA)으로 빛이 입사되는 것을 차폐하기 위한 블랙 매트릭스(292)가 구성되고, 상기 블랙 매트릭스(292) 상부에는 색상을 구현하기 위한 컬러필터(290)가 구성된다.
- <70> 상기 하부 기판(210)의 액티브 영역(AA)과 비액티브 영역(NAA)으로 구분된 투명 기판(202) 상에 액티브 영역

(AA)에 대응하여 어레이 소자(미도시)가 구성되고, 상기 비액티브 영역(NAA)에는 신호 배선(265)과 공통 배선(275)이 각각 이격하여 구성된다.

- <71> 그리고, 상기 공통 배선(275)은 투명도전 패턴(285)과 연결된 도전 물질로 이루어진 셀 패턴(295)을 통해, 상부 기관(205)의 내부에 구성된 공통 전극(280)으로 전압을 인가하는 역할을 하게 된다.
- <72> 이때, 본 발명에서는 상기 투명도전 패턴(285)을 신호 배선(265)으로까지 중첩되도록 연장 구성하게 되면, 상기 신호 배선(265)과 공통 전극(280) 사이에서 발생하는 DC 전압을 원천적으로 차단하는 역할을 할 수 있다.
- <73> 그리고, 상기 투명도전 패턴(285)은 공통 배선(275) 및 공통 전극(280)과 모두 동일한 전압이 인가되기 때문에, 이 부분을 등전위로 형성할 수 있게 된다.
- <74> 따라서, 본 발명에서는 투명도전 패턴을 신호 배선이 형성된 영역으로까지 중첩되도록 연장 구성하는 것을 통해, DC 전압에 따른 불량을 방지할 수 있다.
- <75> 그러나, 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도 내에서 다양하게 변경하여 실시할 수 있다.
- <76> 일례로, 수직 전계를 형성하는 VA 모드와 ECB 모드 액정표시장치에도 동일하게 적용할 수 있다.

발명의 효과

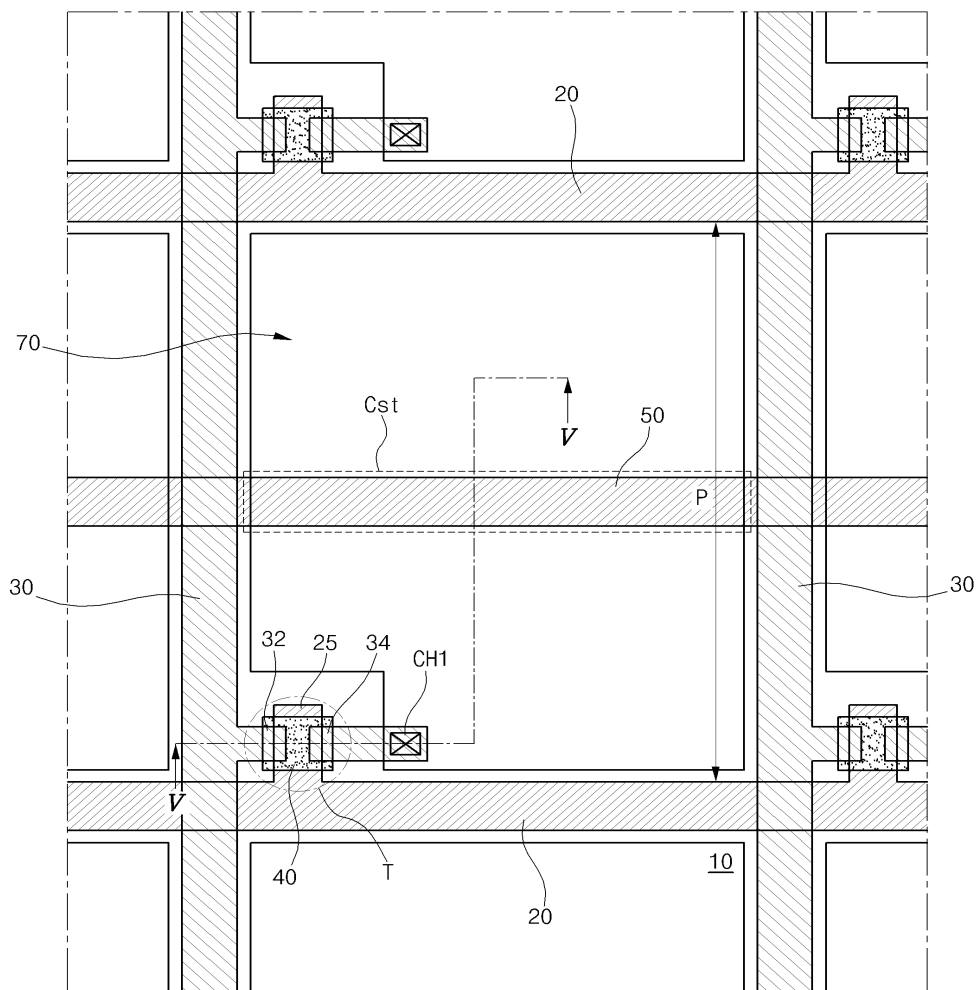
- <77> 본 발명에서는 공통 신호가 흐르는 투명도전 패턴을 신호 배선이 구성된 영역으로까지 확장 설계하는 것을 통해, 액정표시장치의 외곽부에 구성된 신호 배선과 상부 공통 전극 사이에서 발생하는 DC 전압을 차폐할 수 있어 화상 품위를 향상하는 효과가 있다.

도면의 간단한 설명

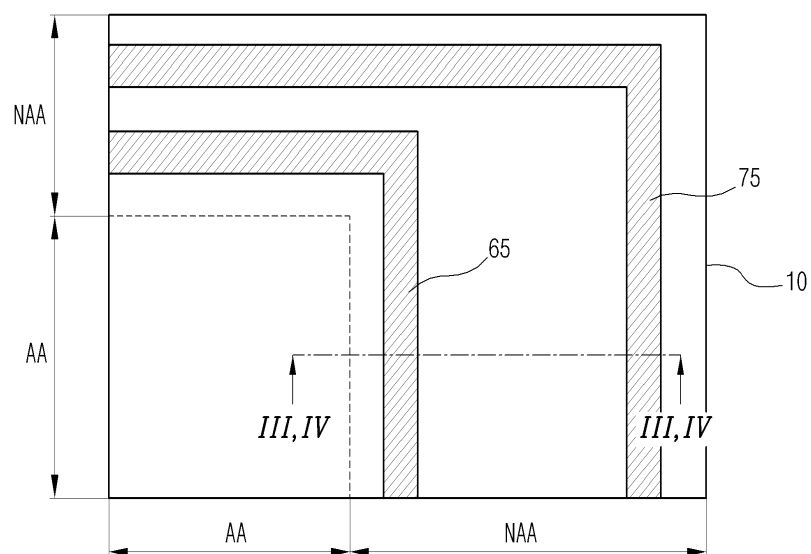
- <1> 도 1은 종래의 액정표시장치용 어레이 기관의 단위 화소를 나타낸 평면도.
- <2> 도 2는 종래의 액정표시장치의 외곽부를 나타낸 평면도.
- <3> 도 3은 종래의 액정표시장치의 외곽부를 나타낸 단면도.
- <4> 도 4a 내지 도 4d는 본 발명에 따른 액정표시장치용 어레이 기관의 외곽부를 나타낸 공정 단면도.
- <5> 도 5a 내지 도 5d는 도 1의 V-V 선을 따라 절단하여 공정 순서에 따라 도시한 공정 단면도.
- <6> 도 6은 본 발명에 따른 액정표시장치의 외곽부를 나타낸 단면도.
- <7> * 도면의 주요부분에 대한 부호의 설명*
- | | |
|--------------------|---------------|
| <8> 205 : 상부 기관 | 210 : 하부 기관 |
| <9> 215 : 액정층 | 245 : 게이트 절연막 |
| <10> 255 : 보호막 | 265 : 신호 배선 |
| <11> 275 : 공통 배선 | 280 : 공통 전극 |
| <12> 285 : 투명도전 패턴 | 290 : 컬러필터 |
| <13> 292 : 블랙 매트릭스 | 295 : 셀 패턴 |

도면

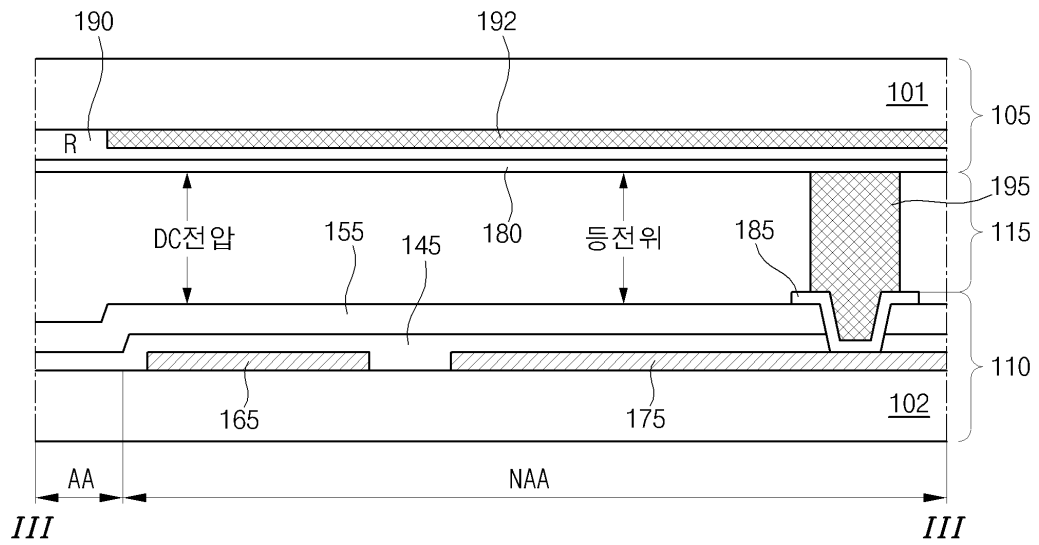
도면1



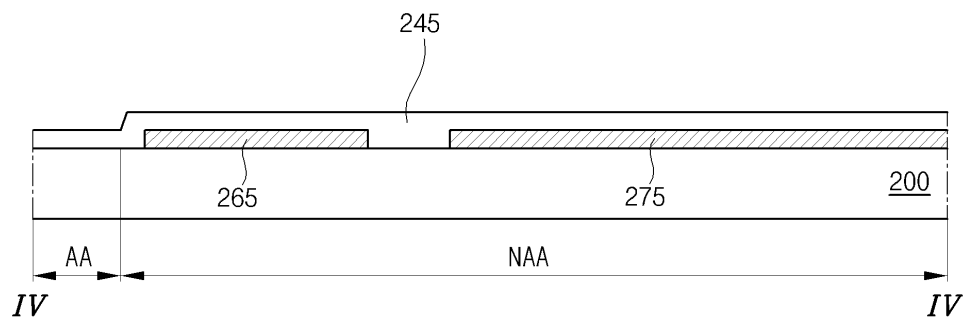
도면2



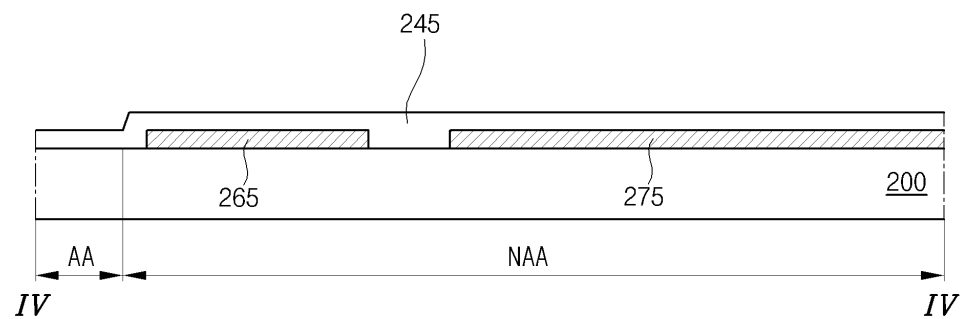
도면3



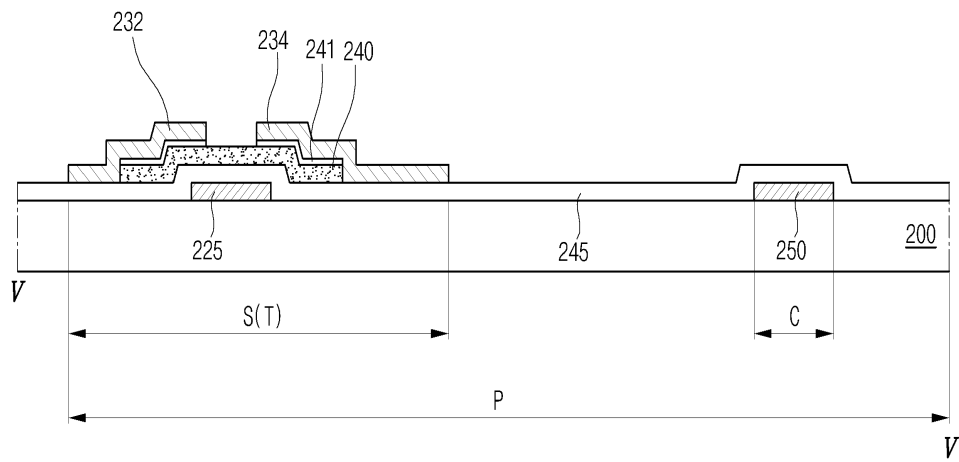
도면4a



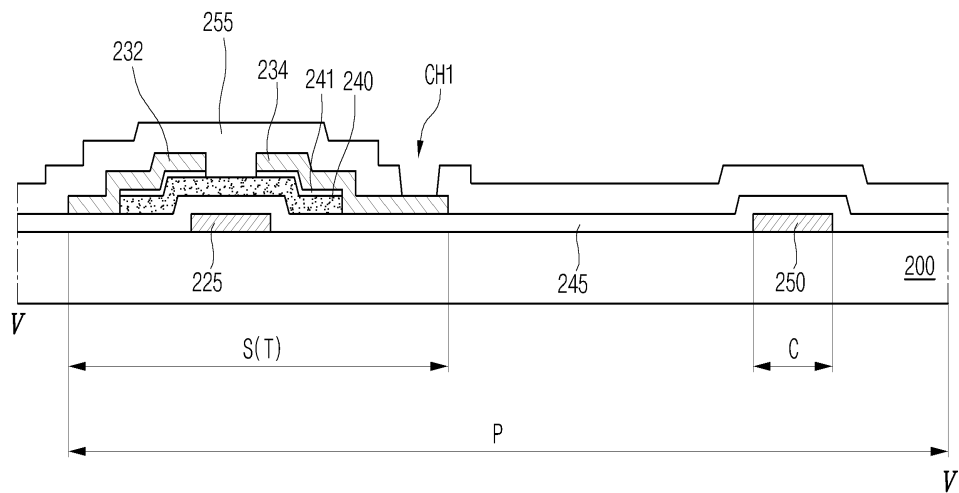
도면4b



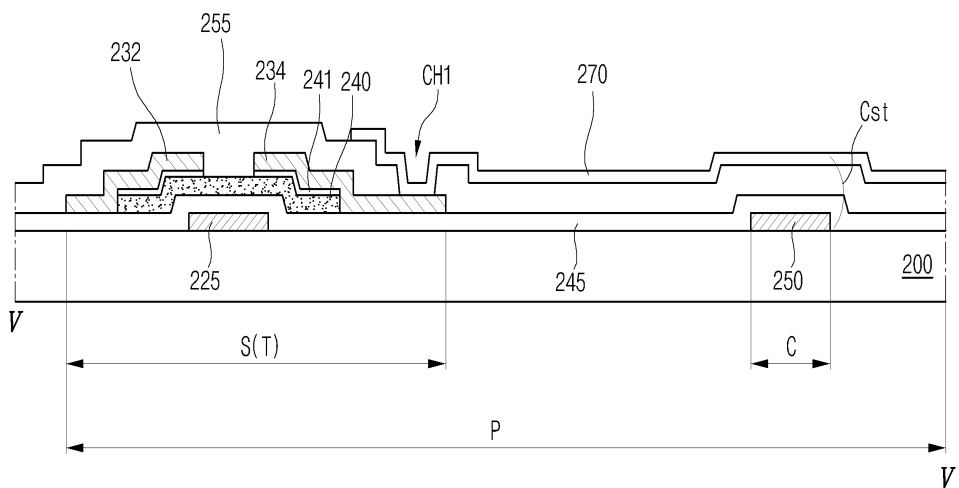
도면5b



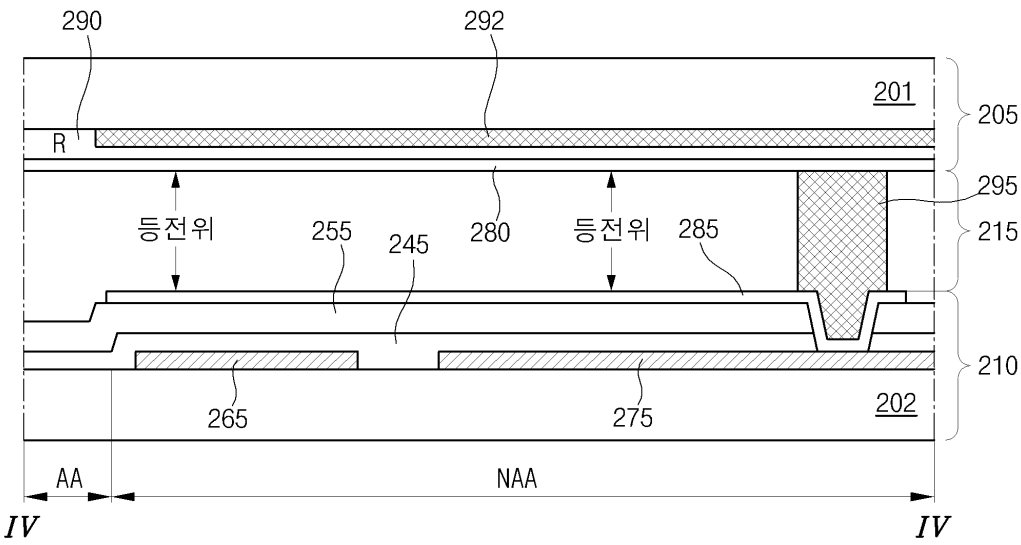
도면5c



도면5d



도면6



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR100911422B1	公开(公告)日	2009-08-11
申请号	KR1020060138494	申请日	2006-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK CHEOL WOO		
发明人	PARK, CHEOL WOO		
IPC分类号	G02F1/1335 G02F1/136 G02F1/13		
CPC分类号	G02F2001/133388 G02F1/1339		
其他公开文献	KR1020080062554A		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及液晶显示装置，更具体地，涉及防止由于来自液晶面板外部的DC电压流入引起的缺陷。换句话说，本发明涉及用于防止由形成在液晶面板的外表面上的阵列基板的信号布线与滤色器基板的公共电极之间的DC电压引起的缺陷的阵列基板的结构及其制造方法。为此，在本发明中，如果与下公共布线接触的透明导电图案延伸到信号布线的上部，则可以在上公共电极和延伸的透明导电图案之间形成相等的电位。

