

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl.<sup>7</sup>  
G02F 1/1343

(45) 공고일자 2005년06월29일  
(11) 등록번호 10-0498255  
(24) 등록일자 2005년06월21일

(21) 출원번호 10-2002-0015758  
(22) 출원일자 2002년03월22일

(65) 공개번호 10-2002-0075304  
(43) 공개일자 2002년10월04일

(30) 우선권주장 JP-P-2001-00085545 2001년03월23일 일본(JP)

(73) 특허권자 엔이씨 엘씨디 테크놀로지스, 엘티디.  
일본 가나가와켄 가와사키시 나카하라구 시모누마베 1753

(72) 발명자 마쓰모토기미카즈  
일본국도쿄도미나토구시바5쵸메7방1고닛본텐기가부시끼가이사나이

(74) 대리인 조의제

심사관 : 박진우

(54) 액정표시장치 및 그 제조방법

요약

각각이 동일 극성을 갖는 화소들만이 화면상에 표시되는 경우에도 개구비의 감소를 야기하지 않고 강한 깜박임(flicker)의 발생을 억제할 수 있는 액정표시장치와 이 액정표시장치를 제조하기 위한 방법이다. 이 액정표시장치에선, 극성이 다른 화소전압을 제1 및 제2박막트랜지스터들을 통해 제1 및 제2화소전극들의 각각에 공급하는 제1 및 제2데이터선들은, 제1 및 제2데이터선들 사이에 절연막을 개재하여 제1데이터선이 제2데이터선에 의해 겹쳐지도록 형성된다.

대표도

도 2

색인어

액정, 데이터선들, 겹침(중첩)

명세서

도면의 간단한 설명

도 1은 본 발명의 제1실시예에 따른 LCD의 구성을 보여주는 평면도,

도 2는 도 1의 A-A선을 따라 취해진 단면도,

도 3은 도 1의 B-B선을 따라 취해진 단면도,

도 4는 도 1에 보인 LCD의 구성으로부터 제2데이터선이 제거된 LCD의 구성을 보여주는 평면도,

도 5는 제1실시예에 따른 LCD의 제2데이터선의 패턴을 도시하는 평면도,

도 6은 본 발명의 제1실시예에 따른 데이터선들 및 화소전극들 사이의 연결배치관계를 개략적으로 보여주는 도면,

도 7은 본 발명의 제1실시예에 따른 데이터선들로부터 공급되는 화소전압의 파형을 보여주는 도면,  
 도 8은 본 발명의 제2실시예에 따른 LCD의 구성을 보여주는 평면도,  
 도 9는 도 8의 C-C선을 따라 취해진 단면도,  
 도 10은 도 8에 보인 LCD의 구성으로부터 제2데이터선이 제거된 LCD의 구성을 보여주는 평면도,  
 도 11은 본 발명의 제2실시예에 채용된 제2데이터선의 패턴을 보여주는 평면도,  
 도 12는 본 발명의 제2실시예에 채용된 데이터선들 및 화소전극들 사이의 연결배치관계를 개략적으로 보여주는 도면,  
 도 13은 본 발명의 제3실시예에 따른 LCD의 구성을 보여주는 평면도,  
 도 14는 도 13의 D-D선을 따라 취해진 단면도,  
 도 15는 도 13의 E-E선을 따라 취해진 단면도,  
 도 16 내지 도 20은 본 발명의 제3실시예에 따른 LCD를 제조하는 방법을 공정들의 순으로 도시하는 공정도들,  
 도 21은 본 발명의 제3실시예에 따른 LCD에 채용된 구동회로의 구성을 보여주는 도면,  
 도 22는 도 21에 보인 단자부들(A 및 B)을 보여주는 확대도,  
 도 23 내지 도 25는 본 발명의 제3실시예에 따른 LCD를 제조하는 다른 방법을 공정들의 순으로 도시하는 공정도들,  
 도 26은 본 발명의 제4실시예에 따른 LCD의 구성을 보여주는 평면도,  
 도 27은 도 26의 F-F선을 따라 취해진 단면도,  
 도 28은 도 26의 G-G선을 따라 취해진 단면도,  
 도 29는 본 발명의 제5실시예에 따른 LCD의 구성을 보여주는 평면도,  
 도 30은 도 29의 H-H선을 따라 취해진 단면도,  
 도 31은 도 29의 I-I선을 따라 취해진 단면도,  
 도 32는 본 발명의 제6실시예에 따른 LCD의 구성을 보여주는 평면도,  
 도 33은 도 32의 J-J선을 따라 취해진 단면도,  
 도 34는 도 32의 K-K선을 따라 취해진 단면도,  
 도 35는 종래 IPS형 LCD의 구성을 보여주는 평면도,  
 도 36은 도 35의 L-L선을 따라 취해진 단면도,  
 도 37은 도 35 및 36의 종래 LCD를 구동하는데 사용되는 신호의 파형을 보여주는 도면,  
 도 38a 내지 도 38c는 종래 LCD를 구동하기 위한 방법들을 설명하기 위한 도면들,  
 도 39는 종래 LCD에서의 구동회로를 보여주는 도면,  
 도 40은 도 39에 보인 단자부들(A 및 B)을 보여주는 확대도,  
 도 41a 및 도 41b는 종래 LCD의 불리함을 설명하기 위한 도면들,  
 도 42a 및 도 42b는 종래 LCD의 구성을 보여주는 도면들.

## 발명의 상세한 설명

## 발명의 목적

### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는, 각 단위화소가 동일 주사선에 의해 구동되는 두 개의 구동소자들과, 하나의 화소전극에는 두 개의 데이터선들 중 하나로부터 공급된 화소전압이 구동소자들 중 하나를 통해 인가되고 다른 하나의 화소전극에는 두 데이터선들 중 다른 데이터선으로부터 공급되며 두 데이터선들 중 상기 하나로부터 공급된 화소전압에 대해 극성이 반대인 화소전압이 구동소자들 중 다른 하나를 통해 인가되는 두 개의 화소전극들을 갖는, 단위화소들로 이루어진 LCD 및 이 LCD를 제조하기 위한 방법에 관한 것이다.

본 발명은 2001년 3월 23일자로 출원되며 참조로써 여기에 통합된 일본특허출원번호 제2001-085545호를 우선권 주장한다.

다양한 정보기기를 위한 디스플레이로서 LCD가 광범위하게 사용되고 있다. LCD는, 기본적으로는, 화면상의 표시를 제공하기 위해 박막트랜지스터(TFT)가 단위화소들의 각각의 선택을 위한 온/오프절환에 사용되는 절환소자(구동소자)로서 사용되는 TFT기관(구동소자기관)과 대향기관 사이에 액정이 밀봉되는 방식으로 놓여지도록, 그리고 복수개의 단위화소들이 매트릭스형태로 배치되도록 구성된다. 이런 LCD는, 그것의 표시방식의 차이에 따라, 대략, 트위스트네마틱(Twisted Nematic; TN)형 LCD와 면내절환(In-Plane Switching; IPS)형 LCD로 분류된다.

TN형 LCD에서는, 화소전압이 TFT기관에 형성된 화소전극에 인가되고 공통전압이 대향기관에 형성된 공통전극에 인가되며, 화소전압 및 공통전압의 차이에 의해, 수직방향전기장이 액정을 구동하기 위하여 TFT기관 및 대향기관 둘 다에 수직인 방향으로 발생된다.

한편, IPS형 LCD에서는, 화소전극 및 공통전극이 두 기관들 중 하나인 TFT기관에 화소전극 및 공통전극 둘 다가 층간절연막에 의해 서로 절연되는 방식으로 형성되고, 화소전극 및 공통전극간의 전압차에 의해, 수평방향전기장이 액정을 구동하기 위하여 화소전극 및 공통전극 둘 다의 표면들에 평행한 방향으로 발생된다.

LCD가 전술한 방법에 의해 구동되는 경우, 특히 IPS형 LCD는, 그것의 액정분자의 장축이 TFT기관 및 대향기관 둘 다의 표면들을 따르는 수평방향으로 배치되므로, LCD가 관찰될 때 보는 방향이 변경되어도 휘도의 변화가 작아 넓은 시야각을 제공할 수 있다는 이점을 가진다. 그러므로, 근년에는, IPS형 LCD를 사용하는 것을 더 좋아하는 경향이 있다.

도 35는 종래의 IPS형 LCD의 구성을 보여주는 평면도이다. 도 36은 도 35의 L-L선을 따라 취해진 단면도이다. 도 35 및 36에는, 하나의 단위화소(100)의 구성만이 보여진다. 도 35 및 36에 보인 것처럼, 액정(103)은 TFT기관(101) 및 대향기관(102) 사이에 밀봉되는 방식으로 놓여진다. TFT기관(101)은, 유리 등으로 이루어진 제1투명기관(106), 제1투명기관(106)의 배면에 형성된 제1편광판(107), 제1투명기관(106) 표면의 일 부분에 형성된 주사선(게이트버스선, 108), 제1투명기관(106) 표면의 다른 부분에 형성된 공통전극들(109), 주사선(108) 및 공통전극들(109)을 덮도록 하는 방식으로 형성되어 게이트절연막으로서 사용되는 층간절연막(110), 주사선(108) 위에 층간절연막(110)을 개재하여 형성된 반도체층(113), 반도체층(113)에 각각 연결된 드레인전극(116) 및 소스전극(117), 층간절연막(110) 위에 형성되며 소스전극(117) 및 드레인전극(116)에 각각 일체로 된 화소전극들(121) 및 데이터선들(122), 화소전극들(121) 및 데이터선들(122)을 덮도록 하는 방식으로 형성된 패시베이션막(125), 그리고 제1배향막(127)과 화소전극들(121) 및 데이터선들(122) 사이에 패시베이션막(125)을 개재하여 화소전극들(121) 및 데이터선들(122)을 덮도록 하는 방식으로 형성된 제1배향막(127)을 구비한다. 여기서, 주사선(108), 반도체층(113), 드레인전극(116) 및 소스전극(117)은 TFT(129)를 이룬다.

한편, 대향기관(102)은 유리 등으로 이루어진 제2투명기관(131), 제2투명기관(131)의 배면에 정전기 방지를 위한 전도막(132)을 제2투명기관(131)과의 사이에 개재하여 형성된 제2편광판(133), 제2투명기관(131)의 표면에 형성된 흑매트릭스층(134), 흑매트릭스층(134)을 덮도록 형성되어 색필터로서 사용되는 색층(135), 흑매트릭스층(134) 및 색층(135)을 덮도록 형성된 평탄화막(136), 그리고 평탄화막(136) 위에 형성된 제2배향막(137)을 구비한다. 화살선(139)은 액정(103)의 배향방향을 보여준다.

전술한 바의 종래 LCD를 구동하기 위해, 매 기간마다 다른 극성을 갖는 전압이 단위화소(100)를 구성하는 화소전극들(121)에 액정(103)의 수명을 증가시키기 위해 주기적으로 인가된다. 즉, 매 기간마다 다른 극성을 갖는 화소전압(Ve)이 데이터선들(122)로부터 TFT(129)를 통해 화소전극들(121)에 공급된다. 도 37에서, 공통전압(Vc)이 공통전극들(109)에 인가되며, 액정(103)이 화소전압(Ve) 및 공통전압(Vc) 사이의 전압차들(Vd1 및 Vd2)에 의해 주사전압(미도시)이 공급되는 타이밍으로 구동되어, 액정(103)은 전술한 것들을 구동하기 위한 전압들의 각각에 대응하는 전기전하를 유지한다.

각 기간마다 각기 다른 극성을 갖는 화소전압들(Ve)을 화소전극들(121)에 주기적으로 공급하여 액정(103)을 구동하기 위해, 아래에 설명된 세 가지 방법들이 주로 채용된다. 첫 번째 방법은, 일수평반전구동법(one-horizontal-reverse-driving method)이라 불리는 것으로, 디스플레이상의 영상을 이루는 영상데이터를 절환하기 위해, 단위화소(100)의 극성이 도 38a에 보인 것처럼 단위화소들(100)의 하나의 수평주사선마다 양의 극성에서 음의 극성으로 그리고 그 반대로 반전되는 방법이다. 두 번째 방법은, "일수직반전구동법"이라 불리는 것으로, 영상데이터를 절환하기 위해, 단위화소(100)의 극성이 도 38b에 보인 것처럼 단위화소들(100)의 하나의 수직주사선마다 양의 극성에서 음의 극성으로 그리고 그 반대로 반전되는 방법이다. 세 번째 방법은, "도트반전구동법"이라 불리는 것으로, 단위화소들(100)의 극성이 도 38c에 보인 것처럼 체크무늬형태로 표시되는 방식으로 매 도트마다 양의 극성에서 음의 극성으로 그리고 그 반대로 반전되는 방법이다.

도 39는 종래 LCD에 채용된 구동회로를 보여주며, 도 40은 도 39에 보인 단자부들(A 및 B)을 보여주는 확대도이다. 도 39에 보인 것처럼, 주사전구동회로(151)는 매트릭스형태로 배치된 단위화소들(100)을 구성하는 주사선(108)에 연결되고

주사선신호는 주사선(108)을 통해 단위화소들(100)의 각각에 공급되며, 데이터선구동회로(152)는 데이터선들(122)에 연결되고 데이터선신호는 데이터선들(122)을 통해 단위화소(100)에 공급된다. 또, 공통전극배선구동회로(153)는 공통전극배선(120)에 연결되고 공통전압(Vc)은 공통전극배선(120)을 통해 단위화소(100)에 공급된다.

도 40에 보인 것처럼, 단자부(A)에서, 데이터선들(122)에 전위를 공급하기에 적합하게 된 데이터선단자부들(122A)의 각각은 ITO(Indium Tin Oxide)막(122a)으로 코팅된다. 또, 단자부(B)에서, 주사선(108)에 전위를 공급하는 주사선단자부(108A)는 ITO막(108a)으로 코팅되고 공통전극배선(120)에 전위를 공급하는 공통전극배선단자부(120A)는 ITO막(120a)으로 코팅된다.

그러나, 종래의 LCD는, 각각 화면상에 동일 극성을 갖는 단위화소들(100) 만에 의한 표시가 요구될 때, 표시화면이 흐려지게 하는 강한 깜박임(flicker)이 발생한다는 불리함을 가진다. 예를 들면, 도 41a에 보인 것처럼 각각이 양의 극성만을 갖는 화소들, 또는 도 41b에 보인 것처럼 각각이 음의 극성만을 갖는 화소들은 체크무늬형태로 표시되어 강한 깜박임이 발생한다. 이것은, 종래의 LCD가, 복수개의 단위화소들(100)을 각기 다른 극성을 갖는 화소전압들(Ve)을 각각 공급하여 표시하는 것에 의해, 깜박임의 발생이 명백히 감소되도록 구성되기 때문이다. 보다 상세하게는, 이것은 데이터선들(122) 및 화소전극들(121) 사이에 연결된 TFT(129)의 ON특성과 액정(103)의 전압유지특성이 공급된 전압의 극성이 양인지 음인지에 따라 다르기 때문이다. 즉, 도 37에서, 전압차들(Vd1 및 Vd2)이 서로 동일하다면 아무런 문제도 일어나지 않지만, 공통전압(Vc)이 변화하므로, 전압차(Vd1)는 전압차(Vd2)와 다르게 되고, 그러므로, 단위화소들(100)이 체크무늬형태로 표시될 때, 강한 깜박임의 발생은 피할 수 없다.

각기 동일한 극성을 갖는 단위화소들(100)만이 표시될 때에도 강한 깜박임의 발생을 억제하는 것이 시도된 종래의 LCD가 예를 들면 일본공개특허공보 제2000-235371호에 개시되어 있다. 도 42a는 이 종래 LCD에 채용된 회로의 구성을 보여주는 도면이고, 도 42b는 도 42a의 종래 LCD의 레이아웃도이다. 개시된 종래의 LCD는, 도 42a 및 42b에 보인 것처럼, 주사선(201c), 주데이터선(202c), 부데이터선(202d), 공통배선(209), 주사선(201c) 및 주데이터선(202c)간의 교차점에 연결된 주TFT(203c), 주사선(201c) 및 부데이터선(202d)간의 교차점에 연결된 부TFT(203d), 주화소전극(204c), 하나의 대향전극(211) 및 주화소전극(204c) 사이에 밀봉되는 방식으로 놓여진 액정(210c), 다른 대향전극(211) 및 부화소전극(204d) 사이에 밀봉되는 방식으로 놓여진 액정(210d), 공통배선(209) 및 주화소전극(204c) 사이에 형성된 저장커패시터(208c), 그리고 공통배선(209) 및 부화소전극(204d) 사이에 형성된 저장커패시터(208d)를 구비한다.

전술한 구성을 갖는 종래 LCD에서는, 예를 들면, 도 38a에 보인 것처럼, 수평주사선상에 존재하는 화소들의 영상들을 이루는 영상데이터가 전환될 때, 주화소전극들(204c)에 공급되는 화소전압의 극성을 매 단위화소(100)마다 양극에서 음극으로 또는 음극에서 양극으로 바꾸고 부화소전극(204d)에 공급되는 화소전압의 극성을 음극에서 양극으로 또는 양극에서 음극으로 바꾸는 것에 의해, 둘 다 동일 휘도를 갖는 양의 극성의 화소 및 음의 극성의 화소는 항상 매 단위화소(100)마다 서로 인접하게 배치될 수 있고, 그러므로, 각기 동일 극성을 갖는 화소들만이 표시될 때, 강한 깜박임의 발생을 금할 수 있다.

그러나, 개시된 종래의 LCD에서는, 각각이 동일 극성을 갖는 화소들만이 표시될 때 강한 깜박임의 발생을 제지할 수는 있지만, 양 또는 음의 극성을 갖는 화소전압 및 음 또는 양의 극성을 갖는 화소전압을 단위화소(100) 내의 주화소전극 및 부화소전극에 각각 인가하기 위해 사용되는 주데이터선 및 부데이터선이 동일 면에 형성되므로 단위화소(100)의 개구비(aperture ratio)가 감소한다는 문제가 있다. 즉, 일본공개특허공보 제2000-235371호에 개시된 종래의 LCD에서는, 도 42a 및 42b에 보인 것처럼, 주TFT(203c)를 통해 주화소전극(204)에 화소전압을 공급하는데 사용되는 주데이터선(202c)과 부TFT(203d)를 통해 부화소전극(204d)에 화소전압을 공급하는데 사용되는 부데이터선(202d)의 두 종류의 데이터선들이 동일 면에 형성되므로, 단위화소(100) 내에서 데이터선들에 의해 점유된 면적은 두 배로 되어, 광이 전달되는 면적의 감소가 일어나고 그러므로 개구비가 낮아진다.

특히 IPS형 LCD의 경우, 도 35 및 36에 보인 것처럼, 둘 다 차광금속으로 이루어진 공통전극들(109) 및 화소전극들(121)이 동일 면에 설치되므로, 그 LCD의 개구비는 원래 낮다. 그러므로, 도 42a 및 42b에 보인 구성이 IPS형 LCD에 채용된다면, 개구비는 더 나빠지게 되어, LCD에 의한 밝은 표시를 달성하기 어렵게 한다.

### 발명이 이루고자 하는 기술적 과제

전술한 바를 고려하여, 본 발명의 목적은 각각이 동일 극성을 갖는 화소들만이 화면상에 표시될 때에도 개구비의 감소를 일으키지 않고서도 강한 깜박임의 발생을 제지할 수 있는 LCD 및 이 LCD를 제조하기 위한 방법을 제공함에 있다.

### 발명의 구성 및 작용

본 발명의 제1양태에 따라 제공되는 액정표시장치(LCD)는,

각 단위화소가, 동일 주사선에 의해 구동되는 제1 및 제2구동소자들로 이루어진 구동소자들이 형성된 구동소자기관과 대향기관 사이에 밀봉되는 방식으로 놓여진 액정과, 하나의 화소전극에는 화소전압이 제1 및 제2데이터선들 중 하나로부터 상기 제1 및 제2구동소자들 중 하나를 통해 공급되며 다른 하나의 화소전극에는 상기 제1 및 제2데이터선들 중 상기 하나로부터 공급되는 상기 화소전압과는 극성이 반대인 화소전압이 상기 제1 및 제2데이터선들 중 다른 하나로부터 상기 제1 및 제2구동소자들 중 다른 하나를 통해 공급되는 제1 및 제2화소전극들을 가지는, 복수개의 단위화소들을 포함하며,

상기 제1 및 제2데이터선들은, 상기 제2데이터선이 상기 제1데이터선 위쪽에 놓이도록 그리고 상기 제1데이터선이 상기 구동소자기관 상에서 상기 제1 및 제2데이터선들 사이에 절연막을 개재하여 상기 제2데이터선에 의해 겹쳐지도록 그리고 상기 제1 및 제2데이터선들이 전기적으로 서로 분리되도록 형성된다.

전술한 양태에서, 바람직한 형태는, 상기 절연막이 유기절연막, 무기절연막, 또는 상기 유기절연막 및 상기 무기절연막 둘 다의 적층막으로 구성되는 것이다.

또, 바람직한 형태는, 상기 제1 및 제2화소전극들과 공통전극들이, 상기 구동소자기관 위에, 상기 제1 및 제2화소전극들과 상기 공통전극들이 층간절연막에 의해 서로 절연되도록 형성되는 것이다.

또, 바람직한 형태는, 상기 제1 및 제2화소전극들과 상기 제1데이터선이 동일 절연막 위에 형성되는 것이다.

또, 바람직한 형태는, 상기 제1 및 제2화소전극들과 상기 제2데이터선이 배향막에 의해 덮이는 것이다.

또, 바람직한 형태는, 둘 다에 동일 극성을 갖는 화소전압이 인가되는 상기 제1 및 제2데이터선들이 서로 겹치도록 형성되는 것이다.

또, 바람직한 형태는, 상기 제1 및 제2데이터선들은 상기 화소전압을 서로 다른 단위화소들의 상기 제1 및 제2화소전극들에 공급하는 것이다.

또, 바람직한 형태는, 색층이 상기 구동소자기관 위에 형성되는 것이다.

또, 바람직한 형태는, 상기 공통전극들이 상기 배향막을 통해 상기 액정과 접촉하는 것이다.

또, 바람직한 형태는, 상기 제2데이터선이 상기 제1데이터선 위쪽에 놓이도록 그리고 상기 제1데이터선이 상기 제2 및 제1데이터선들 사이에 상기 층간절연막을 개재하여 상기 제2데이터선에 의해 겹쳐지도록 상기 제2데이터선이 형성되는 것이다.

또, 바람직한 형태는, 상기 제1 및 제2화소전극들과 공통전극들이 상기 제2데이터선을 덮는 상기 동일 층간절연막 위에 형성되는 것이다.

또, 바람직한 형태는, 상기 공통전극들이 상기 대향기관에 형성되는 것이다.

또, 바람직한 형태는, 상기 단위화소가 일수평반전구동법, 일수직반전구동법, 또는 도트반전구동법에 의해 구동되는 것이다.

본 발명의 제2양태에 따라 제공되는 액정표시장치 제조방법은, 복수개의 단위화소들을 포함하며, 각 단위화소는 동일 주사선에 의해 구동되는 제1 및 제2구동소자들과, 제1 및 제2화소전극들 중 하나에 다른 극성을 갖는 화소전압이 제1 및 제2데이터선들의 각각으로부터 상기 제1 및 제2구동소자들의 각각을 통해 인가되는 제1 및 제2화소전극들을 갖는 액정표시장치를 제조하기 위한 방법으로서,

주사선이 투명기관 위에 형성된 후 제1층간절연막이 상기 주사선을 덮도록 상기 제1층간절연막을 형성하고 상기 제1층간절연막 위에 반도체층을 형성하는 제1공정;

드레인전극 및 소스전극을 상기 반도체층 위에 형성하여 상기 제1 및 제2구동소자들을 형성하고 상기 제1층간절연막 및 상기 제1데이터선 위에 상기 제1 및 제2구동소자들 중 하나의 상기 드레인전극에 연결되게 상기 제1 및 제2화소전극들을 형성하는 제2공정; 및

제2층간절연막이 하나의 상기 구동소자를 덮도록 상기 제2층간절연막을 형성한 후 상기 제2층간절연막에 접촉홀을 형성하고, 상기 제1데이터선이 상기 제1 및 제2데이터선들 사이에 상기 제2층간절연막을 개재하여 제2데이터선에 의해 겹쳐지도록 하고 그리고 상기 제1 및 제2데이터선들이 전기적으로 서로 분리되도록 하는 방식으로, 다른 하나의 상기 구동소자의 상기 드레인전극에 상기 접촉홀을 통해 연결되게 상기 제2데이터선을 형성하는 제3공정을 포함한다.

이 양태에서, 바람직한 형태는, 상기 제3공정에서, 상기 제2층간절연막으로서, 유기절연막, 무기절연막 또는 상기 유기절연막 및 상기 무기절연막 둘 다로 된 적층이 형성되는 것이다.

전술한 구성에 의해, 각각이 극성이 다른 화소전압을 제1 및 제2 TFT들의 각각을 통해 제1 및 제2화소전극들의 각각에 공급하는 제1 및 제2데이터선들은, 그것들 사이에 절연막을 개재하여 겹치도록 형성되고, 그러므로, 단위화소 내에서 데이터선들에 의해 점유되는 면적은 작아, 두 데이터선들을 사용하는 경우와 하나의 데이터선만을 사용하는 경우간에 데이터선에 의해 점유되는 면적에는 차이가 없다. 더욱이, 전도막들 및 절연막들을 포함한 박막을 형성하는 공지의 공정들과 공지의 패터닝공정들을 조합하여 사용하므로, LCD는 비용 증가의 유발 없이 용이하게 제조될 수 있다. 그러므로, 각각이 동일 극성을 갖는 화소들만이 화면상에 표시되는 경우에도, 강한 깜박임이 발생하는 것을 개구비의 감소 없이 피할 수 있다.

본 발명의 전술한 및 다른 목적들, 이점들, 및 특징들은 첨부 도면들에 관련하여 행해진 다음의 상세한 설명으로부터 더욱 명확하게 될 것이다.

본 발명을 이행하는 최선의 실시형태들을 첨부 도면들을 참조한 여러 실시예들을 사용하여 더 상세히 설명한다.

[제1실시예]



도 1은 본 발명의 제1실시예에 따른 LCD의 구성을 보여주는 평면도이다. 도 2는 도 1의 A-A선을 따라 취해진 단면도이며, 도 3은 도 1의 B-B선을 따라 취해진 단면도이고, 도 4는 도 1의 LCD의 구성으로부터 제2데이터선(24)이 제거된 LCD의 구성을 보여주는 평면도이다. 도 5는 제1실시예에 따른 LCD의 제2데이터선(24)의 패턴을 도시하는 평면도이다. 도 6은 제1실시예에 따른 데이터선들인 제1데이터선들(22) 및 제2데이터선들(24)과 화소전극들인 제1화소전극들(21) 및 제2화소전극들(23) 사이의 연결배치관계를 개략적으로 보여주는 도면이다. 도 7은 제1실시예에 따른 데이터선들(22, 24)로부터 공급되는 화소전압들(Ve1, Ve2)의 파형을 보여주는 도면이다. 제1실시예에서는, 본 발명이 IPS형 LCD에 적용되고 하나의 단위화소(5)만의 구성이 보여지는 예가 제공된다.

제1실시예의 LCD에서는, 도 1 내지 도 5에 보인 바와 같이, 액정(3)이 TFT기판(1) 및 대향기판(2) 사이에 밀봉되는 방식으로 넣어진다. TFT기판(1)은, 유리 등으로 이루어진 제1투명기판(6), 제1투명기판(6)의 배면에 형성된 제1편광판(7), 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo) 등으로 이루어지며 제1투명기판(6) 표면의 일 부분 위에 형성되어 게이트버스선으로서 사용되는 주사선(8), Al, Cr, Mo 등으로 이루어지고 제1투명기판(6) 표면의 다른 부분 위에 형성된 공통전극들(9), 산화실리콘(SiO<sub>x</sub>)막, 질화실리콘(SiN<sub>x</sub>)막, SiO<sub>x</sub>막 및 SiN<sub>x</sub>막으로 된 적층 등으로 이루어지고 게이트절연막으로서 사용되는 제1층간절연막(10), 비정질실리콘(a-Si)으로 이루어지고 고농도 n<sup>+</sup>형 비정질실리콘(n<sup>+</sup>형 a-Si)으로 이루어진 옴(ohmic)층들의 제1쌍(미도시)을 그 위에 가지는 제1반도체층(13), 그리고 a-Si으로 이루어지고 고농도 n<sup>+</sup>형 a-Si으로 된 옴층들의 제2쌍(미도시)을 그 위에 가지는 제2반도체층(14)을 구비한다. 제1반도체층(13) 및 제2반도체층(14) 둘 다는, 주사선(8) 위쪽의 제1층간절연막(10) 위에, 제1 및 제2반도체층들(13 및 14)과 주사선(8) 사이에 제1층간절연막(10)이 개재되도록 형성된다. 또, TFT기판(1)은, Al, Cr, Mo 등으로 이루어지며 제1반도체층(13) 위의 한 쌍이 되는 제1옴층(미도시)에 연결되도록 형성된 제1드레인전극(16), Al, Cr, Mo 등으로 이루어지며 제1반도체층(13)상의 제1옴층(미도시)에 연결되도록 형성된 제1소스전극(17), Al, Cr, Mo 등으로 이루어지며 제2반도체층(14) 위의 제2옴층(12A)에 연결되도록 형성된 제2드레인전극(18), Al, Cr, Mo 등으로 이루어지며 제2반도체층(14) 위에 제2옴층(12B)에 연결되도록 형성된 제2소스전극(19), Al, Mo, 티타늄(Ti) 등으로 이루어지고 제1층간절연막(10) 위에 제1소스전극(17) 및 제1드레인전극(16)과 일체가 되도록 형성된 제1화소전극(21) 및 제1데이터선(22), 그리고, Al, Mo, Ti 등으로 이루어지며 제1층간절연막(10) 위에 제2소스전극(19) 및 제2드레인전극(18)과는 일체가 되도록 형성된 제2화소전극(23) 및 제2데이터선(24)을 구비한다. 제2데이터선(24)은 제1데이터선(22) 및 제2데이터선(24) 사이에 패시베이션막(25)을 개재하여 제1데이터선(22)이 제2데이터선(24)에 의해 씌워지는 형태로 형성된다. 또, TFT기판(1)은, SiO<sub>x</sub>막, SiN<sub>x</sub>막, SiO<sub>x</sub>막 및 SiN<sub>x</sub>막으로 된 적층, 유기막을 갖는 복합막 등으로 이루어지고 제1 및 제2반도체층들(13 및 14)상의 패시베이션막(25) 위에 형성된 제2층간절연막(26)과, 제1 및 제2화소전극들(21 및 23)과 제2데이터선(24)을 덮도록 형성된 제1배향막(27)을 구비한다.

한편, 대향기판(2)은 유리 등으로 이루어진 제2투명기판(31), 제2투명기판(31)의 배면에 있으며 정전기 방지를 위한 전도층(32)이 제2투명기판(31)과의 사이에 개재된 제2편광판(33), 제2투명기판(31)의 표면에 형성된 흑매트릭스층(34), 흑매트릭스층(34)을 덮도록 형성되어 색필터로서 사용되는 색층(35), 흑매트릭스층(34) 및 색층(35)을 덮도록 형성된 평탄화막(36), 그리고 평탄화막(36) 위에 형성된 제2배향막(37)을 구비한다. 화살선(39)은 액정(3)의 배향방향을 보여준다.

전술한 바와 같은 구성을 갖는 LCD에서, 주사선(8), 제1반도체층(13), 제1드레인전극(16) 및 제1소스전극(17)은 제1 TFT(29)를 이룬다. 마찬가지로, 주사선(8), 제2반도체층(14), 제2드레인전극(18), 및 제2소스전극(19)은 제2 TFT(30)를 이룬다. 제1 TFT(29)와 제2 TFT(30)가 제1층간절연막(10)을 개재하여 주사선(8) 위쪽에 공통으로 형성되므로, 제1 및 제2 TFT들(29 및 30) 둘 다는 동일 주사선(8)에 의해 구동된다. 제1데이터선(22)과 제2데이터선(24)은 서로 유사한 패턴들을 가지도록 형성된다. 제1데이터선(22)은 제1데이터선(22) 부근에 존재하는 제1 TFT(29)의 제1드레인전극(16)에 연결된다. 한편, 제2데이터선(24)은, 도 5에 보인 것과 같은 패턴을 가지도록 형성되며, 패시베이션막(25) 및 제2층간절연막(26)에 형성된 접촉홀(28)을 통해 제1 TFT(29) 바깥에 존재하는 제2 TFT(30)의 제2드레인전극(18)에 연결된다. 따라서, 제1데이터선(22)으로부터 공급된 화소전압은 제1 TFT(29)를 통해 제1화소전극(21)에 인가된다. 한편, 제2데이터선(24)으로부터 공급된 화소전압은 제2 TFT(30)를 통해 제2화소전극(23)에 인가된다. 도 6은 제1실시예에 따른 제1 및 제2데이터선들(22 및 24)과 제1 및 제2화소전극들(21 및 23)간의 연결배치관계를 개략적으로 보여주는 도면이다.

다음, 제1실시예의 LCD를 구동하는 방법을 도 7에 보인 신호전압의 파형을 참조하여 설명한다. 도 7은 제1데이터선(22)으로부터 공급된 제1화소전압(Ve1)의 파형, 제2데이터선(24)으로부터 공급된 제2화소전압(Ve2)의 파형 및 공통전압(Vc)을 보여준다. 제1화소전압(Ve1)은, 기준레벨로서 사용된 공통전압(Vc)에 대하여, 시간 t1에 양의 전압(V1)이 되며, 시간 t2에 양의 전압(V2)이 되고, 시간 t3에 양의 전압(V3)이 되는 방식으로 변경된다. 제2화소전압(Ve2)은 제1화소전압(Ve1)과 반대의 극성을 가진다. 즉, 제2화소전압(Ve2)은, 공통전압(Vc)에 대하여, 시간 t1에 음의 전압(-V1)이 되며, 시간 t2에 음의 전압(-V2)이 되고, 시간 t3에 음의 전압(-V3)이 되는 방식으로 변경된다. 제1화소전압(Ve1)은 제1데이터선(22)으로부터 제1 TFT(29)를 통해 제1화소전극(21)에 인가되고, 동시에, 제2화소전압(Ve2)은 제2데이터선(24)으로부터 제2 TFT(30)를 통해 제2화소전극(23)에 인가된다. 그 결과, 제1화소전극(21)에 인가된 화소전압의 극성은 항상 제2화소전극(23)에 인가된 화소전압의 극성과는 반대가 되고, 액정(3)은 인가된 화소전압에 대응하는 전기전하를 유지한다.

따라서, 제1 및 제2화소전극들(21 및 23)에 인가되는 화소전압의 극성을 매 단위화소(5)마다 양으로 또는 음으로 또는 그 반대로 반전시키는 것에 의해, 거의 동일한 휘도를 제공하는 양의 극성의 화소 및 음의 극성의 화소 둘 다 매 단위화소(5)마다 서로 인접하게 확실하게 배치시킬 수 있으므로, 동일 극성을 갖는 화소들만이 화면상에 표시되는 경우에도, 강한 깜박임의 발생은 피해될 수 있다. 이러한 효과는 전술한 세 가지 구동방법들의 어느 것에 의해서도 얻어질 수 있다. 더욱이, 제1실시예의 LCD에서, 제1 및 제2데이터선들(22 및 24)은 제1데이터선(22)이 패시베이션막(25)을 개재하여 제2데이터선(24)에 의해 포개지는 형태로 형성되고, 그러므로 단위화소(5) 내에서 두 데이터선들에 의해 점유되는 면적이 증대되는 것을 피할 수 있어, 두 개의 데이터선들(22, 24)을 사용하는 경우와 하나의 데이터선(22 또는 24)만을 사용하는 경우간에 데이터선(22 또는 24)에 의해 점유되는 면적에는 차이가 없고, 그래서, 개구비를 향상시키는 것이 가능함을 보여준다. 특히 IPS형 LCD가 이 실시예에 채용되는 경우에 있어서는, 제1 및 제2화소전극들(21 및 23)과 공통전극(9)이 원래는 개구비가 낮아지게 하는 Al, Cr, Mo 등과 같은 차광금속으로 이루어지므로, 이 실시예에 의해 얻어질 수 있는 효과는 크다.

제1 및 제2화소전극들(21 및 23)과 제2데이터선(24)은 액정(3)과의 사이에 제1배향막(27)을 개재하여 액정(3)과 마주하도록 형성되므로 그리고 제1배향막(27)의 두께는 약 50nm로 작기 때문에, 액정(3)에 용해되지 않을 안정한 금속이 선택되어야 한다. 전술한 바와 같은 Al, Mo, Ti, 이것들을 합친 금속 등과 같은 금속들이 위의 요건을 만족시킬 수 있다. 더욱이, 제1 및 제2데이터선들(22 및 24) 둘 다에 공급되는 화소전압의 파형은 제1데이터선(22)이 제2데이터선(24)에 의해 겹

쳐지는 면적의 증가에 비례하여 일그러지므로, 제1데이터선(22) 또는 제2데이터선(24) 중 어느 것인가의 선풍을 줄이는 것이 바람직하다. 또, 제2데이터선(24)의 배선저항을 제1데이터선(22)의 배선저항보다 낮아지게 만드는 금속이 사용되는 것이 요망된다. 게다가, 제1데이터선(22) 및 제2데이터선(24) 사이에 개재된 패시베이션막(25)이 큰 두께로 형성되고 작은 유전상수를 갖는 유기재료로 된 절연막 또는 그것의 적층막이 패시베이션막(25)을 위한 재료로서 선택되는 것이 추가로 요망된다. 표 1 내지 표 3에 보인 것처럼, 패시베이션막(25)은 (1) 무기막들만을 사용하여, (2) 무기막들 및 유기막들로 된 적층막들을 사용하여, 또는 (3) 유기막들만을 사용하여 만들어질 수 있다.

표 1.

(1) 무기막들만 사용하여				
재료	두께	유전상수	증착법	공정방법
SiN <sub>x</sub> 막	1~3 $\mu$ m	6.4	플라즈마CVD	포토리소그래피 마스크 이용 건식식각
SiN <sub>x</sub> /SiO <sub>x</sub> 막	1 $\mu$ m/0.5 $\mu$ m	6.4/4.0	플라즈마CVD/스퍼터링	포토리소그래피 마스크 이용 건식식각
무기폴리실라잔막	1~2 $\mu$ m	4.5	스핀코팅 및 번인	포토리소그래피 마스크 이용 건식식각
SiN <sub>x</sub> /무기폴리실라잔막	0.15 $\mu$ m/1~2 $\mu$ m	6.4/4.5	플라즈마CVD/스핀코팅 및 번인	포토리소그래피 마스크 이용 건식식각

표 2.

(2) 무기막들 및 유기막들로 된 적층막들을 사용하여				
재료	두께	유전상수	증착법	공정방법
SiN <sub>x</sub> 막/감광성아크릴수지막	0.15 $\mu$ m/1~2 $\mu$ m	6.4/3.3	플라즈마CVD/스핀코팅	노광 및 현상으로 패턴형성한 후, 감광성아크릴수지 번인/SiN <sub>x</sub> 건식식각
SiN <sub>x</sub> /감광성폴리이미드수지막	0.15 $\mu$ m/1~2 $\mu$ m	6.4/-	플라즈마CVD/스핀코팅	노광 및 현상으로 패턴형성한 후, 감광성폴리이미드수지 번인/SiN <sub>x</sub> 건식식각

표 3.

(3) 유기막들만을 사용하여				
재료	두께	유전상수	증착법	공정방법
BCB(benzocyclobutene)막	1~2 $\mu$ m	4.5	스핀코팅 및 번인	포토리소그래피 마스크 이용 건식식각
유기폴리실라잔막	1~2 $\mu$ m	3.8	스핀코팅 및 번인	포토리소그래피 마스크 이용 건식식각
실록산(siloxane)막	1~2 $\mu$ m	-	스핀코팅 및 번인	포토리소그래피 마스크 이용 건식식각

더욱이, 이 실시예의 IPS형 LCD에서, 가로방향전기장이 제1 및 제2화소전극들(21 및 23)과 공통전극들(9)에 의해 발생되는 경우, 제1 및 제2화소전극들(21 및 23)의 표면들에 패시베이션막(25)이 존재하지 않는 것이 바람직하고, 패시베이션막이 도 2에 보인 것 같이 존재하는 경우에도, 패시베이션막(25)의 두께는 가로방향전기장이 액정(3)에 쉽사리 인가되도록 더 작아지게 된다.

따라서, 이 실시예의 LCD에 따르면, 다른 극성을 갖는 화소전압을 제1 및 제2 TFT들(29 및 30)의 각각을 통해 제1 및 제2화소전극들(21 및 23)에 각각 인가하는 제1 및 제2데이터선들(22 및 24)은, 제1데이터선(22)이 패시베이션막(25)을 사이에 개재하여 제2데이터선(24)에 의해 겹쳐지는 방식으로 형성되고, 그러므로, 단위화소(5) 내의 제1 및 제2데이터선들(22 및 24)에 의해 점유된 면적의 증가는 피해질 수 있어, 두 데이터선들(22, 24)을 사용하는 경우와 한 데이터선(22 또는 24)만을 사용하는 경우간에 데이터선에 의해 점유되는 면적에 차이가 없음을 보여준다. 그러므로, 동일 극성을 갖는 단위화소들(5)만이 화면상에 표시되는 경우에도, 강한 깜박임의 발생은 개구비의 감소를 야기하지 않고 금해될 수 있다.

#### [제2실시예]

도 8은 본 발명의 제2실시예에 따른 LCD의 구성을 보여주는 평면도이다. 도 9는 도 8의 C-C선을 따라 취해진 단면도이며, 도 10은 도 8에 보인 LCD의 구성으로부터 제2데이터선(44)이 제거된 구성을 보여주는 평면도이고, 도 11은 제2실시예의 LCD에 채용된 제2데이터선(44)의 패턴을 보여주는 평면도이다. 도 12는 제2실시예에 따른 데이터선들(22, 44) 및 화소전극들(21, 23)간의 연결배치관계를 개략적으로 보여주는 도면이다.

제2실시예의 LCD의 구성은, 두 화소전극들(21, 23) 및 두 데이터선들(22, 44)간의 연결관계는 유지되나 데이터선들(22, 24)의 배치관계가 변경되었다는 점이, 제1실시예의 구성과는 크게 다르다.

즉, 제2실시예의 LCD에서는, 도 8 내지 도 11에 보인 바와 같이, 제1실시예에 사용된 제2데이터선(24) 대신, 제2데이터선(24)의 패턴형상과는 다른 패턴형상을 갖는 제2데이터선(44)이 채용된다. 이 실시예의 LCD는, 제1데이터선(22)이 제1

TFT(29)을 통해 한 단위화소(5)의 제1화소전극(21)에 연결되며 인접한 단위화소(5)에 존재하는 새로운 제2데이터선(44)이 제2 TFT(30)을 통해 제2화소전극(23)에 연결되도록 구성된다. 도 12는 제1 및 제2데이터선들(22 및 44)과 제1 및 제2화소전극들(21 및 23)간의 연결배치관계를 개략적으로 보여준다.

이 실시예에서, 도 12에 보인 것처럼, 제1화소전압을 한 단위화소 내의 제1화소전극(21)에 인가하기 위한 제1데이터선(22)과 제1화소전압과는 극성이 다른 제2화소전압을 인접한 단위화소(5) 내의 제2화소전극(23)에 인가하기 위한 제2데이터선(44)은, 제1데이터선(22)이 제2데이터선(44)과의 사이에 패시베이션막(25)을 개재하여 제2데이터선(44)에 의해 겹쳐지도록 형성되므로, 제1데이터선(22)과 제1데이터선(22)과 겹쳐지도록 형성된 제2데이터선(44)에 의해 인가되는 화소전압들의 극성들은 동일하게 된다. 그 결과, 데이터선들(22 및 24) 둘 다에 의해 상호간에 발휘되는 전위들의 영향이 감소될 수 있다. 전술한 점들을 제외하면, 제2실시예의 구성은 제1실시예의 구성과 동일하다. 그러므로, 도 8 내지 10에서는, 동일한 참조번호들이 도 1 내지 4에서의 동일한 기능들을 갖는 대응 구성요소들에 부여되고 그것들의 설명은 생략된다.

따라서, 제1실시예에서 얻어진 것과 실질적으로 동일한 효과가 제2실시예에서 얻어질 수 있다. 그에 더하여, 제2실시예에서는, 두 데이터선들(22, 24)에 의해 상호간에 발휘되는 전위들의 영향이 더 작아지게 될 수 있다.

### [제3실시예]

도 13은 본 발명의 제3실시예에 따른 LCD의 구성을 보여주는 평면도이다. 도 14는 도 13의 D-D선을 따라 취해진 단면도이며, 도 15는 도 13의 E-E선을 따라 취해진 단면도이고, 도 16 내지 도 20은 제3실시예에 따른 LCD의 제조방법을 공정들의 순으로 도시하는 공정도들이다. 도 21은 제3실시예의 LCD에 채용된 구동회로의 구성을 보여주는 도면이고, 도 22는 도 21의 단자부들(A 및 B)을 보여주는 확대도이다. 도 23 내지 도 25는 제3실시예에 따른 LCD를 제조하는 또 다른 방법을 공정들의 순으로 도시하는 공정도들이다. 제3실시예의 LCD의 구성은, 도 13 내지 15에 보인 것처럼, 제1 및 제2데이터선들(22 및 24)이 공통전극들(9)에 의해 겹쳐지도록 공통전극들(9)이 형성된다는 점과 공통전극들(9)과 제1 및 제2화소전극들(41 및 43)이 동일 층으로서 형성되며 동일 공정들에 의해 제조된다는 점이, 제1실시예의 구성과는 크게 다르다.

즉, 제3실시예의 LCD에서, 도 13 내지 15에 보인 것처럼, 제2의 패시베이션막(40)은 제1화소전극(21), 제2화소전극(23) 및 제2데이터선(24)을 덮도록 형성된다. 제2의 패시베이션막(40) 위에는, 제2충간절연막(26) 및 제3충간절연막(42)이 형성된다. 제3충간절연막(42) 위에는 ITO로 된 제1 및 제2화소전극들(41 및 43)과 ITO로 된 공통전극들(9)이 형성된다. 제1화소전극(41)은 패시베이션막(25) 및 제2충간절연막(26)에 형성된 접촉홀(38)을 통해 제1소스전극(17)에 연결된다. 또, 제2화소전극(43)은 패시베이션막(25), 제2충간절연막(26) 및 제3충간절연막(42)에 형성된 접촉홀(38')을 통해 제2화소전극(19)에 연결된다.

이 실시예의 LCD에서는, 도 14 및 15로부터 명확한 바와 같이, 가로방향전기장이 제1화소전극들(21 및 41), 제2화소전극들(23 및 43) 및 공통전극들(9)에 의해 발생될 때, 제1 및 제2화소전극들(41 및 43)과 공통전극들(9)은 액정(3)과의 사이에 제1배향막(27)을 개재하여 액정(3) 부근에 형성되므로, 가로방향전기장은 액정(3)에 쉽사리 가해질 수 있고 요구된 구동전압은 낮아질 수 있다. 더욱이, 데이터선으로부터 누설되는 전기장이 상단의 층으로 형성된 공통전극들(9)로서 차단될 수 있으므로, 흑매트릭스층(34)의 면적이 감소될 수 있고, 이는 개구비를 더욱 개선시킨다.

다음, 이 실시예의 LCD를 제조하는 방법을 도 16 내지 20을 참조하여 공정순으로 설명한다. 도 16 내지 20에서, 기호 M-M, N-N 및 O-O로 표시된 부분들은 도 22의 M-M선, N-N선 및 O-O선의 각각을 따라 취해진 단면도들에 각각 대응한다.

먼저, 도 16(a)에 보인 것처럼, Cr막이 스퍼터링법에 의해 유리 등으로 이루어진 제1투명기관(6)의 전체 표면에 형성된 후, 습식식각법을 이용한 패터닝이 Cr막에 대해 수행되어, 각각이 소망의 형상을 갖는 주사선(8) 및 공통전극들(9)이 형성된다.

다음으로, 도 16(b)에 보인 것처럼,  $\text{SiO}_x$ 막 및  $\text{SiN}_x$ 막으로 된 적층막으로 이루어지며 게이트절연막으로서 사용되는 제1충간절연막(10)이 CVD법에 의해 주사선(8), 제1투명기관(6) 및 공통전극(9)의 전체 표면에 형성된다. 그 후, 도 16(c)에 보인 것처럼, a-Si막(12)과  $n^+$ 형 a-Si막(15)이 제1충간절연막(10)의 전체 표면에 CVD법에 의해 차례로 형성된다.

그 후, 도 16(d)에 보인 것처럼, a-Si막(12)과  $n^+$ 형 a-Si막(15) 둘 다에 대해 건식식각법을 이용한 패터닝이 수행되어 소망의 형상을 갖는 제2반도체층(14)이 형성된다. 다음으로, 도 16(e)에 보인 것처럼, 스퍼터링법에 의해  $n^+$ 형 a-Si막(15) 및 제1충간절연막(10)의 전체 표면에 Cr층이 형성된 후, Cr층에 대한 패터닝이 건식식각법에 의해 수행되어, 각각 소망의 형상을 갖는 제2드레인전극(18), 소스전극(19), 제1 및 제2화소전극들(21 및 23) 및 제1데이터선(22)이 형성된다. 또, 도 16(e) 우측의 제1데이터선(22)은 인접한 단위화소에서 동작하는 데이터선이다. 그 후, 도 16(f)에 보인 것처럼, 건식식각법을 이용하여 제2반도체층(14)을 선택적으로 식각함으로써, 채널그루브(20)가 형성된다. 위의 공정들에 의해, 제2 TFT(30)가 형성된다. 도시되진 않았지만, 제1 TFT(29)는 제1투명기관(6)의 다른 곳에 형성된다.

다음으로, 도 17(g)에 보인 것처럼, 패시베이션막으로서 사용되는  $\text{SiN}_x$ 막(45)이 노출된 위의 구성요소들의 전체 표면에 CVD법에 의해 형성된다. 그 후, 도 17(h)에 보인 것처럼, 제2충간절연막(26)으로서 사용되는 감광성 유기절연막(46)이 스핀코팅법에 의해  $\text{SiN}_x$ 막(45)의 전체 표면에 형성된다. 그 다음, 도 17(i)에 보인 것처럼, 접촉홀들(28A 및 38A)이 감광성 유기절연막(46)에 대한 노광 및 현상공정에 의해 형성된다. 그 후, 도 18(j)에 보인 것처럼, 접촉홀들(28B 및 38B)이 건식식각법을 이용하여  $\text{SiN}_x$ 막(45)에 형성된다. 이 공정들에 의해, 접촉홀들(28A 및 28B)은 서로 연결되고, 그 결과, 접촉홀(28)이 새로이 형성된다.

다음으로, 도 18(k)에 보인 것처럼, Mo막이 접촉홀의 모든 표면에 대한 스퍼터링법에 의해 형성된 후, 습식식각법을 사용한 패터닝이 Mo막에 대해 수행되어, 소망의 형상을 갖는 제2데이터선(24)이 제2 TFT(30)의 드레인전극(18)에 연결되게 형성된다. 그 후, 도 19(l)에 보인 것처럼, 제3충간절연막(42)으로서 사용되는 감광성 유기절연막(47)이 상기 노출된 구성



요소들 모두 위에 스퍼터링법에 의해 형성된 후, 도 19(m)에 보인 것처럼, 접촉홀(38C)이 감광성 유기절연막(47)에 대한 노광 및 현상공정에 의해 형성된다. 위의 공정들에 의해, 접촉홀들(38A, 38B 및 38C)은 서로 연결되고, 그 결과, 접촉홀(38)이 새로이 형성된다. 또, 감광성 유기절연막(46)은 제2층간절연막(26)으로서 소용되고 감광성 유기절연막(47)은 제3층간절연막(42)으로서 소용된다.

그 후, 도 20(n)에 보인 것처럼, ITO막이 노출된 구성요소들의 전부의 표면에 스퍼터링법에 의해 형성된 후, 이 ITO막에 대해 패터닝이 수행되어 각각이 소망의 형상을 갖는 제1 및 제2화소전극들(41 및 43)과 공통전극들(9)이 형성된다. 따라서, 전술한 공정들에 의해, 이 실시예의 LCD의 주요 구성요소들이 형성된다.

전술한 LCD제조방법에 따르면, 전도막들 및 절연막들을 포함한 박막들을 형성하는 공지의 공정들과 공지의 박막패터닝 공정들을 조합하는 것에 의해, 비용 증가를 야기하지 않고 LCD를 용이하게 제조할 수 있다.

도 21 및 22에 보인 것처럼, 주사선구동회로(51)는 매트릭스형태로 배치된 단위화소들 중 하나를 구성하는 주사선(8)에 연결되고 주사선신호는 그 단위화소에 주사선(8)을 통해 입력된다. 데이터선구동회로(52)는 제1 및 제2데이터선들(22 및 24)에 연결되고 다른 극성을 갖는 데이터선신호가 제1 및 제2데이터선들(22, 24)에 공급된다. 공통전극배선구동회로(53)는 공통전극배선(4)에 연결되고 공통전압이 공통전극배선(4)을 통해 단위화소에 공급된다.

도 22로부터 명백하듯이, 단자부(A)에서는, 하나의 단위화소를 위한 제1 및 제2데이터선단자부들(22A 및 24A)이 다른 인접 화소를 위한 다른 데이터선단자부들(22A 및 24A)(도 22의 우측에 있음)에 연결된다. 상기 하나의 단위화소와 다른 인접 화소들 다에서, 데이터선단자부들(22A 및 24A)의 각각은 제1데이터선(22) 및 제2데이터선(24)의 각각에 대응한다. 제1데이터선단자부(22A)는 ITO막으로 코팅된 드레인배선단자(22a) 및 접촉홀을 갖는 제1데이터선단자(22b)를 가지며, 제2데이터선단자부(24A)는 ITO막으로 코팅된 드레인배선단자(24a) 및 접촉홀을 갖는 제2데이터선단자(24b)를 가진다.

또, 도 22로부터 분명하듯이, 단자부(B)는 주사선(8)용 주사단자부(8A)와 공통전극배선(4)용 공통전극배선단자부(4A)의 두 쌍들로 이루어지고, 이 두 쌍들은 서로 연결된다. 주사단자부(8A)에는, ITO막으로 코팅된 주사선단자(8a)와 접촉홀을 갖는 주사선단자(8b)가 마련된다. 공통전극배선단자부(4A)에는, ITO막으로 코팅된 공통전극배선단자(4a)와 접촉홀을 갖는 공통전극배선단자(4b)가 마련된다.

다음으로, 제2층간절연막(26)이 무기막 및 유기막으로 된 적층막으로 구성된 경우의 이 실시예의 LCD를 제조하는 방법을 도 23 내지 도 25를 참조하여 설명한다. 도 23 내지 25에서, 기호 M-M, N-N 및 O-O로 표시된 부분들은 도 22의 M-M선, N-N선 및 O-O선의 각각을 따라 취해진 단면도들에 각각 대응한다.

먼저, 도 23(a)에 보인 것처럼, Cr막이 유리 등으로 이루어진 제1투명기관(6)의 모든 표면에 스퍼터링법에 의해 형성된 후, Cr막에 대해 습식식각공정을 이용한 패터닝이 수행되어, 각각 소망의 형상을 갖는 주사선단자부(8A) 및 공통전극단자부(4A)가 형성된다.

다음으로, 도 23(b)에 보인 것처럼, 게이트절연막으로서 소용되며  $\text{SiO}_x$  막 및  $\text{SiN}_x$  막으로 된 적층막으로 구성된 제1층간절연막(10)이 노출된 층들의 전체 표면에 CVD법에 의해 형성된다. 그 후, 도 23(c)에 보인 것처럼, a-Si막(12)과  $n^+$ 형 a-Si막(15)이 노출된 구성요소들의 전체 표면에 플라즈마CVD법에 의해 차례로 형성된다.

다음으로, 도 23(d)에 보인 것처럼, a-Si막(12)과  $n^+$ 형 a-Si막(15) 둘 다가 건식식각법에 의해 제거된 후, Cr층에 대해 건식식각법을 이용한 패터닝이 수행되어 소망의 형상을 갖는 제1데이터선(22)이 형성된다. 그 후, 도 23(e)에 보인 것처럼, CVD법을 사용하여, 패시베이션막으로서 소용되는  $\text{SiN}_x$  막(45)이 노출된 구성요소들 모두의 표면에 형성된다.

그 후, 도 23(f)에 보인 것처럼, 스퍼터링법을 사용하여, 제2층간절연막(26)으로서 소용되는 감광성 유기절연막(46)이 노출된 층들 모두의 표면에 형성된다. 그 후, 도 24(g)에 보인 것처럼, 감광성 유기절연막(46)에 대해 노광 및 현상을 수행하여, 접촉홀들(55A, 56A 및 57A)이 형성된다. 그 후, 도 24(h)에 보인 것처럼, 건식식각법을 사용하여, 접촉홀들(55B, 56B 및 57B)이  $\text{SiN}_x$  막(45)에 형성된다.

다음으로, 도 24(i)에 보인 것처럼, Mo막이 노출된 층들 모두의 표면에 스퍼터링법에 의해 형성된 후, MO막에 대해 습식식각법을 사용한 패터닝이 수행되어, 제2데이터선(24)이 제2 TFT(30)의 드레인전극(18)에 연결되게 형성된다. 그 후, 도 25(j)에 보인 것처럼, 제3층간절연막(42)으로서 소용되는 감광성 유기절연막(47)이 노출된 층들의 모든 표면에 스퍼터링법에 의해 형성된 후, 도 25(k)에 보인 것처럼, 노광 및 현상처리가 감광성 유기절연막(47)에 대해 수행되어, 접촉홀들(55C, 56C 및 57C)이 형성된다. 전술한 공정들에 의해, 접촉홀들(55A 내지 55C, 56A 내지 56C, 및 57A 내지 57C)은 서로 연결되고, 그 결과, 접촉홀들(55, 56 및 57)이 형성된다.

다음으로, 도 25(l)에 보인 것처럼, ITO막이 노출된 층들의 모든 표면에 스퍼터링법에 의해 형성된 후, ITO막에 대해 습식식각법을 이용한 패터닝이 수행되어, 모두가 ITO막들로 코팅된 것들인 주사선단자들(8a, 8b), 제1데이터선단자(22a) 및 제2데이터선단자(24a)가 형성된다. 전술한 공정들에 의해, 이 실시예의 LCD의 단자부들(A 및 B)이 형성된다.

따라서, 제1실시예에서 얻어진 것과 실질적으로 동일한 효과가 제3실시예에서 달성될 수 있다.

더구나, 제3실시예에 따르면, 제1 및 제2화소전극들(21, 23)과 공통전극들(9)이 액정(3)의 부근에 형성되므로, 가로방향 전기장이 액정(3)에 용이하게 인가될 수 있고 따라서 구동전압은 낮아질 수 있다. 더욱이, 데이터선들(22, 24)로부터 누설되는 전기장이 상단의 층으로서 형성된 공통전극들(9)로써 차단될 수 있으므로, 흑매트릭스층(34)의 면적이 감소될 수 있고, 이는 개구비를 더욱 향상시킨다. 게다가, 이 LCD는 비용 증가를 야기하지 않고서도 용이하게 제조될 수 있다.

#### [제4실시예]

도 26은 본 발명의 제4실시예에 따른 LCD의 구성을 보여주는 평면도이며, 도 27은 도 26의 F-F선을 따라 취해진 단면도이고, 도 28은 도 26의 G-G선을 따라 취해진 단면도이다. 제4실시예의 LCD의 구성은, 패시베이션막이 두 화소전극들을 덮도록 형성된다는 점에서, 제1실시예의 구성과는 크게 다르다. 즉, 제4실시예의 LCD에서는, 도 27에 보인 것처럼, 제1데이터선(22)의 표면 뿐 아니라 제1 및 제2화소전극들(21 및 23)의 표면들도 패시베이션막(25)에 의해 덮인다.

제4실시예에 따르면, 제1 및 제2화소전극들(21 및 23)은, 큰 두께를 갖는 패시베이션막(25)에 의해 덮이므로, 액정(3)에 의해 받게되는 영향이 적다. 그러므로, 제1 및 제2화소전극들(21 및 23)을 위한 금속재료들은 Al, Mo, Ti 등과 같이 액정(3)에 대해 안정한 금속들로 한정되지 않고, Cr 등과 같이 액정에 의해 영향 받기 쉬운 금속도 사용될 수 있다. 그 결과, 화소전극들(21, 23)로서 사용될 수 있는 금속들을 선택하기 위한 범위가 확대될 수 있다.

따라서, 제1실시예에서 얻어진 것과 실질적으로 동일한 효과가 제4실시예에서 달성될 수 있다. 더구나, 전술한 바와 같이, 화소전극들(21,23)을 위한 금속들은 넓은 범위의 금속들로부터 선택될 있다.

#### [제5실시예]

도 29는 본 발명의 제5실시예에 따른 LCD의 구성을 보여주는 평면도이며, 도 30은 도 29의 H-H선을 따라 취해진 단면도이고, 도 31은 도 29의 I-I선을 따라 취해진 단면도이다. 제5실시예의 구성은 색층이 TFT기판에 형성된다는 점에서 제1실시예의 구성과는 크게 다르다. 즉, 제5실시예의 LCD에서는, 청색층(35B)이 TFT기판(10)상의 제1 및 제2화소전극들(21 및 23)과 제1데이터선(22)을 덮는 패시베이션막(25)의 거의 중앙에 형성된다. 청색층(35B)의 한 쪽에는 녹색층(35G)이 형성되고 청색층(35B)의 다른 한 쪽에는 적색층(35R)이 형성된다. 색층들 사이의 경계에는 흑매트릭스층(34)이 형성된다. 평탄화막(36)은, 흑매트릭스층(34), 녹색층(35G), 청색층(35B) 및 적색층(35R)을 덮도록 형성된다. 평탄화막(36) 위에는 제1데이터선(22)과 제2데이터선(24) 사이에 평탄화막(36), 흑매트릭스층(34), 색층(35B, 35G, 또는 35R) 및 패시베이션막(25)을 개재하여 제1데이터선(22)이 제2데이터선(24)에 의해 겹쳐지는 방식으로 제2데이터선(24)이 형성된다.

이 실시예에 따르면, TFT기판(1)에 제1데이터선(22), 패시베이션막(25), 색층(35B, 35G, 또는 35R), 흑매트릭스층(34), 평탄화막(36) 및 제2데이터선(24)이 형성되고, 그러므로, 색층 및 흑매트릭스층이 대향기판(2)에 형성된 경우와는 달리, 액정(3)이 TFT기판(1) 및 대향기판(2) 사이에 밀봉되는 방식으로 넣어지는 경우, TFT기판(1)과 대향기판(2)간의 위치편차를 고려할 필요가 없고, 그 결과, 겹침을 위한 마진을 둘 필요가 없고, 따라서 개구비를 더욱 향상시키는 것이 가능하다.

따라서, 제1실시예에서 얻어진 것과 실질적으로 동일한 효과가 제5실시예에서 달성될 수 있다. 그에 더하여, 개구비의 증가도 가능하게 된다.

#### [제6실시예]

도 32는 본 발명의 제6실시예에 따른 LCD의 구성을 보여주는 평면도이며, 도 33은 도 32의 J-J선을 따라 취해진 단면도이고, 도 34는 도 32의 K-K선을 따라 취해진 단면도이다. 제6실시예의 LCD의 구성은 본 발명이 TN형 LCD에 적용된다는 점에서 제1실시예의 구성과 크게 다르다. 즉, 제6실시예의 LCD에서는, 도 32 내지 34에 보인 것처럼, TFT기판(1)상의 제1층간절연막(10) 위에 형성된 제1데이터선(22)이 제1 TFT(29)를 통해 제1화소전극(21)에 연결되고, 제2데이터선(24)은, 제1데이터선(22) 및 제2데이터선(24) 사이에 패시베이션막(25)을 개재하여 제2데이터선(24)이 제1데이터선(22)에 겹쳐지는 방식으로 형성된다. 또, 제1배향막(27)은 제2데이터선(24)을 덮도록 형성된다.

한편, 대향기판(2)상의 평탄화막(36) 위에는 ITO로 된 공통전극(9)이 형성되고 제2배향막(37)은 공통전극(9)을 덮도록 형성된다.

전술한 점들을 제외하면, 제6실시예의 LCD의 구성은 제1실시예의 구성과 동일하다. 그러므로, 도 32 내지 34에서, 동일 참조번호들이 도 1 내지 4에서의 동일 기능들을 갖는 대응 부분들에 부여되고 그것들의 설명은 생략된다.

제6실시예의 LCD에 따르면, 본 발명이 IPS형 LCD의 개구비보다 나은 개구비를 갖는 TN형 LCD에 적용되고 제1데이터선(22)은 TFT기판(1) 위에서 패시베이션막(25)을 사이에 개재하여 제2데이터선(24)에 의해 겹쳐지므로, 개구비는 더욱 향상될 수 있다.

따라서, 제1실시예에서 얻어진 것과 실질적으로 동일한 효과가 제6실시예에서 달성될 수 있다. 더구나, 전술한 바와 같이, 본 발명이 제6실시예의 TN형 LCD에 적용되므로, 개구비의 추가 향상이 가능하게 된다.

본 발명이 전술한 실시예들로 한정되지 않고 발명의 범위 및 정신으로부터 벗어남 없이 변경, 변형될 수 있음은 명백하다. 예를 들면, 전술의 실시예들에서는, 표시하려는 단위화소를 선택하기 위한 구동소자로서 TFT가 사용되었지만, 구동소자는 TFT로 제한되지 않고 MIM(Metal Insulator Metal)형 소자, 다이오드형 소자, 배리스터형 소자 등과 같은 2단자형 소자들이 채용되어도 좋다. 더욱이, 상기 실시예들에서는, 유리 등으로 이루어진 투명기판이 구동소자기판으로서 사용되었지만, 다결정실리콘 등과 같은 불투명한 기판이 사용되어도 좋다. 이 경우, LCD는 반사형 LCD로서 동작하고 화소전극은 반사판으로서도 사용되는 반사전극으로서 작용한다. 절연막을 위한 재료들 또는 그 두께는 일 예이고 어떤 재료나 두께도 본 발명의 목적을 달성할 수 있게 하고 조건들에 부합하는 한 적용될 수 있다.

#### 발명의 효과

이상 설명한 바와 같이, 본 발명의 액정표시장치의 구성에 의하면, 제1 및 제2 TFT들을 통해 서로 극성이 다른 화소전압들을 제1 및 제2화소전극에 인가하는 제1 및 제2데이터선들은, 절연막을 개재하여 겹쳐(중첩)지도록 형성되므로, 단위화소 내의 데이터선이 점유하는 면적을 하나의 데이터선의 경우와는 폭의 변화가 없도록 억제할 수 있다. 또, 이 발명의 액정표시장치의 제조방법에 의하면, 공지의 박막형성방법 및 공지의 박막패터닝방법을 조합한 것으로써, 비용증가를 수반하지 않으면서 액정표시장치를 용이하게 제조할 수 있다. 따라서, 개구비를 낮추는 일 없이, 표시화면상에 동일 극성의 화소들만을 표시하는 경우에도 깜박임(명멸)이 강하게 발생하는 것을 억제할 수 있다.

## (57) 청구의 범위

### 청구항 1.

각 단위화소가, 동일 주사선에 의해 구동되는 복수개의 제1 및 제2구동소자들로 이루어진 복수개의 구동소자들이 형성된 구동소자기관과 대향기관 사이에 밀봉되는 방식으로 놓여진 액정과, 하나의 화소전극에는 화소전압이 제1 및 제2데이터선들 중 하나로부터 상기 제1 및 제2구동소자들 중 하나를 통해 공급되며, 다른 하나의 화소전극에는 상기 제1 및 제2데이터선들 중 상기 하나로부터 공급되는 상기 화소전압과는 극성이 반대인 화소전압이 상기 제1 및 제2데이터선들 중 다른 하나로부터 상기 제1 및 제2구동소자들 중 다른 하나를 통해 공급되는 제1 및 제2화소전극들을 가지는, 복수개의 단위화소들을 포함하며,

상기 제1 및 제2데이터선들은, 상기 제2데이터선이 상기 제1데이터선 위쪽에 놓이도록 그리고 상기 제1데이터선이 상기 구동소자기관 상에서 상기 제1 및 제2데이터선들 사이에 절연막을 개재하여 상기 제2데이터선에 의해 겹쳐지도록 그리고 상기 제1 및 제2데이터선들이 전기적으로 서로 분리되도록 형성된 액정표시장치.

### 청구항 2.

제1항에 있어서, 상기 절연막은 유기절연막, 무기절연막, 또는 상기 유기절연막 및 상기 무기절연막 둘 다의 적층막으로 구성되는 액정표시장치.

### 청구항 3.

제1항에 있어서, 상기 제1 및 제2화소전극들과 공통전극들은, 상기 구동소자기관 위에, 상기 제1 및 제2화소전극들과 상기 공통전극들이 층간절연막에 의해 서로 절연되도록 형성된 액정표시장치.

### 청구항 4.

제1항에 있어서, 상기 제1 및 제2화소전극들과 상기 제1데이터선은 동일 절연막 위에 형성된 액정표시장치.

### 청구항 5.

제1항에 있어서, 상기 제1 및 제2화소전극들과 상기 제2데이터선은 배향막에 의해 덮이는 액정표시장치.

### 청구항 6.

제1항에 있어서, 둘 다에 동일 극성을 갖는 화소전압이 인가되는 상기 제1 및 제2데이터선들은 서로 겹치도록 형성된 액정표시장치.

### 청구항 7.

제6항에 있어서, 상기 제1 및 제2데이터선들은 상기 화소전압을 서로 다른 단위화소들의 상기 제1 및 제2화소전극들에 공급하는 액정표시장치.

### 청구항 8.

제1항에 있어서, 색층이 상기 구동소자기관 위에 형성된 액정표시장치.

## 청구항 9.

제3항에 있어서, 상기 공통전극들은 상기 배향막을 통해 상기 액정과 접촉하고 있는 액정표시장치.

## 청구항 10.

제9항에 있어서, 상기 제2데이터선은, 상기 제2데이터선이 상기 제1데이터선 위쪽에 놓이도록 그리고 상기 제1데이터선이 상기 제2 및 제1데이터선들 사이에 상기 층간절연막을 개재하여 상기 제2데이터선에 의해 겹치도록 형성된 액정표시장치.

## 청구항 11.

제1항에 있어서, 상기 제1 및 제2화소전극들과 공통전극들은 상기 제2데이터선을 덮는 상기 동일 층간절연막 위에 형성된 액정표시장치.

## 청구항 12.

제11항에 있어서, 상기 공통전극들은 상기 대향기관에 형성된 액정표시장치.

## 청구항 13.

제1항에 있어서, 상기 단위화소는 일수평반전구동법, 일수직반전구동법, 또는 도트반전구동법에 의해 구동되는 액정표시장치.

## 청구항 14.

복수개의 단위화소들을 포함하며, 각 단위화소는 동일 주사선에 의해 구동되는 제1 및 제2구동소자들과, 제1 및 제2화소전극들 중 하나에 다른 극성을 갖는 화소전압이 제1 및 제2데이터선들의 각각으로부터 상기 제1 및 제2구동소자들의 각각을 통해 인가되는 제1 및 제2화소전극들을 갖는 액정표시장치를 제조하기 위한 방법에 있어서,

주사선이 투명기관 위에 형성된 후 제1층간절연막이 상기 주사선을 덮도록 상기 제1층간절연막을 형성하고 상기 제1층간절연막 위에 반도체층을 형성하는 제1공정;

드레인전극 및 소스전극을 상기 반도체층 위에 형성하여 상기 제1 및 제2구동소자들을 형성하고 상기 제1층간절연막 및 상기 제1데이터선 위에 상기 제1 및 제2구동소자들 중 하나의 상기 드레인전극에 연결되게 상기 제1 및 제2화소전극들을 형성하는 제2공정; 및

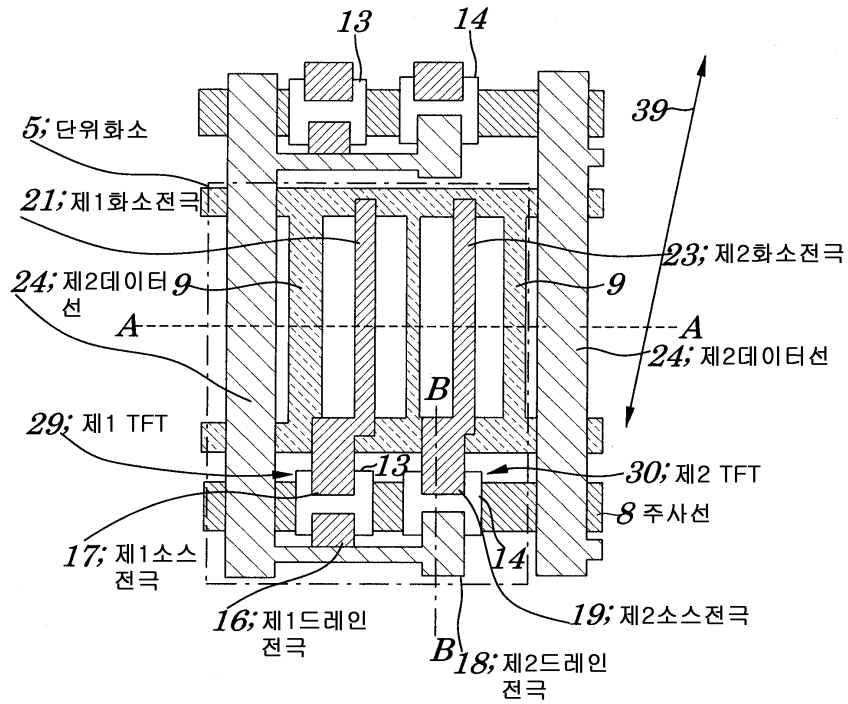
제2층간절연막이 하나의 상기 구동소자를 덮도록 상기 제2층간절연막을 형성한 후 상기 제2층간절연막에 접촉홀을 형성하고, 상기 제1데이터선이 제2데이터선에 의해 상기 제1 및 제2데이터선들 사이에 상기 제2층간절연막을 개재하여 겹치도록 하고 그리고 상기 제1 및 제2데이터선들이 전기적으로 서로 분리되도록 하는 방식으로, 다른 하나의 상기 구동소자의 상기 드레인전극에 상기 접촉홀을 통해 연결되게 상기 제2데이터선을 형성하는 제3공정을 포함하는 액정표시장치 제조방법.

## 청구항 15.

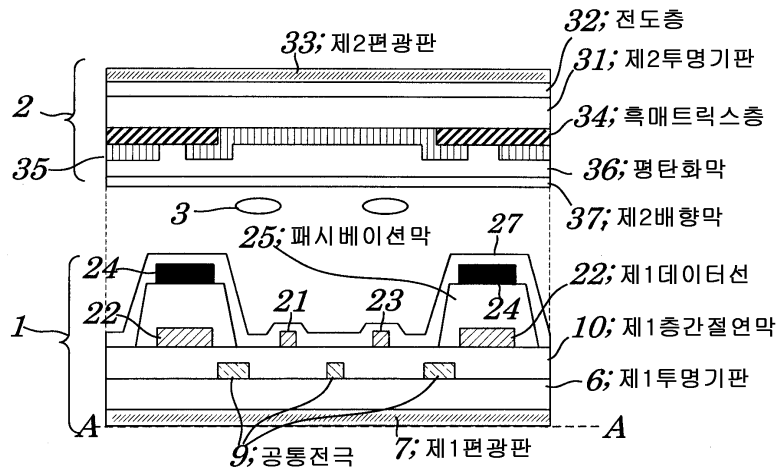
제14항에 있어서, 상기 제3공정에서, 상기 제2층간절연막으로서, 유기절연막, 무기절연막 또는 상기 유기절연막 및 상기 무기절연막 둘 다로 된 적층이 형성되는 액정표시장치 제조방법.

도면

도면1

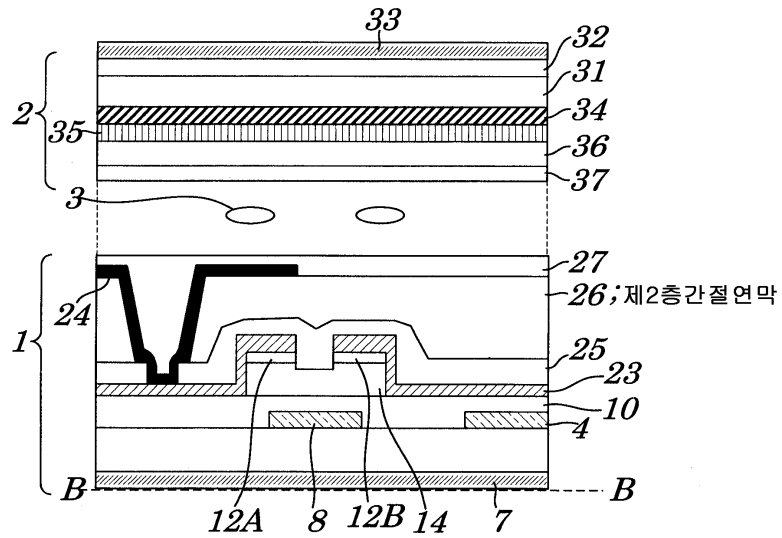


도면2

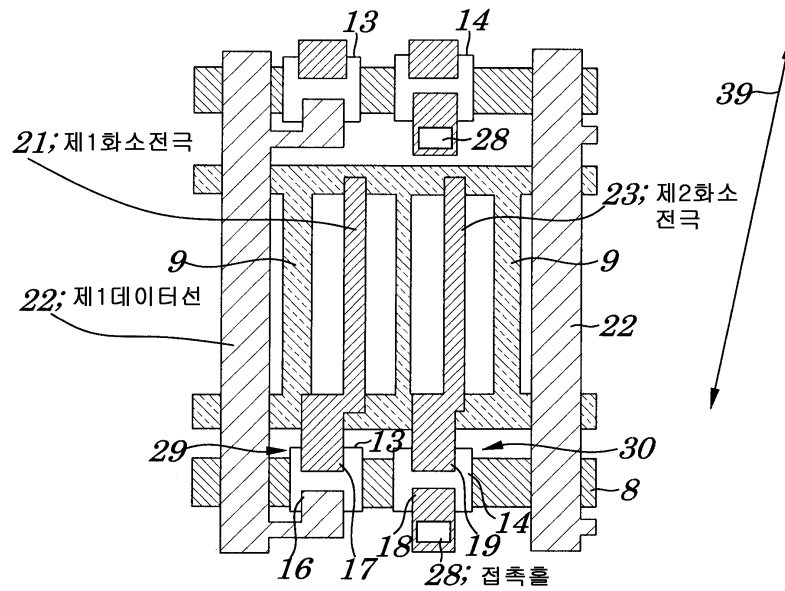




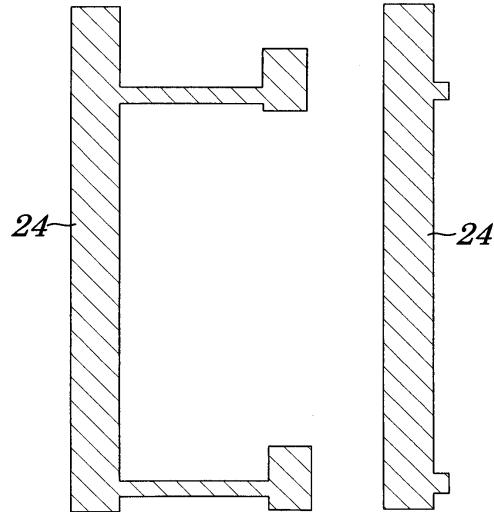
도면3



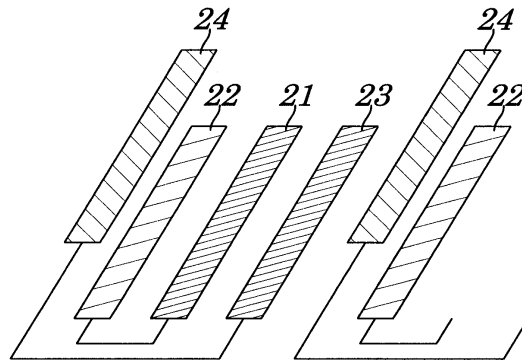
도면4



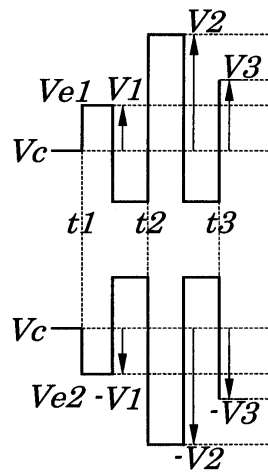
도면5



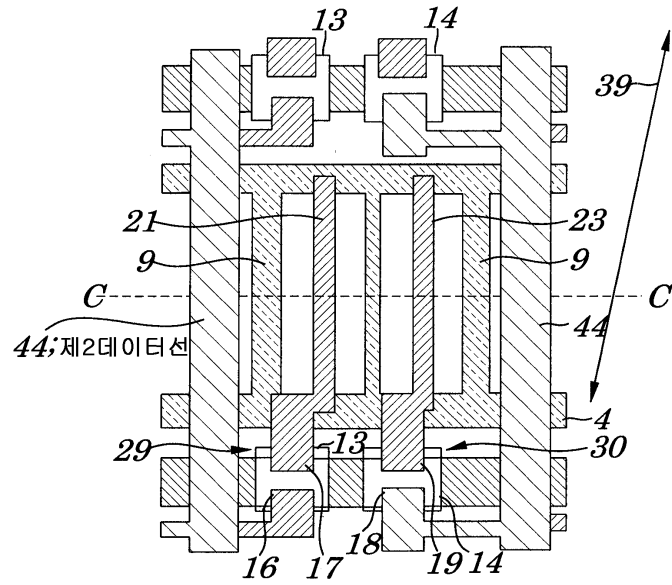
도면6



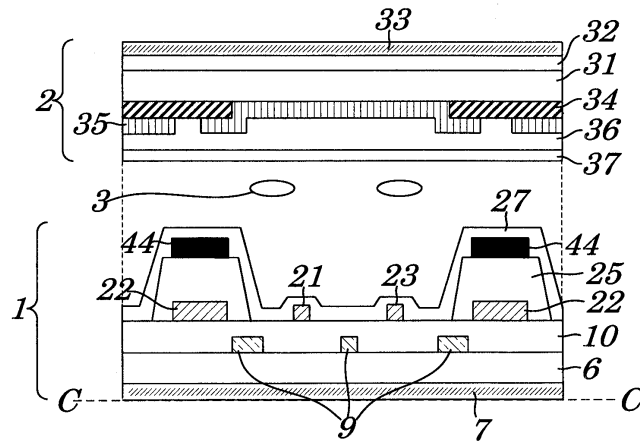
도면7



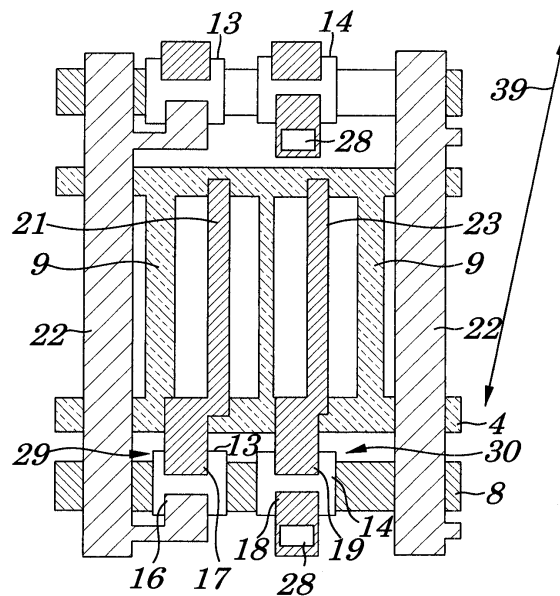
도면8



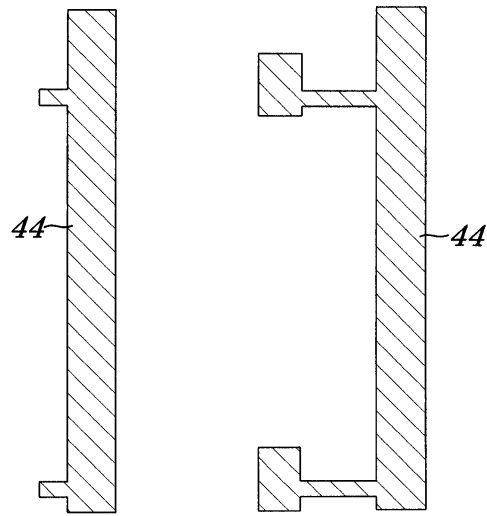
도면9



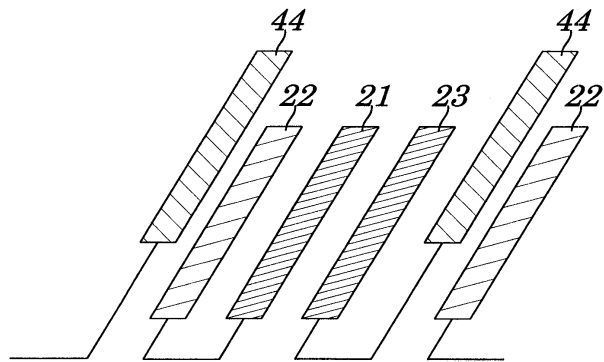
도면10



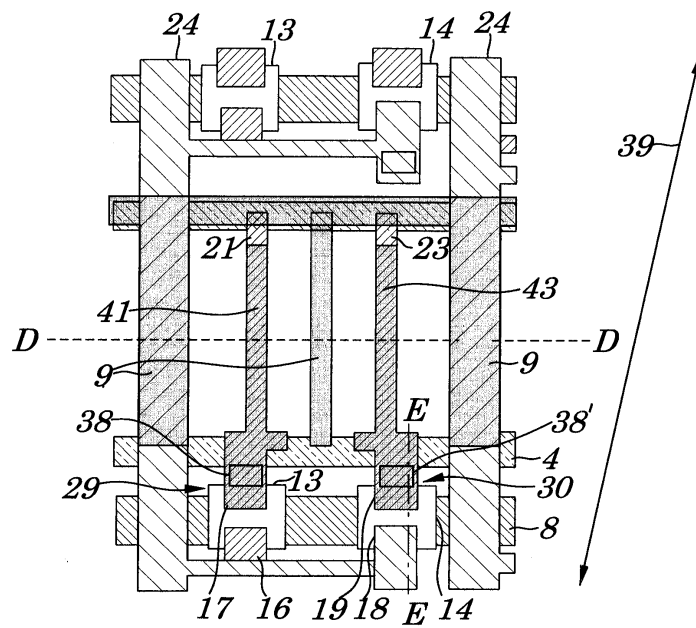
도면11



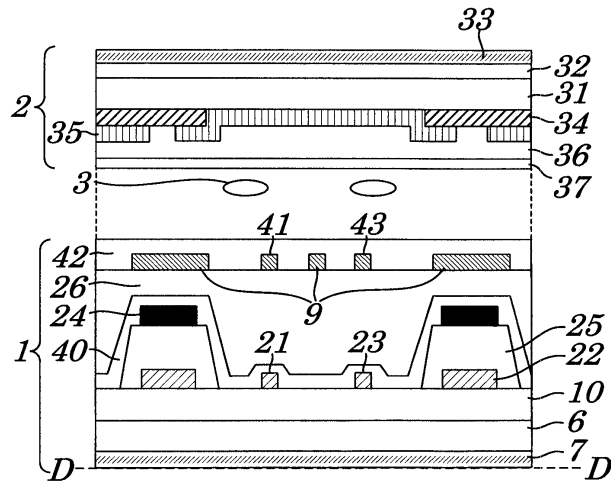
도면12



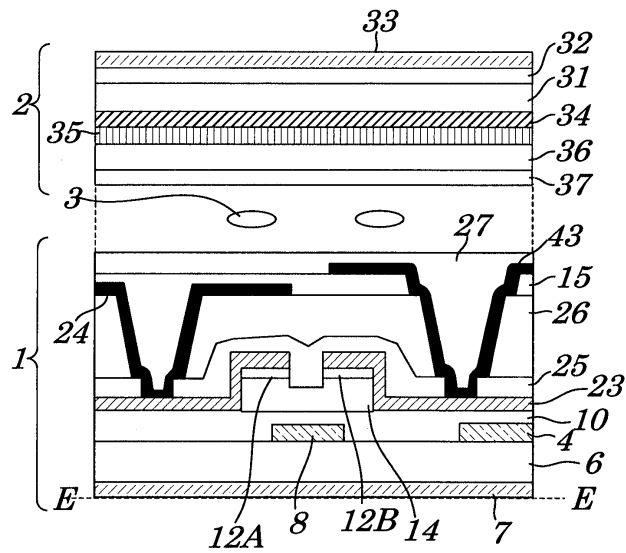
도면13



도면14

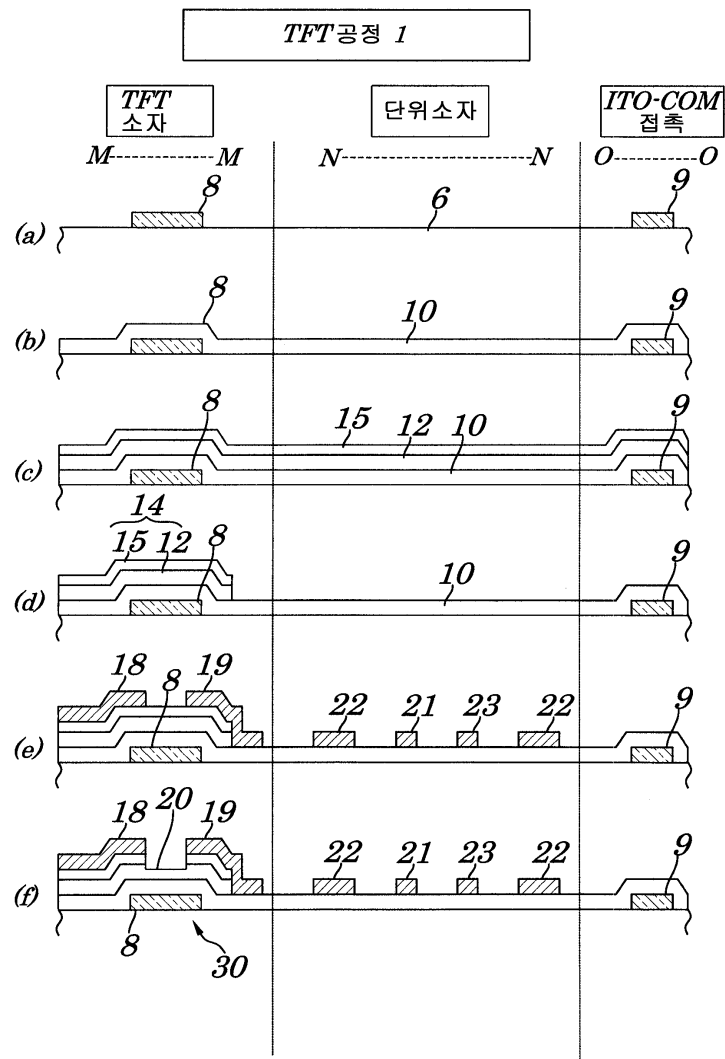


도면15

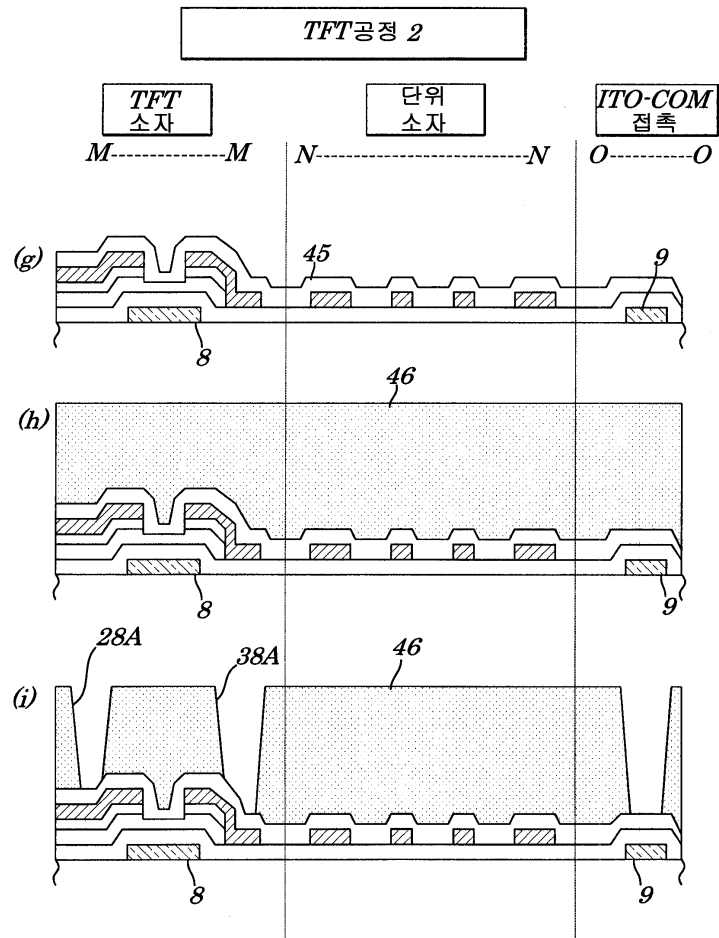




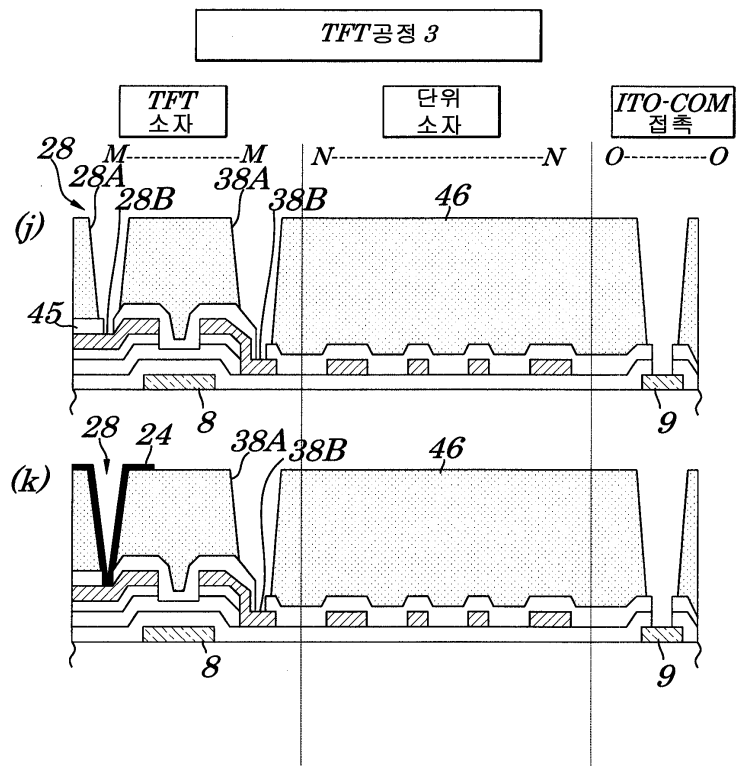
도면16



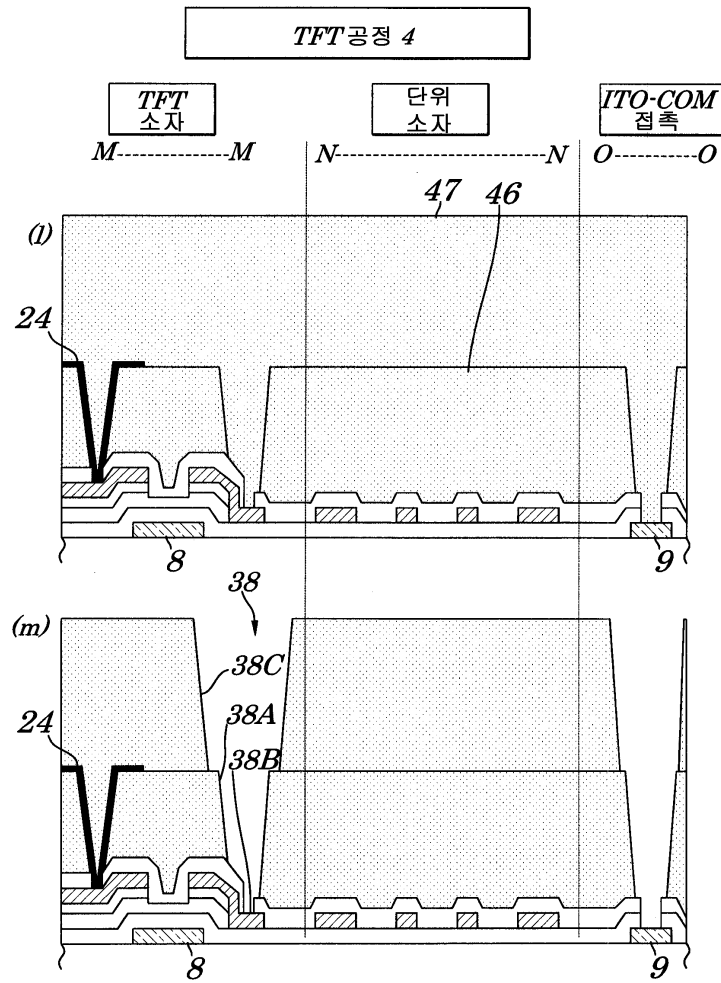
도면17



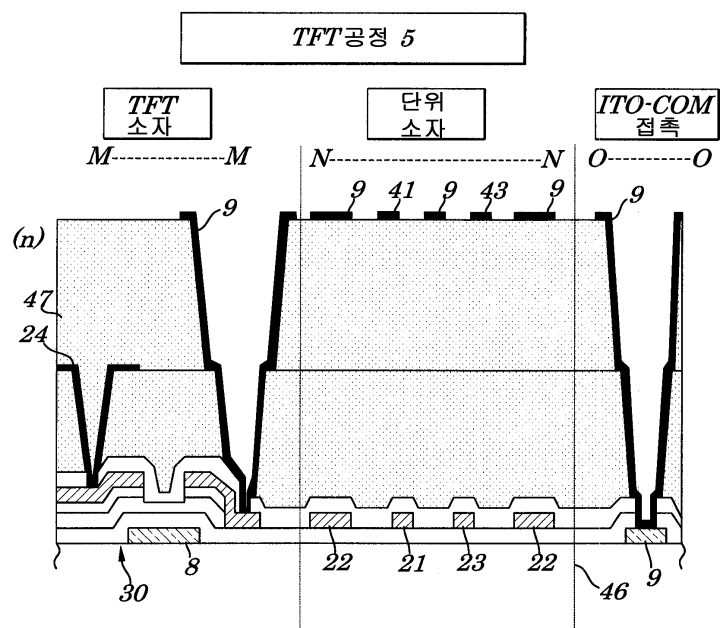
도면18



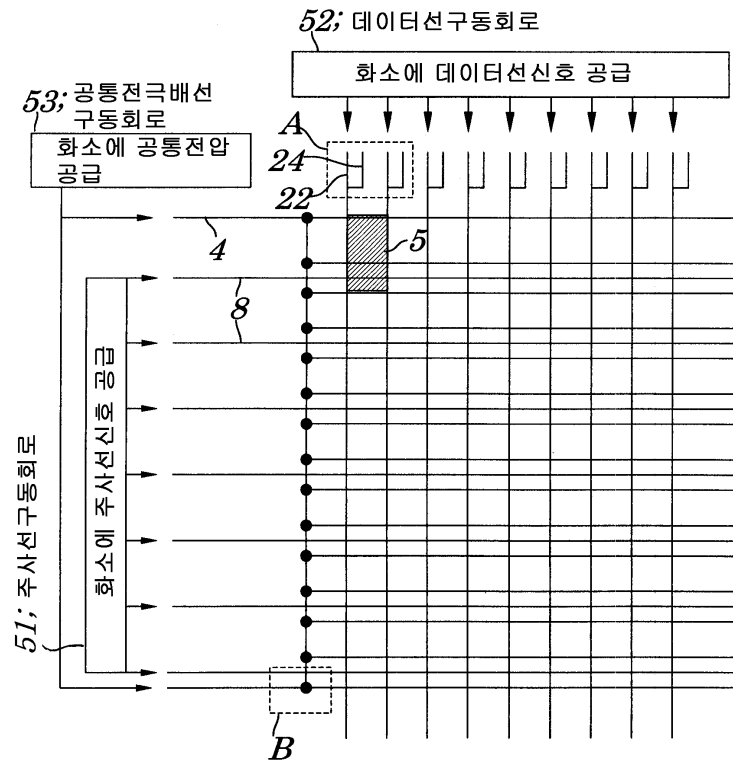
도면19



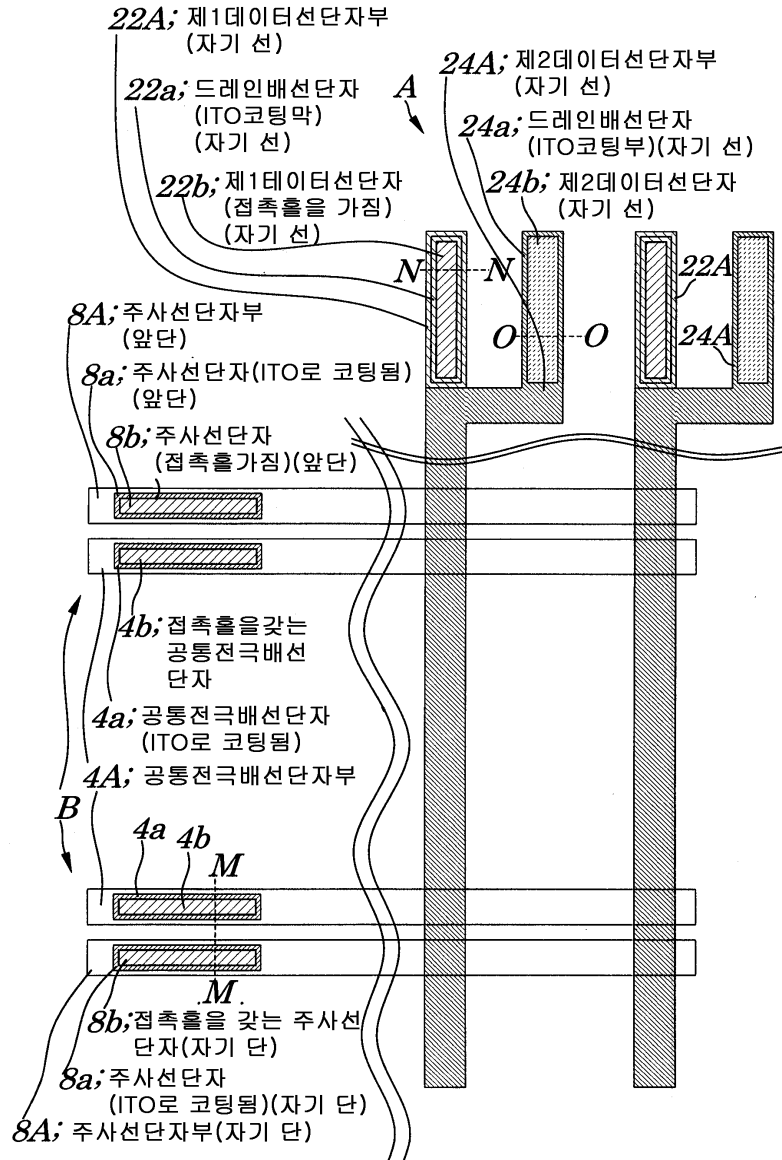
도면20



도면21

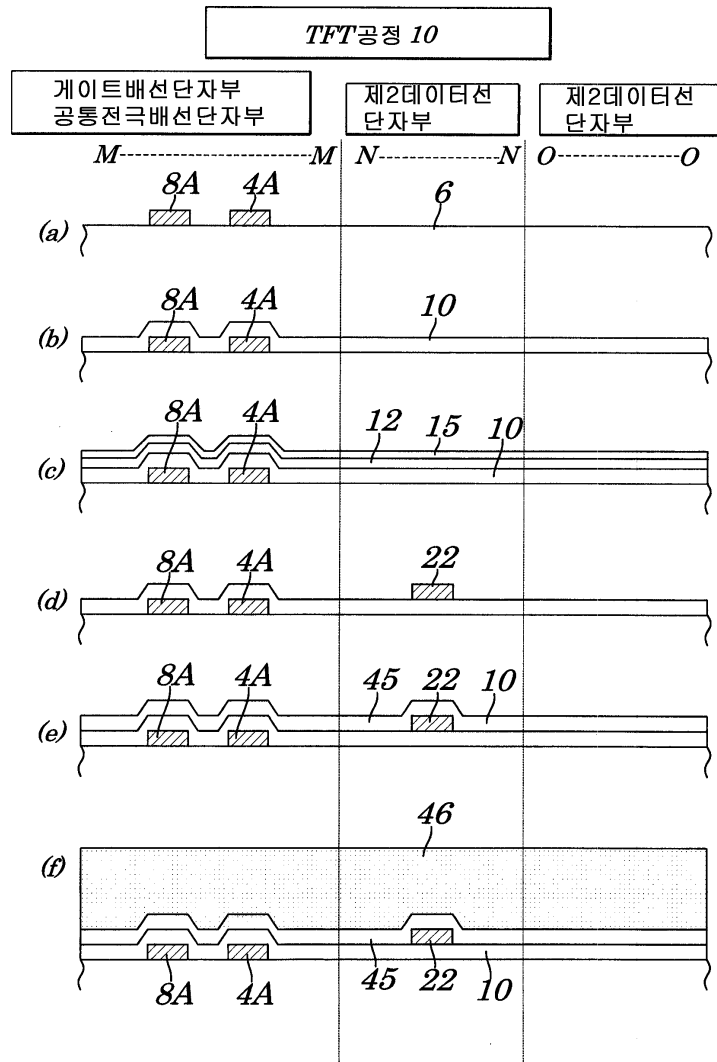


도면22

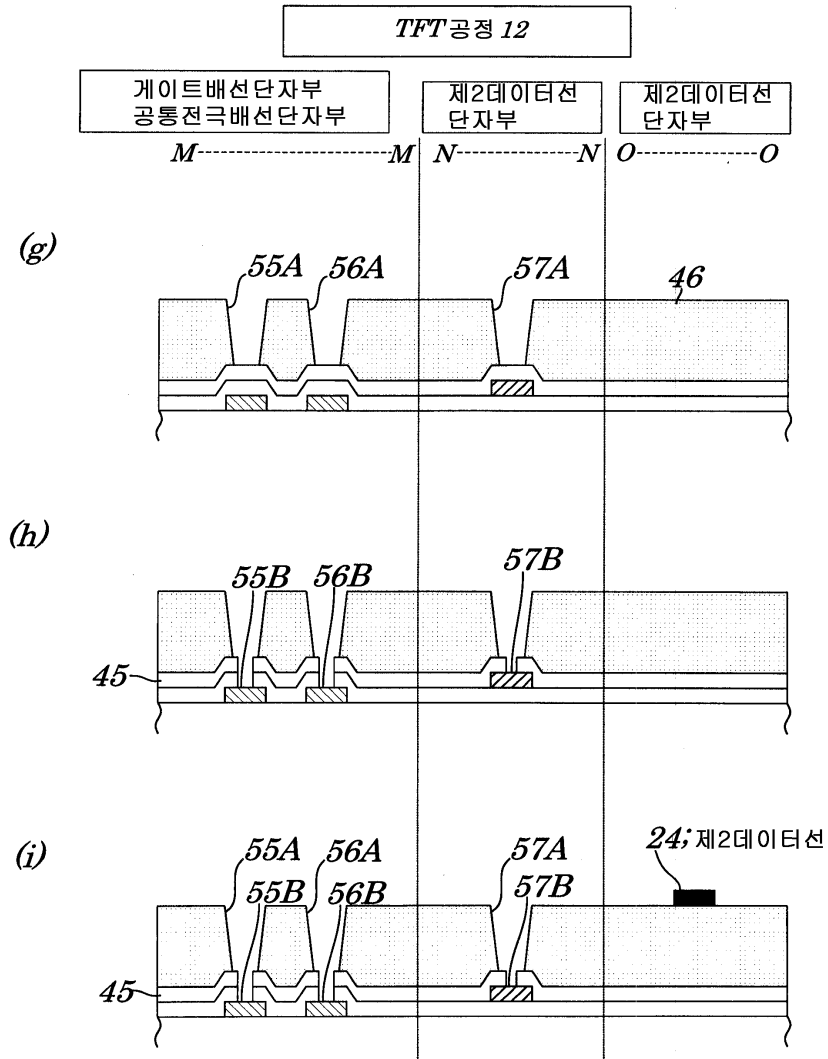




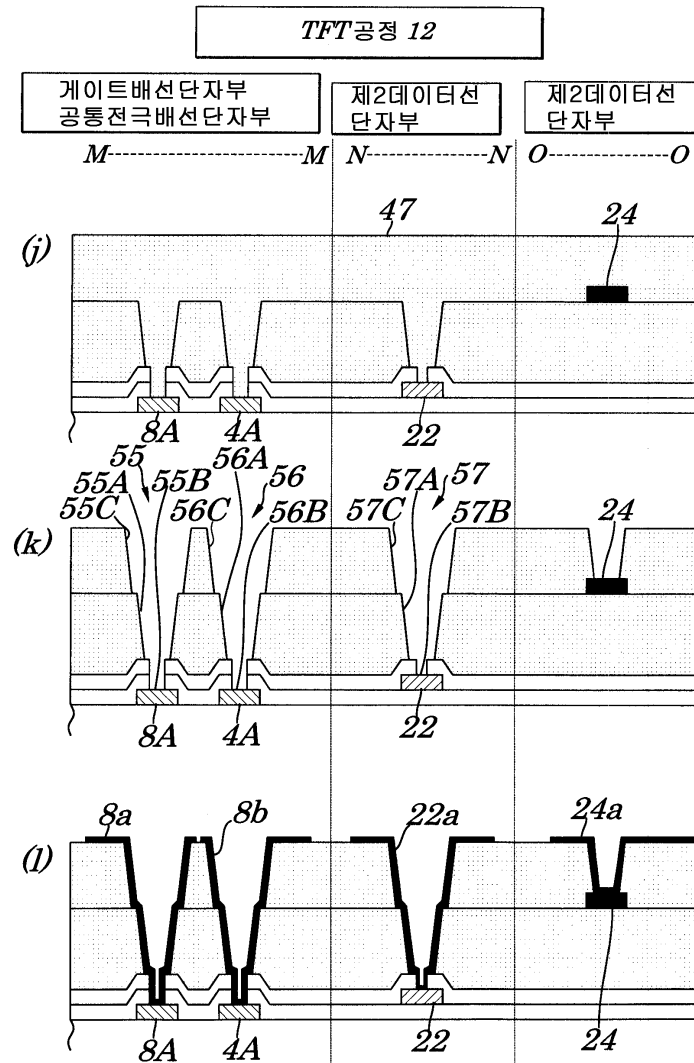
도면23



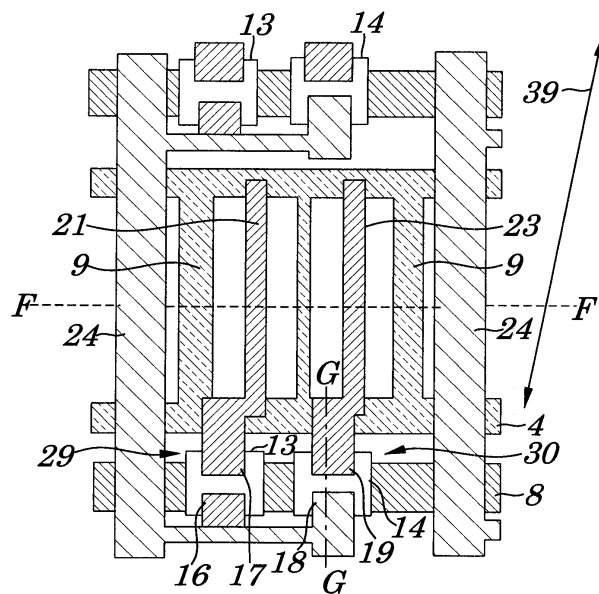
도면24



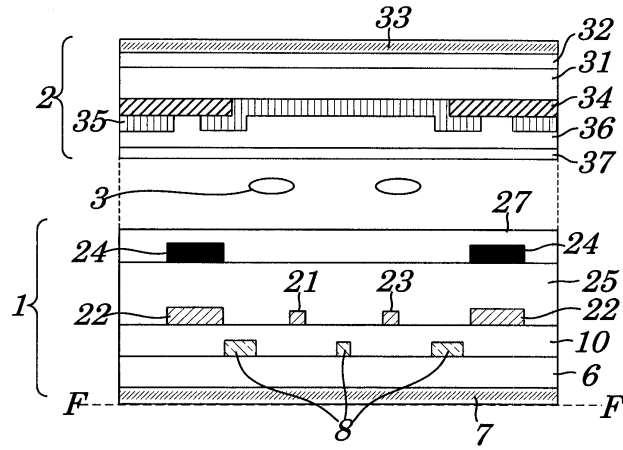
도면25



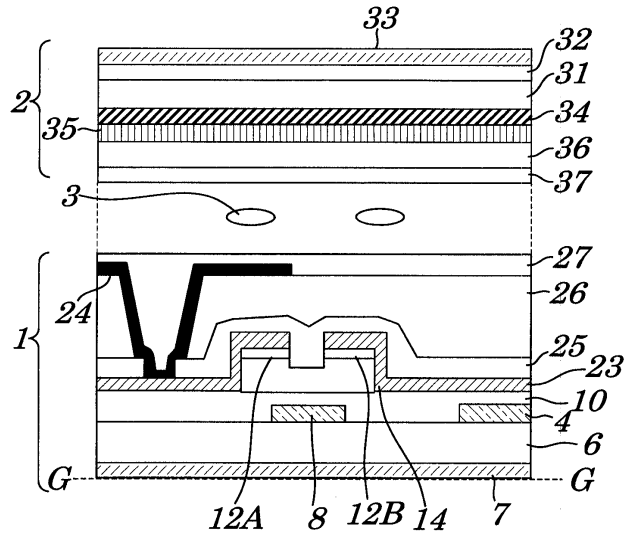
도면26



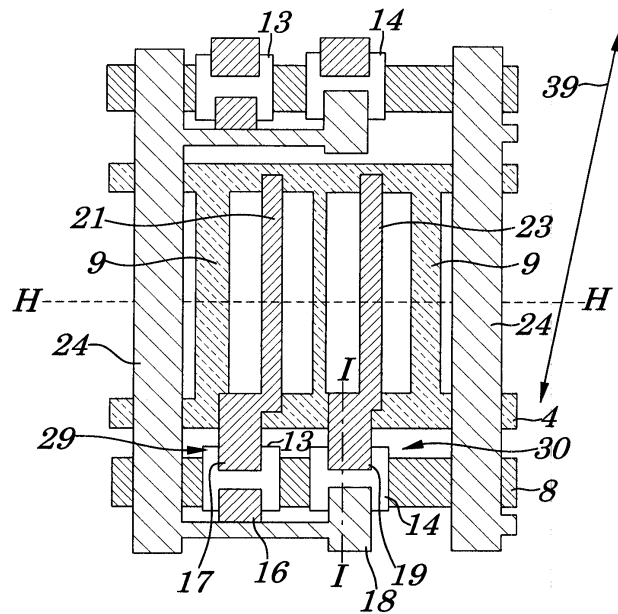
도면27



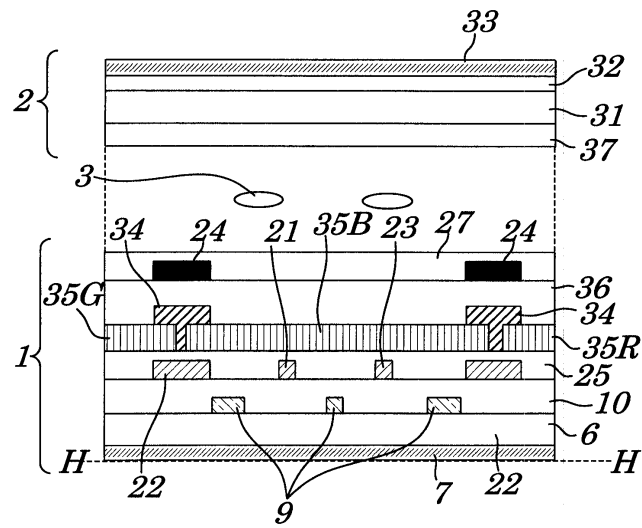
도면28



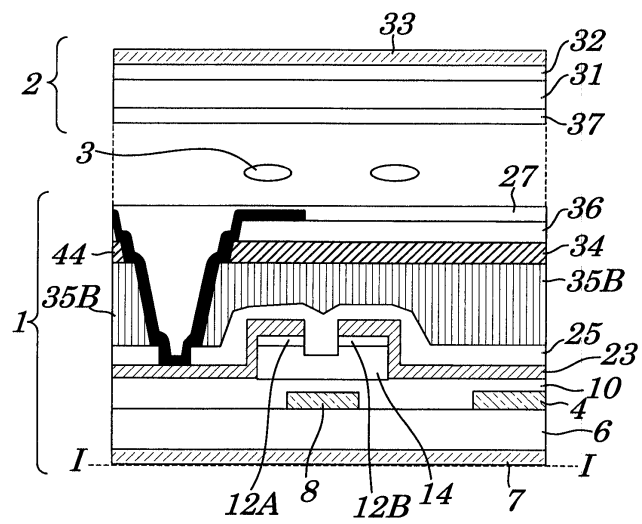
도면29



도면30

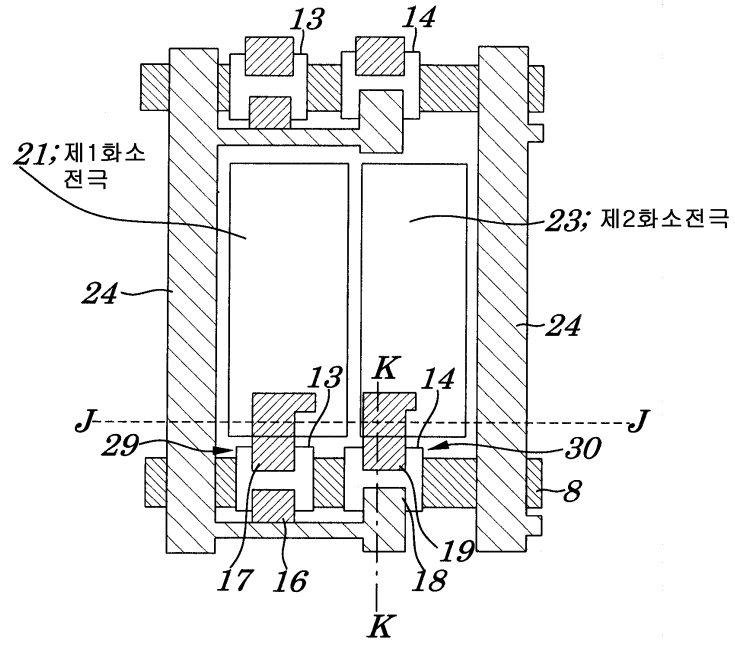


도면31

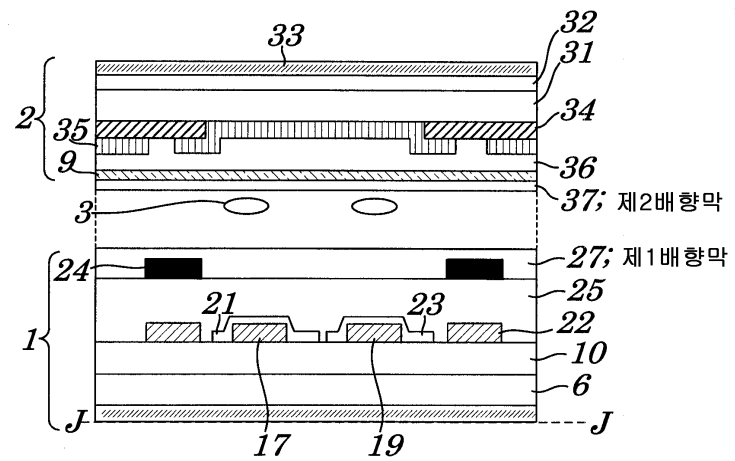




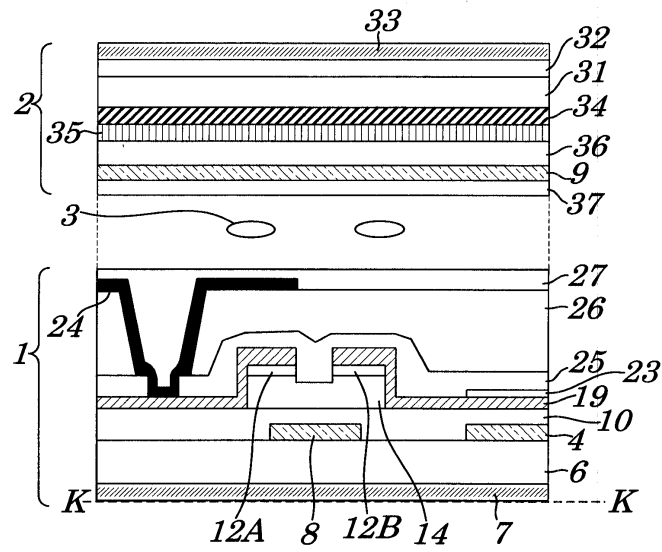
도면32



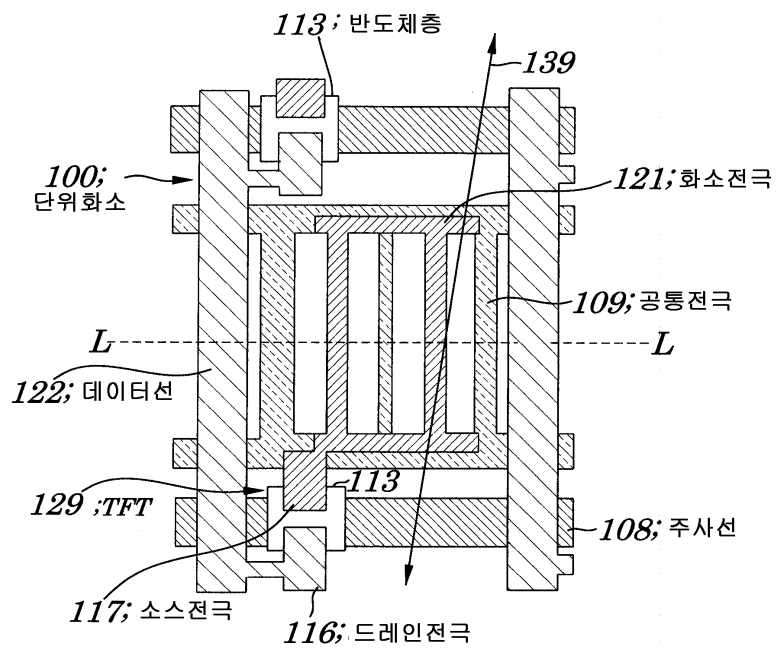
도면33



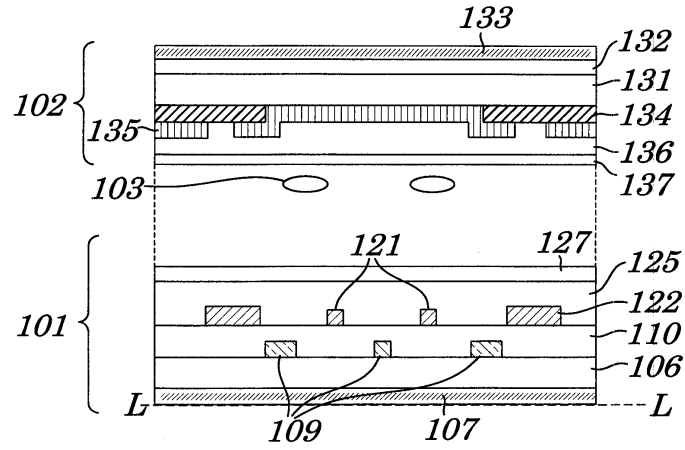
도면34



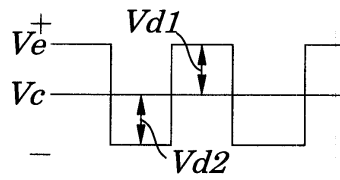
도면35



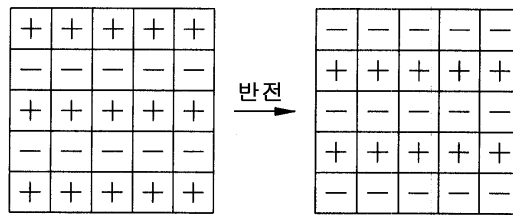
도면36



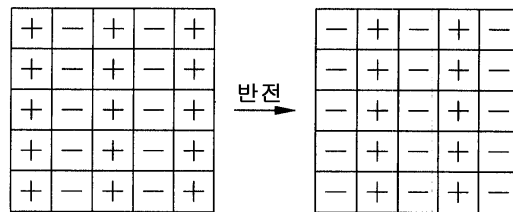
도면37



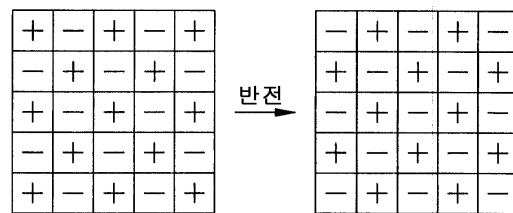
도면38a



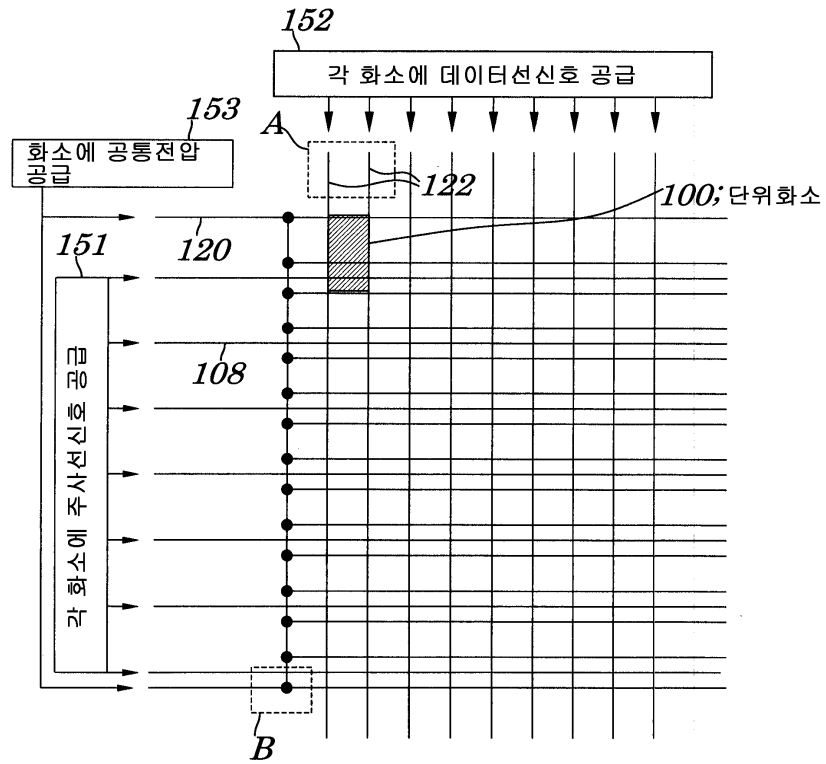
도면38b



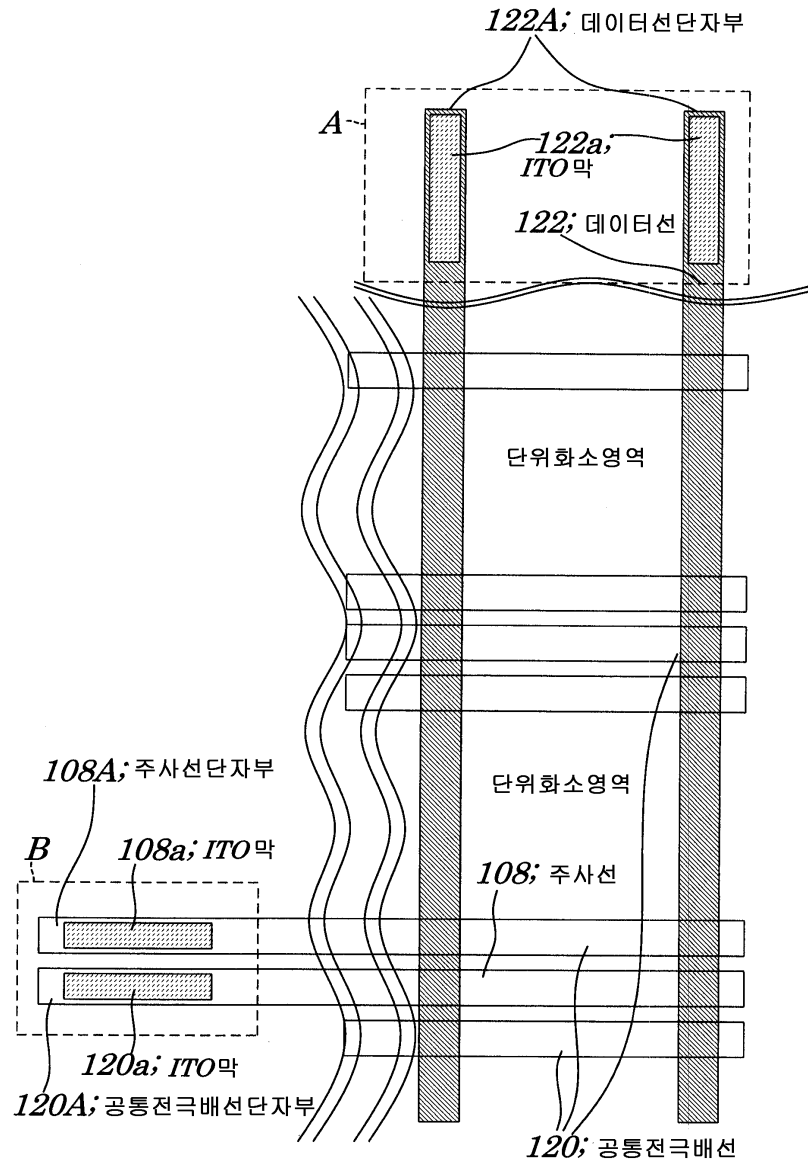
도면38c



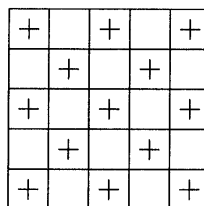
도면39



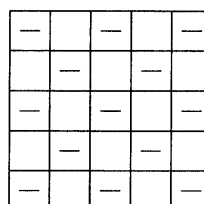
도면40



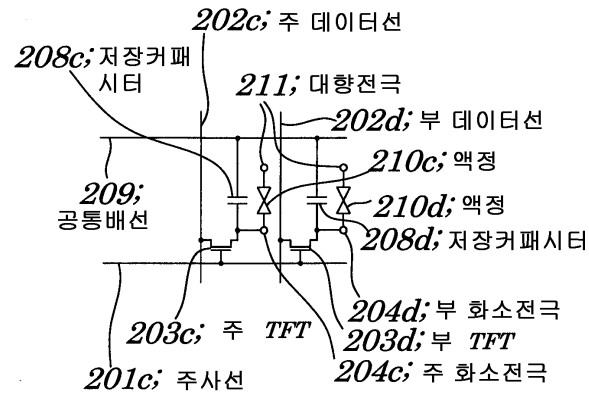
도면41a



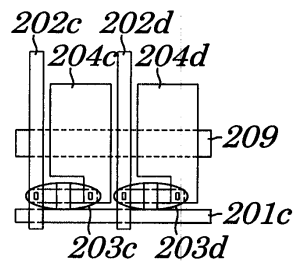
도면41b



도면42a



도면42b



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR100498255B1</a>	公开(公告)日	2005-06-29
申请号	KR1020020015758	申请日	2002-03-22
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	MATSUMOTO KIMIKAZU		
发明人	MATSUMOTO,KIMIKAZU		
IPC分类号	G02F1/1335 G09G3/36 G02F1/1333 G02F1/1368 G02F1/133 G02F1/1362 G02F1/1345 G02F1/1343 H01L21/336 H01L29/786 G02F1/139		
CPC分类号	G09G2320/0247 G09G3/3648 G09G2300/0434 G09G2300/0443 G02F1/134363 G02F1/13624 G09G3/3614 G02F1/1345 G02F2001/13629		
代理人(译)	JO , EUI JE		
优先权	2001085545 2001-03-23 JP		
其他公开文献	KR1020020075304A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

每个相同的极性可以被称为液晶显示器，其可以抑制强闪烁的产生，它不会导致开口面积比的减小，它仅在具有屏幕的像素上显示，并且其制造方法也是如此。液晶显示器。第一和第二数据线分别通过第一和第二薄膜晶体管提供第一和第二像素电极，在该液晶显示器中具有不同极性的像素电压将绝缘层插入第一和第二数据线之间并且为了重叠利用第二数据线形成第一数据线。它与液晶和数据线重叠。

