(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
G09G 3/36

(45) 공고일자 2004년06월16일
(11) 등록번호 10-0436405
(24) 등록일자 2004년06월07일

(21) 출원번호 10-2002-0031665
(22) 출원일자 2002년06월05일

(65) 공개번호 10-2002-0093599
(43) 공개일자 2002년12월16일

(30) 우선권주장 JP-P-2001-00171888 2001년06월07일 일본(JP)

(73) 특허권자 가부시키가이샤 히타치세이사쿠쇼
일본 도쿄토 치요다쿠 간다스루가다이 4쪼메 6반치

(72) 발명자 구도우야스유끼
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루노우찌빌딩가부시키가이샤히타치세이사쿠쇼지적재산권본부내

아까이아끼히또
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루노우찌빌딩가부시키가이샤히타치세이사쿠쇼지적재산권본부내

오오까도가즈오
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루노우찌빌딩가부시키가이샤히타치세이사쿠쇼지적재산권본부내

구로까와가즈나리
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루노우찌빌딩가부시키가이샤히타치세이사쿠쇼지적재산권본부내

히가아쯔히로
일본가나가와껭요꼬하마시도즈까꾸요시다쪼292번지가부시키가이샤히다찌화상정보시스템내

(74) 대리인 구영창
장수길

심사관 : 정경덕

(54) 표시 장치, 표시 장치용 전원 회로 및 표시 장치용 집적회로

요약

본 발명은 공통 전극의 구동 전압과 주사선의 비주사 기간 전압과의 진폭 및 전압 레벨을 설정하는 설정 레지스터와, 설정치에 따라 공통 전극의 구동 전압과 주사선의 비주사 기간 전압과의 진폭 기준 전압을 생성하는 진폭 기준 발생 회로와, 진폭 기준 전압과 설정치로부터 결정되는 진폭 및 전압 레벨로 공통 전극을 교류 구동하는 VcomH 기준 발생 회로 및 VcomL 생성 회로와, 진폭 기준 전압과 설정치로부터 결정되는 진폭 및 전압 레벨로 주사선의 비주사 기간 전압을 생성하는 VgoffH 생성 회로 및 VgoffL 기준 발생 회로를 포함한다.

대표도

도 1

색인어

화소, 표시 패널, 주사, 진폭, 전압 레벨, 공통 전극, 전원 회로

명세서

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 전원 회로의 개략 구성을 도시하는 도면.
도 2는 본 발명의 제1 실시예에 따른 전원 회로의 공통 전압 Vcom을 생성하는 회로의 상세 구성을 도시하는 도면.
도 3은 본 발명의 제1 실시예에 따른 전원 회로의 게이트 오프 전압 Vgoff를 생성하는 회로의 상세 구성을 도시하는 도면.
도 4는 본 발명의 제2 실시예에 따른 전원 회로의 개략 구성을 도시하는 도면.
도 5는 본 발명의 제2 실시예에 따른 전원 회로의 개략 구성을 도시하는 도면.
도 6은 본 발명의 제3 실시예에 따른 전원 회로의 개략 구성을 도시하는 도면.
도 7은 본 발명의 제3 실시예에 따른 전원 회로의 공통 전압 Vcom을 생성하는 회로의 상세 구성을 도시하는 도면.
도 8은 본 발명의 제3 실시예에 따른 전원 회로의 게이트 오프 전압 Vgoff를 생성하는 회로의 상세 구성을 도시하는 도면.
도 9는 본 발명의 제4 실시예에 따른 전원 회로의 개략 구성을 도시하는 도면.
도 10은 본 발명의 제5 실시예에 따른 전원 회로를 포함하는 액정 표시 장치의 개략 구성을 도시하는 도면.
도 11은 본 발명의 제5 실시예에 따른 전원 회로를 포함하는 액정 표시 장치의 설정 데이터의 송신 방법을 도시하는 도면.
도 12는 본 발명의 제5 실시예에 따른 전원 회로의 내부의 상세 구성을 도시하는 도면.
〈도면의 주요 부분에 대한 부호의 설명〉
100 : 설정 레지스터
101 : 진폭 기준 발생 회로
102 : VcomH 기준 발생 회로
103 : VcomL 생성 회로
104 : VgoffL 기준 발생 회로
105 : VgoffH 생성 회로
106, 107, 108, 109 : 버퍼
110, 111 : 전압 셀렉터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전원 회로를 포함한 표시 장치 및 이 표시 장치에 전원을 공급하기 위한 표시용 전원 회로에 관한 것으로, 특히 TFT(Thin Film Transistor) 방식의 액정이나 저온 폴리실리콘을 이용한 액정, 유기 EL, 플라즈마를 이용한 표시 장치 및 그 표시용 구동 회로에 관한 것이다.
JP-A-10-301087은 공통 전극 구동 수단이 공통 구동 전압으로서 교류 구동 전압을 공통 전극에 공급하여 공통 전극을 교류화 구동하고, 비선택 주사 전압 생성부가 공통 전극에 공급되는 교류 구동 전압과 동일한 위상, 동일한 진폭의 비선택 주사 전압을 생성하고, 또한 비선택 주사 전압 생성부가 공통 구동 수단과 직렬로 접속되어, 공통 구동 수단으로부터 출력되는 교류 구동 전압으로부터 소정 레벨 전압 강하한 전압을 전류 증폭하여 출력하는 것을 개시하고 있다. 그리고, 공통 드라이버가 교류화 신호가 입력되는 연산 증폭기와 NPN형 트랜지스터와 PNP형 트랜지스터로 구성되는 버퍼 회로를 포함하고, 게이트 오프 전압 생성부가 저항과 제너 다이오드로 구성되는 레벨 시프트 회로와, 연산 증폭기와 NPN형 트랜지스터와 PNP형 트랜지스터로 구성되는 버퍼 회로를 포함하고, 또한 게이트 오프 전압 생성부가 공통 드라이버로부터의 출력 전압을 레벨 시프트 회로에서 시프트하고, 그 시프트된 전압을 버퍼 회로에서 전류 증폭하는 것을 개시하고 있다.
JP-A-8-76726은 게이트 온 전압 발생 회로가 정전류원과 제너 다이오드로 구성되는 레벨 시프트 회로와, 연산 증폭기와 NPN형 트랜지스터와 PNP형 트랜지스터로 구성되는 버퍼 회로를 포함하며, 공통 드라이버의 출력 전압을 레벨 시프트 회 로에서 시프트하고, 그 시프트된 전압을 버퍼 회로에서 증폭하고, 게이트 오프 전압 발생 회로가 정전류

원과 제너 다이오드로 구성되는 레벨 시프트 회로와, 연산 증폭기와 NPN형 트랜지스터와 PNP형 트랜지스터로 구성되는 버퍼 회로를 포함하며, 공통 드라이버의 출력 전압을 레벨 시프트 회로에서 시프트하고, 그 시프트된 전압을 버퍼 회로에서 증폭하는 것을 개시하고 있다. 또한, 공통 전압 Vcom 파형과, 게이트 전압의 on 레벨 파형과, 게이트 전압의 off 레벨 파형은 직류적인 레벨이 다를 뿐이며, 형태는 동일하므로, 공통 전압 Vcom 파형과, 게이트 전압의 on 레벨 파형과, 게이트 전압의 off 레벨 파형은 그 중의 하나의 파형을 생성함으로써, 다른 두 개의 파형은 그것을 레벨 시프트하는 것만으로도 얻을 수 있게 되는 것을 개시하고 있다. 또한, 가변 저항을 이용하여 공통 전압 생성부에서 생성되는 교류 구동 파형의 공통 전압의 진폭을 변화시키는 것을 개시하고 있다. 또한, 반고정 저항을 이용하여 공통 신호 전압의 직류 레벨을 조정하는 것을 개시하고 있다.

그러나, 종래의 전원 회로는 공통 전압으로부터 제너 다이오드를 통해 정상적으로 전류가 흐르기 때문에, 소비 전력이 높았다. 또한, 적용하는 TFT 액정 패널에 맞게 공통 전압 및 게이트 오프 전압의 진폭이나 전압 레벨을 변경하기 위해서는 각 저항치를 변경하거나, 제너 다이오드 등의 부품을 치환하거나 할 필요가 있었다. 또한, 부품수가 많아 비용상 불리하였다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 액정 표시 장치의 소비 전력을 저감시킬 수 있는 표시 장치 및 표시용 전원 회로를 제공하는 것이다.

또한, 본 발명의 목적은 전원 전압의 진폭이나 전압 레벨의 변경을 용이하게 함으로써, 사용자의 편리성을 향상시킬 수 있는 표시 장치 및 표시용 전원 회로를 제공하는 것이다.

발명의 구성 및 작용

본 발명은 표시 장치의 공통 전극의 구동 전압과 주사선의 비주사 기간 전압과의 진폭 및 전압 레벨을 설정하는 설정치 보유 회로와, 설정치에 따라 상기 공통 전극의 구동 전압과 상기 주사선의 비주사 기간 전압과의 진폭 기준 전압을 생성하는 진폭 기준 전압 생성 회로와, 상기 진폭 기준 전압과 설정치로부터 결정되는 진폭 및 전압 레벨로 상기 공통 전극을 교류 구동하는 공통 전극 구동 회로와, 상기 진폭 기준 전압과 설정치로부터 결정되는 진폭 및 전압 레벨로 상기 주사선의 비주사 기간 전압을 생성하는 비주사 기간 전압 생성 회로를 포함한다.

또한, 본 발명은 표시 장치의 공통 전극의 구동 전압과 주사선의 비주사 기간 전압과의 전압 레벨을 설정하는 설정치 보유 회로와, 공통 전극의 구동 전압의 한쪽의 전위를 고정하고, 다른 쪽의 전위를 설정치에 따라 생성하는 공통 전극 구동 회로와, 주사선의 비주사 기간 전압의 한쪽의 전위를 설정치에 따라 생성하고, 다른 쪽의 전위를 공통 전극의 구동 전압의 전위차로부터 생성하는 비주사 기간 전압 생성 회로를 포함한다.

〈제1 실시예〉

도 1 내지 도 3을 이용하여, 본 발명의 일 실시예에 따른 전원 회로의 구성 및 동작에 대하여 설명한다.

도 1을 이용하여, 본 실시예에 따른 전원 회로의 전체 구성에 대하여 설명한다. 본 실시예에 따른 전원 회로는 설정치를 보유하는 설정 레지스터(100)와, 기준 전압 Vreg 및 설정치에 따라 전압 Vamp를 생성하는 진폭 기준 발생 회로(101)와, 기준 전압 Vreg 및 설정치에 따라 전압 VcomH를 생성하는 VcomH 기준 발생 회로(102)와, 상기 VcomH와 상기 Vamp로부터 전압 VcomL을 생성하는 VcomL 생성 회로(103)와, 기준 전압 Vreg 및 설정치에 따라 전압 VgoffL을 생성하는 VgoffL 기준 발생 회로(105)와, 상기 VgoffL과 상기 Vamp 및 전압 VgoffH를 생성하는 VgoffH 생성 회로(104)와, VcomH 및 VcomL과 VgoffH 및 VgoffL을 받아 전류 증폭하는 버퍼(106 109)와, 교류화 신호 M에 따라 VcomH 및 VcomL을 전환하여 공통 전압 Vcom을 생성하는 전압 셀렉터(110)와, 교류화 신호 M에 따라 VgoffH 및 VgoffL을 전환하여 게이트 오프 전압 Vgoff를 생성하는 전압 셀렉터(111)를 포함한다.

다음으로, 본 실시예에 따른 전원 회로의 동작에 대하여 설명한다. 우선, 설정 레지스터(100)에는 진폭 기준 발생 회로(101)와, VcomH 기준 발생 회로(102)와, VgoffL 기준 발생 회로(105)의 각 회로가 생성하는 전압을 결정하기 위한 설정치가 보유되어 있다. 각 설정치를 변경하면, 변경된 설정치에 따라 각 회로가 생성하는 전압이 변화한다. 진폭 기준 발생 회로(101)는 기준 전압 Vreg를 기준으로 하여 설정치에 따라, VcomL 생성 회로(103) 및 VgoffH 생성 회로(104)의 기준 전압인 전압 Vamp를 생성하여, 공통 전압 Vcom 및 게이트 오프 전압 Vgoff의 전압 진폭을 결정한다. VcomH 기준 발생 회로(102)는 기준 전압 Vreg를 기준으로 하여 설정치에 따라, 공통 전압 Vcom의 고전위측 전압이 되는 전압 VcomH를 생성한다. VcomL 생성 회로(103)는 VcomH를 기준으로 하여 Vamp에 따라, 공통 전압 Vcom의 저전위측 전압이 되는 전압 VcomL을 생성한다. VcomH 및 VcomL은 각각 버퍼(106) 및 버퍼(107)에 의해 TFT 액정 패널의 공통 전극을 구동하는 데 충분한 전류를 공급하도록 전류 증폭된다. 버퍼(106)와 버퍼(107)에 의해 증폭된 VcomH와 VcomL은 전압 셀렉터(110)에 입력되고, 교류화 신호 M에 의해 전환되어 어느 하나가 공통 전압 Vcom으로서 출력된다. 예를 들면, 교류화 신호 M이 로우 레벨일 때 액정 패널의 구동 전압이 정극성이라고 하면, 전압 셀렉터(110)는 VcomL을 선택하여 출력한다. VgoffL 기준 발생 회로(105)는 기준 전압 Vreg를 기준으로 하여 설정치에 따라, 게이트 오프 전압 Vgoff의 저전위측 전압이 되는 전압 VgoffL을 생성한다. VgoffH 생성 회로(104)는 VgoffL을 기준으로 하여 Vamp에 따라, 게이트 오프 전압 Vgoff의 고전위측 전압이 되는 전압 VgoffH를 생성한다. 또, 전압 VgoffH는 VgoffL과의 전위차가 공통 전압 Vcom의 진폭과 동일하게 되도록 한다. VgoffH 및 VgoffL은 각각 버퍼(108) 및 버퍼(109)에 의해, TFT 액정 패널의 게이트 전극의 오프 기간을 구동하는 데 충분한 전류를 공급하도록 전류 증폭된다. 버퍼(108)와 버퍼(109)에 의해 증폭된 VgoffH와 VgoffL은 전압 셀렉터(111)에 입력되고, 교류화 신호 M에 의해 전환되어 어느 하나가 게이트 오프 전압 Vgoff로서 출력된다. 예를 들면, 교류화 신호 M이 로우 레벨

일 때 액정 패널의 구동 전압이 정극성이라고 하면, 전압 셀렉터(111)는 VgoffL을 선택하여 출력한다. 따라서, 공통 전압 Vcom과, 게이트 오프 전압 Vgoff는 동일한 위상이며 동일한 진폭의 전압 파형이 된다.
다음으로, 도 2를 이용하여 본 실시예에 따른 전원 회로의 공통 전압 Vcom을 생성하는 회로에 대하여 구체적인 예를 들어 상세히 설명한다. 도 2에서, 진폭 기준 발생 회로(101)는 연산 증폭기 OP1과, 가변 저항 R1a와, 저항 R1b로 구성된다. VcomH 기준 발생 회로(102)는 연산 증폭기 OP2와, 가변 저항 R2a와, 저항 R2b로 구성된다. VcomL 생성 회로(103)는 연산 증폭기 OP3과, 저항 R3a 내지 R3d로 구성된다. 버퍼(106)는 연산 증폭기 OP6으로 구성된다. 버퍼(107)는 연산 증폭기 OP7로 구성된다. 또, VcomH는 통상 플러스의 전원 전압 DDVDH 부근의 전압치로 설정되기 때문에, OP2와 OP6의 플러스의 전원은 DDVDH, 마이너스의 전원은 접지 GND로 한다. 또한, VcomL은 통상 GND 부근의 전압치로 설정되기 때문에, OP3과 OP7의 플러스의 전원은 DDVDH, 마이너스의 전원은 마이너스의 전원 전압 VCL로 한다. 또한, 전압 진폭에 관련된 전압 Vamp를 생성하는 OP1의 플러스의 전원은 DDVDH, 마이너스의 전원은 접지 GND로 한다.
진폭 기준 발생 회로(101)에서는 기준 전압 Vreg로부터 가변 저항 R1a 및 저항 R1b로 분압하여 얻어지는 전압을 전압 폴로워를 이루는 연산 증폭기 OP1로 버퍼링하여 전압 Vamp를 생성한다. 가변 저항 R1a는 저항과 MOS 스위치로 구성되는, 소위 전자식 볼륨 저항으로, 설정 레지스터(100)의 설정치에 의해 저항치가 변경 가능하다. 또한, VcomH 기준 발생 회로(102)에서는 기준 전압 Vreg로부터 가변 저항 R2a 및 저항 R2b에 의해 분압하여 얻어지는 전압을 전압 폴로워를 이루는 연산 증폭기 OP2로 버퍼링하여 전압 VcomH를 생성한다. 가변 저항 R2a는 가변 저항 R1a와 마찬가지로, 설정 레지스터(100)의 설정치에 의해 저항치가 변경 가능하다. VcomL 생성 회로(103)는 차동 증폭 회로를 이루며, VcomH와 Vamp로부터 VcomL을 생 성한다. VcomL의 전압은 다음 수학식 1과 같이 표현된다.

수학식 1

$$VcomL = A \cdot VcomH - B \cdot Vamp$$

(단, A={(R3c+R3d) · R3b}/{(R3a+R3b) · R3d}, B=R3c/R3d로 함)
버퍼(106)에서는 전압 폴로워를 이루는 연산 증폭기 OP6으로 VcomH를 버퍼링한다. 또한, 버퍼(107)에서는 전압 폴로워를 이루는 연산 증폭기 OP7로 VcomL을 버퍼링한다. 이상과 같이 VcomH와 Vamp로부터 VcomL을 생성할 수 있고, VcomH와 Vamp를 설정치에 의해 조절하여 Vcom의 진폭 및 전압 레벨을 용이하게 조절할 수 있다.
여기서, 공통 전압 Vcom의 진폭을, VcomH의 설정에 상관없이 Vamp의 설정만으로 생성하기 위한 조건을 나타내면, R3a=R3c, R3b=R3d이고, 이것을 수학식 1에 대입하여 다음 수학식 2를 얻는다.

수학식 2

$$VcomH - VcomL = (R3a/R3b) \cdot Vamp$$

즉, 공통 전압 Vcom의 진폭은 Vamp에 비례한 전압이 된다.
여기서 VcomL의 전압치에 대하여 설명한다. VcomL은 (R3a/R3b)와 Vamp의 곱으로 결정되고, GND 부근의 값을 취한다. OP3과 OP7의 플러스의 전원은 DDVDH, 마이너스의 전원은 마이너스의 전원 전압 VCL이기 때문에, VcomL은 마이너스의 전압, GND, 플러스의 전압 중 어느 하나로 할 수 있어, 각종 액정 패널에 대응할 수 있다.
다음으로, 도 3을 이용하여 본 실시예에 따른 전원 회로의 게이트 오프 전압 Vgoff를 생성하는 회로에 대하여 구체적인 예를 들어 상세히 설명한다. 도 3에서, VgoffL 기준 발생 회로(105)는 연산 증폭기 OP4와, 가변 저항 R4a와, 저항 R4b로 구성된다. VgoffH 생성 회로(104)는 연산 증폭기 OP5와, 저항 R5a 내지 R5d로 구성된다. 버퍼(108)는 연산 증폭기 OP8로 구성된다. 버퍼(109)는 연산 증폭기 OP9로 구성된다. 또, VgoffH 및 VgoffL은 접지 GND로부터 마이너스의 전원 전압 VGL의 범위에 있는 것으로 한다.
VgoffL 기준 발생 회로(105)에서는 VgoffL과 플러스의 전원 전압 DDVDH로부터 가변 저항 R4a 및 저항 R4b에 의해 분압하여 얻어지는 전압이 기준 전압 Vreg와 동일하게 되도록 연산 증폭기 OP4가 VgoffL을 생성한다. 가변 저항 R4a는 가변 저항 R1a와 마찬가지로, 설정 레지스터(100)의 설정치에 의해 저항치가 변경 가능하다. VgoffH 생성 회로(104)는 차동 증폭 회로를 이루며, VgoffL과 Vamp로부터 VgoffH를 생성한다. VgoffH의 전압은 다음 수학식 3과 같이 표현된다.

수학식 3

$$VgoffH = C \cdot VgoffL + D \cdot Vamp$$

(단지, C={(R5c+R5d) · R5a}/{(R5a+R5b) · R5c}, D=R5b/R5c로 함)
버퍼(108)에서는 전압 폴로워를 이루는 연산 증폭기 OP8로 VgoffH를 버퍼링한다. 또한, 버퍼(109)에서는 전압 폴로워를 이루는 연산 증폭기 OP9로 VgoffL을 버퍼링한다. 이상과 같이 VgoffL과 Vamp로부터 VgoffH를 생성할 수 있고, VgoffL과 Vamp를 설정치에 의해 조절하여 Vgoff의 진폭 및 전압 레벨을 용이하게 조절할 수 있다.
여기서, 게이트 오프 전압 Vgoff의 진폭을, VgoffL의 설정에 상관없이 Vamp의 설정만으로 생성하기 위한 조건을 나타내면, R5a=R5c, R5b=R5d이고, 이것을 수학식 3에 대입하여 다음 수학식 4를 얻는다.

수학식 4

$$VgoffH-VgoffL=(R5b/R5a)\cdot Vamp$$

즉, 게이트 오프 전압 Vgoff의 진폭은 Vamp에 비례한 전압이 된다.
또한, 공통 전압 Vcom의 진폭과, 게이트 오프 전압 Vgoff의 진폭이 같아지는 조건을 나타내면, (R3a/R3b)=(R5b/R5a)이다.
따라서, 이상과 같이 나타낸 조건을 충족하도록 저항의 비를 선택함으로써, VcomH의 전압과, VgoffL의 전압을 설정하여 공통 전압 Vcom 및 게이트 오프 전압 Vgoff의 기준 전위를 결정하고, 또한 Vamp의 전압을 설정함으로써, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom과, 게이트 오프 전압 Vgoff를 생성할 수 있다.
이상 설명한 바와 같이 진폭 기준 발생 회로 및 VcomH 기준 발생 회로 및 VgoffL 기준 발생 회로의 설정치에 의해, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom 및 게이트 오프 전압 Vgoff를 용이하게 생성할 수 있다.
또한, 본 실시예에 의한 전원 회로는 저항이나 연산 증폭기 등으로 실현 가능하기 때문에, IC에 집적 가능하여, 부품수를 줄일 수 있다.
또한, 저항비로 각 전압 레벨 및 진폭을 결정하기 때문에, 저항치를 높게 하면 정상적인 전류가 억제되어, 저소비 전력화가 가능하다.
이상, 제1 실시예에 따른 전원 회로에 대하여 설명을 행하였지만, 제2 실시예에 따른 전원 회로는 회로 규모를 보다 축소하여, 소비 전력을 삭감하는 방법을 보여준다.

〈제2 실시예〉

이하, 본 발명의 제2 실시예에 따른 전원 회로를, 도 4 및 도 5를 이용하여 설명한다. 본 실시예는 VcomL을 고정시킨 것에 특징을 갖고 있어서, 제1 실시예에 따른 전원 회로의 공통 전압 Vcom 및 게이트 오프 전압 Vgoff의 진폭의 결정 방법과 다르다.
도 4에서, VcomL은 GND로 고정하고, VcomH는 제1 실시예에 따른 전원 회로와 마찬가지로, VcomH 기준 발생 회로(102)로부터 생성한다. 또한, VgoffL은 제1 실시예에 따른 전원 회로와 마찬가지로, VgoffL 기준 발생 회로(105)로부터 생성한다. VgoffH는 VcomH와 VgoffL을 VgoffH 생성 회로(104)에 입력하여 생성한다. 즉, 제1 실시예에 따른 전원 회로에서 VgoffH 생성 회로(104)에 입력하던 Vamp 대신에 VcomH를 입력한다. 각 회로의 구체적인 내부 구성은 제1 실시예에 따른 전원 회로와 동일하다. 따라서, VgoffH는 다음 수학식 5와 같이 표현된다.

수학식 5

$$VgoffH=C\cdot VgoffL+D\cdot VcomH$$

(단, C={(R5c+R5d)·R5a}/{(R5a+R5b)·R5c}, D=R5b/R5c로 함)
여기서, 게이트 오프 전압 Vgoff의 진폭을, VgoffL의 설정에 상관없이 VcomH의 설정만으로 생성하기 위한 조건을 나타내면, R5a=R5c=R5b=R5d이고, 이것을 수학 식 5에 대입하여 다음 수학식 6을 얻는다.

수학식 6

$$VgoffH-VgoffL=VcomH$$

따라서, VcomL을 GND로 고정했을 때, VgoffH 생성 회로의 저항치를 전부 같게 함으로써, VcomH의 전압과, VgoffL의 전압을 설정하여, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom과, 게이트 오프 전압 Vgoff를 생성할 수 있다.
또한, 본 실시예에 의한 전원 회로는 제1 실시예에 따른 전원 회로에 비해 회로 규모를 축소하여, 소비 전력을 삭감시킬 수 있다.
다음으로, 도 5를 이용하여, 제1 실시예에 따른 전원 회로와, 도 4에 도시한 전원 회로를 전환하여 사용할 수 있는 전원 회로에 대하여 설명한다. 도 5에서, 본 실시예에 따른 전원 회로는 Vamp와 VcomH를 전환 신호 MODE에 의해 전환하여 VgoffH 생성 회로(104)에 공급하는 전압 셀렉터(201)와, 버퍼(107)에서 증폭한 VcomL과 GND를 전환 신호 MODE에 의해 전환하여 전압 셀렉터(110)에 공급하는 전압 셀렉터(202)를 구비하고 있다. 또, VgoffH 생성 회로(104)의 저항치를 전부 같게 한다. 즉, R5a=R5c=R5b=R5d가 된다. 또한, VcomL을 GND로 고정하였을 때, 진폭 기준 발생 회로(101)와, VcomL 생성 회로(103)와, 버퍼(107)는 각각의 전원을 차단함으로써 소비 전력을 삭감시킬 수 있다.
이상 설명한 바와 같이 VcomL을 GND로 고정한 경우, 저소비 전력이고, 또한 진폭 기준 발생 회로 및 VcomH 기준 발생 회로 및 VgoffL 기준 발생 회로의 설정치에 의해, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom 및 게이트 오프 전압 Vgoff를 용이하게 생성할 수 있다.
이상, 제2 실시예에 따른 전원 회로에 대하여 설명을 행하였지만, 제3 실시예에 따른 전원 회로에서는 기준 전압을 바꾸어도 마찬가지로 동일한 위상이며 동일한 진폭의 2개의 전압을 용이하게 생성하는 방법에 대하여 설명한다.

〈제3 실시예〉

이하, 본 발명의 제3 실시예에 따른 전원 회로를, 도 6 내지 도 8을 이용하여 설명한다. 먼저, 도 6을 이용하여, 본 실시예에 따른 전원 회로의 전체 구성에 대하여 설명한다.
본 실시예에 따른 전원 회로는 설정치를 보유하는 설정 레지스터(100)와, 기준 전압 Vreg 및 설정치에 따라 전압 Vamp를 생성하는 진폭 기준 발생 회로(101)와, 기준 전압 Vreg 및 설정치에 따라 전압 VcomL을 생성하는 VcomL 기준 발생 회로(301)와, 상기 VcomL과 상기 Vamp로부터 전압 VcomH를 생성하는 VcomH 생성 회로(302)와, 기준

전압 Vreg 및 설정치에 따라 전압 VgoffH를 생성하는 VgoffH 기준 발생 회로(303)와, 상기 VgoffH와 상기 Vamp로부터 전압 VgoffL을 생성하는 VgoffL 생성 회로(304)와, VcomH 및 VcomL과 VgoffH 및 VgoffL을 받아 전류 증폭하는 버퍼(106 109)와, 교류화 신호 M에 따라 VcomH 및 VcomL을 전환하여 공통 전압 Vcom을 생성하는 전압 셀렉터(110)와, 교류화 신호 M에 따라 VgoffH 및 VgoffL을 전환하여 게이트 오프 전압 Vgoff를 생성하는 전압 셀렉터(111)로 구성된다.

다음으로, 본 실시예에 따른 전원 회로의 동작에 대하여 설명한다. 진폭 기준 발생 회로(101)는 기준 전압 Vreg를 기준으로 하여 설정치에 따라, VcomH 생성 회로(302) 및 VgoffL 생성 회로(304)의 기준 전압인 전압 Vamp를 생성하여, 공통 전압 Vcom 및 게이트 오프 전압 Vgoff의 전압 진폭을 결정한다. VcomL 기준 발생 회로(301)는 기준 전압 Vreg를 기준으로 하여 설정치에 따라, 공통 전압 Vcom의 저전위측 전압이 되는 전압 VcomL을 생성한다. VcomH 생성 회로(302)는 VcomL을 기준으로 하여 Vamp에 따라, 공통 전압 Vcom의 고전위측 전압이 되는 전압 VcomH를 생성한다. 버퍼(106) 및 버퍼(107)와 전압 셀렉터(110)는 제1 실시예에 따른 전원 회로와 동작이 동일하다. VgoffH 기준 발생 회로(303)는 기준 전압 Vreg를 기준으로 하여 설정치에 따라, 게이트 오프 전압 Vgoff의 고전위측 전압이 되는 전압 VgoffH를 생성한다. VgoffL 생성 회로(304)는 VgoffH를 기준으로 하여 Vamp에 따라, 게이트 오프 전압 Vgoff의 저전위측 전압이 되는 전압 VgoffL을 생성한다. 또, 전압 VgoffL은 VgoffH와의 전위차가 공통 전압 Vcom의 진폭과 동일하게 되도록 한다. 버퍼(108) 및 버퍼(109)와 전압 셀렉터(111)는 제1 실시예에 따른 전원 회로와 동작이 동일하다.

다음으로, 도 7을 이용하여 본 실시예에 따른 전원 회로의 공통 전압 Vcom을 생성하는 회로에 대하여 구체적인 예를 들어 상세히 설명한다. 도 7에서, 진폭 기준 발생 회로(101)는 제1 실시예에 따른 전원 회로의 진폭 기준 발생 회로와 동일한 구성이다. VcomL 기준 발생 회로(301)는 VcomH 기준 발생 회로(102)와 동일한 구성으로, VcomH 대신에 VcomL을 생성하는 것만이 다르다. VcomH 생성 회로(302)는 연산 증폭기 OP10과, 저항 R6a 내지 R6d로 구성된다. 또, VcomH는 통상 플러스의 전원 전압 VDH 부근의 전압치로 설정되기 때문에, OP10과 OP6의 플러스의 전원 은 VDH, 마이너스의 전원은 접지 GND로 한다. 또한, VcomL은 통상 GND 부근의 전압치로 설정되기 때문에, OP11과 OP7의 플러스의 전원은 VDH, 마이너스의 전원은 마이너스의 전원 전압 VDL로 한다. 또한, 전압 진폭에 관련된 전압 Vamp를 생성하는 OP1의 플러스의 전원은 VDH, 마이너스의 전원은 접지 GND로 한다.

VcomH 생성 회로(302)는 차동 증폭 회로를 이루며, VcomL과 Vamp로부터 VcomH를 생성한다. VcomH의 전압은 다음 수학식 7과 같이 표현된다.

수학식 7

$$VcomH = E \cdot VcomL + F \cdot Vamp$$

(단, E={(R6c+R6d) · R6a}/{(R6a+R6b) · R6c}, F=R6b/R6c로 함)

이상과 같이 VcomL과 Vamp로부터 VcomH를 생성할 수 있고, VcomL과 Vamp를 설정치에 의해 조절하여 Vcom의 진폭 및 전압 레벨을 용이하게 조절할 수 있다.

여기서, 공통 전압 Vcom의 진폭을, VcomL의 설정에 상관없이 Vamp의 설정만으로 생성하기 위한 조건을 나타내면, R6a=R6c, R6b=R6d이고, 이것을 수학식 7에 대입하여 다음 수학식 8을 얻는다.

수학식 8

$$VcomH - VcomL = (R6b/R6a) \cdot Vamp$$

즉, 공통 전압 Vcom의 진폭은 Vamp에 비례한 전압이 된다.

다음으로, 도 8을 이용하여 본 실시예에 따른 전원 회로의 게이트 오프 전압 Vgoff를 생성하는 회로에 대하여 구체적인 예를 들어 상세히 설명한다. 도 8에서, VgoffH 기준 발생 회로(303)는 도 3의 VgoffL 기준 발생 회로(104)와 동일한 구성 으로, VgoffL 대신에 VgoffH를 생성하는 것만이 다르다. VgoffL 생성 회로(304)는 연산 증폭기 OP7과, 저항 R7a 내지 R7d로 구성된다. 또, VgoffH 및 VgoffL은 접지 GND로부터 마이너스의 전원 전압 VGL의 범위에 있는 것으로 한다.

VgoffL 생성 회로(304)는 차동 증폭 회로를 이루며, VgoffH와 Vamp로부터 VgoffL을 생성한다. VgoffL의 전압은 다음 수학식 9와 같이 표현된다.

수학식 9

$$VgoffL = G \cdot VgoffH - H \cdot Vamp$$

(단, G={(R7c+R7d) · R7a}/{(R7a+R7b) · R7c}, H=R7d/R7c로 함)

이상과 같이 VgoffH와 Vamp로부터 VgoffL을 생성할 수 있고, VgoffH와 Vamp를 설정치에 의해 조절하여 Vgoff의 진폭 및 전압 레벨을 용이하게 조절할 수 있다.

여기서, 게이트 오프 전압 Vgoff의 진폭을, VgoffH의 설정에 상관없이 Vamp의 설정만으로 생성하기 위한 조건을 나타내면, R7a=R7c, R7b=R7d이고, 이것을 수학식 9에 대입하여 다음 수학식 10을 얻는다.

수학식 10

$$VgoffH-VgoffL=(R7b/R7a)\cdot Vamp$$

즉, 게이트 오프 전압 Vgoff의 진폭은 Vamp에 비례한 전압이 된다.
또한, 공통 전압 Vcom의 진폭과, 게이트 오프 전압 Vgoff의 진폭이 같아지는 조건을 나타내면, (R6b/R6a)=(R7b/R7a)이다.
따라서, 이상과 같이 나타낸 조건을 전부 충족하도록 저항의 비를 선택함으 로써, VcomL의 전압과, VgoffH의 전압을 설정하여 공통 전압 Vcom 및 게이트 오프 전압 Vgoff의 기준 전위를 결정하고, 또한 Vamp의 전압을 설정함으로써, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom과 게이트 오프 전압 Vgoff를 생성할 수 있다.
이상 설명한 바와 같이 VcomL을 기준으로 하여 VcomH를 생성하고, VgoffH를 기준으로 하여 VgoffL을 생성하여도, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom 및 게이트 오프 전압 Vgoff를 용이하게 생성할 수 있다.
이상, 제3 실시예에 따른 전원 회로에 대하여 설명을 행하였지만, 제4 실시예에 따른 전원 회로에서는 보다 적은 연산 증폭기로 동일한 위상이며 동일한 진폭의 두 개의 전압을 용이하게 생성하는 방법을 보여준다.

〈제4 실시예〉

이하, 본 발명의 제4 실시예에 따른 전원 회로를 도 9를 이용하여 설명한다.
본 실시예에 따른 전원 회로는 제1 실시예에 따른 전원 회로의 VgoffH를 생성하는 회로가 다를 뿐이다. 도 9에 도시한 바와 같이 제1 실시예에 따른 전원 회로의 VgoffH 생성 회로(104)와 버퍼(108) 대신에, 컨덴서(901)와, 버퍼(106)에서 증폭된 VcomH와 전압 셀렉터에 접속하는 VgoffH를 교류화 신호 M에 의해 전환하여 컨덴서(901)의 + 전극에 접속시키는 전압 셀렉터(902)와, 버퍼(107)에서 증폭된 VcomL과 버퍼(109)에서 증폭된 VgoffL을 교류화 신호 M에 의해 전환하여 컨덴서(901)의 - 전극에 접속시키는 전압 셀렉터(903)로 구성된다.
다음으로, 본 실시예에 따른 전원 회로의 동작에 대하여 설명한다. 여기서, 교류화 신호 M이 로우 레벨일 때 액정 패널의 구동 전압을 정극성으로 하고, 전압 셀렉터(110, 111)는 각각 VcomL 및 VgoffL을 선택하여 출력하게 한다. 이 때, 전압 셀렉터(902)는 컨덴서(901)의 + 전극과 VcomH를 접속시키고, 전압 셀렉터(903)는 컨덴서(901)의 - 전극과 VcomL을 접속시켜서 컨덴서(901)를 충전한다. 충분히 충전되면 컨덴서(901)의 양단의 전위차는 공통 전압 Vcom의 진폭과 같아진다. 또한, 이 때, VgoffH는 전압 셀렉터(902)에서 제외되어 있지만, 전압 셀렉터(111)가 VgoffL을 선택하여 출력하고 있기 때문에 문제없다. 다음으로, 교류화 신호 M이 하이 레벨이 되어 부극성이 되면, 전압 셀렉터(110, 111)는 각각 VcomH 및 VgoffH를 선택하여 출력한다. 이 때, 전압 셀렉터(902)는 컨덴서(901)의 + 전극과 VgoffH를 접속시키고, 전압 셀렉터(903)는 컨덴서(901)의 - 전극과 VgoffL을 접속시킨다. 따라서, VgoffH의 전압은 VgoffL로부터 공통 전압 Vcom의 진폭분만큼 높은 전위가 되어, 게이트 오프 전압 Vgoff는 공통 전압 Vcom과 동일한 진폭 또한 동일한 위상의 전압을 출력할 수 있다.
이상 설명한 바와 같이 컨덴서를 이용하여, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom 및 게이트 오프 전압 Vgoff를 용이하게 생성할 수 있다. 컨덴서(901)는 IC의 외장 부품으로 이루어질 수 있지만, 게이트선의 부하 용량이 작으면 컨덴서(901)의 용량치도 작게 할 수 있어, IC에도 집적 가능하다.

〈제5 실시예〉

이하, 본 발명의 제5 실시예에 따른 전원 회로를 포함하는 액정 표시 장치를 도 10 내지 도 12를 이용하여 설명한다.
도 10에 본 실시예에 따른 전원 회로를 포함하는 액정 표시 장치의 개요 구성을 도시한다. 도 10에서, 액정 표시 장치는 마이크로프로세서(이하, MPU: 10)와, 전원 회로(20)와, MPU(10)로부터 지정된 표시 데이터에 맞는 계조 전압을 생성하는 액정 구동 회로(30)와, 계조 전압을 인가하여야 할 화소를 라인 단위로 선택하는 게이트 드라이버(40)와, 복수의 화소가 매트릭스 형상으로 배치된 액정 패널(50)로 구성된다. 또한, 액정 구동 회로(30)는 MPU(10)로부터의 설정 데이터를 수취하는 인터페이스부(31)와, 설정 데이터를 보유하는 레지스터부(32)를 구비한다. 또한, 전원 회로(20)는 제1 내지 제4 실시예에 따른 전원 회로이다.
다음으로, 본 실시예에 따른 전원 회로를 포함하는 액정 표시 장치의 동작에 대하여 설명한다. 우선, 전원 투입 후, MPU(10)는 각 회로의 동작을 설정하는 명령을 액정 구동 회로(30)로 출력한다. 인터페이스부(31)를 통해 명령을 수취한 액정 구동 회로(30)는 레지스터부(32)에 보유한다. 레지스터부(32)에 보유한 설정치 중, 전원 회로(20)와 게이트 드라이버(40)의 설정치에 관해서는, MPU(10)로부터의 송신 명령에 따라, 각각에 설정치를 출력한다. 액정 구동 회로(30)가 MPU(10)와의 인터페이스를 겸하고 있다. 전원 회로(20)는 아날로그 회로이다. 인터페이스부(31)는 직렬 신호의 입력을 받는다.
여기서, 도 11을 이용하여, 전원 회로(20)의 설정치를 액정 구동 회로(30)로부터 송신하는 방법에 대하여 상세히 설명한다. 우선, MPU(10)로부터 기입할 데이터의 인덱스가 보내지고, 이어서 데이터가 보내지고, 인덱스별로 레지스터부(32)에 기입된다. 보내진 데이터 중, 전원 회로(20)의 설정치가 인덱스 01h의 비트 1부터 0, 인덱스 02h의 비트 3부터 2, 인덱스 03h의 비트 2부터 0으로 하면, MPU(10)로부터의 송신 명령이 보내져 온 시점에서, 상기 비트를 모아 전원 회로(20)로 송신한다. 게이트 드라이버(40)에 대해서도 마찬가지로 설정치를 송신할 수 있다. 따라서, MPU(10)와의 인터페이스부를 액정 구동 회로(30)에 집약하여, 전원 회로(20) 및 게이트 드라이버(40)의 회로 규모를 삭감할 수 있다.
도 10에 도시한 바와 같이 액정 구동 회로(30)로부터 송신되는 설정치는, 특히 전원 회로(20)에서는 설정 레지스터(100)에 보유된다. 이와 같이 MPU(10)가 각 회로의 설정치를 출력하여 필요한 데이터만을 액정 구동 회로(30)로부터 전원 회로(20) 및 게이트 드라이버(40)로 출력하여 각 회로의 동작을 결정한다.
또한, 액정 구동 회로(30)는 제어 신호를 출력하여, 컨트롤러의 역할을 담당한다. 전원 회로(20)에 대해서는 승압용 클럭 DCCLK와, 교류화 신호 M을 생성하여 출력한다. 전원 회로(20)는 액정 구동 회로(30)로부터의 설정치를 설정

레지스터(100)에 저장하여, 전원 회로(20) 내부의 각 전압을 설정한다. 게이트 드라이버(40)도 마찬가지로 설정치를 수취하여, 게이트 드라이버(40) 내부의 설정을 행한다. 전원 회로(20)에서는 설정 레지스터의 설정치에 따라, 기준 전원 Vci로부터 승압용 클럭 DCCLK를 바탕으로 승압하여 각 전압을 생성하고, 액정 구동 회로(30)에 대해서는 계조 전압용 전원 DDVDH와, 계조 기준 전압 VDH를 출력한다. 또한, 게이트 드라이버(40)에 대해서는 플러스의 고전압 전원 VGH(게이트 온 전압 Vgon이 됨)와, 마이너스의 고전압 전원 VGL을 출력하고, 게이트 오프 전압 Vgoff를 출력한다. 또한, 액정 패널(50)에 대해서는 액정 패널(50)의 공통 전극에 공통 전 압 Vcom을 출력한다.
다음으로, 상기 전원이 안정적으로 되었을 때, MPU(10)는 표시 데이터를 액정 구동 회로(30)로 출력하고, 액정 구동 회로(30)는 계조 전압용 전원 DDVDH를 전원으로 하는 계조 전압 생성부(도시 생략)에서, 계조 기준 전압 VDH로부터 각 계조의 전압 레벨을 생성하고, 표시 데이터에 따라 계조 전압으로 변환하여, 액정 패널(50)의 데이터선으로 출력한다.
또한, 게이트 드라이버(40)는 플러스 고전압 전원 VGH와 마이너스 고전압 전원 VGL을 전원으로 하고, 액정 구동 회로(30)로부터의 라인 클럭 CL1에 따라, 비주사 기간은 게이트 오프 전압 Vgoff를 출력하고, 주사 기간은 플러스 고전압 전원 VGH를 주사 전압으로 하여, 액정 패널(50)의 게이트선의 주사를 행한다. 따라서, 액정 패널(50)에 표시가 이루어진다.
다음으로, 도 12를 이용하여, 전원 회로(20)의 내부 구성에 대하여 상세히 설명한다. 도 12에서, 전원 회로(20)는 참조 부호(100) 내지 참조 부호(111)의 제1 실시예에 따른 전원 회로의 각 요소에 부가하여, 전압 조정 회로(1100)와, 조정기(1101)와, 승압 회로(1102 1105)와, VDH 기준 발생 회로(1106)와, 버퍼(1107)와, 승압용 컨덴서 C11, C12, C21, C22, C23, C31, C32로 구성된다. 또, 각 전압 출력에는 안정화를 위한 컨덴서 Cb를 부가하고 있다.
다음으로, 각부의 동작에 대하여 설명한다. 우선, 전압 조정 회로(1100)는 기준 전원 Vci로부터 기준 전압 VregP 및 기준 전압 VregN을 생성하여 출력한다. 기준 전압 VregP 및 기준 전압 VregN은 제1 실시예에 따른 전원 회로의 기준 전압 Vreg와 동일한 기능을 한다. 조정기(1101)는 기준 전원 Vci를 기준 전압 VregP로 조정하여, 안정된 전압 Vci1을 공급한다. 제1 승압 회로(1102)는 차지 펌프 회로로서, 승압용 컨덴서 C11, C12를 이용하여 전압 Vci1을 2배 또는 3배로 승압하여, 전원 전압 DDVDH로서 출력한다. 또한, 제2 승압 회로(1103)는 차지 펌프 회로로서, 승압용 컨덴서 C21, C22, C23을 이용하여 전원 전압 DDVDH를 2배 또는 3배 또는 4배로 승압하여, 전원 전압 VGH로서 출력한다. 또한, 제3 승압 회로(1104)는 차지 펌프 회로로서, 승압용 컨덴서 C31을 이용하여 전압 VGH를 -1배하여, 전원 전압 VGL로서 출력한다. 또한, 제4 승압 회로(1105)는 차지 펌프 회로로서, 승압용 컨덴서 C41을 이용하여 기준 전압 Vci를 -1배하여, 전원 전압 VCL로서 출력한다. VDH 기준 발생 회로(1106)는 기준 전압 VregP 및 설정치에 따라 전압 증폭한다. 증폭한 전압은 버퍼(1107)에서 전류 증폭되어, 전압 VDH로서 출력된다. 참조 부호(104) 내지 참조 부호(111)는 제1 실시예에 따른 전원 회로와 동일한 기능을 하는 회로로서, 각 회로의 전원은 승압 회로(1102 1105)에서 생성된 전원 전압을 이용한다. 따라서 안정된 기준 전압 Vci1로부터 각 전원 전압이 생성되고, 공통 전압 Vcom 및 게이트 오프 전압 Vgoff가 생성되어, 액정 구동 회로(30) 및 게이트 드라이버(40) 및 액정 패널(50)에 공급되어 표시가 이루어진다.
이상 설명한 바와 같이 진폭 기준 발생 회로 및 VcomH 기준 발생 회로 및 VgoffL 기준 발생 회로의 설정치에 의해, 동일한 위상이며 동일한 진폭의 공통 전압 Vcom 및 게이트 오프 전압 Vgoff를 용이하게 생성할 수 있고, 또한 MPU(10)로부터 설정 데이터를 갱신하면, 간단히 전압 레벨 및 진폭을 변경할 수 있다.
본 발명은 이상 설명한 실시예에 한정되는 것이 아니라, 그 주지를 일탈하지 않는 범위에서 여러가지 변경 가능한 것은 물론이다. 예를 들면, 제1 실시예에 따른 전원 회로의 기준 전압 Vreg는 진폭 기준 발생 회로(101) 및 VcomH 기준 발생 회로(102) 및 VgoffL 기준 발생 회로(105)에 공통된 전압으로 하였지만, 이것을 별개의 전압 레벨로 바꾸어도 아무런 문제가 없다.

발명의 효과

상기 본 발명의 제1 제5 실시예에 따르면, 정상 전류를 억제하여 저소비 전력이고, 또한 Vcom 및 Vgoff의 진폭이나 전압 레벨을 용이하게 변경할 수 있게 하여 사용하기 편하고, 저비용의 전원 회로 및 그것을 이용한 액정 구동 회로를 실현할 수 있다.
본 발명에 따르면, 액정 표시 장치의 정상 전류를 억제할 수 있어, 소비 전력을 저감하는 효과를 발휘한다.
또한, 본 발명에 따르면, 공통 전압 Vcom 및 게이트 오프 전압 Vgoff의 진폭이나 전압 레벨을 용이하게 변경할 수 있게 함으로써, 사용자의 이용 편의성을 향상시키는 효과를 발휘한다.

(57) 청구의 범위

청구항 1.

복수의 화소를 갖는 표시 패널의 상기 화소를 비주사하기 위한 비주사 기간 전압과, 상기 복수의 화소에 공통인 공통 전극의 구동 전압을 생성하기 위한 표시용 전원 회로에 있어서,
상기 공통 전극의 구동 전압의 진폭 및 전압 레벨과, 상기 주사선의 비주사 기간 전압의 진폭 및 전압 레벨을 설정하기 위한 설정치 보유 회로와,
상기 공통 전극의 구동 전압의 진폭 및 전압 레벨의 설정치에 따라, 기준 전압으로부터 상기 공통 전극의 구동 전압을 생성하기 위한 공통 전극 구동 회로와,

상기 비주사 기간 전압의 진폭 및 전압 레벨의 설정치에 따라, 상기 기준 전압으로부터 상기 비주사 기간 전압을 생성하기 위한 비주사 기간 전압 생성 회로
를 포함하는 표시용 전원 회로.

청구항 2.

제1항에 있어서,
상기 기준 전압에 기초하여 상기 공통 전극의 구동 전압과 상기 비주사 기간 전압의 진폭 기준 전압을 생성하는 진폭 기준 전압 생성 회로를 더 포함하고,
상기 설정치 보유 회로는 상기 진폭 기준 전압의 진폭을 설정하는 것이 가능하며,
상기 공통 전극 구동 회로는, 전위가 서로 다른 복수의 상기 공통 전극의 구동 전압 중 적어도 하나를, 상기 공통 전극의 구동 전압의 진폭 및 전압 레벨의 설 정치에 따라, 상기 기준 전압에 기초하여 생성하기 위한 제1 공통 전극 구동 회로와, 전위가 서로 다른 복수의 상기 공통 전극의 구동 전압의 다른 하나를 상기 진폭 기준 전압에 기초하여 생성하기 위한 제2 공통 전극 구동 회로를 포함하고,
상기 비주사 기간 전압 생성 회로는, 전위가 서로 다른 복수의 상기 비주사 기간 전압 중 적어도 하나를, 상기 비주사 기간 전압의 진폭 및 전압 레벨의 설정치에 따라, 상기 기준 전압에 기초하여 생성하기 위한 제1 비주사 기간 전압 생성 회로와, 전위가 서로 다른 복수의 상기 비주사 기간 전압의 다른 하나를 상기 진폭 기준 전압에 기초하여 생성하기 위한 제2 비주사 기간 전압 생성 회로를 포함하는 표시용 전원 회로.

청구항 3.

제2항에 있어서,
상기 제2 공통 전극 구동 회로는, 복수의 상기 공통 전극의 구동 전압 중 적어도 하나의 전압 레벨에 기초하여 상기 공통 전극의 구동 전압의 다른 전압 레벨을 결정하고,
상기 제2 비주사 기간 전압 생성 회로는, 복수의 상기 비주사 기간 전압 중 적어도 하나의 전압 레벨에 기초하여 상기 비주사 기간 전압의 다른 전압 레벨을 결정하는 표시용 전원 회로.

청구항 4.

제1항에 있어서,
상기 공통 전극의 구동 전압의 다른 하나는 마이너스 전위, 접지 및 플러스 전위 중의 어느 것으로도 설정 가능한 표시용 전원 회로.

청구항 5.

복수의 화소를 갖는 표시 패널의 상기 화소를 비주사하기 위한 비주사 기간 전압과, 상기 복수의 화소에 공통인 공통 전극의 구동 전압을 생성하기 위한 표시용 전원 회로에 있어서,
상기 공통 전극의 구동 전압의 전압 레벨과 상기 비주사 기간 전압의 전압 레벨을 설정하는 설정치 보유 회로와,
전위가 서로 다른 복수의 상기 공통 전극의 구동 전압 중 적어도 하나를 고정하고, 다른 하나를 상기 공통 전극의 구동 전압의 전압 레벨의 설정치에 따라 생성하기 위한 공통 전극 구동 회로와,
전위가 서로 다른 전위의 복수의 상기 비주사 기간 전압 중 적어도 하나를, 상기 비주사 기간 전압의 설정치에 따라 생성하고, 다른 하나를 상기 공통 전극의 구동 전압에 기초하여 생성하기 위한 비주사 기간 전압 생성 회로
를 포함하는 표시용 전원 회로.

청구항 6.

제5항에 있어서,
상기 공통 전극의 구동 전압 중 적어도 하나는 접지인 표시용 전원 회로.

청구항 7.

표시 장치에 이용되는 집적 회로에 있어서,
표시 데이터에 맞는 계조 전압을, 데이터선을 통해 표시 패널의 화소부로 인 가하기 위한 구동 회로와,
상기 계조 전압을 인가하여야 할 상기 화소부를, 주사선을 통해 주사하기 위한 게이트 드라이버와,
상기 구동 회로의 구동 전압과, 상기 게이트 드라이버의 구동 전압과, 상기 화소부에 포함되는 상기 데이터선과 상기 주사선에 접속된 화소 전극에 대향하는 공통 전극의 구동 전압을 생성하기 위한 전원 회로를 포함하며,
상기 전원 회로는,
상기 공통 전극의 구동 전압의 진폭 및 전압 레벨과, 상기 주사선의 비주사 기간 전압의 진폭 및 전압 레벨을 설정하기 위한 설정치 보유 회로와,
상기 공통 전극의 구동 전압의 진폭 및 전압 레벨의 설정치에 따라, 기준 전압으로부터 상기 공통 전극의 구동 전압을 생성하기 위한 공통 전극 구동 회로와,
상기 비주사 기간 전압의 진폭 및 전압 레벨의 설정치에 따라, 상기 기준 전압으로부터 상기 비주사 기간 전압을 생성하기 위한 비주사 기간 전압 생성 회로를 포함하는 집적 회로.

청구항 8.

제7항에 있어서,
상기 설정치 보유 회로는, 외부의 중앙 처리 장치로부터 상기 구동 회로를 통해, 상기 공통 전극의 구동 전압의 진폭 및 전압 레벨과, 상기 주사선의 비주사 기간 전압의 진폭 및 전압 레벨의 설정을 수취 가능한 집적 회로.

청구항 9.

표시 장치에 있어서,

데이터선 및 주사선에 접속된 화소 전극과 상기 화소 전극에 대향하는 공통 전극을 갖는 화소부가 매트릭스 형상으로 배열된 표시 패널과,
표시 데이터에 맞는 계조 전압을, 상기 데이터선을 통해 상기 화소부로 인가하기 위한 구동 회로와,
상기 계조 전압을 인가하여야 할 상기 화소부를, 상기 주사선을 통해 주사하기 위한 게이트 드라이버와,
상기 구동 회로의 구동 전압과, 상기 게이트 드라이버의 구동 전압과, 상기 공통 전극의 구동 전압을 생성하기 위한 전원 회로를 포함하며,
상기 전원 회로는,
상기 공통 전극의 구동 전압의 진폭 및 전압 레벨과, 상기 주사선의 비주사 기간 전압의 진폭 및 전압 레벨을 설정하기 위한 설정치 보유 회로와,
상기 공통 전극의 구동 전압의 진폭 및 전압 레벨의 설정치에 따라, 기준 전압으로부터 상기 공통 전극의 구동 전압을 생성하기 위한 공통 전극 구동 회로와,
상기 비주사 기간 전압의 진폭 및 전압 레벨의 설정치에 따라, 상기 기준 전압으로부터 상기 비주사 기간 전압을 생성하기 위한 비주사 기간 전압 생성 회로를 포함하는 표시 장치.

청구항 10.

제9항에 있어서,
상기 전원 회로는, 상기 기준 전압에 기초하여 상기 공통 전극의 구동 전압 과 상기 비주사 기간 전압의 진폭 기준 전압을 생성하는 진폭 기준 전압 생성 회로를 포함하고,
상기 설정치 보유 회로는, 상기 진폭 기준 전압의 진폭을 설정하는 것이 가능하며,
상기 공통 전극 구동 회로는, 전위가 서로 다른 복수의 상기 공통 전극의 구동 전압 중 적어도 하나를, 상기 공통 전극의 구동 전압의 진폭 및 전압 레벨의 설정치에 따라, 상기 기준 전압에 기초하여 생성하기 위한 제1 공통 전극 구동 회로와, 전위가 서로 다른 복수의 상기 공통 전극의 구동 전압의 다른 하나를 상기 진폭 기준 전압에 기초하여 생성하기 위한 제2 공통 전극 구동 회로를 포함하고,
상기 비주사 기간 전압 생성 회로는, 전위가 서로 다른 복수의 상기 비주사 기간 전압 중 적어도 하나를, 상기 비주사 기간 전압의 진폭 및 전압 레벨의 설정치에 따라, 상기 기준 전압에 기초하여 생성하기 위한 제1 비주사 기간 전압 생성 회로와, 전위가 서로 다른 복수의 상기 비주사 기간 전압의 다른 하나를 상기 진폭 기준 전압에 기초하여 생성하기 위한 제2 비주사 기간 전압 생성 회로를 포함하는 표시 장치.

청구항 11.

제10항에 있어서,
상기 제2 공통 전극 구동 회로는, 복수의 상기 공통 전극의 구동 전압 중 적어도 하나의 전압 레벨에 기초하여 상기 공통 전극의 구동 전압의 다른 하나의 전압 레벨을 결정하고,
상기 제2 비주사 기간 전압 생성 회로는, 복수의 상기 비주사 기간 전압 중 적어도 하나의 전압 레벨에 기초하여 상기 비주사 기간 전압의 다른 하나의 전압 레벨을 결정하는 표시 장치.

청구항 12.

제9항에 있어서,
상기 공통 전극의 구동 전압의 다른 하나는 마이너스 전위, 접지 및 플러스 전위 중의 어느 것으로도 설정 가능한 표시 장치.

청구항 13.

제9항에 있어서,
상기 설정치 보유 회로는, 외부의 중앙 처리 장치로부터 상기 구동 회로를 통해, 상기 공통 전극의 구동 전압의 진폭 및 전압 레벨과 상기 주사선의 비주사 기간 전압의 진폭 및 전압 레벨의 설정을 수취 가능한 표시 장치.

청구항 14.

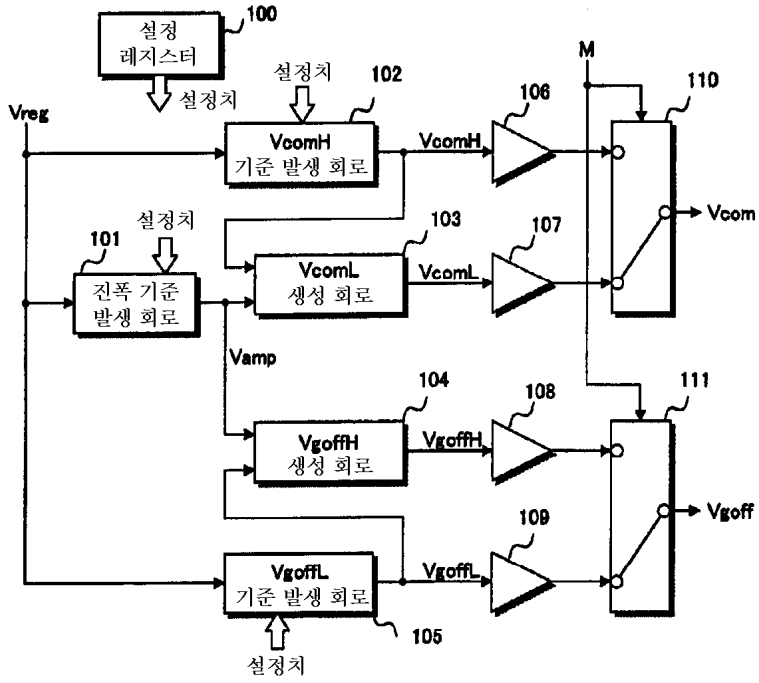
표시 장치에 있어서,
데이터선 및 주사선에 접속된 화소 전극과 상기 화소 전극에 대향하는 공통 전극을 갖는 화소부가 매트릭스 형상으로 배열된 표시 패널과,
표시 데이터에 맞는 계조 전압을, 상기 데이터선을 통해 상기 화소부로 인가하기 위한 구동 회로와,
상기 계조 전압을 인가하여야 할 상기 화소부를, 상기 주사선을 통해 주사하기 위한 게이트 드라이버와,
상기 구동 회로의 구동 전압과, 상기 게이트 드라이버의 구동 전압과, 상기 공통 전극의 구동 전압을 생성하기 위한 전원 회로를 포함하며,
상기 전원 회로는,
상기 공통 전극의 구동 전압의 전압 레벨과 상기 비주사 기간 전압의 전압 레벨을 설정하는 설정치 보유 회로와,
전위가 서로 다른 복수의 상기 공통 전극의 구동 전압 중 적어도 하나를 고정하고, 다른 하나를 상기 공통 전극의 구동 전압의 전압 레벨의 설정치에 따라 생성하기 위한 공통 전극 구동 회로와,
전위가 서로 다른 복수의 상기 비주사 기간 전압 중 적어도 하나를, 상기 비주사 기간 전압의 설정치에 따라 생성하고, 다른 하나를 상기 공통 전극의 구동 전압에 기초하여 생성하기 위한 비주사 기간 전압 생성 회로를 포함하는 표시 장치.

청구항 15.

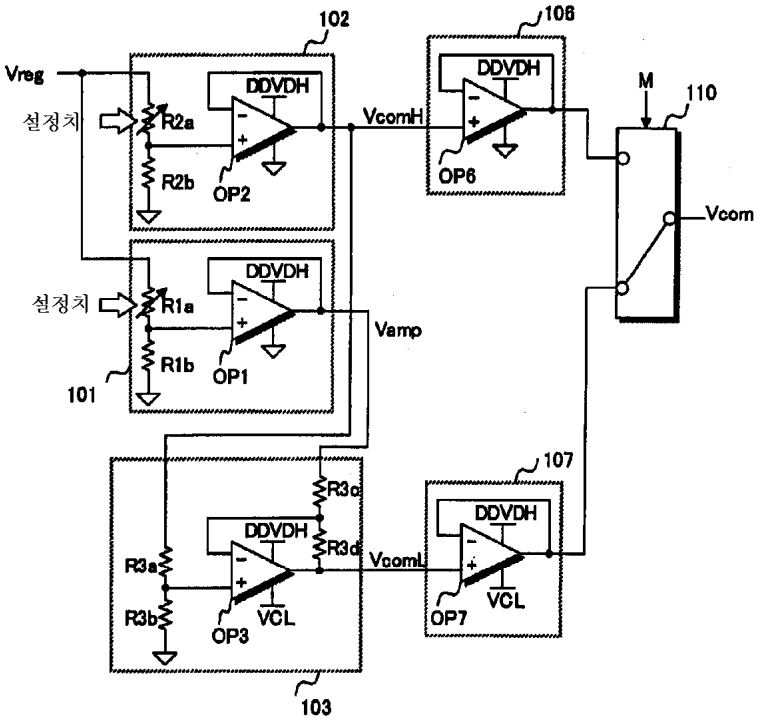
제14항에 있어서,
상기 공통 전극의 구동 전압 중 적어도 하나는 접지인 표시 장치.

도면

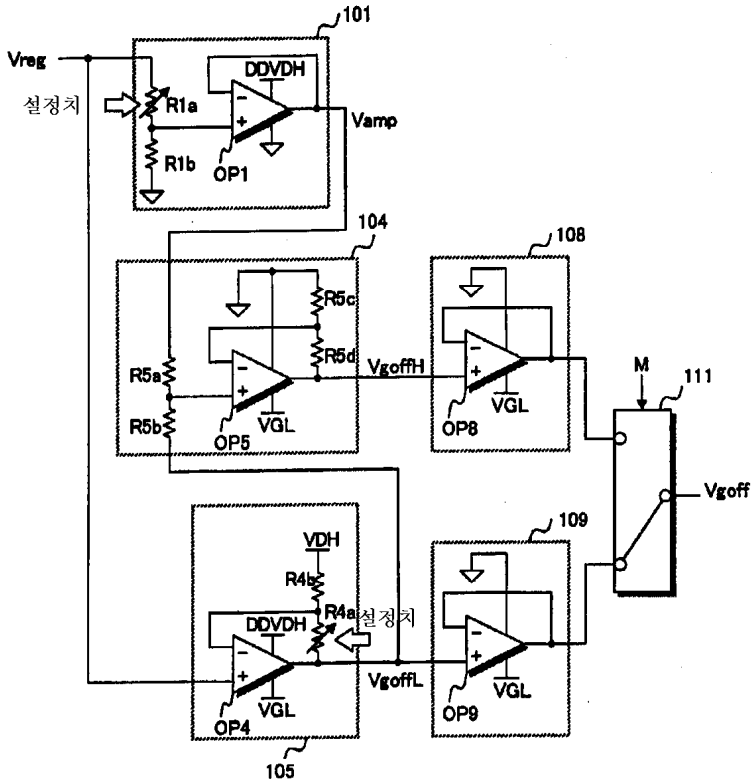
도면1


설정
레지스터
100
설정치
설정치
102
Vreg
VcomH
기준 발생 회로
VcomH
106
M
110
Vcom
설정치
101
진폭 기준
발생 회로
103
VcomL
생성 회로
VcomL
107
Vamp
104
VgoffH
생성 회로
VgoffH
108
111
Vgoff
109
VgoffL
기준 발생 회로
VgoffL
105
설정치

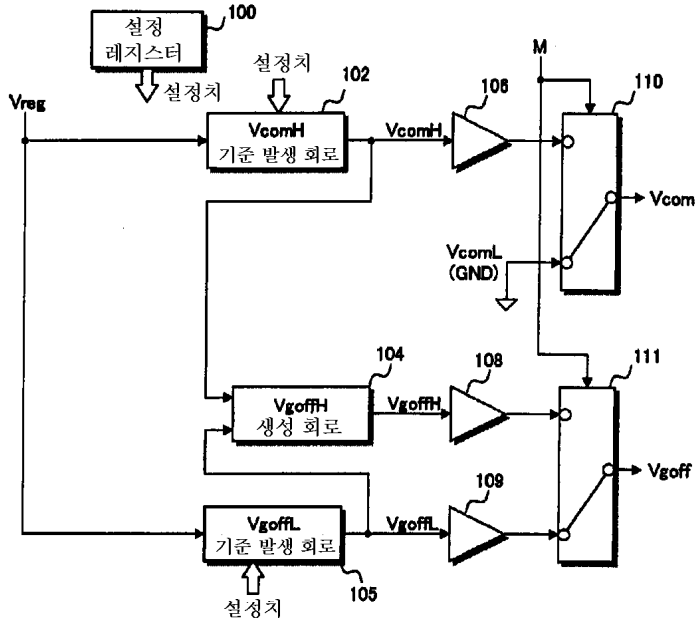
도면2


102
106
Vreg
DDVDH
설정치
R2a
R2b
OP2
VcomH
OP6
M
110
Vcom
DDVDH
설정치
R1a
R1b
OP1
101
Vamp
107
R3c
DDVDH
R3d
R3a
R3b
OP3
VCL
VcomL
OP7
VCL
103

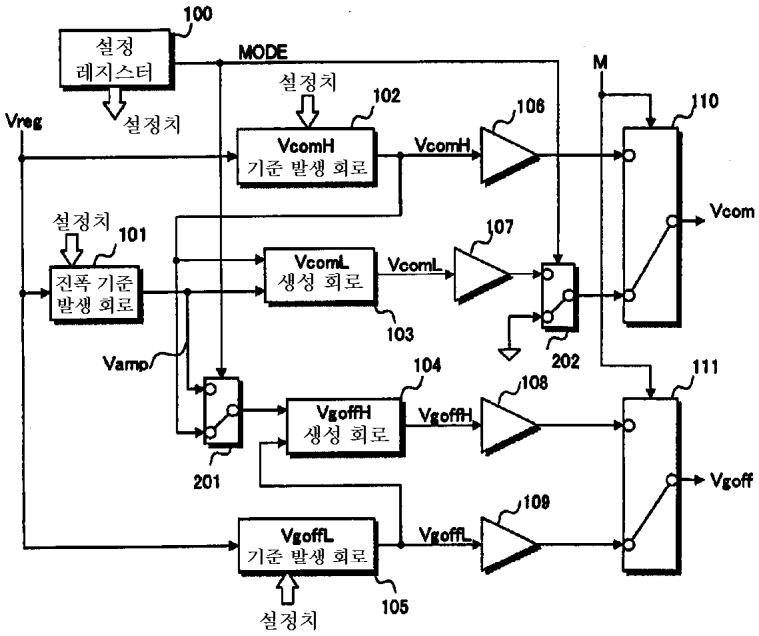
도면3


101
Vreg
설정치
DDVDH
R1a
R1b
OP1
Vamp
104
R5c
R5d
R5a
R5b
OP5
VGL
VgoffH
108
OP8
VGL
M
111
Vgoff
109
VDH
R4b
R4a
DDVDH
설정치
OP4
VGL
VgoffL
OP9
VGL
105

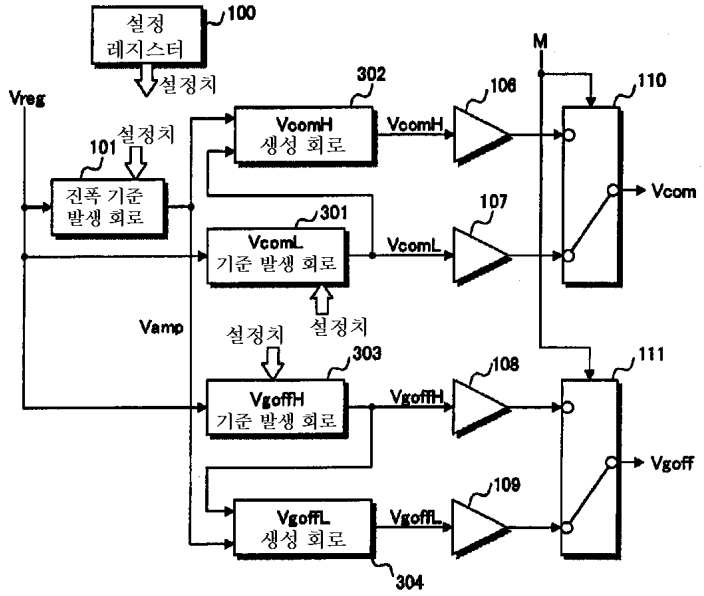
도면4


설정
레지스터
100
설정치
설정치
102
Vreg
VcomH
기준 발생 회로
VcomH
106
M
110
Vcom
VcomL
(GND)
104
VgoffH
생성 회로
VgoffH
108
111
Vgoff
109
VgoffL
기준 발생 회로
VgoffL
105
설정치

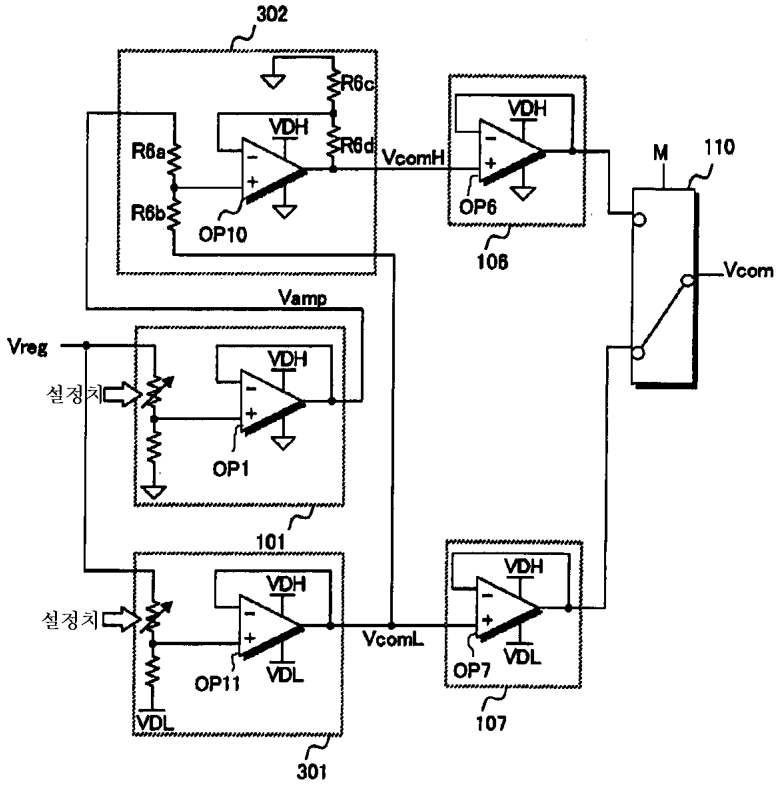
도면5


100
설정
레지스터
MODE
설정치
Vreg
설정치
102
VcomH
기준 발생 회로
VcomH
106
M
110
Vcom
설정치
101
진폭 기준
발생 회로
VcomL
생성 회로
VcomL
107
103
202
Vamp
104
VgoffH
생성 회로
VgoffH
108
111
201
Vgoff
109
VgoffL
기준 발생 회로
VgoffL
105
설정치

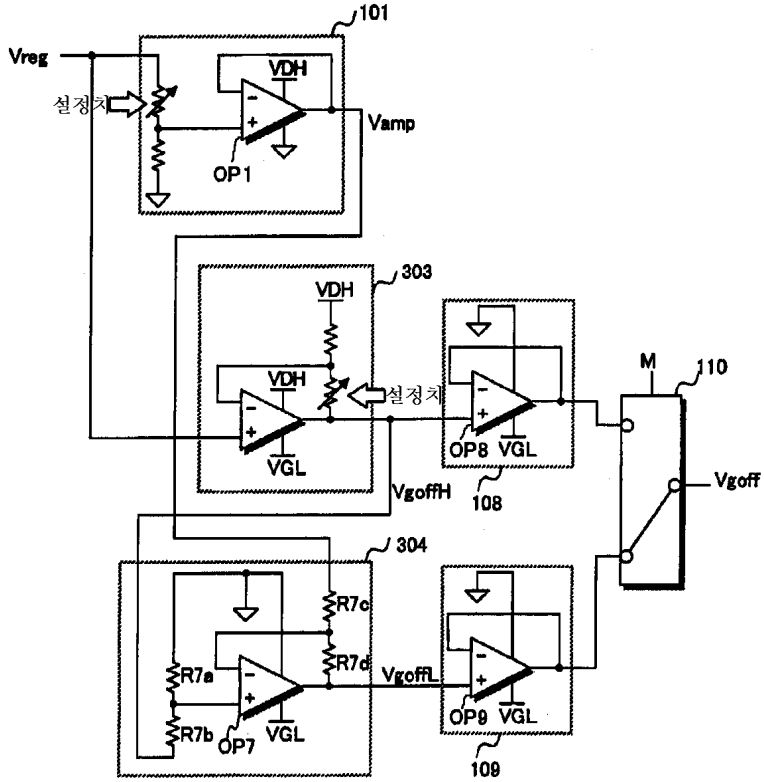
도면6


100
설정
레지스터
설정치
Vreg
302
VcomH
생성 회로
VcomH
106
M
110
Vcom
설정치
101
진폭 기준
발생 회로
301
VcomL
기준 발생 회로
VcomL
107
Vamp
설정치
설정치
303
VgoffH
기준 발생 회로
VgoffH
108
111
Vgoff
109
VgoffL
생성 회로
304

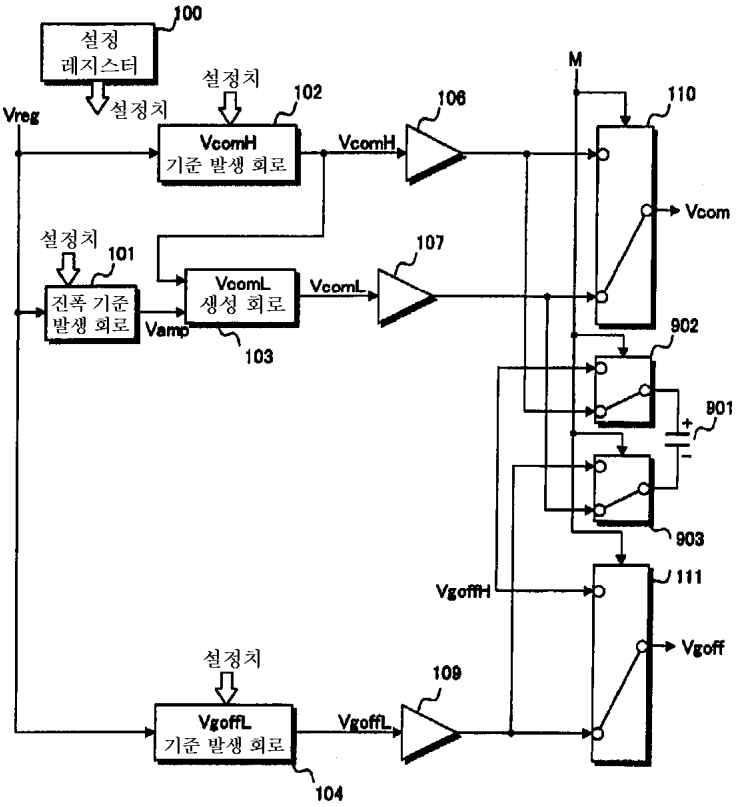
도면7


302
R6c
VDH
R6d
VcomH
R6a
R6b
OP10
VDH
OP6
106
M
110
Vcom
Vamp
Vreg
설정치
VDH
OP1
101
설정치
VDH
VcomL
OP11
VDL
VDL
VDH
OP7
VDL
107
301

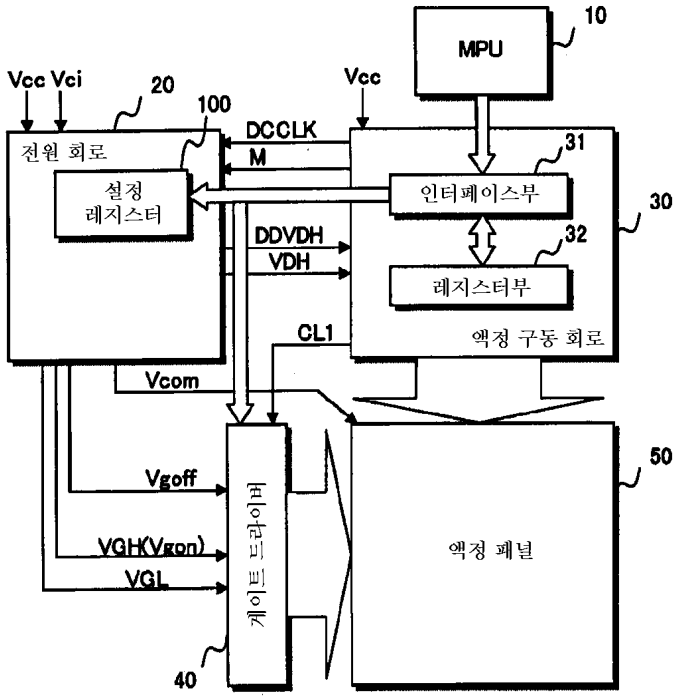
도면8


101
Vreg
설정치
VDH
Vamp
OP1
303
VDH
VDH
설정치
VGL
OP8
VGL
M
110
Vgoff
VgoffH
108
304
R7c
R7d
VgoffL
R7a
R7b
OP7
VGL
OP9
VGL
109

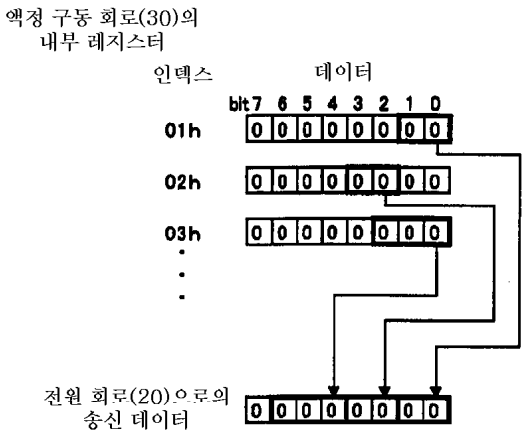
도면9


100
설정 레지스터
설정치
Vreg
설정치
102
VcomH 기준 발생 회로
VcomH
106
M
110
Vcom
설정치
101
진폭 기준 발생 회로
Vamp
VcomL 생성 회로
103
VcomL
107
902
901
903
VgoffH
111
Vgoff
설정치
VgoffL 기준 발생 회로
104
VgoffL
109

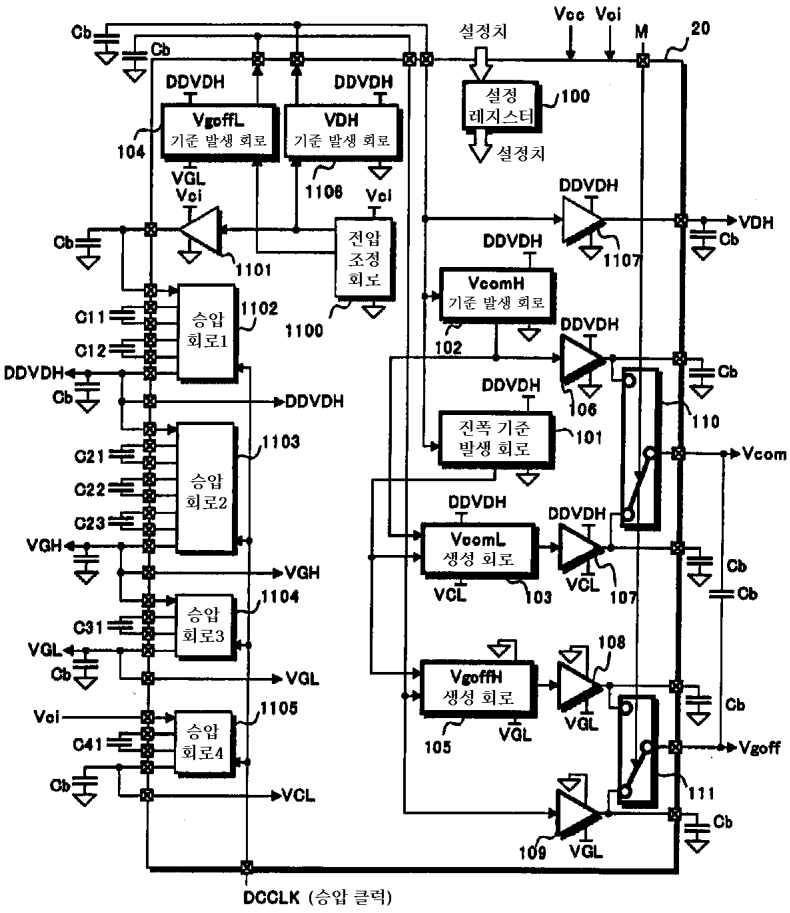
도면10


MPU
10
Vcc Vci
20
100
Vcc
DCCLK
M
전원 회로
설정 레지스터
31
인터페이스부
30
DDVDH
VDH
32
레지스터부
CL1
액정 구동 회로
Vcom
Vgoff
VGH(Vgon)
VGL
게이트 드라이버
40
50
액정 패널

도면11


액정 구동 회로(30)의
내부 레지스터
인덱스
데이터
bit 7 6 5 4 3 2 1 0
01h
02h
03h
전원 회로(20)으로의
송신 데이터

도면12


Cb
DDVDH
VgoffL
기준 발생 회로
VDH
기준 발생 회로
104
1108
VGL
Vci
1101
전압
조정
회로
1100
승압
회로1
1102
C11
C12
승압
회로2
1103
C21
C22
C23
VGH
승압
회로3
1104
C31
VGL
승압
회로4
1105
C41
VCL
DCCLK (승압 클럭)
설정치
Vcc
Vci
M
20
설정
레지스터
100
1107
VDH
VcomH
기준 발생 회로
102
106
진폭 기준
발생 회로
101
110
Vcom
VcomL
생성 회로
103
107
VgoffH
생성 회로
105
108
Vgoff
111
109

专利名称(译)	显示装置，显示装置的电源电路和显示装置的集成电路		
公开(公告)号	KR100436405B1	公开(公告)日	2004-06-16
申请号	KR1020020031665	申请日	2002-06-05
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	KUDOU YASUYUKI 구도우야스유끼 AKAI AKIHITO 아까이아끼히또 OOKADO KAZUO 오오까도가즈오 KUROKAWA KAZUNARI 구로까와가즈나리 HIGA ATSUHIRO 히가아쯔히로		
发明人	구도우야스유끼 아까이아끼히또 오오까도가즈오 구로까와가즈나리 히가아쯔히로		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
代理人(译)	CHANG, SOO KIL		
优先权	2001171888 2001-06-07 JP		
其他公开文献	KR1020020093599A		
外部链接	Espacenet		

摘要(译)

本发明产生的振幅的参考电压和公共电极驱动电压和扫描线非扫描期间，对按照配置寄存器以设定的振幅和电压电平，该公共电极与非扫描期间，扫描线的电压的驱动电压的设定电压及振幅参照生成电路，以及振幅的公共电极和从振幅的参考电压所确定的电压电平与设定点和VCOMH基准产生电路和用于AC驱动，用于产生振幅和非扫描期间，扫描线到从振幅基准电压和所述设定点确定的电压电平的电压的VGOFFH VGOFFL产生电路和参考发生电路VCOML生成电路。 1 指数方面 像素，显示面板，扫描，幅度，电压电平，公共电极，电源电路