



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0036482
(43) 공개일자 2009년04월14일

(51) Int. Cl.

G02F 1/1335 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2007-0101714

(22) 출원일자 2007년10월09일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

이종희

서울 강남구 개포1동 660-1 주공아파트 10-102

박구현

경기 의왕시 오전동 한진로즈힐아파트 102동 1102호

(74) 대리인

허용특

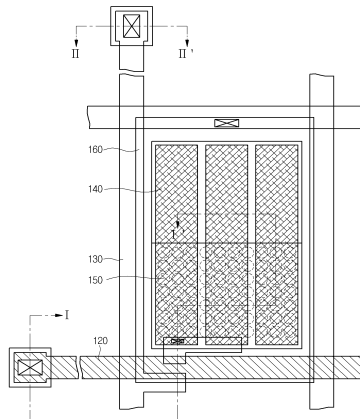
전체 청구항 수 : 총 12 항

(54) 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 고개구율을 구현할 수 있을 뿐만 아니라 저전압 구동의 액정표시장치가 개시된다. 개시된 본 발명의 액정표시장치는 서로 교차하여 화소영역을 정의하는 게이트 배선 및 데이터 배선과, 게이트 배선 및 데이터 배선의 교차되는 영역에 형성된 박막 트랜지스터와, 박막 트랜지스터의 드레인 적극과 전기적으로 접촉되는 면 형태의 반사전극과, 화소영역에 배치되는 화소전극과, 반사전극 및 화소전극 상에 형성되는 슬릿 형태의 공통전극을 포함하여 이루어진다.

대표도 - 도1



특허청구의 범위

청구항 1

서로 교차하여 화소영역을 정의하는 게이트 배선 및 데이터 배선;

상기 게이트 배선 및 데이터 배선의 교차되는 영역에 형성된 박막 트랜지스터;

상기 박막 트랜지스터의 드레인 전극과 전기적으로 접촉되는 면 형태의 반사전극;

상기 화소영역에 배치되는 화소전극; 및

상기 화소전극 및 상기 반사전극 상에 형성되는 슬릿 형태의 공통전극을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제1 항에 있어서,

상기 공통전극은 상기 게이트 배선 및 데이터 배선과 일정 영역이 중첩되는 것을 특징으로 하는 액정표시장치.

청구항 3

제1 항에 있어서,

상기 반사전극과 상기 화소전극은 동일 평면상에 배치되고, 상기 화소전극은 상기 드레인 전극과 접촉되지 않은 상기 반사전극의 일측과 전기적으로 접촉된 것을 특징으로 하는 액정표시장치.

청구항 4

제1 항에 있어서,

상기 반사전극은 상기 화소전극 상에 일정거리 이격되고, 일정 영역이 중첩되도록 배치되며, 상기 반사전극 및 상기 화소전극은 상기 드레인 전극과 전기적으로 접촉된 것을 특징으로 하는 액정표시장치.

청구항 5

기관 상에 일방향으로 연장된 게이트 배선과 상기 게이트 배선으로부터 분기된 게이트 전극을 형성하는 단계;

상기 게이트 전극이 형성된 기관의 전면에 게이트 절연막을 형성하는 단계;

상기 게이트 전극과 대응되도록 상기 게이트 절연막 상에 활성층, 오믹 콘택층 및 소스/드레인 전극을 형성하는 단계;

상기 소스/드레인 전극을 포함한 기관의 전면에 보호층을 형성하는 단계;

상기 보호층 상에 형성되며 상기 드레인 전극과 대응되는 영역에 콘택홀을 포함하고 엠보싱 패턴을 포함하는 유기막을 형성하는 단계;

상기 유기막의 상기 콘택홀 및 상기 엠보싱 패턴 상에 면형태의 반사전극을 형성하는 단계;

상기 반사전극과 전기적으로 접속되도록 면형태의 화소전극을 형성하는 단계; 및

상기 반사전극 및 상기 화소전극과 대응되도록 상기 반사전극 및 상기 화소전극 상에 슬릿 형태의 공통전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 6

제5 항에 있어서,

상기 반사전극은 상기 화소전극과 동일층에 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 7

제5 항에 있어서,

상기 공통전극은 데이터 배선 및 상기 게이트 배선과 일정 영역 중첩되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 8

제5 항에 있어서,

상기 반사전극과 상기 화소전극 상에 평탄화층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 9

기관상에 일방향으로 연장된 게이트 배선과 상기 게이트 배선으로부터 분기된 게이트 전극을 형성하는 단계;

상기 게이트 전극이 형성된 기관의 전면에 게이트 절연막을 형성하는 단계;

상기 게이트 전극과 대응되도록 상기 게이트 절연막 상에 활성층, 오믹 콘택층을 형성하는 단계;

화소영역의 상기 게이트 절연막 상에 화소전극을 형성하는 단계;

상기 활성층 및 오믹 콘택층 상에 소스/드레인 전극을 형성하는 단계;

상기 소스/드레인 전극 및 상기 화소전극을 포함한 기관의 전면에 보호층을 형성하는 단계;

상기 드레인 전극이 노출되는 콘택홀과 엠보싱 패턴을 포함하는 유기막을 형성하는 단계;

상기 유기막의 상기 콘택홀 및 상기 엠보싱 패턴 상에 면형태의 반사전극을 형성하는 단계; 및

상기 반사전극 및 상기 화소전극과 대응되도록 상기 반사전극 및 상기 화소전극 상에 슬릿 형태의 공통전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 10

제9 항에 있어서,

상기 반사전극은 상기 화소전극과 일정 영역이 중첩되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 11

제9 항에 있어서,

상기 공통전극은 데이터 배선 및 상기 게이트 배선과 일정 영역 중첩되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 12

제9 항에 있어서,

상기 반사전극 상에 평탄화층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정표시장치에 관한 것으로, 특히 고개구율을 구현할 수 있을 뿐만 아니라 저전압 구동의 액정표시장치 및 그 제조방법에 관한 것이다.

배경기술

<2> 액정표시장치(liquid crystal display device)는 경량, 박형, 저소비 전력 구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 이러한 추세에 따라, 상기 액정표시장치는 사무자동화 기기, 오디오/비디오 기기 등에 이용되고 있다.

- <3> 액정표시장치는 인가 전압에 따라 액체와 결정의 중간 상태 물질인 액정(liquid crystal)의 광투과도가 변화하는 특성을 이용하여, 전기 신호를 시각 정보로 변화시켜 영상을 표시한다. 통상의 액정표시장치는 전극이 구비된 두 개의 기판과 두 기판 사이에 개재된 액정층으로 구성된다. 이와 같은 액정표시장치는 동일한 화면 크기를 가지는 다른 표시장치에 비하여 무게가 가볍고 부피가 작으며 작은 전력으로 동작한다.
- <4> 대표적인 액정표시장치는 TFT(thin film transistor) 액정표시장치는 시야각이 좁은 문제점이 있다. 이러한 문제점을 해결하기 위하여, 멀티 도메인 구조, OCB(optically compensated birefringence) 모드, IPS(in plane switching) 모드 등이 제안되었다. 그러나, 멀티 도메인 구조는 멀티 도메인을 형성하는 공정이 복잡하고, 시야각 개선에도 한계가 있다. OCB 모드는 시야각 특성과 응답 속도면에서 전기 광학적 성능이 우수하지만, 바이어스 전압에 의해 액정을 안정적으로 조절, 유지하기 어렵다는 단점이 있다. IPS 모드는 대면적용 액정표시장치에 적합하고, 시야각이 넓은 장점이 있으나 개구율이 낮은 문제점이 있다.
- <5> 일반적인 액정표시장치는 이상에서 설명한 바와 같이, 시야각이 좁거나 개구율이 낮은 문제를 가지고 있어서 이를 해결하기 위한 방안이 필요한 실정이고, 표시장치의 사이즈가 점점 대형화 되어감에 따라 이에 따른 소비전력 상승의 문제를 해결하기 위한 방안도 필요한 실정이다.

발명의 내용

해결 하고자하는 과제

- <6> 또한, 본 발명의 고개구율을 구현할 수 있을 뿐만 아니라 소비전력을 줄일 수 있는 액정표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

과제 해결수단

- <7> 본 발명의 일 실시예에 따른 액정표시장치는,
- <8> 서로 교차하여 화소영역을 정의하는 게이트 배선 및 데이터 배선; 상기 게이트 배선 및 데이터 배선의 교차되는 영역에 형성된 박막 트랜지스터; 상기 박막 트랜지스터의 드레인 전극과 전기적으로 접촉되는 면 형태의 반사전극; 상기 화소영역에 배치되는 화소전극; 및 상기 화소전극 및 상기 반사전극 상에 형성되는 슬릿 형태의 공통전극을 포함하여 이루어진다.
- <9> 또한, 본 발명의 다른 실시예에 따른 액정표시장치의 제조방법은,
- <10> 기판 상에 일방향으로 연장된 게이트 배선과 상기 게이트 배선으로부터 분기된 게이트 전극을 형성하는 단계; 상기 게이트 전극이 형성된 기판의 전면에 게이트 절연막을 형성하는 단계; 상기 게이트 전극과 대응되도록 상기 게이트 절연막 상에 활성층, 오믹 콘택층 및 소스/드레인 전극을 형성하는 단계; 상기 소스/드레인 전극을 포함한 기판의 전면에 보호층을 형성하는 단계; 상기 보호층 상에 형성되며 상기 드레인 전극과 대응되는 영역에 콘택홀을 포함하고 엠보싱 패턴을 포함하는 유기막을 형성하는 단계; 상기 유기막의 상기 콘택홀 및 상기 엠보싱 패턴 상에 면형태의 반사전극을 형성하는 단계; 상기 반사전극과 전기적으로 접속되도록 면형태의 화소전극을 형성하는 단계; 및 상기 반사전극 및 상기 화소전극과 대응되도록 상기 반사전극 및 상기 화소전극 상에 슬릿 형태의 공통전극을 형성하는 단계;를 포함하여 이루어진다.
- <11> 또한, 본 발명의 또 다른 실시예에 따른 액정표시장치의 제조방법은,
- <12> 기판상에 일방향으로 연장된 게이트 배선과 상기 게이트 배선으로부터 분기된 게이트 전극을 형성하는 단계; 상기 게이트 전극이 형성된 기판의 전면에 게이트 절연막을 형성하는 단계; 상기 게이트 전극과 대응되도록 상기 게이트 절연막 상에 활성층, 오믹 콘택층을 형성하는 단계; 화소영역의 상기 게이트 절연막 상에 화소전극을 형성하는 단계; 상기 활성층 및 오믹 콘택층 상에 소스/드레인 전극을 형성하는 단계; 상기 소스/드레인 전극 및 상기 화소전극을 포함한 기판의 전면에 보호층을 형성하는 단계; 상기 드레인 전극이 노출되는 콘택홀과 엠보싱 패턴을 포함하는 유기막을 형성하는 단계; 상기 유기막의 상기 콘택홀 및 상기 엠보싱 패턴 상에 면형태의 반사전극을 형성하는 단계; 및 상기 반사전극 및 상기 화소전극과 대응되도록 상기 반사전극 및 상기 화소전극 상에 슬릿 형태의 공통전극을 형성하는 단계;를 포함하여 이루어진다.

효 과

- <13> 본 발명은 드레인 전극과 전기적으로 접속된 면 형태의 반사전극과, 상기 반사전극과 전기적으로 접속된 면 형

태의 화소전극 상에 슬릿 구조의 공통전극이 배치되어 프린지 필드(fringe field)효과로 인해 공통전극 상부에 위치한 액정을 정상적으로 동작할 수 있게 함으로써, 투과영역을 넓힐 수 있는 효과가 있다.

<14> 또한, 본 발명은 최상부에 배치된 공통전극이 게이트 라인 및 데이터 라인과 일부 영역 오버랩된 구조로써, 비 표시영역 주변의 액정마저도 동작하게 하여 상기 비표시영역에서의 휘도 저하 및 개구율 저하 등의 문제를 개선할 수 있는 효과가 있다.

<15> 또한, 본 발명은 반사영역 및 투과영역을 포함하는 구조로써, 고개구율 구현 뿐만 아니라 외부 광을 이용하여 일반적인 액정표시장치에 비해 소비전력을 줄일 수 있는 장점을 가진다.

발명의 실시를 위한 구체적인 내용

<16> 첨부한 도면을 참조하여 본 발명에 따른 실시 예를 상세히 설명하도록 한다.

<17> 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 박막 트랜지스터 기관을 나타낸 평면도이고, 도 2는 도 1의 I-I', II-II' 라인을 따라 절단한 박막 트랜지스터 기관의 단면도이다.

<18> 도 1 및 도 2에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치의 박막 트랜지스터 기관은 모기관(110) 위에 게이트 절연막(122)을 사이에 두고 교차하는 게이트 라인(120) 및 데이터 라인(130)을 포함한다. 여기서, 도 1은 박막 트랜지스터 기관상에 하나의 화소를 도시한 도면이다.

<19> 박막 트랜지스터 기관은 게이트 라인(120) 및 데이터 라인(130)의 교차부마다 형성된 박막 트랜지스터(TFT: thin film transistor)를 포함한다.

<20> 박막 트랜지스터 기관은 보호막(170), 유기막(180), 반사전극(150), 화소전극(140) 및 공통전극(160)을 더 포함한다.

<21> 박막 트랜지스터(TFT)는 모기관(110)의 반사영역(R: reflective)과 일부 중첩되게 배치된다. 박막 트랜지스터(TFT)는 게이트 전극(121), 게이트 절연막(122), 활성 패턴(123), 오믹 콘택패턴(124), 소스 전극(131) 및 드레인 전극(133)으로 이루어진다.

<22> 보다 구체적으로 박막 트랜지스터(TFT)의 게이트 전극(121)은 게이트 구동신호가 인가되는 게이트 라인(120)으로부터 분기되고, 게이트 절연막(122)은 게이트 전극(121)을 덮어 상부 층과 게이트 전극(121)을 절연한다. 활성 패턴(123) 및 오믹 콘택패턴(124)은 게이트 절연막(122) 상에 배치된다. 소스 전극(131)은 데이터 구동신호가 인가되는 데이터 라인(130)으로부터 분기된다. 드레인 전극(133)은 소스 전극(131)과 서로 이격 배치되어 있다.

<23> 보호막(170)은 박막 트랜지스터(TFT)가 덮이도록 모기관(110)의 전면에 형성된다.

<24> 여기서, 상기 드레인 전극(133)은 상기 콘택홀(170a)을 통해 반사영역(R) 상에서 보호막(170)의 외부로 노출된다.

<25> 유기막(180)은 게이트 패드부(125) 및 데이터 패드부(135) 영역을 제외한 보호막(170) 상에 형성된다. 유기막(180)은 드레인 전극(133) 상에 형성된 콘택홀(170a)을 포함하고, 상기 드레인 전극(133)은 상기 콘택홀(170a)을 통해 유기막(180)의 외부로 노출된다.

<26> 유기막(180)의 상부면에는 엠보싱 패턴이 형성되고, 상기 엠보싱 패턴은 상기 콘택홀(170a)로부터 연장되어 반사영역(R)과 대응되게 배치된다.

<27> 상기 반사영역(R)과 대응되는 유기막(180) 상에는 광을 반사시킬 수 있는 면형태의 반사전극(150)이 배치된다. 구체적으로 상기 반사전극(150)은 유기막(180)의 콘택홀(170a) 및 엠보싱 패턴 상에 배치된다. 즉, 반사전극(150)은 콘택홀(170a)에 의해 노출된 드레인 전극(133)과 전기적으로 접촉됨을 알 수 있다.

<28> 투과영역(T: transmittance)과 대응되는 유기막(180) 상에는 도전성 투명 물질로 이루어진 화소전극(140)이 배치된다. 화소전극(140)은 면형태로 이루어지고, 상기 반사전극(150)과 전기적으로 접촉된다.

<29> 유기막(180) 상에는 상기 반사전극(150) 및 화소전극(140)을 덮도록 유기막 물질의 평탄화층(190)이 배치된다.

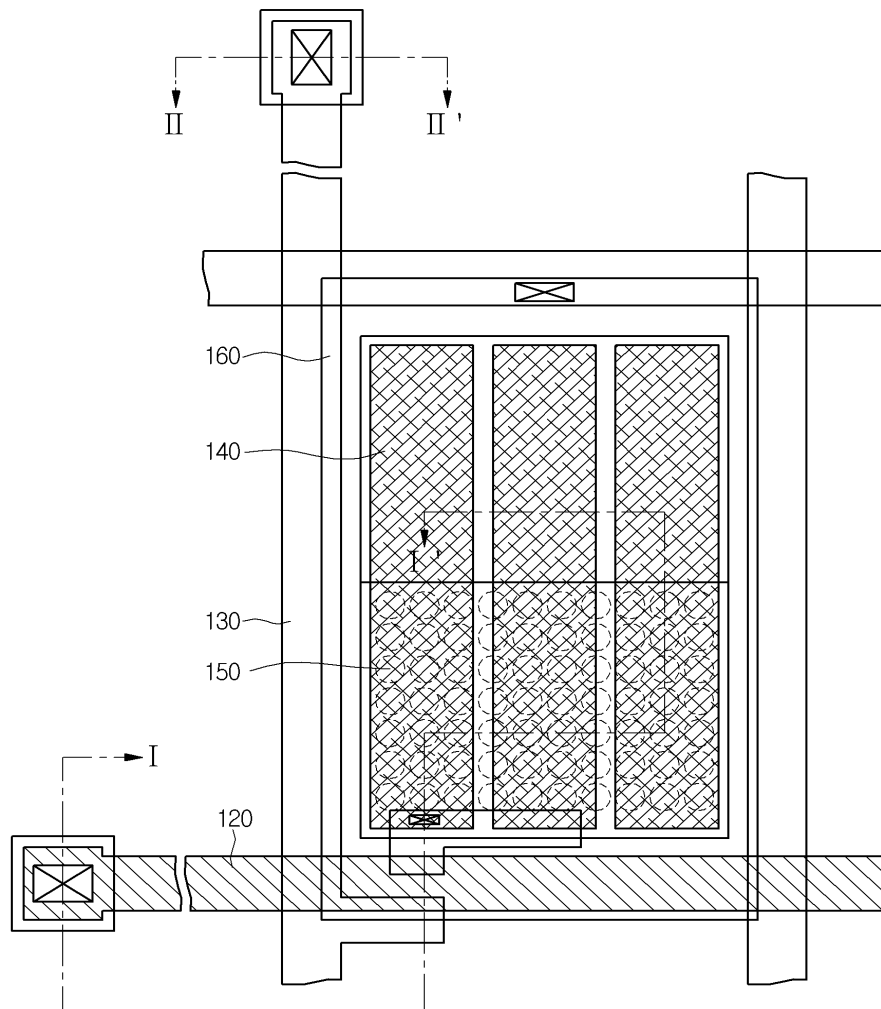
<30> 평탄화층(190) 상에는 도전성 투명 물질로 이루어진 공통전극(160)이 배치된다. 공통전극(160)은 상기 반사전극(150) 및 화소전극(140)과 대면되도록 배치되며, 복수의 슬릿(slit) 구조로 이루어진다. 또한, 상기 공통전극(160)은 게이트 라인(120) 및 데이터 라인(130)과 일정 영역이 오버랩되도록 배치된다.

- <31> 이상에서 설명한 본 발명의 일 실시예에 따른 액정표시장치는 반사영역(R)에서 드레인 전극(133)과 접속된 반사전극(150)과 공통전극(160) 사이에 발생하는 전계에 의해 액정층(미도시)을 구동하게 되며, 반사전극(150)과 공통전극(160) 사이가 매우 가까워져 상기 전계는 공통전극(160) 상에 위치하는 액정마저도 정상동작하도록 한다. 또한, 본 발명의 액정표시장치는 투과영역(T)에서 화소전극(140)과 공통전극(160) 사이에 발생하는 전계에 의해 액정층을 구동하게 되며, 화소전극(140)과 공통전극(160) 사이가 매우 가까워져 상기 전계는 공통전극(160) 상에 위치하는 액정마저도 정상동작하도록 한다.
- <32> 따라서, 본 발명의 일 실시예에 따른 액정표시장치는 드레인 전극(133)과 전기적으로 접속된 면 형태의 반사전극(150)과, 상기 반사전극(150)과 전기적으로 접속된 면 형태의 화소전극(140) 상에 슬릿 구조의 공통전극(160)이 배치되어 프린지 필드(fringe field) 효과로 인해 공통전극(160) 상부에 위치한 액정을 정상적으로 동작할 수 있게 함으로써, 종래의 액정표시장치에 비해 투과영역을 넓힐 수 있다.
- <33> 또한, 최상부에 배치된 공통전극(160)은 게이트 라인(120) 및 데이터 라인(130)과 일부 영역 오버랩된 구조로써, 비표시영역 주변의 액정마저도 동작하게 하여 상기 비표시영역에서의 휘도 저하 및 개구율 저하 등의 문제를 개선할 수 있다.
- <34> 다시 말해 본 발명의 일 실시예에 따른 액정표시장치는 휘도 향상 및 고개구율을 구현할 수 있는 장점을 가진다.
- <35> 또한, 본 발명은 반사영역(R) 및 투과영역(T)을 포함하는 구조로써, 고개구율 구현뿐만 아니라 외부 광을 이용하여 일반적인 액정표시장치에 비해 소비전력을 줄일 수 있는 장점을 가진다.
- <36> 도 3a 내지 도 3h는 본 발명의 일 실시예에 따른 액정표시장치의 박막 트랜지스터 기관의 제조공정을 도시한 도면이다.
- <37> 도 3a에 도시된 바와 같이, 모기관(110) 상에는 스퍼터링 등의 증착방법을 통해 도전물질을 형성하고, 마스크를 이용한 포토리소그래피 공정과 식각공정으로 게이트 전극(121) 및 게이트 패드전극(121a)을 형성한다.
- <38> 게이트 전극(121) 및 게이트 패드전극(121a)은 알루미늄(Al), 알루미늄합금(AlNd), 텅스텐(W), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 몰리브덴(W) 등을 포함하는 금속 중 어느 하나를 포함한다.
- <39> 게이트 전극(121) 및 게이트 패드전극(121a)을 포함하는 모기관(110) 상에 게이트 절연막(122)을 증착한다.
- <40> 게이트 절연막(122)은 화학기상증착법 또는 스퍼터링법 중 어느 하나의 방식을 통해 형성된 질화 실리콘(SiN_x)막, 산화 실리콘(SiO_2)막 또는 이들의 적층막 중 어느 하나일 수 있다.
- <41> 도 3b를 참조하면, 게이트 절연막(122) 상에는 비정질 실리콘층, 불순물 비정질 실리콘층 및 도전층을 순차적으로 적층하고, 마스크를 이용한 포토리소그래피 공정 및 식각공정을 이용하여 게이트 전극(121)과 대응되는 영역에 활성 패턴(123), 오믹 콘택패턴(124), 소스/드레인 전극(131, 133)을 형성한다. 또한, 데이터 패드부에는 활성 패턴(123), 오믹 콘택패턴(124) 및 데이터 패드전극(130a)을 형성한다.
- <42> 도 3c를 참조하면, 상기 박막 트랜지스터를 포함한 모기관(110) 전면에 보호층(170)을 형성한다.
- <43> 도 3d를 참조하면, 상기 보호층(170) 상에 콘택홀을 형성하지 않은 상태에서 유기계 물질을 도포하고 마스크를 이용한 포토리소그래피 공정 및 식각공정을 이용하여 콘택홀(170a)을 형성한다. 또한, 유기막(180) 상에는 엠보싱 패턴(180a)을 형성한다. 상기 엠보싱 패턴(180a)은 상기 콘택홀(170a)로부터 연장되어 형성된다.
- <44> 여기서, 상기 엠보싱 패턴(180a)이 형성된 영역은 도 2의 반사영역(R)과 대응되는 영역이다.
- <45> 도 3e를 참조하면, 상기 콘택홀(170a)과 대응되는 보호층(170)은 마스크를 이용한 포토리소그래피 공정 및 식각공정을 이용하여 드레인 전극(133)을 노출시킨다. 이때, 게이트 패드전극(121a) 및 데이터 패드전극(130a)은 게이트 절연막(122) 및 보호층(170)으로부터 노출된다.
- <46> 도 3f를 참조하면, 유기막(180) 상에는 광을 반사시키는 금속물질을 증착하고, 마스크를 이용한 포토리소그래피 공정 및 식각공정을 이용하여 상기 콘택홀(170a) 및 엠보싱 패턴(180a) 상에 반사전극(150)을 형성한다. 여기서, 반사전극(150)은 알루미늄(Al), 알루미늄합금(AlNd) 및 은(Ag)일 수 있다.
- <47> 반사전극(150)은 콘택홀(170a) 및 엠보싱 패턴(180a) 상에 형성됨으로써, 상기 드레인 전극(133)과 전기적으로 접속된다.

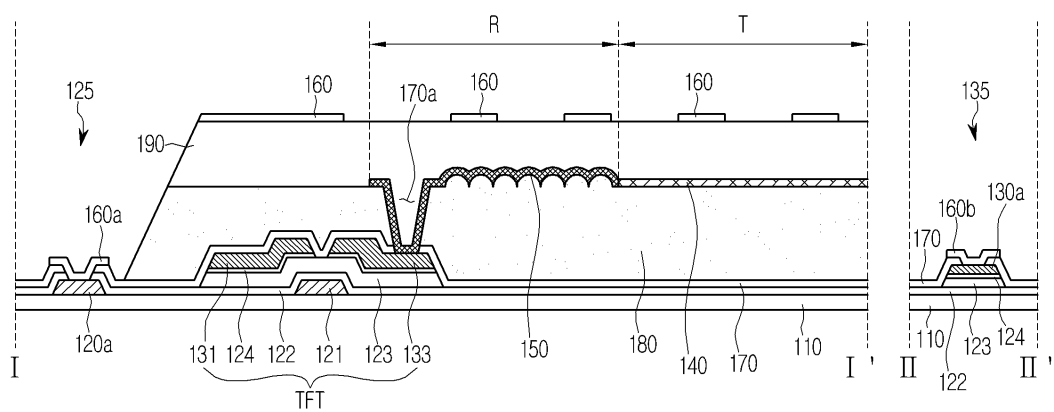
- <48> 도 3g를 참조하면, 상기 반사전극(150)을 포함한 유기막(180)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 어느 하나를 증착하고, 마스크를 이용한 포토리소그래피 공정 및 식각공정으로 패터닝하여 화소전극(140)을 형성한다.
- <49> 화소전극(140)의 측부와 반사전극(150)의 측부는 서로 접촉되는 구조로써, 상기 화소전극(140) 및 반사전극(150)은 전기적으로 접속된다.
- <50> 상기 화소전극(140)과 반사전극(150)을 포함한 유기막(180) 전면에는 유기계 물질로 이루어진 평탄화층(190)이 도포된다.
- <51> 도 3h를 참조하면, 상기 평탄화층(170)을 포함한 게이트 패드부(125) 및 데이터 패드부(135)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 어느 하나를 증착하고, 마스크를 이용한 포토리소그래피 공정 및 식각공정으로 패터닝하여 공통전극(160), 게이트 패드접촉전극(160a) 및 데이터 패드접촉전극(160b)을 형성한다.
- <52> 도 4a 내지 도 4j는 본 발명의 다른 실시예에 따른 액정표시장치의 박막 트랜지스터 기관의 제조공정을 도시한 도면이다.
- <53> 도 4a를 참조하면, 모기관(210) 상에는 도전물질을 증착하고 포토리소그래피 공정 및 식각공정으로 게이트 전극(221) 및 게이트 패드전극(221a)을 형성한다. 상기 게이트 전극(221) 및 게이트 패드전극(221a)을 포함한 모기관(210) 전면에 게이트 절연막(222)을 증착한다.
- <54> 도 4b를 참조하면, 게이트 절연막(222) 상에는 비정질 실리콘층, 불순물 비정질 실리콘층을 순차적으로 적층하고, 패터닝하여 활성 패턴(223) 및 오믹 콘택패턴(224)을 형성한다.
- <55> 도 4c를 참조하면, 상기 활성 패턴(223) 및 오믹 콘택패턴(224)을 포함한 모기관(210) 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 어느 하나를 증착하고, 마스크를 이용한 포토리소그래피 공정 및 식각공정으로 패터닝하여 화소전극(240)을 형성한다.
- <56> 도 4d를 참조하면, 상기 활성 패턴(223), 오믹 콘택패턴(224) 및 화소전극(240)을 포함한 모기관(210) 전면에는 도전막이 형성되고, 상기 도전막을 패터닝하여 소스/드레인전극(231, 233) 및 데이터 패드전극(230a)을 형성한다.
- <57> 드레인 전극(233)은 상기 화소전극(240)과 일부분이 중첩되게 형성된다. 즉, 드레인 전극(233)과 화소전극(240)은 전기적으로 접속된다.
- <58> 도 4e를 참조하면, 박막 트랜지스터(TFT) 및 데이터 패드전극(230a)을 포함한 모기관(210)의 전면에 보호층(270)을 형성한다.
- <59> 도 4f를 참조하면, 상기 보호층(270) 상에 콘택홀을 형성하지 않은 상태에서 유기계 물질을 도포하고 패터닝하여 콘택홀(270a)을 포함하는 유기막(280)을 형성한다. 상기 콘택홀(270a)은 상기 드레인 전극(233)과 대응되는 영역에 형성되며, 상기 유기막(280) 상에는 엠보싱 패턴(280a)을 포함한다.
- <60> 도 4g를 참조하면, 상기 콘택홀(270a)과 대응되는 보호층(270)에는 마스크를 이용한 포토리소그래피 공정 및 식각공정으로 드레인 전극(233)이 노출된다. 이때, 게이트 패드전극(221a) 및 데이터 패드전극(230a)은 게이트 절연막(222) 및 보호층(270)으로부터 노출된다.
- <61> 도 4h를 참조하면, 유기막(280)의 콘택홀(270a) 및 엠보싱 패턴(280a) 상에는 반사전극(250)이 형성된다. 여기서, 반사전극(250)은 콘택홀(270a)을 통해 드레인 전극(233)과 전기적으로 접속된다. 따라서, 반사전극(250), 드레인 전극(233) 및 화소 전극(240)은 모두 전기적으로 접속된다.
- <62> 도 4i를 참조하면, 상기 반사전극(250)을 포함한 유기막(280) 상에는 평탄화층(290)이 형성된다.
- <63> 도 4j를 참조하면, 상기 평탄화층(290)을 포함한 게이트 패드부(225) 및 데이터 패드부(235)의 전면에는 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 어느 하나를 증착하고, 패터닝하여 공통전극(260), 게이트 패드접촉전극(260a) 및 데이터 패드접촉전극(260b)을 형성한다.
- <64> 이상에서 설명한 본 발명의 다른 실시예에 따른 액정표시장치는 면형태의 화소전극(240)과 드레인 전극(233)이 일정 영역 중첩되게 접속되고, 콘택홀(270a)에 의해 면형태의 반사전극(250)과 드레인 전극(233)이 전기적으로 접속되는 액정표시장치에 있어서, 최상부에 슬릿형태의 공통전극(260)이 배치되어 프린지 필드 효과로 인해 공

도면

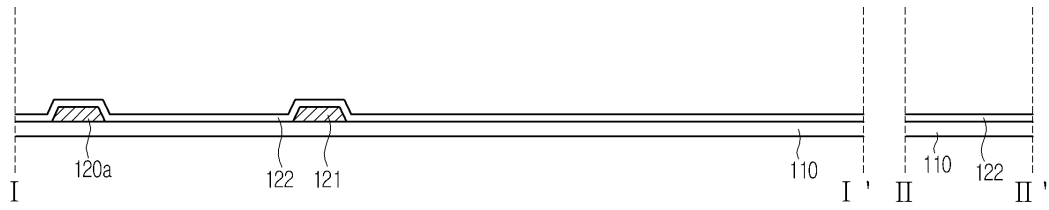
도면1



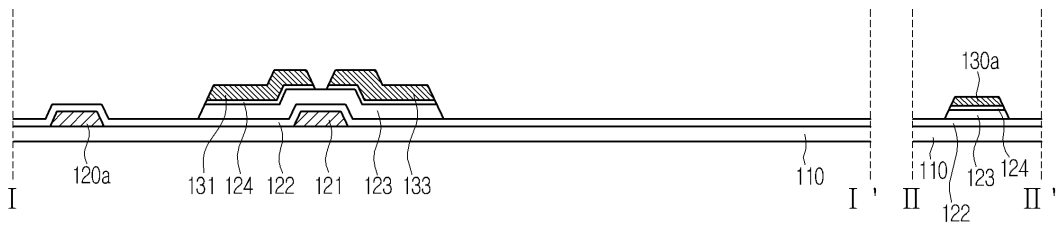
도면2



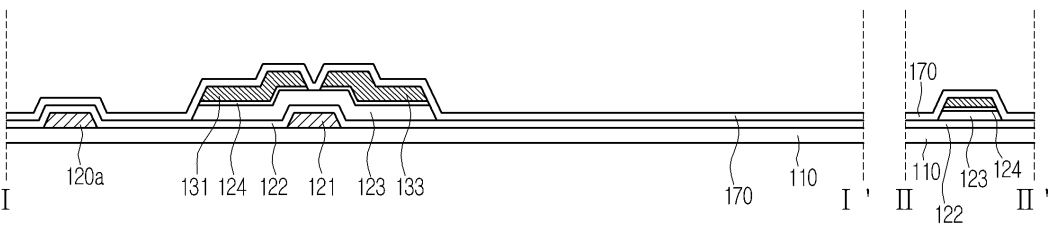
도면3a



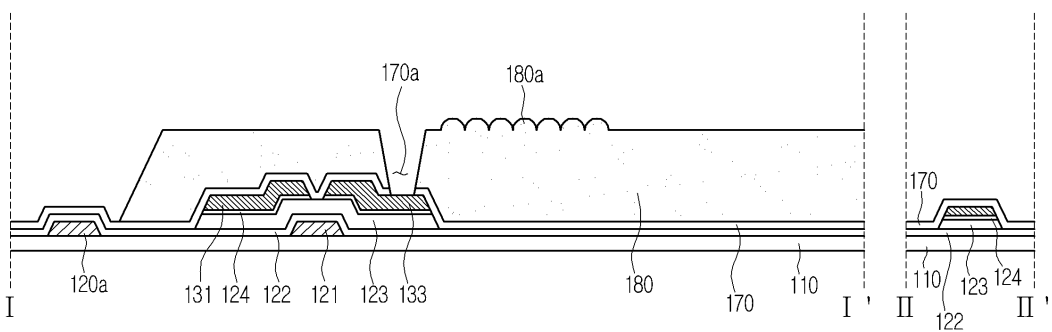
도면3b



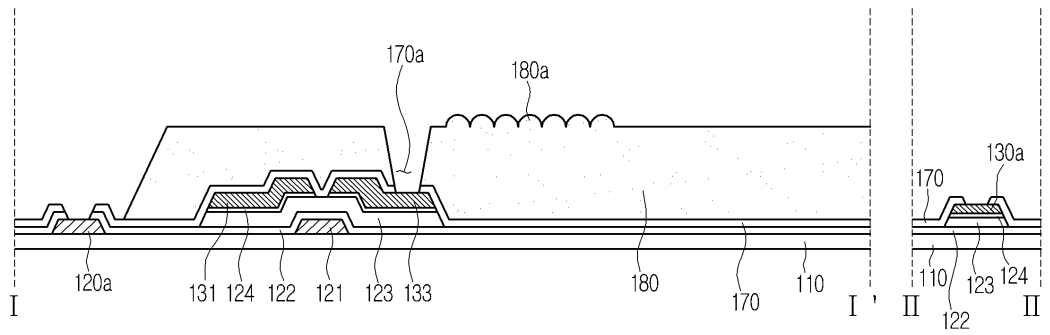
도면3c



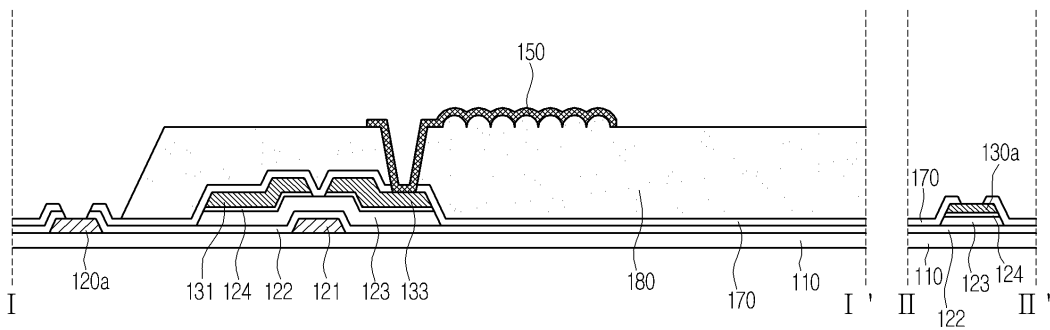
도면3d



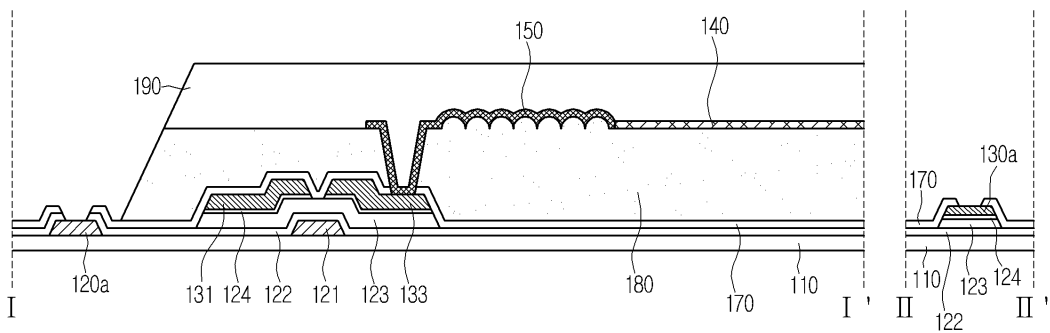
도면3e



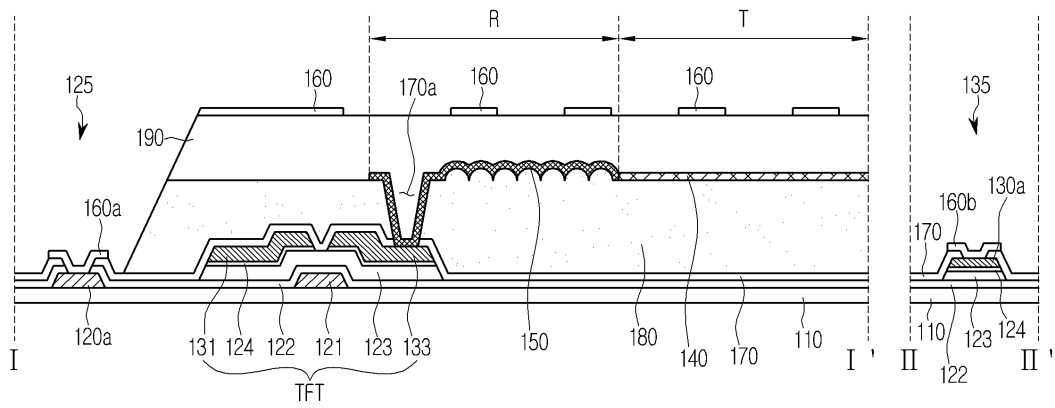
도면3f



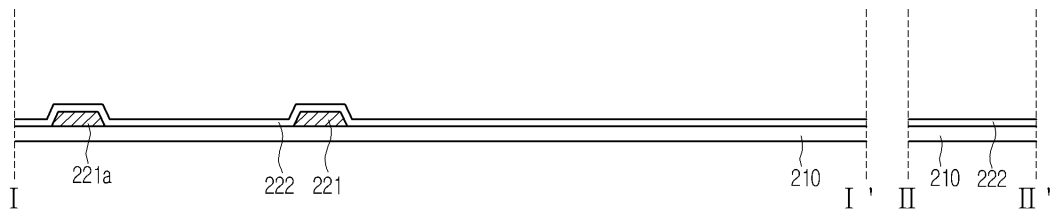
도면3g



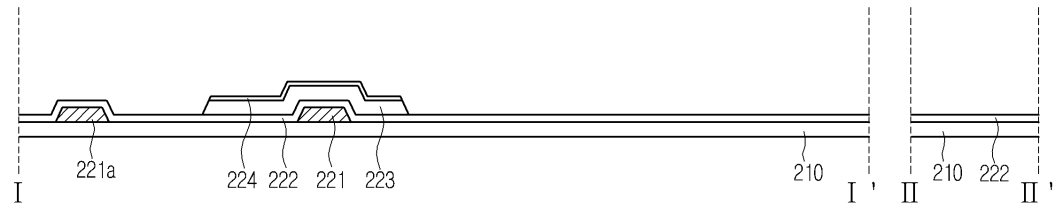
도면3h



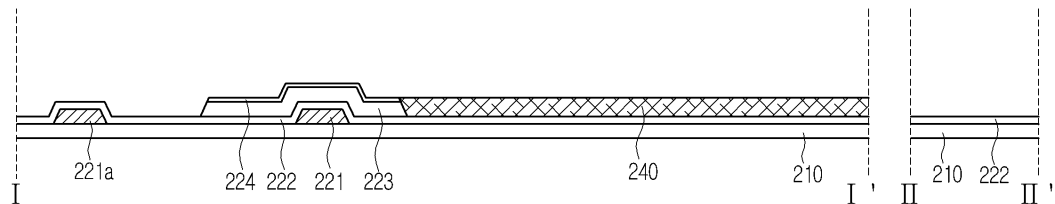
도면4a



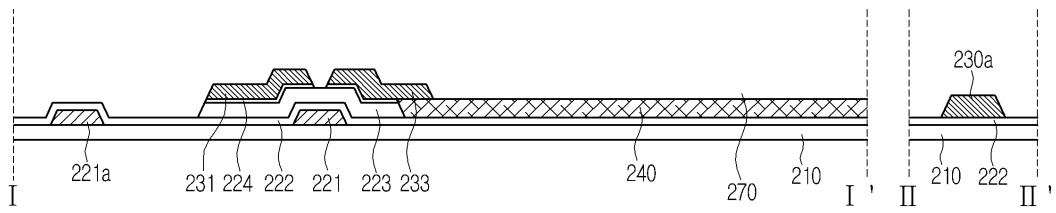
도면4b



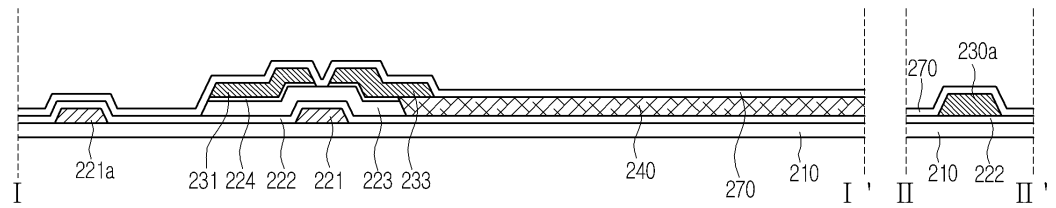
도면4c



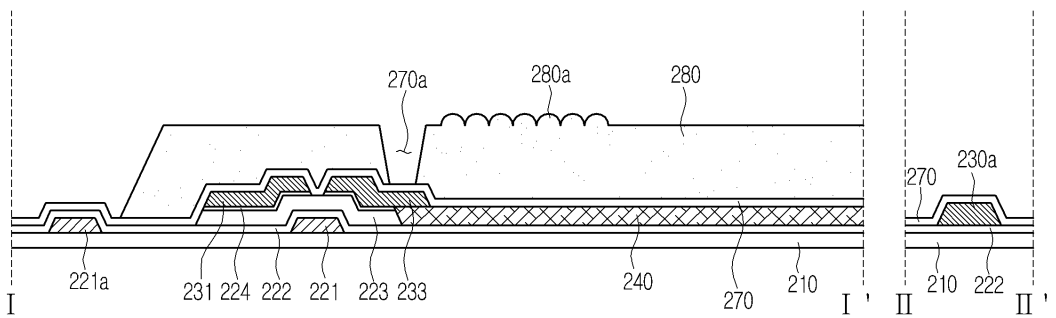
도면4d



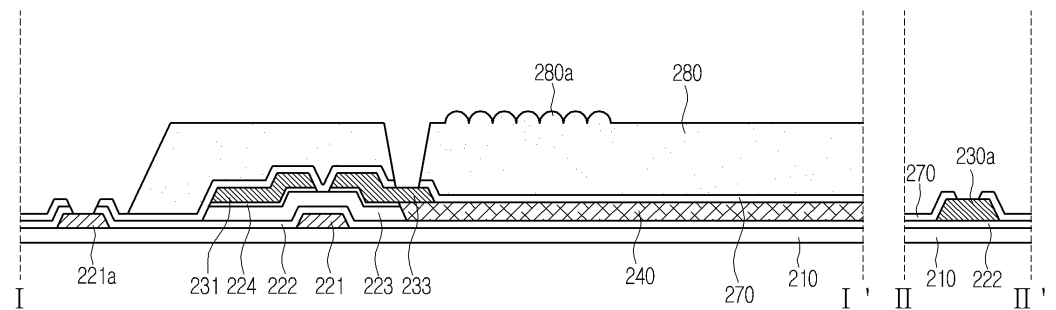
도면4e



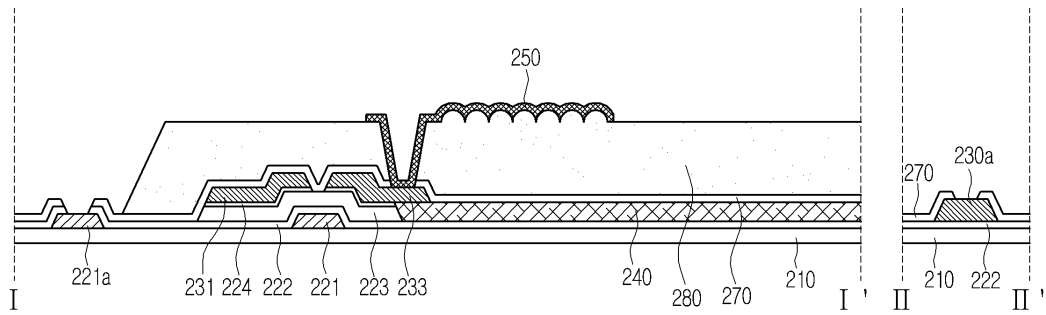
도면4f



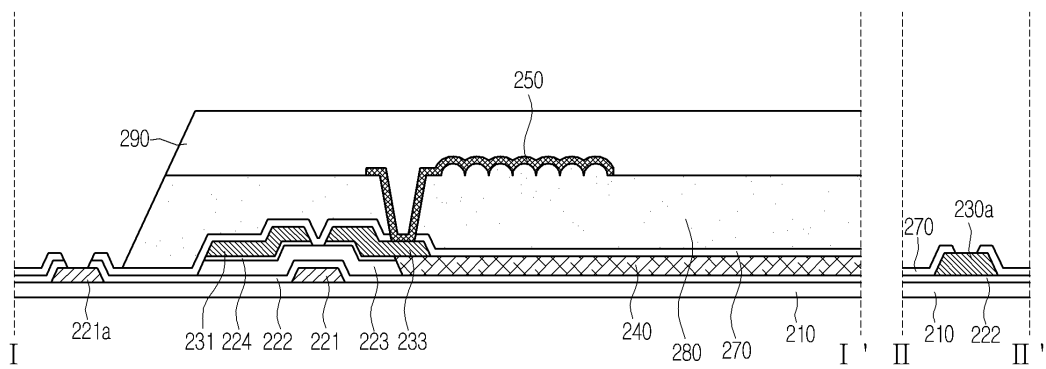
도면4g



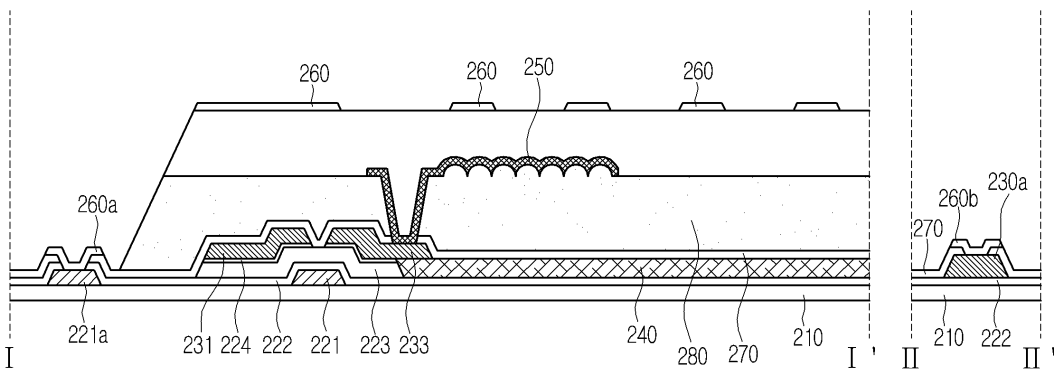
도면4h



도면4i



도면4j



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020090036482A	公开(公告)日	2009-04-14
申请号	KR1020070101714	申请日	2007-10-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JONG HWAE 이종회 PARK KU HYUN 박구현		
发明人	이종회 박구현		
IPC分类号	G02F1/1335 G02F1/1343		
CPC分类号	G02F1/133555 G02F2001/134372 G02F1/134309		
其他公开文献	KR101420428B1		
外部链接	Espacenet		

摘要(译)

在本发明中，公开了可以实现高开口率的低电压操作的液晶显示器。本发明的液晶显示器包括形成在薄膜晶体管部分上的狭缝形状的公共电极，该薄膜晶体管部分形成在栅极布线的交叉区域中交叉并限定像素区域和数据线，以及栅极布线和数据线，以及电气接触薄膜晶体管和平面形状的漏极活性的反射电极和像素电极，布置在像素区域和反射电极和像素电极中。高孔径比，反射，功耗，透射率，公共电极。

