

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/136

(11) 공개번호 10-2005-0103272
(43) 공개일자 2005년10월28일

(21) 출원번호 10-2005-7011189
(22) 출원일자 2005년06월17일
 번역문 제출일자 2005년06월17일
(86) 국제출원번호 PCT/IB2003/005886
 국제출원일자 2003년12월09일

(87) 국제공개번호 WO 2004/057416
 국제공개일자 2004년07월08일

(30) 우선권주장 0229699.4 2002년12월19일 영국(GB)

(71) 출원인 코닌클리케 필립스 일렉트로닉스 엔.브이.
네덜란드 엔엘-5621 베에이 아인드호펜 그로네보르세베그 1
엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 프렌치 이안 디
영국 알에이치1 5에이치에이 서레이 레드힐 크로스 오크 레인필립스 인
텔렉츄얼 프로퍼티 앤드 스탠다드
박 성-일
영국 알에이치1 5에이치에이 서레이 레드힐 크로스 오크 레인필립스 인
텔렉츄얼 프로퍼티 앤드 스탠다드

(74) 대리인 김창세
김원준

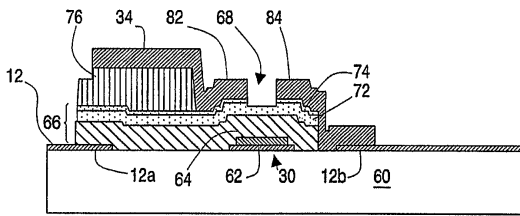
심사청구 : 없음

(54) 액정 디스플레이의 능동 플레이트를 형성하는 방법 및 능동매트릭스 액정 디스플레이 장치

요약

액정 디스플레이의 능동 플레이트는 다수의 열로서 배열된 절연층(76)을 포함하되, 각 절연층 열은 픽셀의 두 개의 인접 열의 픽셀 전극(12)과 오버래핑된다. 불투명한 도전체 층이 기판 위에 형성되고 패터닝되어 절연층의 상단에는 열 도전체(34)를, 박막 트랜지스터 층(66)의 상단에는 트랜지스터용의 소스 및 드레인 전극을 정의한다. 따라서, 절연층(76)은 열 도전체(34) 아래에 정의되고, 교차하는 행 및 열 도전체 사이에 배치된다. 또한, 절연층(76)의 열은 픽셀 전극(12)의 인접 쌍과 오버래핑되어, 열 도전체는 픽셀 전극과 오버래핑될 수 있어, 픽셀 개구를 증가시킨다. 그러나, 투명한 픽셀 전극(12)은 증착될 제 1 층이다. 이것은 고품질 능동 매트릭스 LCD(AMLCD) 디스플레이의 제조에 있어서 프로세스 간략화 및 대응 비용 절감이라는 장점을 제공한다.

대표도



명세서

기술분야

본 발명은 능동 매트릭스 액정 디스플레이에 관한 것으로, 특히 이러한 디스플레이의 제조에 사용되는 능동 플레이트(active plate)로 알려져 있는 트랜지스터 기판에 관한 것이다.

배경기술

액정 디스플레이는 전형적으로 능동 플레이트와 수동 플레이트를 포함하며 그 사이에 액정 물질이 삽입된다. 능동 플레이트는 트랜지스터 스위칭 장치의 어레이를 포함하되, 전형적으로 하나의 트랜지스터는 디스플레이의 각 픽셀과 연관된다. 각 픽셀은 개개의 픽셀의 휘도를 제어하는 신호가 인가되는 능동 플레이트 상의 픽셀 전극과도 연관된다.

도 1은 AMLCD의 투과 영역을 전형적으로 나타내는 도면이다. 기본 픽셀은 정방형이지만 적색(10a), 녹색(10b) 및 청색(10c)으로 색깔이 주어진 세 개의 수직 서브-픽셀(10)로 분할된다. 광학 개구를 증가시키기 위해(즉, 변조된 광 출력이 제공되는 영역을 증가시키기 위해), 검정 라인의 폭, 즉 H 및 W를 감소시킬 필요가 있다. 서브-픽셀의 높이 대 폭의 비율이 3:1이기 때문에, 열(column) 폭(W)을 어느 양만큼(예를 들어, 일 마이크론) 감소시키게 되면 그에 대응하는 행 폭(H)의 감소에 따른 세배만큼 광학 개구를 증가시킬 것이다.

능동 플레이트의 대부분의 영역은 적어도 부분적으로 투명하고, 이것은 디스플레이가 전형적으로 백라이트에 의해 조명되기 때문에 필요하다. 주로, 불투명한 행 및 열 도전체가 커버하는 영역은 오직 플레이트의 불투명한 부분이다. 픽셀 전극이 투명 영역을 커버하지 않는 경우, 픽셀 전극에 의해 변조되지 않는 액정 물질 영역이 존재할 것이지만, 이 픽셀 전극은 백라이트로부터 광을 수신한다. 이것은 디스플레이의 대비 비율 및 흑도(blackness)를 감소시킨다.

도 2는 능동 플레이트 상에서 픽셀과 열 사이에 갭(16)이 존재하여 그를 통해 변조되지 않은 광(18)이 통과할 수 있도록 열 도전체(14) 사이에 제공된 픽셀 전극(12)이 제공되는 배열을 도시한다. LC 층의 영역(20)은 열(14)에 의해 차폐되지만, 영역(22)은 픽셀 전극(12)에 의해 변조된다. 이것은 "표준" 디스플레이로 지칭된다. 이러한 디스플레이에서, 블랙 마스크 층이 전형적으로 제공되어 능동 플레이트의 이들 영역을 차폐하고, 또한 트랜지스터를 차폐하는데 그 이유는 그들의 동작 특성이 광에 의존하기 때문이다. 종래에서는, 블랙 마스크 층은 능동 매트릭스 셀의 수동 플레이트 상에 위치한다. 셀 제조 동안 기판 상에서 플레이트 대 플레이트 정렬은 층 대 층 배열보다 덜 정확하다. 이것은 블랙 마스크가 픽셀의 에지에서 미광(stray light)을 차단하도록 블랙 마스크가 비교적 커야한다는 것을 의미한다. 도 3은 수동 플레이트 상에 블랙 마스크(24)를 갖춘 셀을 도시하고, 필요한 오버랩은 참조 번호(26)로 도시되어 있다. 블랙 마스크 층(24)의 열의 폭은 도 1의 폭(W)을 정의한다.

이 오버랩은 디스플레이 픽셀의 개구를 감소시키고, 이에 따라 디스플레이의 전력 효율을 감소시킨다. 이것은 특히 휴대용 제품과 같이 배터리로 동작하는 장치에 바람직하지 않다.

도 4는 도 1에 도시된 서브 픽셀을 구성하는 전기적 구성요소를 도시한다. 행 도전체(30)는 TFT(32)의 게이트에 접속되어 있고, 열 도전체(34)는 소스에 결합되어 있다. 픽셀 위에 제공된 액정 물질은 트랜지스터(32)의 드레인과 공통 접지면(38) 사이에서 연장하는 액정 셀(36)을 효과적으로 정의한다. 접지면(38)은 수동 플레이트로 정의되고 LC 셀의 다른 단자는 픽셀 전극(12)에 의해 정의된다. 픽셀 저장 캐패시터(40)는 트랜지스터(32)의 드레인과 픽셀의 인접 행과 연관된 행 도전체 사이에 또는 별개의 라인(41)에 접속된다.

필요한 마스크 기능을 제공하는 능동 플레이트 층의 사용이 제안되었다. 예를 들어, 일 제안은 행 및 열 도전체(30,34)과 오버래핑하는 픽셀 전극(12)을 정의하여, 행 및 열 도전체와 픽셀 전극 사이에는 갭이 존재하지 않고, 갭이 없을 경우 차폐될 필요가 있는 것이다. 이것은 높은 개구 픽셀을 야기하며, 필드 차폐된 픽셀(FSP) 설계로 지칭된다.

도 5는 FSP 패널의 TFT의 단면도이고 도 6은 열을 따라 취한 단면도이다.

픽셀 전극(50)은 도 5에 도시되어 있는 바와 같이 행 도전체와 오버래핑되고 도 6에 도시되어 있는 바와 같이 열 도전체(34)와 오버래핑된다. 행 및 열 도전체는 도 6에 개략적으로 도시되어 있는 바와 같이 광의 통과를 차단한다. 픽셀 전극은 폴리머 층(54) 위에 제공되고 폴리머 층(54)의 비아(56)를 통해 TFT(32)의 드레인(52)과 접촉한다.

폴리머 층에 대한 주요 기능적 요구사항은 이 층이 콘택트 홀 및 낮은 정전용량을 갖는 균일하고 매우 투명한 층이어야 한다는 것이다. 그것은 또한 열의 에지 위에서 LC 셀의 회위 라인(disclination line)을 야기할 수 있는 층계를 제거하는 양호한 평탄화 특성을 가져야 한다. 전형적으로, 일 마이크론 두께 이상의 벤조시클로부텐(BCB) 층이 사용되는데, 그 이유는 그것의 높은 투명성, 낮은 유전 상수($\epsilon_R=2.7$) 및 양호한 평탄화 특성 때문이다.

이 BCB 층은 비싼 물질 및 처리 비용으로 인해 사용하는데 고가이다. 감광성 BCB를 구입하는 것이 가능할 수 있지만, 이것은 이 애플리케이션용으로 사용될 수 없는데, 그 이유는 그것은 높은 광학 투과성을 가지고 있지 않기 때문이다. 이것은 제조 동안 에칭 마스크 층이 사용되어야 한다는 것을 의미한다. BCB를 에칭하는 어떠한 것도 포토레지스트를 에칭하기 때문에 포토레지스트 에칭 층을 사용하는 것은 어렵다. 이것은 BCB의 두께를 약 1 마이크론으로 제한한다. 금속 및 포토레지스트 층의 결합이 사용되어 BCB를 패터닝하는 경우, 가외의 프로세싱 장비 및 프로세싱이 필요하기 때문에 이 결합물은 매우 고가이게 된다.

발명의 상세한 설명

본 발명에 따라, 액정 디스플레이용의 능동 플레이트를 형성하는 방법이 제공되는데, 이 방법은 실질적으로 투명한 도전체 층을 증착 및 패터닝하여 행 및 열로 배열된 절연 기관 위의 픽셀 전극 어레이를 정의하는 단계와, 행 도전체 및 절연 기관의 상이한 영역 위에서 픽셀 전극에 접속된 게이트 도전체 부분을 정의하는 단계와, 게이트 도전체 부분 위에 박막 트랜지스터 층을 증착하고 정의하여 트랜지스터 본체를 형성하되, 박막 트랜지스터 층은 적어도 게이트 절연체 및 반도체 층을 포함하는 단계와, 다수의 열로서 배열된 절연 층을 형성하되, 각 절연 층 열은 픽셀의 두 개의 인접 열의 픽셀 전극과 오버래핑되는 단계와, 기관 위에 불투명한 도전체 층을 형성하여 절연층의 상단에 열 도전체를 정의하고, 박막 트랜지스터 층의 상단에는 트랜지스터용 소스 및 드레인 전극을 정의하되, 이 트랜지스터용 전극 중 하나는 열 도전체에 접속되고 다른 하나는 연관된 픽셀 전극에 접속되는 단계를 포함한다.

이 방법에 있어서, 절연 층은 열 도전체 아래에 정의되고, 교차하는 행 및 열 도전체 사이에 배치된다. 또한, 절연 층의 열은 픽셀 전극의 인접 쌍과 오버래핑되고, 그 결과 열 도전체는 픽셀 전극과 오버래핑될 수 있어 픽셀 개구를 증가시킬 수 있다. 그러나, 투명한 픽셀 전극은 증착될 제 1 층이다. 이것은 처리가 간단해지고 고품질의 능동 매트릭스 LCD(AMLCD) 디스플레이의 제조를 위한 대응 비용이 감소한다는 장점을 제공한다. 본 발명은 도 1에 도시된 폭(W)을 감소시키기 위한 효율적이고 비용이 적게 드는 방법을 제공한다.

각 트랜지스터 본체의 박막 트랜지스터 층은 또한 인접 픽셀 전극과 오버래핑될 수 있다. 이러한 방식에 있어서, 트랜지스터 층은 또한 열 도전체 아래에 배치되고 행 및 열 도전체 사이에 부가적인 분리를 제공한다. 특히, 게이트 절연체 층은 부가적인 용량성 분리를 제공한다.

절연층은 바람직하게 폴리머 예를 들어 포토-아크릴 폴리머를 포함하고, 필드 차폐 층으로서 동작한다.

픽셀 전극 및 행 도전체의 어레이의 정의는 제 1 단일-마스크 프로세스를 통해 수행될 수 있다. 트랜지스터 본체 및 절연 층의 형성은 제 2 단일-마스크 프로세스를 통해 수행될 수 있다. 열 도전체와 소스 및 드레인 전극의 형성은 제 3 단일-마스크 프로세스를 통해 수행될 수 있다. 그러므로, 3개의 마스크 프로세스는 디스플레이의 제조에 사용될 수 있다. 각 단일 마스크 프로세스는 하프톤 포토-마스크를 사용할 수 있다.

본 발명은 또한 능동 플레이트와 수동 플레이트 및 그 사이에 배치되는 액정을 포함하는 능동 매트릭스 액정 디스플레이 장치를 제공하는데, 능동 플레이트는, 절연 기관과, 실질적으로 투명한 픽셀 전극의 행 및 열 어레이 및 기관 위에서 상이한 영역을 점유하는, 게이트 도전체 부분을 구비한 행 도전체 어레이와, 게이트 도전체 부분에 걸쳐 트랜지스터 본체를 정의하는 박막 트랜지스터 층과, 각각이 픽셀의 두 개의 인접 열의 픽셀 전극과 오버래핑되는, 다수의 열로 배열된 절연 층과, 절연 층의 상단에 제공된 불투명한 열 도전체와, 하나는 열 도전체에 접속되고 다른 하나는 연관된 픽셀 전극에 접속되는, 박막 트랜지스터 층의 상단에 있는 트랜지스터용 소스 및 드레인 전극을 포함한다.

이 장치는 본 발명의 방법에 의해 형성되고 열 도전체를 행 도전체와 분리하고 행 도전체가 픽셀 전극의 인접 열과 오버래핑될 수 있도록(따라서 그 사이의 공간을 완전히 채울 수 있도록)하는 절연체 행을 갖는다.

또 다시, 박막 트랜지스터 층은 트랜지스터 본체 외에 절연층 아래에 배치되는 열을 정의할 수 있다.

본 발명의 예가 이제 첨부한 도면을 참조하여 자세히 설명될 것이다.

도면의 간단한 설명

도 1은 알려져 있는 컬러 AMLCD의 평면도,

도 2는 알려져 있는 표준 AMLCD의 단면도,

도 3은 블랙 마스크 층이 사용되어 도 2의 AMLCD의 성능을 개선하는 방법을 도시하는 도면,

도 4는 각 픽셀의 전기적 요소를 도시하는 도면,

도 5는 트랜지스터의 단면에서 알려져 있는 필드 차폐된 픽셀 설계를 도시하는 도면,

도 6은 열의 단면에서 알려져 있는 필드 차폐된 픽셀 설계를 도시하는 도면,

도 7은 트랜지스터의 단면에서 본 발명의 디스플레이의 능동 플레이트를 도시하는 도면,

도 8은 열의 단면에서 본 발명의 디스플레이의 능동 플레이트를 도시하는 도면,

도 9a 내지 도 9d는 본 발명의 방법에 따라 픽셀 전극 및 행 도전체를 생성하는 단계를 도시하는 도면,

도 10은 도 9a 내지 도 9d의 방법으로부터 얻어지는 구조체의 평면도,

도 11a 내지 도 11d는 본 발명에 따라 트랜지스터 본체 및 절연 층을 생성하는 단계를 도시하는 방법.

도 12는 도 11a 내지 도 11d의 방법 단계에 따라 증착된 트랜지스터 층 및 절연층의 형상의 평면도,

도 13은 도 11a 내지 도 11d의 방법으로부터 얻어지는 구조체의 평면도,

도 14a 내지 도 14e는 본 발명의 따라 열 도전체와 소스 및 드레인 전극을 생성하는 단계를 도시하는 도면,

도 15는 도 14a 내지 도 14d의 방법 단계에 따라 증착된 열 도전체와 소스 및 드레인 전극의 형상의 평면도,

도 16은 완전한 장치 구조체의 평면도.

실시예

도 7 및 도 8은 트랜지스터의 단면(도 7)과 열의 단면(도 8)으로, 본 발명의 디스플레이의 능동 플레이트를 도시한다. 이 단면의 위치는 도 16에서 알 수 있다.

능동 플레이트는 픽셀 전극(12) 어레이가 직접 증착되는 절연 기관(60)을 포함한다. 행 도전체(30)의 어레이는 또한 기관 위에 직접 제공되고, 픽셀 전극과는 다른 영역을 점유한다. 픽셀 전극은 실질적으로 투명하고, 바람직하게 ITO로부터 형성되는 반면, 행 도전체는 픽셀 전극의 ITO 층(62) 및 도전성을 증가시키고 행 도전체를 불투명하게 하는 부가적인 층(64)을 포함한다. 행 도전체(30)는 도 7에서 알 수 있는 바와 같이 게이트 도전체를 정의하는 부분을 갖는다.

박막 트랜지스터 층(66)은 게이트 도전체 위에 제공되어 트랜지스터 본체(68)를 정의한다. 이들 층은 실리콘 질화물 게이트 절연체(70), 비정질 실리콘 층(72) 및 n형 도핑된 실리콘 콘택트 층(74)을 포함한다. 이들 층(66)은 트랜지스터 본체를 정의할 뿐만 아니라 인접 픽셀 전극(도 7의 12a)까지 연장한다. 이 예에서, 트랜지스터 층은 도 8에서 알 수 있는 바와 같이 열 아래에서 연장한다.

폴리머 절연층(76)은 다수의 열로 정의되는데, 각 절연층 열은 도 8에 도시되어 있는 바와 같이 픽셀의 두 개의 인접 열의 픽셀 전극(12)과 오버래핑된다. 불투명한 열 도전체(34)는 폴리머 절연층(76)의 상단에 제공되고, 열 도전체(34)를 정의하는 금속 층은 또한 박막 트랜지스터 층(66)의 상단에 트랜지스터(68)용 소스(82) 및 드레인(84) 전극을 정의한다. 소스 및 드레인 중 하나(82)는 열 도전체(80)에 접속되고 다른 하나(84)는 연관된 픽셀 전극(12b)에 접속된다.

폴리머 필드 차폐 층(76)이 없는 경우, 픽셀과 열(34) 사이의 정전용량은 매우 높아진다. 실리콘 질화물 게이트 절연체 층만을 사용하는 것은 불가능한데, 그 이유는 이 절연체 층은 6.4의 유전 상수를 가지고 있고 또한 충분히 낮은 정전용량을 제공하기 위해서는 비현실적인 두께의 층이 필요할 수 있기 때문이다.

높은 광학 개구 비율 어레이의 이 설계에는 몇가지 장점이 있다. 먼저 폴리머가 투명할 필요가 없다는 것이다. 이것은 큰 범위의 폴리머가 사용될 수 있다는 것을 의미한다. 이것은 비용을 보다 낮출 수 있고 보다 짧은, 보다 간단한 제조 프로세스를 위한 길을 개척한다. 폴리머 층은 또한 그러한 양호한 평탄화 특성을 가질 필요는 없는데, 그 이유는 이 층이 가시적 픽셀의 에지 위를 가로지르지 않기 때문이다. 보다 많은 폴리머 선택물과 보다 간단한 제조 프로세스의 결합은 제조에 있어서 실질적인 비용 절감을 가져온다. 몇몇 다른 폴리머, 예를 들어 감광성 폴리이미드 또는 아크릴 층이 사용될 수 있다.

도 7 및 도 8에 도시된 장치를 제조하는 방법이 부가적인 캐패시터 전극과 함께 설명될 것이다. 후속하는 설명으로부터 알 수 있는 바와 같이 특히 하프톤 포토 마스크를 사용하는 세 개의 마스크 프로세스가 사용될 수 있다. 하프톤 마스크는 그레이 마스크로서 회절발 또는 실리콘 풍부 실리콘 질화물로 이루어질 수 있다. 양 기법은 광 처리량을 감소시켜 마스크의 투명한 영역과 금속으로 커버된 영역 사이에 조도가 중간정도인 영역을 생성한다. 이러한 방식에 있어서, 하프톤 마스크는 두 개의 상이한 두께의 포토폴리머가 있는 영역, 및 포토폴리머가 완전히 제거된 영역을 정의하는데 사용될 수 있다. 이것은 필요한 포토마스크의 층 수를 줄이는데 사용될 수 있다.

도 9, 11 및 14에 있어서, 단면의 좌측 열은 도 7에 대응하는 TFT의 단면이고, 단면의 우측 열은 도 8에 대응하는 열의 단면이다. 도면에서 층의 두께 및 폭은 명료함을 위해 과장되었고 또는 왜곡되었다.

도 9, 11 및 14 각각은 본 발명의 방법의 세 개의 마스크 프로세스 중 하나를 도시한다.

도 9a 내지 도 9d는 픽셀 전극 및 행 도전체를 생성하는 초기 단계를 도시한다.

도 9a에서, 스퍼터 증착 기법이 사용되어 ITO 층(62) 및 게이트 금속 층(64)을 증착한다. 하프톤 마스크(81)는 금속 및 ITO를 에칭하는데 사용된다. 도시되어 있는 바와 같이, 하프톤 마스크는 행 도전체 및 게이트 도전체를 정의하는 층(62, 64)의 부분보다 더 두껍다. 도 9b에서, 산소 플라즈마가 사용되어 포토레지스트의 얇은 층을 에칭하여, 본래 얇은 포토레지스트를 가진 영역, 즉 게이트 도전체 영역(30)의 포토레지스트만을 남겨둔다. 도 9c에서, 게이트 금속은 픽셀 전극 영역으로부터 에칭된다. 도 9d에서 포토레지스트의 제거는 두 개의 층 ITO 및 게이트 금속 스택의 형태를 갖는 ITO 픽셀 전극 및 행 도전체(30)를 남겨둔다.

도 10은 도 9a 내지 도 9d의 방법으로부터 얻어지는 구조체의 평면도이다. 도시되어 있는 바와 같이, 픽셀 전극(12)의 행 및 열의 어레이가 제공되어 있는데, 행 도전체(30)의 어레이는 픽셀 전극의 행 사이의 공간을 점유한다. 행 도전체(30)는 게이트 도전체 부분(30b) 및 행 부분(30a)을 갖는다. 이 예에서, 행 부분(30b)은 캐패시터 단자로서 동작하는 보다 넓은 부분(30c)을 가지며, 이는 이하에서 더 분명해질 것이다.

도 10의 단면의 화살표는 도 9의 좌측 및 우측 열의 단면을 나타낸다.

도 11a 내지 도 11d는 본 발명에 따라 트랜지스터 본체 및 절연 층을 생성하는 단계를 도시한다.

도 11에서, 플라즈마 증착이 사용되어 실리콘 질화물(SiN)(70), 비정질 실리콘(72) 및 n+ 도핑된 비정질 실리콘(74)으로 구성된 TFT 스택(66)을 정의한다.

도 11b에서, 포토-아크릴과 같은 포토폴리머(80)는 SiN 게이트 절연체 층의 원하는 형상 및 필드 차폐 절연체 형상에 대응하는 두 개의 레벨로 패터닝된다. 위에서 설명한 바와 같이, 필드 차폐 절연체는 열로서 배열되고, 따라서 열에는 보다 두꺼운 포토폴리머의 영역(80a)이 제공된다.

도 11c에서, TFT 스택은 플라즈마 에칭되어 TFT 층(66)은 열 및 TFT 트랜지스터 본체를 정의한다.

도 11d에서, 포토-폴리머는 부분적으로 에칭되어 본래 두꺼운 층의 폴리머가 있던 곳, 즉 열 위에 패턴(76)만을 남겨둔다.

포토폴리머(76)의 폭은 사실 도 11d의 두 개의 단면에서는 동일하지만, 도면들에서는 편의상 왜곡되었다. 열은 사실 일정한 폭을 갖는다.

도 12는 도 11a 내지 도 11d의 방법에 따라 증착된 트랜지스터 층 및 절연 층의 형상에 대한 평면도이다. 도 12에서, 절연층(76)을 형성한 포토폴리머는 아래의 TFT 층보다 약간 좁게 도시되어 있다. 이것은 단지 그들 모두가 보여질 수 있도록 하기 위한 것이지만, 사실 좌측 측면은 동일한 패턴으로 에칭되었고 그들은 일직선으로 정렬될 것이다. TFT 영역은 또한 좌측 열에 대해서만 도시되어 있지만, 사실은 픽셀 패턴은 반복될 것이다.

도 13은 도 9 및 도 11의 방법 단계로부터 얻어지는 결합된 구조체에 대한 평면도이다.

도 14a 내지 도 14e는 열 도전체와 소스 및 드레인 전극을 생성하는 단계를 도시한다.

도 14a에서, 상단 금속 층(90)은 기판 위에 증착(스퍼터링)되고 하프톤 마스크(92)가 사용되어 포토레지스트 층을 두 개의 두께로 정의한다. 보다 낮은 두께(92a)는 TFT용이 되 n+ 비정질 실리콘 층의 일부는 TFT의 게이트 영역에서 제거되고, 보다 두꺼운 두께(92b)는 열 도전체와 소스 및 드레인 콘택트용이다.

도 14b에서, 상단 금속(90)은 금속 열과 소스 및 드레인 콘택트를 남겨두도록 에칭된다(그러나 여전히 게이트 위에는 갭을 남겨두지 않는다).

도 14c에서, 포토레지스트 층은 게이트 위의 영역이 노출될 때까지 O₂ 플라즈마를 사용하여 얇아진다.

도 14d에서, 상단 금속은 또 다시 TFT 채널 영역에서만 에칭된다. 그런 다음 플라즈마 에칭이 사용되어 기저부의 n+ 비정질 실리콘 층을 또한 제거함으로써, n+ 층은 소스 및 드레인용의 콘택트 부분만을 형성한다.

도 14e에서, 상단 포토레지스트 층(92)이 제거된다.

도 15는 도 14a 내지 도 14d의 방법 단계에 따라 증착된 열 도전체와 소스 및 드레인 전극의 형상에 대한 평면도를 도시한다. 노출된 비정질 실리콘 트랜지스터 본체(72)도 도시되어 있다. 상단 금속 층(90)은 또한 캐패시터 상단 콘택트(94)를 정의하도록 패터닝된다.

도 16은 완전한 장치 구조체를 평면도로 도시한다. TFT에는 별개의 폴리머 또는 SiN 층에 의해 패시베이션이 수행될 수 있고, 또는 LC 폴리이미드 정렬 층이 사용될 수 있다.

본 발명은 임의의 고 광학 개구 투과성의 TN AMLCD에 적용될 수 있다.

위의 예에서, 폴리머 필드 차폐 층(76)은 TFT 스택(실리콘 질화물과 비정질 실리콘 층) 위에 놓여질 수 있지만, 이 TFT 스택은 열 아래로부터 생략될 수 있고 이러한 설계는 여전히 동작할 것이다. 폴리머 스택에 필요한 결정적인 특징은 수용 가능한 레벨로 혼선을 줄일만큼 충분히 낮은 정전용량을 갖는 것이다.

하나의 특정 예만이 위에서 설명되었다. 다양한 층을 형성하는데 사용되는 물질은 종래에서 쉽게 얻어지는 것이다. 특정 예에서 도시된 것에 대한 프로세싱 조건 및 다양한 선택적 부가 층은 당업자에게 분명할 것이다.

(57) 청구의 범위

청구항 1.

액정 디스플레이의 능동 플레이트를 형성하는 방법에 있어서,

실질적으로 투명한 도전체 층을 증착 및 패터닝하여 행 및 열로 배열된 픽셀 전극(12) 어레이를 절연 기판 위에 정의하는 단계와,

행 도전체(30)와, 상기 절연 기판의 다른 영역 위에서 상기 픽셀 전극에 접속된 게이트 도전체 부분(30b)을 정의하는 단계와,

상기 게이트 도전체 부분 위에 박막 트랜지스터 층(66)을 증착 및 패터닝하여 트랜지스터 본체를 형성하되, 상기 박막 트랜지스터 층은 적어도 게이트 절연체(70) 및 반도체 층(72)을 포함하는 단계와,

다수의 열로서 정렬된 절연층(76)을 형성하되, 각 절연층 열은 픽셀의 두 개의 인접한 열의 상기 픽셀 전극(12)과 오버래핑되는 단계와,

상기 기판 위에 불투명한 도전체 층을 형성하고 상기 불투명한 도전체 층을 패터닝하여 상기 절연층(76)의 상단에는 열 도전체(34)를, 상기 박막 트랜지스터(66)의 상단에는 상기 트랜지스터용 소스(82) 및 드레인(84) 전극을 정의하되, 상기 전극 중 하나는 열 도전체에 접속되고 다른 하나는 연관된 픽셀 전극에 접속되는 단계

를 포함하는 방법.

청구항 2.

제 1 항에 있어서,

각 트랜지스터 본체의 상기 박막 트랜지스터 층(66)은 또한 인접 픽셀 전극(12)과 오버래핑되는 방법.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 절연층(76)은 폴리머를 포함하는 방법.

청구항 4.

제 3 항에 있어서,

상기 폴리머는 포토-아크릴 폴리머를 포함하는 방법.

청구항 5.

제 1 항 또는 제 2 항에 있어서,

상기 픽셀 전극(12) 어레이와 상기 행 도전체(30)를 정의하는 단계는 제 1의 단일 마스크 프로세스를 통해 수행되는 방법.

청구항 6.

제 5 항에 있어서,

트랜지스터 본체 및 상기 절연층을 형성하는 단계는 제 2의 단일 마스크 프로세스를 통해 수행되는 방법.

청구항 7.

제 6 항에 있어서,

상기 열 도전체(34)와 상기 소스 및 드레인 전극(82,84)을 형성하는 단계는 제 3의 단일 마스크 프로세스를 통해 수행되는 방법.

청구항 8.

제 7 항에 있어서,

각 단일 마스크 프로세스는 하프톤 포토-마스크를 사용하는 방법.

청구항 9.

능동 플레이트 및 수동 플레이트와 그 사이의 액정을 포함하는 능동 매트릭스 액정 디스플레이 장치에 있어서,

상기 능동 플레이트는,

절연 기판(60)과,

실질적으로 투명한 픽셀 전극(12)의 행 및 열 어레이와, 상기 기판 위의 다른 영역을 점유하는, 게이트 도전체 부분(30b)을 갖는 행 도전체(30)의 어레이와,

상기 게이트 도전체 부분 위에서 트랜지스터 본체를 정의하는 박막 트랜지스터 층(66)과,

다수의 열로서 배열된 절연층(76)- 각 절연층 열은 픽셀의 두 개의 인접 열의 상기 픽셀(12)과 오버래핑됨 -과,

상기 절연층(76)의 상단에 제공된 불투명한 열 도전체(34)와,

상기 박막 트랜지스터 층(66)의 상단에 있는 상기 트랜지스터용의 소스 및 드레인 전극(82,84)- 그 중 하나는 열 도전체(34)에 접속되고 다른 하나는 연관된 픽셀 전극(12)에 접속됨 -

을 포함하는 능동 매트릭스 액정 디스플레이 장치.

청구항 10.

제 9 항에 있어서,

상기 박막 트랜지스터 층(66)은 상기 트랜지스터 본체 이외에 상기 절연층 아래에 놓이는 열을 정의하는 장치.

청구항 11.

제 9 항 또는 제 10 항에 있어서,

상기 절연층(76)은 폴리머를 포함하는 장치.

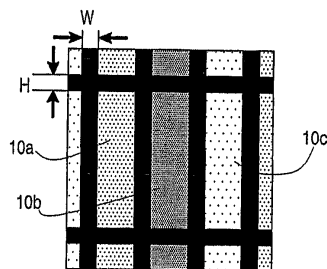
청구항 12.

제 11 항에 있어서,

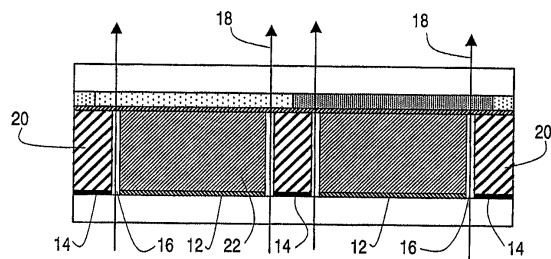
상기 폴리머는 포토-아크릴 폴리머를 포함하는 장치.

도면

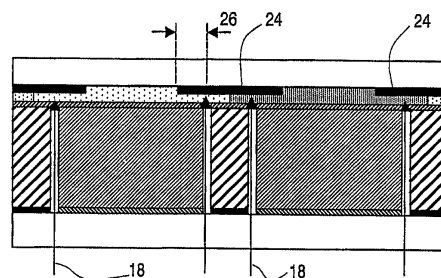
도면1



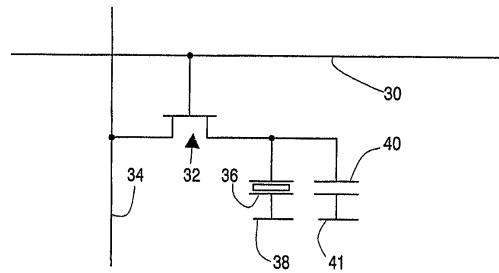
도면2



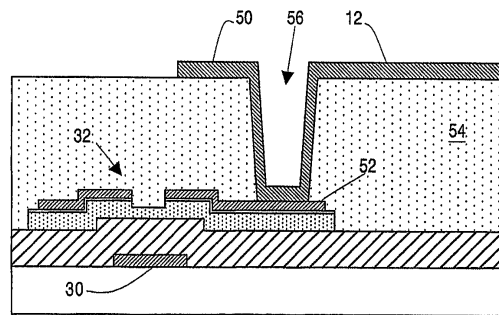
도면3



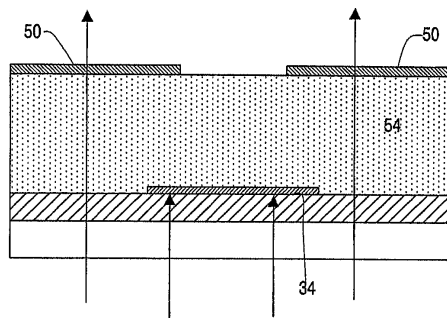
도면4



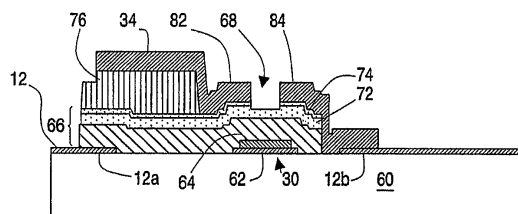
도면5



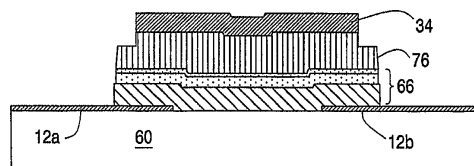
도면6



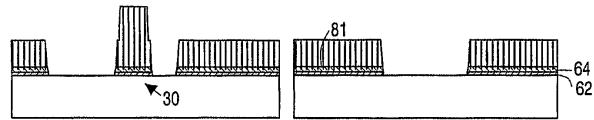
도면7



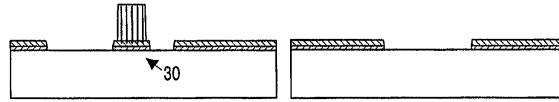
도면8



도면9a



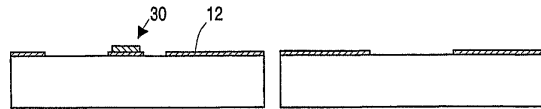
도면9b



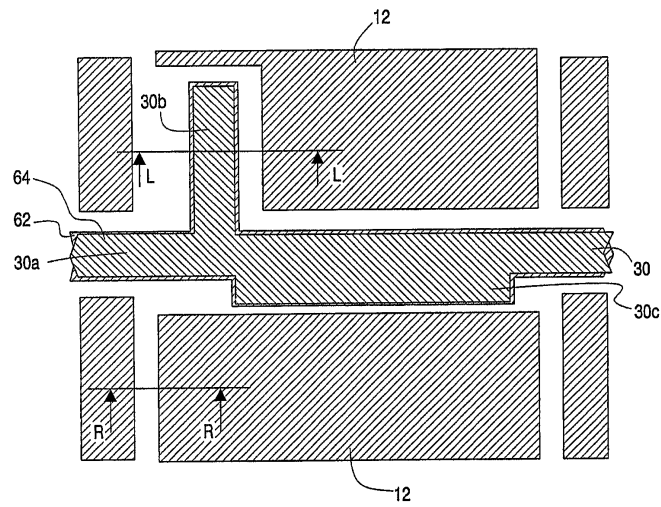
도면9c



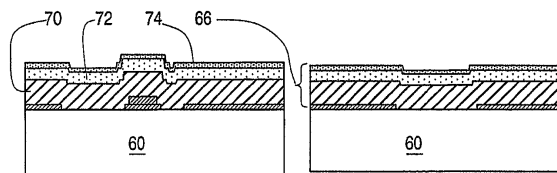
도면9d



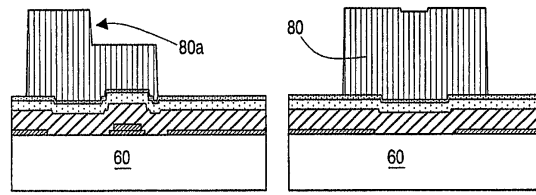
도면10



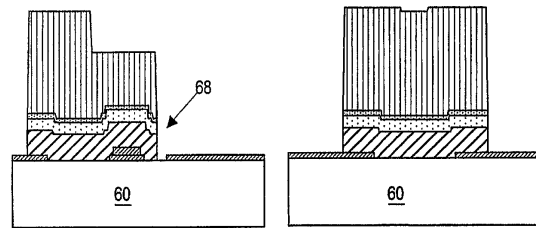
도면11a



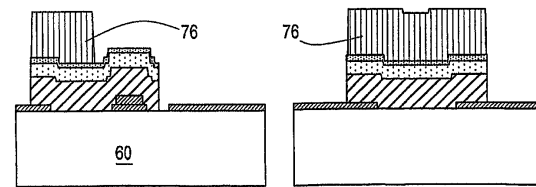
도면11b



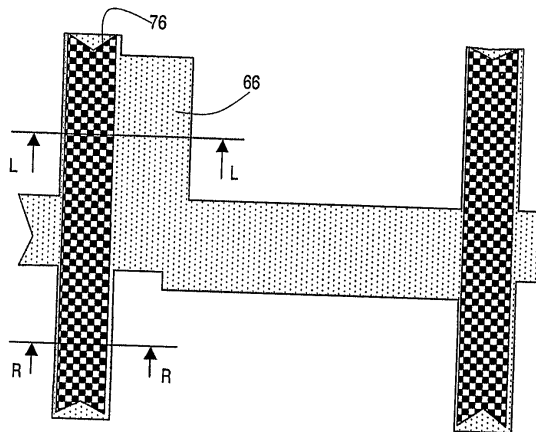
도면11c



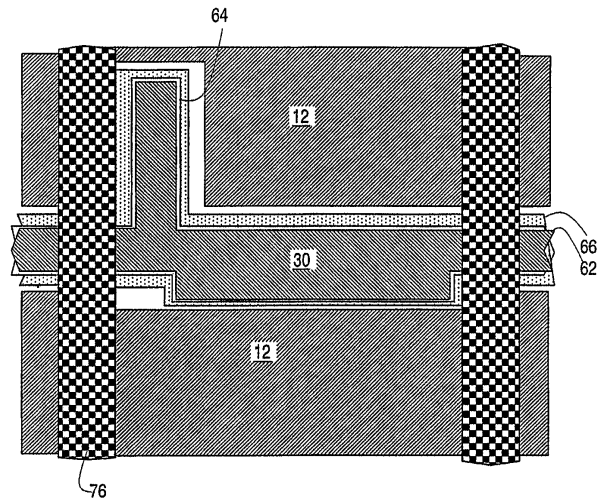
도면11d



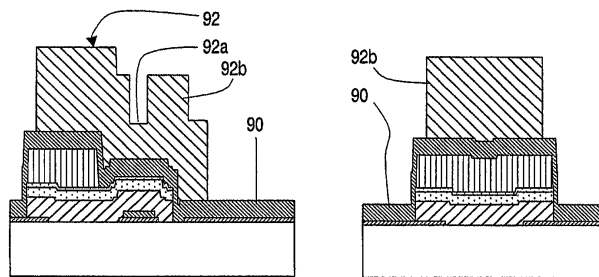
도면12



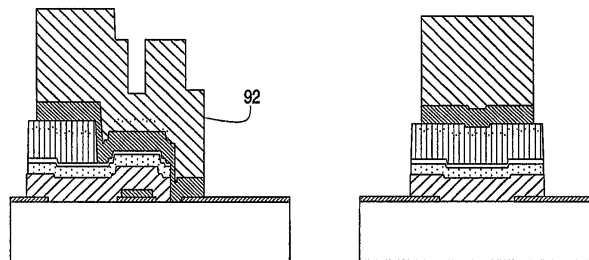
도면13



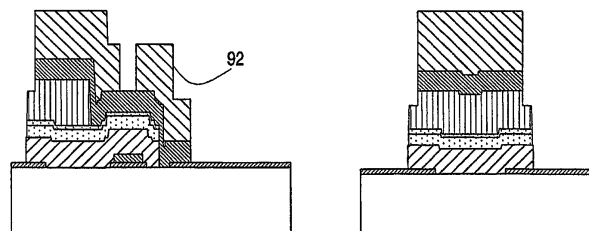
도면14a



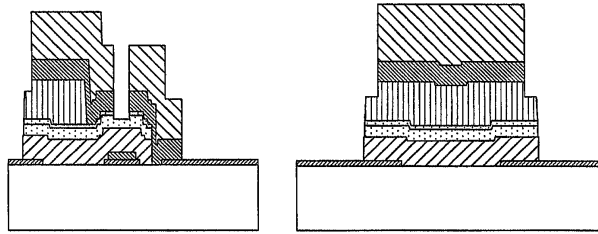
도면14b



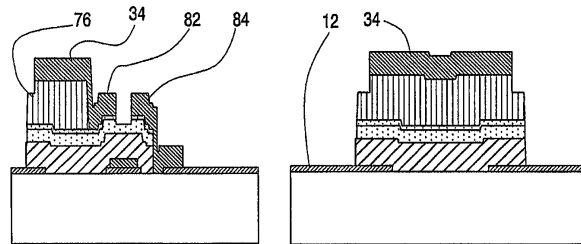
도면14c



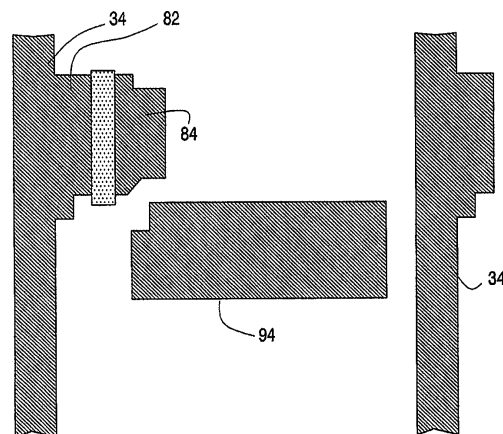
도면14d



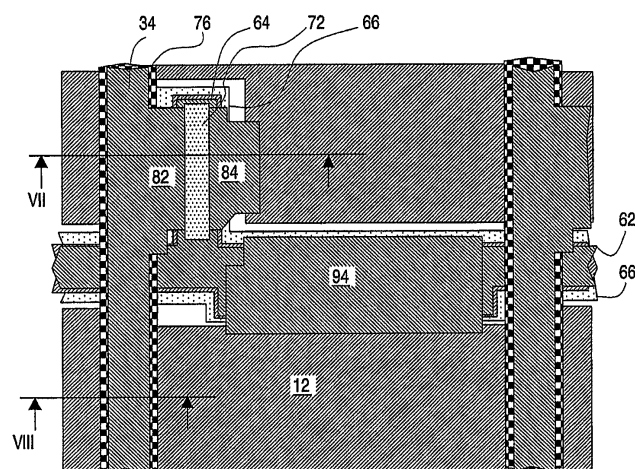
도면14e



도면15



도면16



专利名称(译)	形成液晶显示器有源板的方法和有源矩阵液晶显示器件		
公开(公告)号	KR1020050103272A	公开(公告)日	2005-10-28
申请号	KR1020057011189	申请日	2003-12-09
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司 乐金显示有限公司		
申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V. LG显示器有限公司		
当前申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V. LG显示器有限公司		
[标]发明人	FRENCH IAN D 프렌치이안디 PARK SUNG IL 박성일		
发明人	프렌치이안디 박성 일		
IPC分类号	G02F1/1362 G02F1/1333 G02F1/136		
CPC分类号	G02F1/133345 G02F1/136286 G02F1/136209 G02F2201/40 G02F2001/136295		
代理人(译)	KIM, CHANG SE KIM , WON JOON		
优先权	2002029699 2002-12-19 GB		
外部链接	Espacenet		

摘要(译)

液晶显示器的有源板包括布置成多行的绝缘层76，其中每个绝缘层行与两个相邻列像素的像素电极12重叠。在基板上形成不透明导体层并将其图案化以形成热导体

