

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/133

(11) 공개번호 10-2005-0099022
(43) 공개일자 2005년10월13일

(21) 출원번호 10-2004-0023890
(22) 출원일자 2004년04월07일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 박광순
대구광역시동구신암5동54-35번지

(74) 대리인 김영호

심사청구 : 없음

(54) 액정표시장치 및 그의 구동방법

요약

본 발명은 데이터라인 수 및 이에 대응하는 데이터 드라이버 집적회로의 수를 줄일 수 있도록 한 액정표시장치에 관한 것이다.

본 발명의 액정표시장치는 수평라인마다 형성되는 게이트라인들로 게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와, 수평라인마다 게이트라인들과 나란하게 형성되는 제어라인들로 클럭형태의 제어신호를 공급하기 위한 제어신호 공급부와, 게이트라인들과 교차되는 방향으로 형성되는 데이터라인들로 비디오신호를 공급하기 위한 데이터 드라이버와, 데이터라인들의 일측에 형성됨과 아울러 게이트신호 및 제어신호의 제어에 의하여 비디오신호를 공급받는 제 1 액정셀과, 데이터라인의 다른측에 형성됨과 아울러 게이트신호의 제어에 의하여 비디오신호를 공급받는 제 2액정셀을 구비한다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치를 나타내는 도면.

도 2는 본 발명의 실시예에 의한 액정표시장치를 나타내는 도면.

도 3은 도 2에 도시된 게이트라인 및 제어라인으로 공급되는 구동파형을 나타내는 도면.

도 4는 도 2에 도시된 액정셀의 위치가 변경된 모습을 나타내는 도면.

도 5는 본 발명의 다른 실시예에 의한 액정표시장치를 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

2,20 : 액정패널 4,22 : 데이터 드라이버

6,24 : 게이트 드라이버 26 : 제어신호 공급부

30,32 : 셀구동부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그의 구동방법에 관한 것으로 특히, 데이터라인 수 및 이에 대응하는 데이터 드라이버 집적회로의 수를 줄일 수 있도록 한 액정표시장치 및 그의 구동방법에 관한 것이다.

액정표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 화소 매트릭스를 가지는 액정패널과 액정패널을 구동하기 위한 구동회로를 구비한다. 구동회로는 화상정보가 표시패널에 표시되도록 화소 매트릭스를 구동하게 된다.

도 1은 종래의 액정표시장치를 나타내는 도면이다.

도 1을 참조하면, 종래의 액정표시장치는 액정패널(2)과, 액정패널(2)의 데이터라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(4)와, 액정패널(2)의 게이트g 인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(6)를 구비한다.

액정패널(2)은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 각각 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다.

게이트 드라이버(6)는 도시되지 않은 타이밍 제어부로부터의 제어신호에 따라 게이트 라인들(GL1 내지 GLn)에 순차적으로 게이트신호를 공급한다. 데이터 드라이버(4)는 타이밍 제어부로부터 공급되는 데이터(R,G,B)를 아날로그 신호인 비디오신호로 변환하여 게이트라인들(GL1 내지 GLn)에 게이트신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL1 내지 DLm)로 공급한다.

박막 트랜지스터(TFT)는 게이트라인(GL1 내지 GLn)으로부터의 게이트신호에 응답하여 데이터라인(DL1 내지 DLm)으로부터의 데이터를 액정셀로 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과, 박막 트랜지스터(TFT)에 접속된 화소전극으로 구성되므로 등가적으로 액정 캐패시터(Clc)로 표시될 수 있다. 이러한 액정셀은 액정 캐패시터(Clc)에 충전된 데이터전압을 다음 데이터전압이 충전될 때 까지 유지시키기 위하여 이전단 게이트라인에 접속된 스토리지 캐패시터(도시되지 않음)를 포함한다.

이와 같은 종래의 액정표시장치의 액정셀들은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 각각 위치되기 때문에 데이터라인들(DL1 내지 DLm)의 수만큼(즉 m개)의 수직라인을 형성한다. 다시 말하여, 액정셀들은 m개의 수직라인 및 n개의 수평라인을 이루도록 매트릭스 형태로 배치된다.

여기서 알수 있듯이, 종래에는 m개의 수직라인의 액정셀들을 구동하기 위하여 m개의 데이터라인들(DL1 내지 DLm)을 필요로 한다. 따라서, 종래에는 액정패널(2)을 구동하기 위하여 다수의 데이터라인들(DL1 내지 DLm)이 형성되고, 이에 따라 공정시간 및 제조비용이 낭비되는 단점이 있다. 또한, m개의 데이터라인들(DL1 내지 DLm)을 각각을 구동하기 위하여 데이터 드라이버(4) 내에 많은 수의 데이터 드라이버 집적회로(Integrated Circuit : 이하 "IC"라 함)가 포함되어야 하므로 많은 제조비용이 소모되어야 하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 데이터라인 수 및 이에 대응하는 데이터 드라이버 집적회로의 수를 줄일 수 있도록 한 액정표시장치 및 그의 구동방법을 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 액정표시장치는 수평라인마다 형성되는 게이트라인들로 게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와, 수평라인마다 게이트라인들과 나란하게 형성되는 제어라인들로 클럭형태의 제어신호를 공급하기 위한 제어신호 공급부와, 게이트라인들과 교차되는 방향으로 형성되는 데이터라인들로 비디오신호를 공급하기 위한 데이터 드라이버와, 데이터라인들의 일측에 형성됨과 아울러 게이트신호 및 제어신호의 제어에 의하여 비디오신호를 공급받는 제 1 액정셀과, 데이터라인의 다른측에 형성됨과 아울러 게이트신호의 제어에 의하여 비디오신호를 공급받는 제 2액정셀을 구비한다.

상기 제어신호는 게이트신호의 전반부 1/2기간동안 하이상태를 유지하고, 게이트신호의 후반부 1/2기간동안 로우상태를 유지한다.

상기 제 1액정셀마다 형성되어 하이상태의 제어신호가 공급됨과 아울러 게이트신호가 공급될 때 비디오신호를 제 1액정셀로 공급하기 위한 셀 구동부를 구비한다.

상기 셀 구동부는 게이트라인에 게이트단자가 접속됨과 아울러 제어라인에 소오스단자가 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터의 드레인단자에 게이트단자가, 데이터라인에 소오스단자가 접속됨과 아울러 제 1액정셀에 드레인단자가 접속된 제 2박막 트랜지스터를 구비한다.

상기 제 2액정셀마다 형성되어 게이트신호가 공급될 때 데이터라인으로 공급되는 비디오신호를 제 2액정셀로 공급하기 위한 셀 구동부를 구비한다.

상기 게이트라인에 게이트단자가, 데이터라인에 소오스단자가 접속됨과 아울러 제 2액정셀에 드레인단자가 접속된 박막 트랜지스터를 구비한다.

상기 데이터 드라이버는 게이트신호의 전반부 1/2기간동안 제 1액정셀로 공급될 비디오신호를 공급하고, 게이트신호의 후반부 1/2기간동안 제 2액정셀로 공급될 비디오신호를 공급한다.

상기 제 1액정셀 및 제 2액정셀은 데이터라인을 기준으로 수평라인마다 지그재그 형태로 배치된다.

본 발명의 액정표시장치의 구동방법은 수평라인마다 형성되는 게이트라인들에 순차적으로 게이트신호가 공급되는 단계와, 수평라인마다 형성되는 제어라인들로 상기 게이트신호의 주기를 가지로 하이 및 로우상태를 반복하는 제어신호가 공급되는 단계와, 게이트신호 및 하이 제어신호가 공급될 때 데이터라인의 일측에 위치한 제 1액정셀들로 비디오신호가 공급되는 단계와, 게이트신호 및 로우 제어신호가 공급될 때 데이터라인의 다른측에 위치한 제 2액정셀들로 비디오신호가 공급되는 단계를 포함한다.

특정 데이터라인을 사이에 두고 서로 인접되게 위치되는 제 1액정셀 및 제 2액정셀은 특정 데이터라인으로부터 비디오신호를 공급받는다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하 도 2 내지 도 5를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

도 2는 본 발명의 실시예에 의한 액정표시장치를 나타내는 도면이다.

도 2를 참조하면, 본 발명의 실시예에 의한 액정표시장치는 액정패널(20)과, 액정패널(20)의 데이터라인들(DL1 내지 DLm/2)을 구동하기 위한 데이터 드라이버(22)와, 액정패널(20)의 게이트라인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(24)와, 게이트라인들(GL1 내지 GLn)과 나란하게 형성되는 제어라인들(C)을 구동하기 위한 제어신호 공급부(26)를 구비한다.

액정패널(20)은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm/2)의 교차부에 형성된 제 1액정셀(clc1) 및 제 2액정셀(clc2)과, 제 1액정셀(clc1)을 구동하기 위한 제 1스위칭부(30)와, 제 2액정셀(clc2)을 구동하기 위한 제 2스위칭부(32)를 구비한다.

제 1 및 제 2액정셀(clc1, clc2)은 액정을 사이에 두고 대면하는 공통전극(도시하지 않음)과, 제 1스위칭부(30) 및 제 2스위칭부(32)에 각각 접속되는 화소전극(도시하지 않음)으로 구성되므로 등가적으로 액정 캐패시터로 표시된다. 여기서, 제 1 및 제 2액정셀(clc1, clc2)들은 액정 캐패시터에 충전된 비디오신호의 전압을 다음 비디오신호가 공급될 때 까지 유지시키기 위하여 이전단 게이트라인(또는 공통전극) 또는 제어라인(C)에 접속되는 도시되지 않은 스토리지 캐패시터를 더 포함한다.

제 1액정셀(clc1) 및 제 1스위칭부(30)는 데이터라인(DL)의 좌측, 즉 기수번째 수직라인에 형성된다. 제 2액정셀(clc2) 및 제 2스위칭부(32)는 데이터라인(DL)의 우측, 즉 우수번째 수직라인에 형성된다. 다시 말하여, 제 1액정셀(clc1) 및 제 2액정셀(clc2)은 인접되게 위치된 하나의 데이터라인(DL)을 사이에 두고 좌/우측에 형성된다. 여기서, 하나의 데이터라인(DL)과 접속된 제 1액정셀(clc1) 및 제 2액정셀(clc2)은 자신들이 접속된 데이터라인(DL)으로부터 비디오신호를 공급받는다. 따라서, 본 발명의 실시예에 의한 액정표시장치에 의하면 도 1에 도시된 종래의 액정표시장치에 비하여 데이터라인(DL)의 수가 절반으로 줄어들게 된다.

한편, 본 발명에서 제 1액정셀(clc1) 및 제 2액정셀(clc2)의 위치는 도 4와 같이 변경될 수 있다. 도 4를 참조하면, 제 1액정셀(clc1) 및 제 1스위칭부(30)는 데이터라인(DL)의 우측에 형성되고, 제 2액정셀(clc2) 및 제 2스위칭부(32)는 데이터라인(DL)의 좌측에 형성된다. 다시 말하여, 제 1액정셀(clc1) 및 제 1스위칭부(30)는 우수번째 수직라인에 형성되고, 제 2액정셀(clc2) 및 제 2스위칭부(32)는 기수번째 수직라인에 형성된다.

제어라인(C)은 게이트라인(GL)과 나란하게 수평라인을 이루도록 형성된다. 실제로, 제어라인(C)은 게이트라인(GL)의 상측 또는 하측에 형성되어 제 1스위칭부(30)와 접속된다.

제 1스위칭부(30)는 제 1 및 제 2박막 트랜지스터(TFT1, TFT2)를 구비한다. 제 1박막 트랜지스터(TFT1)는 게이트라인(GL) 및 제어라인(C)에 접속된다. 이와 같은 제 1박막 트랜지스터(TFT1)는 게이트라인(GL)에 게이트신호가 공급될 때 턴-온되어 제어라인(C)으로 공급되는 하이 제어신호를 제 2박막 트랜지스터(TFT2)로 공급한다. 제 2박막 트랜지스터(TFT2)는 데이터라인(DL) 및 제 1박막 트랜지스터(TFT1)에 접속된다. 이와 같은 제 2박막 트랜지스터(TFT2)는 제 1박막 트랜지스터(TFT1)로부터 하이 제어신호가 공급될 때 턴-온되어 데이터라인(DL)으로부터 공급되는 비디오신호를 제 1액정셀(clc1)로 공급한다.

제 2스위칭부(32)는 제 3박막 트랜지스터(TFT3)를 구비한다. 제 3박막 트랜지스터(TFT3)는 게이트라인(GL) 및 데이터라인(DL)에 접속된다. 이와 같은 제 3박막 트랜지스터(TFT3)는 게이트라인(GL)에 게이트신호가 공급될 때 턴-온되어 데이터라인(DL)으로 공급되는 비디오신호를 제 2액정셀(clc2)로 공급한다.

게이트 드라이버(24)는 도시되지 않은 타이밍 제어부로부터 공급되는 제어신호에 대응하여 도 3과 게이트라인들(GL1 내지 GLn)로 게이트신호(SP)를 순차적으로 공급한다.

데이터 드라이버(22)는 타이밍 제어부로부터 공급되는 데이터(R,G,B)를 아날로그 신호인 비디오신호로 변환하여 데이터라인들(DL1 내지 DLm/2)에 공급한다. 여기서, 데이터 드라이버(22)는 게이트신호(SP)가 공급되는 시간(T)동안 2개의 비디오신호(DA,DB)를 연속적으로 데이터라인들(DL1 내지 DLm/2)로 공급한다. 실제로, 데이터 드라이버(22)는 게이트신호(SP)가 공급되는 전반부 1/2 시간(T/2)동안 데이터라인들(DL1 내지 DLm/2)로 제 1비디오신호(DA)를 공급함과 아울러 후반부 1/2 시간(T/2)동안 데이터라인들(DL1 내지 DLm/2)로 제 2비디오신호(DB)를 공급한다. 한편, 본 발명의 데이터 드라이버(22)는 종래의 액정표시장치에 비하여 구동하는 데이터라인들(DL1 내지 DLm/2)의 수가 절반으로 감소하였기 때문에 데이터 드라이버(22) 내부에 포함되는 데이터 드라이버 IC의 수도 절반으로 감소한다.

제어신호 공급부(26)는 외부로부터 공급되는 도트클럭(DCLK) 및 동기신호(H,V)등을 이용하여 제어신호를 생성한다. 예를 들어, 제어신호 공급부(26)는 도트클럭(DCLK)을 주파수 분주하여 제어신호를 생성할 수 있다. 그리고, 제어신호 공급부(26)는 수평동기신호(H)를 이용하여 제어신호를 생성할 수 있다. 제어신호 공급부(26)는 게이트신호(SP)와 동일한 주기를 갖도록 제어신호를 생성한다. 다시 말하여, 제어신호는 게이트신호(SP)의 전반부 1/2 시간(T/2) 동안 하이 상태를 유지하고(하이 제어신호), 나머지 1/2 시간(T/2) 동안 로우 상태를 유지한다.(로우 제어신호)

제 1액정셀(clc1) 및 제 2액정셀(clc2)로 비디오신호가 공급되는 과정을 도 3을 참조하여 상세히 설명하기로 한다. 먼저, 게이트 드라이버(24)는 게이트라인들(GL1 내지 GLn)로 게이트신호(SP)를 순차적으로 공급한다. 제어신호 공급부(26)는 게이트신호(SP)와 동일한 주기를 갖는 제어신호를 제어라인들(C)로 공급한다.

게이트라인(GL)에 게이트신호(SP)가 공급되면 제 1박막 트랜지스터(TFT1) 및 제 3박막 트랜지스터(TFT3)가 턴-온된다. 제 1박막 트랜지스터(TFT1)가 턴-온되면 제어라인(C)으로 공급되는 하이 제어신호가 제 2박막 트랜지스터(TFT2)의 게이트단자로 공급되어 제 2박막 트랜지스터(TFT2)가 턴-온된다. 제 2박막 트랜지스터(TFT2)가 턴-온되면 데이터라인(DL)으로 공급되는 제 1비디오신호(DA)가 제 1액정셀(clc1)로 공급한다.

제 1비디오신호(DA)가 제 1액정셀(clc1)로 공급된 후 제어라인(C)으로는 로우 제어신호가 공급된다.(즉, 게이트신호(SP)의 후반부 1/2T기간) 제어라인(C)으로 로우 제어신호가 공급되면 제 2박막 트랜지스터(TFT2)가 턴-오프된다. 한편, 제 3박막 트랜지스터(TFT3)는 게이트신호(SP)에 턴-온상태를 유지한다. 따라서, 데이터라인(DL)으로 공급되는 제 2비디오신호(DB)가 제 2액정셀(clc2)로 공급된다.

즉, 본 발명에서는 제어라인(C)으로 하이 제어신호가 공급될 때 제 1액정셀(clc1)로 원하는 비디오신호를 공급하고, 제어라인(C)으로 로우 제어신호가 공급될 때 제 2액정셀(clc2)로 원하는 비디오신호를 공급한다. 이와 같이 본 발명에서는 하나의 데이터라인(DL)을 이용하여 제 1액정셀(Clcl1) 및 제 2액정셀(clc2)로 원하는 비디오신호를 공급할 수 있기 때문에 종래에 비하여 데이터라인(DL) 및 데이터 IC를 절반으로 줄일 수 있고, 이에 따라 제조비용을 절감할 수 있다.

한편, 본 발명에서는 제 3박막 트랜지스터(TFT3)는 게이트신호(SP)가 공급되는 기간동안 턴-온상태를 유지하기 때문에 제 2액정셀(clc2)로 원하지 않는 제 1비디오신호(DA)가 공급되게 된다. 하지만, 제 2액정셀(clc2)로는 제 1비디오신호(DA)에 이어서 제 2비디오신호(DB)가 공급되기 때문에 원하는 휘도의 빛을 생성할 수 있다.

그러나, 도 2에 도시된 본 발명의 실시예에 의한 액정패널(20)에서는 라인단위로 불균일한 화질이 표시될 염려가 있다. 이를 상세히 설명하면, 제 1액정셀(clc1)을 구동하기 위한 제 1스위칭부(30)는 2개의 박막 트랜지스터(TFT1, TFT2)를 포함하고, 제 2액정셀(clc2)을 구동하기 위한 제 2스위칭부(32)는 1개의 박막 트랜지스터(TFT3)를 포함한다. 따라서, 제 1스위칭부(30)가 설치된 수직라인의 개구율과 제 2스위칭부(32)가 설치된 수직라인의 개구율이 상이하게 설정되어 라인단위로 불균일한 화질이 표시될 염려가 있다. 이를 방지하기 위하여, 본 발명에서는 도 5와 같이 데이터라인(DL)을 기준으로 수평라인마다 제 1액정셀(clc1) 및 제 2액정셀(clc2)을 지그재그 형태로 배치할 수 있다. 제 1액정셀(clc1) 및 제 2액정셀(clc2)이 지그재그 형태로 배치되면 제 1스위칭부(30) 및 제 2스위칭부(32)도 데이터라인(DL)을 기준으로 지그재그 형태로 배치된다.

이와 같이 제 1스위칭부(30) 및 제 2스위칭부(32)가 데이터라인(DL)을 기준으로 수평라인마다 지그재그 형태로 배치되면 제 1스위칭부(30) 및 제 2스위칭부(32)의 서로 다른 개구율이 보상되어 액정패널(20)에서 균일한 화질의 영상을 표시할 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시장치 및 그의 구동방법에 의하면 수평라인마다 게이트라인 및 제어라인을 형성하고, 제어라인에 게이트신호의 주기를 가지는 제어신호를 공급함으로써 하나의 데이터라인을 이용하여 좌/우측에 위치한 액정셀을 구동할 수 있다. 따라서, 본 발명에서는 종래에 비하여 데이터라인의 수 및 이에 대응되는 데이터 집적회로의 수도 절반으로 감소되고, 이에 따라 제조비용을 절감할 수 있다. 아울러, 본 발명에서는 제어라인에 공급되는 제어신호에 대응되어 비디오신호를 공급받는 액정셀이 결정되기 때문에 게이트 드라이버의 구조를 동일하게 유지할 수 있는 장점이 있다. 또한, 본 발명에서는 데이터라인을 기준으로 좌/우측에 형성된 액정셀들을 수평라인마다 지그재그 형태로 배치하여 액정패널에서 균일한 화질의 영상을 표시할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

수평라인마다 형성되는 게이트라인들로 게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와,

상기 수평라인마다 상기 게이트라인들과 나란하게 형성되는 제어라인들로 클럭형태의 제어신호를 공급하기 위한 제어신호 공급부와,

상기 게이트라인들과 교차되는 방향으로 형성되는 데이터라인들로 비디오신호를 공급하기 위한 데이터 드라이버와,

상기 데이터라인들의 일측에 형성됨과 아울러 상기 게이트신호 및 제어신호의 제어에 의하여 상기 비디오신호를 공급받는 제 1 액정셀과,

상기 데이터라인의 다른측에 형성됨과 아울러 상기 게이트신호의 제어에 의하여 상기 비디오신호를 공급받는 제 2액정셀을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1항에 있어서,

상기 제어신호는 상기 게이트신호의 전반부 1/2기간동안 하이상태를 유지하고, 상기 게이트신호의 후반부 1/2기간동안 로우상태를 유지하는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 2항에 있어서,

상기 제 1액정셀마다 형성되어 상기 하이상태의 제어신호가 공급됨과 아울러 상기 게이트신호가 공급될 때 상기 비디오신호를 상기 제 1액정셀로 공급하기 위한 셀 구동부를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 3항에 있어서,

상기 셀 구동부는

상기 게이트라인에 게이트단자가 접속됨과 아울러 상기 제어라인에 소오스단자가 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터의 드레인단자에 게이트단자가, 상기 데이터라인에 소오스단자가 접속됨과 아울러 상기 제 1액정셀에 드레인단자가 접속된 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 3항에 있어서,

상기 제 2액정셀마다 형성되어 상기 게이트신호가 공급될 때 상기 데이터라인으로 공급되는 비디오신호를 상기 제 2액정셀로 공급하기 위한 셀 구동부를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 5항에 있어서,

상기 게이트라인에 게이트단자가, 상기 데이터라인에 소오스단자가 접속됨과 아울러 상기 제 2액정셀에 드레인단자가 접속된 박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 7.

제 2항에 있어서,

상기 데이터 드라이버는 상기 게이트신호의 전반부 1/2기간동안 상기 제 1액정셀로 공급될 비디오신호를 공급하고, 상기 게이트신호의 후반부 1/2기간동안 상기 제 2액정셀로 공급될 비디오신호를 공급하는 것을 특징으로 하는 액정표시장치.

청구항 8.

제 1항에 있어서,

상기 제 1액정셀 및 제 2액정셀은 상기 데이터라인을 기준으로 상기 수평라인마다 지그재그 형태로 배치되는 것을 특징으로 하는 액정표시장치.

청구항 9.

수평라인마다 형성되는 게이트라인들에 순차적으로 게이트신호가 공급되는 단계와,

상기 수평라인마다 형성되는 제어라인들로 상기 게이트신호의 주기를 가지로 하이 및 로우상태를 반복하는 제어신호가 공급되는 단계와,

상기 게이트신호 및 하이 제어신호가 공급될 때 데이터라인의 일측에 위치한 제 1액정셀들로 비디오신호가 공급되는 단계와,

상기 게이트신호 및 로우 제어신호가 공급될 때 데이터라인의 다른측에 위치한 제 2액정셀들로 비디오신호가 공급되는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

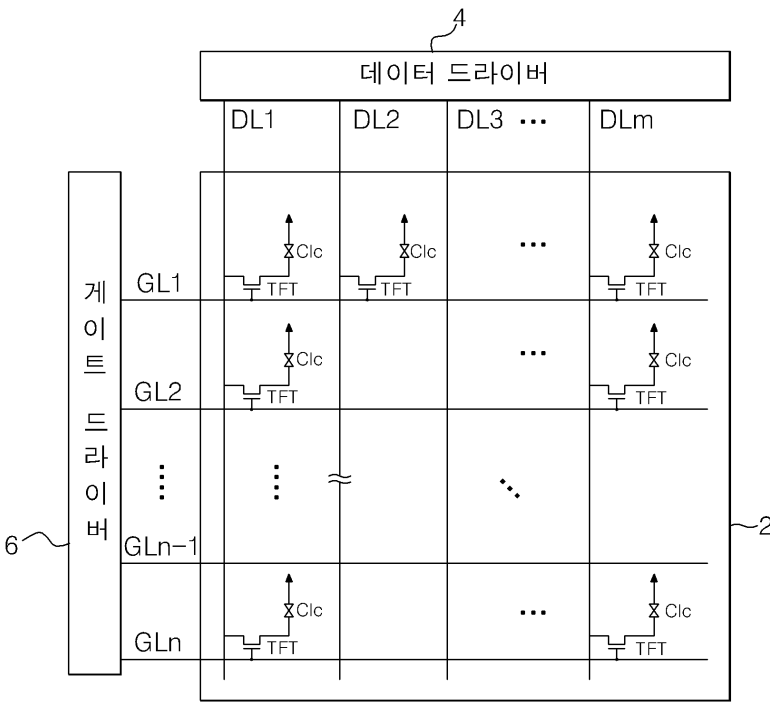
청구항 10.

제 9항에 있어서,

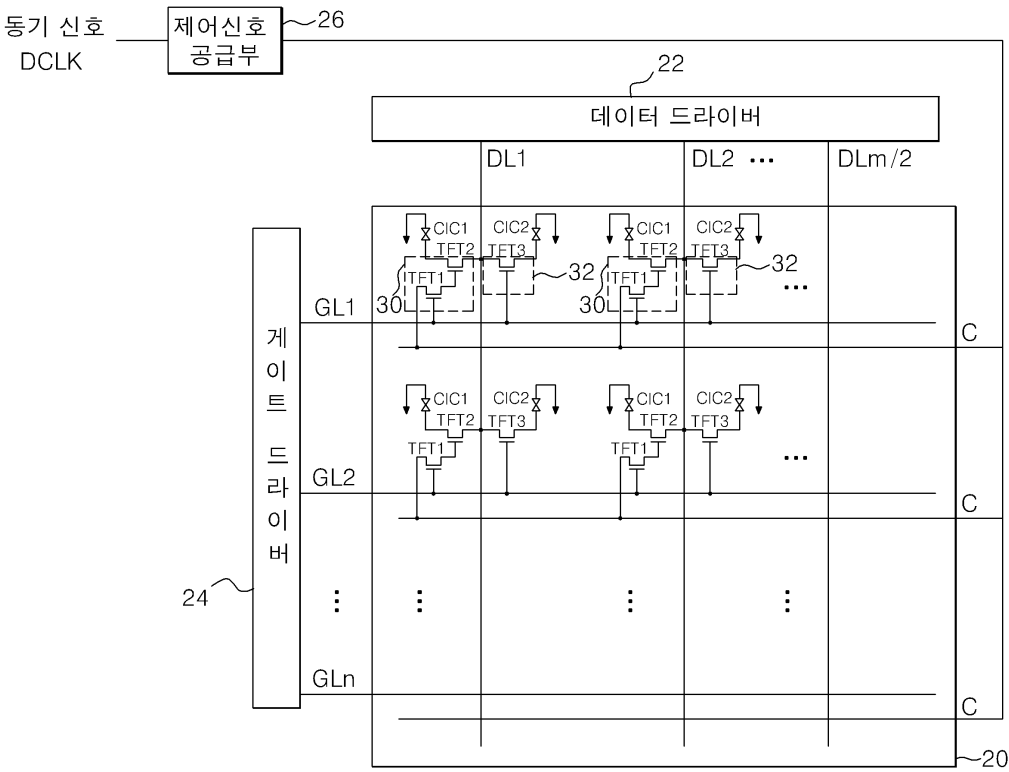
특정 데이터라인을 사이에 두고 서로 인접되게 위치되는 상기 제 1액정셀 및 제 2액정셀은 상기 특정 데이터라인으로부터 상기 비디오신호를 공급받는 것을 특징으로 하는 액정표시장치의 구동방법.

도면

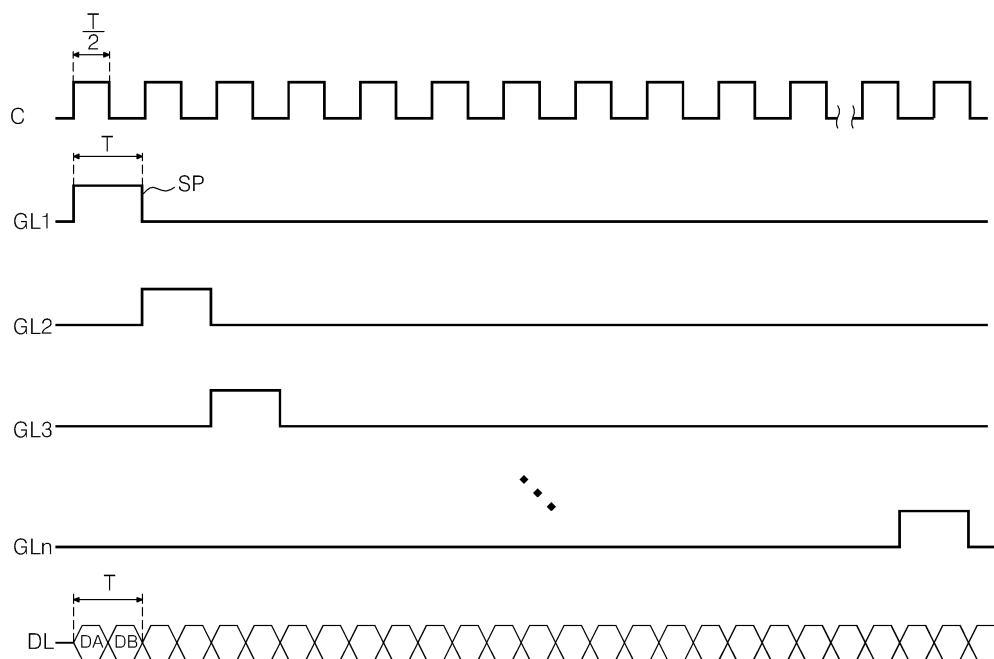
도면1



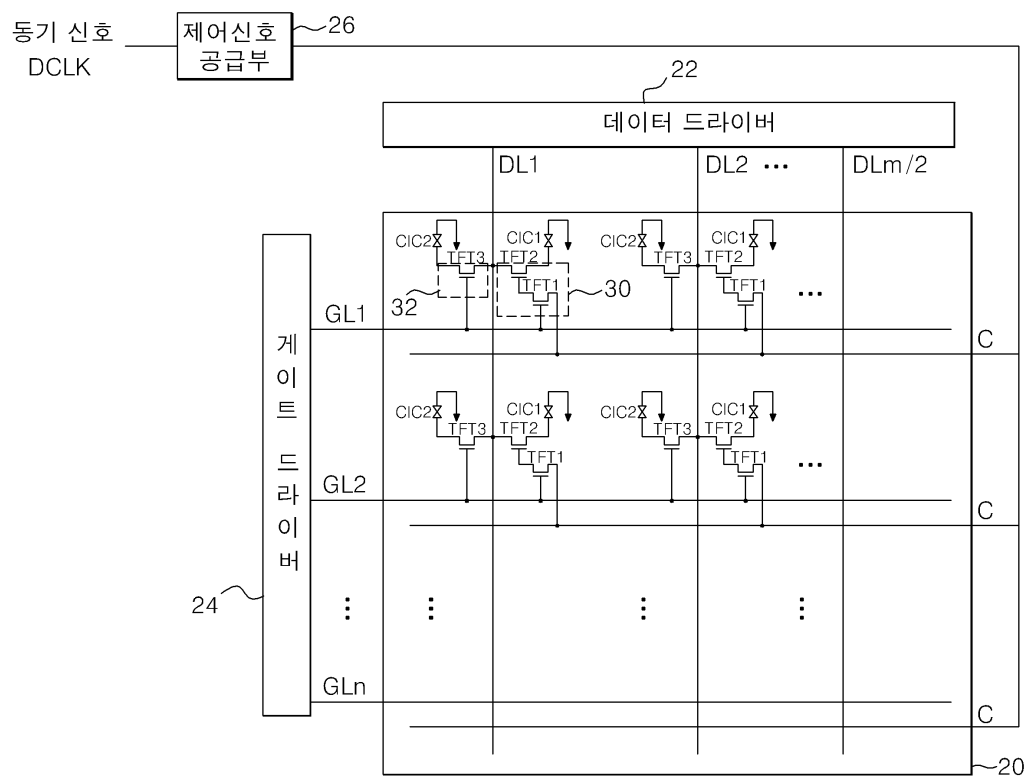
도면2



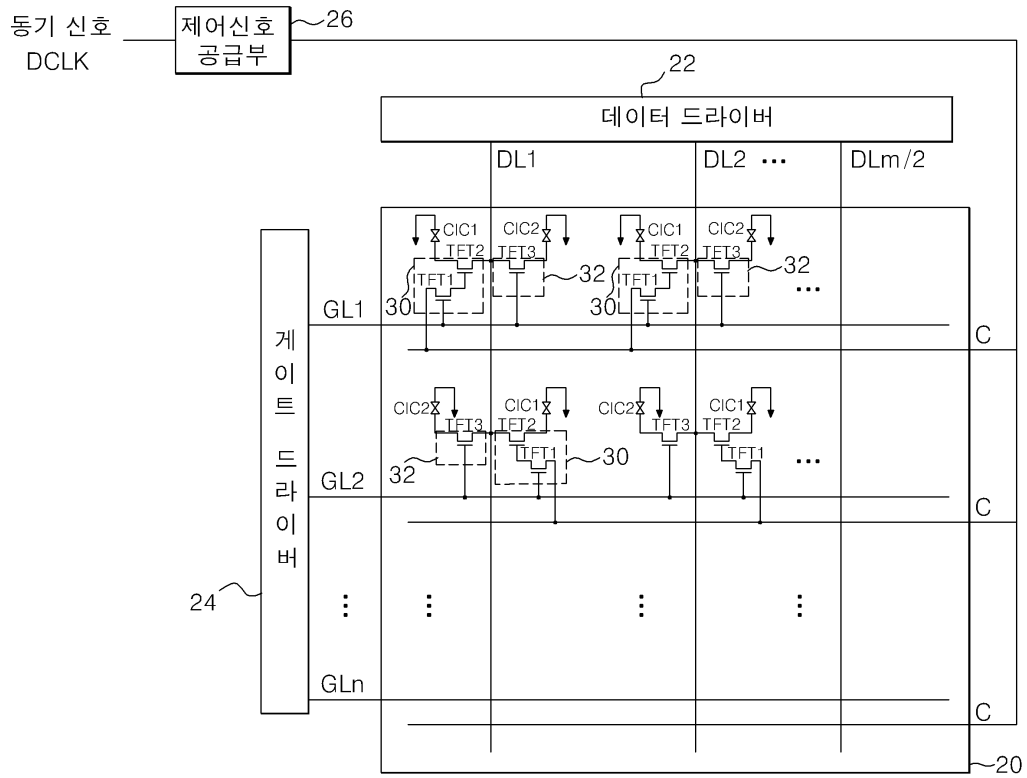
도면3



도면4



도면5



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020050099022A	公开(公告)日	2005-10-13
申请号	KR1020040023890	申请日	2004-04-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK KWANGSOON		
发明人	PARK,KWANGSOON		
IPC分类号	G09G3/36 H01L29/786 G02F1/136 G02F1/133		
CPC分类号	G09G3/3688 G09G3/3677 G09G2310/0297 G09G2310/02		
代理人(译)	金勇 年轻的小公园 PARK , YOUNG BOK		
其他公开文献	KR101009674B1		
外部链接	Espacenet		

摘要(译)

本发明涉及减少数据线数量的液晶显示器和相应的数据驱动器集成电路。本发明的液晶显示器包括栅极驱动器，用于连续地将栅极信号提供给形成在水平线上的栅极线，每条水平线的栅极线和用于提供时钟形式的控制信号的控制信号提供部分。控制线形成对准和数据驱动器，用于将视频信号提供给数据线，数据线形成交叉方向，与栅极线交叉，第一液晶单元，具有控制控制的视频信号在数据线的一侧形成信号和栅极信号，并且在数据线的不同侧形成具有控制栅极信号的视频信号的第二液晶单元。

