

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/133

(11) 공개번호 특2003-0065818
(43) 공개일자 2003년08월09일

(21) 출원번호 10-2002-0005835
(22) 출원일자 2002년02월01일

(71) 출원인 바이오 하이디스 테크놀로지 주식회사
 경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 김용훈
 경기도이천시고담동72고담기숙사102-109

(74) 대리인 강성배

심사청구 : 있음

(54) 잔상 제거를 위한 박막트랜지스터 액정표시장치의 구동 회로

요약

본 발명은 잔상 제거를 위한 박막트랜지스터 액정표시장치의 구동 회로에 관한 것으로, TFT-LCD 구동시 모든 화소의 충전된 데이터값을 한꺼번에 접지 전압(Vss)으로 빼내어 주지 않고, n번째의 게이트 라인에 데이터를 충전하는 동안 n+1번째의 게이트 라인에 충전된 이전 데이터값을 접지 전압(Vss)으로 차례로 빼내어 주므로써, 데이터 값이 빠져 있는 시간을 최소화하면서 화소 전극과 화소 전극 사아에 잔존하는 DC 전하를 제거하여 잔상문제를 해결한 기술에 관한 것이다.

이를 위한 본 발명의 TFT-LCD의 구동 회로는 n번째 게이트 출력신호를 수신하는 제 1 노드의 신호에 의해 화소 전극의 신호를 제 3 노드로 전송하거나 또는 상기 제 3 노드의 신호를 상기 화소 전극으로 전송하는 제 1 TFT 트랜지스터와, n-1번째 게이트 출력 신호를 수신하는 제 2 노드의 신호에 의해 상기 제 1 노드로 상기 제 2 노드의 신호를 전송하여 상기 제 1 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 2 TFT 트랜지스터와, 상기 제 2 노드의 신호에 의해 상기 제 3 노드의 신호를 접지 전압으로 빼내어 주는 제 3 TFT 트랜지스터와, 상기 제 1 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 3 노드로 전송하는 제 4 TFT 트랜지스터를 구비한 것을 특징으로 한다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은 종래의 TFT-LCD의 구동시 블랙 패턴(도 1a)에서 화이트 패턴(도 1b)으로 바꾸었을때 발생하는 잔상현상을 나타낸 도면

도 2는 종래의 TFT-LCD의 포지티브(도 2a)/네가티브(도 2b) 구동시의 전하량을 나타낸 도면

도 3은 종래의 TFT-LCD의 구동회로를 간략하게 나타낸 구성도

도 4는 종래의 다른 TFT-LCD의 구동회로를 간략하게 나타낸 구성도

도 5는 본 발명에 의한 TFT-LCD의 구동회로를 간략하게 나타낸 구성도

도 6 내지 도 9는 본 발명에 의한 TFT-LCD의 다른 구동회로를 설명하기 위한 구성도

[도면의 주요 부분에 대한 부호의 설명]

10, 20, 30, 41 44, 51 54, 61 64, 71 74 : 잔상 제거부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 잔상 제거를 위한 박막트랜지스터 액정표시장치(Thin Film Transistor Liquid Display: TFT-LCD)의 구동 회로에 관한 것으로, 특히 TFT-LCD 구동에 있어서 잔상에 영향을 미치는 직류 전하(DC Charge)를 데이터 인에이블(Data Enable: DE)구간동안 이전의 게이트 신호를 이용하여 제거함으로써 잔상문제를 해결한 TFT-LCD의 구동 회로에 관한 것이다.

도 1은 종래의 TFT-LCD의 구동시 블랙 패턴(도 1a)에서 화이트 패턴(도 1b)으로 바꾸었을때 발생하는 잔상현상을 나타낸 도면이고, 도 2는 종래의 TFT-LCD의 포지티브(도 2a)/네가티브(도 2b) 구동시의 전하량을 나타낸 도면이다.

종래의 TFT-LCD는 도 2에서 보듯이 정지화면을 디스플레이 할 경우 액정에 같은 전압이 계속 인가가 되고, 오랫동안 인가를 하게 되면 액정 전위의 RMS(Root Mean Square)값이 '0'이 아닌 어떤 값을 가진 전위가 된다. 다른 화면을 디스플레이 하더라도 현재의 데이터 전위에 이전의 값이 포함되어 현재의 화면에 이전의 화면이 희미하게 보이게 되는 도 1과 같은 잔상 현상이 발생한다.

도 3은 종래의 TFT-LCD의 구동회로를 간략하게 나타낸 구성도로서, 타이밍 컨트롤러(1), 로오 드라이버 IC(2), 컬럼 드라이버 IC(3), 화소(4) 및 N모스 트랜지스터(Q1)로 구성된다.

타이밍 컨트롤러(1)로부터 로오 어드레스를 수신받은 로오 드라이버 IC(2)에 의해 로오 어드레스에 해당하는 N모스 트랜지스터(Q1)가 턴온되면, 컬럼 드라이버 IC(3)로부터 전송된 데이터가 N모스 트랜지스터(Q1)를 통해 화소(4)에 전달된다. 이때, 컬럼 드라이버 IC(3)는 타이밍 컨트롤러(1)에 의해 제어를 받는다.

도 4는 종래의 다른 TFT-LCD의 구동회로를 간략하게 나타낸 구성도이다.

도 4의 회로는 타이밍 컨트롤러(1)로부터의 DC 방전 신호(DCDISCH)에 의해 노드(A)로 DC 방전 신호(DCDISCH)를 전송하는 N모스 트랜지스터(Q2)와, 상기 노드(A)의 신호에 의해 화소 전극의 전압을 노드(B)로 전송하거나 또는 상기 노드(B)의 신호를 화소 전극으로 전송하는 N모스 트랜지스터(Q1)와, 상기 DC 방전 신호(DCDISCH)에 의해 상기 노드(B)의 신호를 접지 전압(Vss)으로 방전하는 N모스 트랜지스터(Q3)로 구성된다. 여기서, 상기 노드(A)는 로오 드라이버 IC(2)의 출력 단자에 접속되고, 상기 노드(B)는 컬럼 드라이버 IC(3)에 접속된다. 그리고, 로오 드라이버 IC(2)와 컬럼 드라이버 IC(3)는 타이밍 컨트롤러(1)에 의해 제어를 받는다.

블랭킹 시간(blanking time)동안 게이트 드라이버 IC에 DC 방전 신호(DCDISCH)를 인가하여 그 신호동안 화소전극과 화소전극 주위에 잔존하는 DC 전하를 화소전극과 연결되어 있는 N모스 트랜지스터(Q1)(Q3)를 통해 접지 전압(Vss)으로 빼내어 준다.

발명이 이루고자 하는 기술적 과제

그러나, 이와 같이 구성된 종래의 TFT-LCD의 구동회로에 의하면, 블랭킹 시간동안 유지되어야 할 데이터를 빼내어 줌으로써, XGA의 경우 768번째의 게이트는 데이터가 충전이 되자마자 DC 방전 신호(DCDISCH)에 의해 접지 전압(Vss)으로 빠져버린다. 이로 인해, 화면의 아랫부분으로 갈수록 데이터가 충전이 되지 않아 정상적인 노말리 화이트(N

ormally White)의 경우 아랫부분으로 갈수록 화면이 희게 된다.

따라서, 본 발명은 상기 문제점을 해결하기 위하여 이루어진 것으로, 본 발명의 목적은 TFT-LCD 구동시 모든 화소의 충전된 데이터값을 한꺼번에 접지 전압(V_{ss})으로 빼내어 주지 않고, n 번째의 게이트 라인에 데이터를 충전하는 동안 $n+1$ 번째의 게이트 라인에 충전된 이전 데이터값을 접지 전압(V_{ss})으로 차례로 빼내어 주므로써, 데이터 값이 빠져 있는 시간을 최소화하면서 화소 전극과 화소 전극 사이에 잔존하는 DC 전하를 제거하여 잔상문제를 해결한 TFT-LCD의 구동 회로를 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명에 의한 TFT-LCD의 구동 회로는,

n 번째 게이트 출력신호를 수신하는 제 1 노드의 신호에 의해 화소 전극의 신호를 제 3 노드로 전송하거나 또는 상기 제 3 노드의 신호를 상기 화소 전극으로 전송하는 제 1 TFT 트랜지스터와,

$n-1$ 번째 게이트 출력 신호를 수신하는 제 2 노드의 신호에 의해 상기 제 1 노드로 상기 제 2 노드의 신호를 전송하여 상기 제 1 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 2 TFT 트랜지스터와,

상기 제 2 노드의 신호에 의해 상기 제 3 노드의 신호를 접지 전압으로 빼내어 주는 제 3 TFT 트랜지스터와,

상기 제 1 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 3 노드로 전송하는 제 4 TFT 트랜지스터를 구비한 것을 특징으로 한다.

상기 제 1 내지 제 4 TFT 트랜지스터는 N모스 트랜지스터로 각각 구성된 것을 특징으로 한다.

상기 목적을 달성하기 위한 본 발명에 의한 다른 TFT-LCD의 구동 회로는,

n 번째 게이트 출력신호를 수신하는 제 1 노드의 신호에 의해 화소 전극의 신호를 제 3 노드로 전송하거나 또는 상기 제 3 노드의 신호를 상기 화소 전극으로 전송하는 제 1 TFT 트랜지스터와,

$n-2$ 번째 게이트 출력 신호를 수신하는 제 2 노드의 신호에 의해 상기 제 1 노드로 상기 제 2 노드의 신호를 전송하여 상기 제 1 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 2 TFT 트랜지스터와,

상기 제 2 노드의 신호에 의해 상기 제 3 노드의 신호를 접지 전압으로 빼내어 주는 제 3 TFT 트랜지스터와,

상기 제 1 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 3 노드로 전송하는 제 4 TFT 트랜지스터를 구비한 것을 특징으로 한다.

상기 목적을 달성하기 위한 본 발명에 의한 TFT-LCD의 구동 회로는,

n 번째 게이트 출력신호를 수신하는 제 1 노드의 신호에 의해 화소 전극의 신호를 제 3 노드로 전송하거나 또는 상기 제 3 노드의 신호를 상기 화소 전극으로 전송하는 제 1 TFT 트랜지스터와, $n-1$ 번째 게이트 출력 신호를 수신하는 제 2 노드의 신호에 의해 상기 제 1 노드로 상기 제 2 노드의 신호를 전송하여 상기 제 1 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 2 TFT 트랜지스터와, 상기 제 2 노드의 신호에 의해 상기 제 3 노드의 신호를 접지 전압으로 빼내어 주는 제 3 TFT 트랜지스터와, 상기 제 1 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 3 노드로 전송하는 제 4 TFT 트랜지스터를 구비한 제 n 번째 잔상 제거부와,

$n+1$ 번째 게이트 출력신호를 수신하는 제 4 노드의 신호에 의해 화소 전극의 신호를 제 6 노드로 전송하거나 또는 상기 제 6 노드의 신호를 상기 화소 전극으로 전송하는 제 5 TFT 트랜지스터와, 상기 $n-1$ 번째 게이트 출력 신호를 수신하는 제 5 노드의 신호에 의해 상기 제 4 노드로 상기 제 5 노드의 신호를 전송하여 상기 제 5 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 6 TFT 트랜지스터와, 상기 제 5 노드의 신호에 의해 상기 제 6 노드의 신호를 접지 전압으로 빼내어 주는 제 7 TFT 트랜지스터와, 상기 제 4 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 6 노드로 전송하는 제 8 TFT 트랜지스터를 구비한 제 $n+1$ 번째 잔상 제거부를 포함하는 것을 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예에 대해 상세히 설명하기로 한다.

도 5는 본 발명에 의한 TFT-LCD의 구동회로를 간략하게 나타낸 구성도이다.

상기 TFT-LCD의 구동회로는 도시된 바와 같이, n-1번째의 화소의 경우, n-1번째 게이트 출력신호를 수신하는 노드(A)의 신호가 '하이'를 가질때 화소 전극의 신호를 노드(C)로 전송하거나 또는 상기 노드(C)의 신호를 상기 화소 전극으로 전송하는 TFT 트랜지스터(Q13)와, n-2번째 게이트 출력 신호를 수신하는 노드(B)의 전압이 '하이'를 가질 때 이 '하이' 전압을 노드(A)에 전송하여 상기 TFT 트랜지스터(Q13)를 턴온시키는 다이오드 구조의 TFT 트랜지스터(Q11)와, 상기 n-2번째 게이트 출력 신호를 수신하는 노드(B)의 전압이 '하이'를 가질 때 상기 노드(C)의 신호를 접지 전압(Vss)으로 빼내어 주는 TFT 트랜지스터(Q12)와, n-1번째 게이트 출력 신호를 수신하는 노드(A)의 전압이 '하이'를 가질 때 컬럼 드라이버 IC의 출력 신호를 상기 노드(C)로 전송하는 TFT 트랜지스터(Q14)로 구성된다.

마찬가지로, n번째의 화소의 경우, n번째 게이트 출력신호를 수신하는 노드(E)의 신호가 '하이'를 가질때 화소 전극의 신호를 노드(G)로 전송하거나 또는 상기 노드(G)의 신호를 상기 화소 전극으로 전송하는 TFT 트랜지스터(Q23)와, n-1번째 게이트 출력 신호를 수신하는 노드(F)의 전압이 '하이'를 가질 때 이 '하이' 전압을 노드(E)에 전송하여 상기 TFT 트랜지스터(Q23)를 턴온시키는 다이오드 구조의 TFT 트랜지스터(Q21)와, 상기 n-1번째 게이트 출력 신호를 수신하는 노드(F)의 전압이 '하이'를 가질 때 상기 노드(G)의 신호를 접지 전압(Vss)으로 빼내어 주는 TFT 트랜지스터(Q22)와, n번째 게이트 출력 신호를 수신하는 노드(E)의 전압이 '하이'를 가질 때 컬럼 드라이버 IC의 출력 신호를 상기 노드(G)로 전송하는 TFT 트랜지스터(Q24)로 구성된다.

도시된 바와 같이, n-2번째 게이트 출력신호가 '하이'가 되면 n-2번째 캐패시터(Cst)에 현재의 데이터 값이 충전되면서 n-1번째 게이트 라인의 TFT 트랜지스터(Q11)와 TFT 트랜지스터(Q12)에 의해 TFT 트랜지스터(Q13)가 턴온된다. n-2번째 캐패시터(Cst)에 현재의 데이터 값이 충전되는 순간, n-1번째 게이트 라인에서는 턴온 되어 있는 TFT 트랜지스터(Q13)와 TFT 트랜지스터(Q12)를 통해 이전에 충전되어 있는 데이터 값이 접지 전압(Vss)으로 빠지게 된다. 그리고, n-2번째 게이트 출력신호가 '하이'가 되는 순간에 n-1번째 게이트는 '하이' 임피던스(Hi-Impedance)를 유지해야 n-2번째 게이트 출력신호와 n-1번째 게이트 출력신호가 충돌하지 않는다.

n-1번째 게이트 신호가 '하이'가 되면 TFT 트랜지스터(Q13)와 TFT 트랜지스터(Q14)가 턴온되어 n-1번째 캐패시터(Cst)에 현재의 데이터 값이 충전되면서 n번째 게이트 라인의 TFT 트랜지스터(Q21)에 의해 TFT 트랜지스터(Q23)가 턴온된다.

n-1번째 캐패시터(Cst)에 현재의 데이터 값이 충전이 되는 순간, n번째 게이트 라인에서는 턴-온(turn-on) 되어 있는 TFT 트랜지스터(Q23)와 TFT 트랜지스터(Q22)를 통해 이전에 충전되어 있던 데이터 값이 접지 전압(Vss)으로 빠지게 된다.

TFT 트랜지스터(Q14)와 TFT 트랜지스터(Q24)는 이전 게이트 신호에 의해 컬럼 드라이버 IC에서 출력된 데이터 값이 접지 전압(Vss)으로 빠지는 것을 방지하는 역할을 한다. 만약, TFT 트랜지스터(Q14)와 TFT 트랜지스터(Q24)가 없다면 n-1번째 게이트 출력신호가 '하이'가 되었을 때, TFT 트랜지스터(Q22)가 온(on)되므로 TFT 트랜지스터(Q22)와 m번째 컬럼 드라이버 IC의 출력이 연결이 되어 있으므로, n-1번째 캐패시터(Cst)에 충전이 되어져야 할 데이터 값이 TFT 트랜지스터(Q22)를 통해 접지 전압(Vss)으로 빠지는 현상이 발생하게 된다.

도 6 내지 도 9는 본 발명에 의한 TFT-LCD의 다른 구동회로를 설명하기 위한 구성도이다. 여기서, 잔상 제거부(41 44)(51 54)(61 64)(71 74)는 도 5에 도시된 잔상 제거부(10)(20)(30)의 구성과 동일하다.

먼저, 도 6에서는 n-1번째 게이트 출력신호를 n번째 라인에 연결하지 않고, n-1번째 게이트 출력신호를 n+1번째 라인에 연결한다. 그러므로, 바로 이전의 게이트 출력 신호로 인한 간섭을 최소화 할 수 있는 효과가 있다.

도 7에서는, 하나의 게이트 출력 신호로 2개의 게이트 라인을 동시에 연결한 것이다. 따라서, 이 경우 패턴(pattern)을 간소화 할 수 있는 잇점이 있다.

도 8에서는, 도 7과 같이 하나의 게이트 출력 신호로 동시에 2개의 게이트 라인을 서로 중첩되도록 연결한 것이다. 이 경우는 게이트 출력 '하이' 신호의 한 구간으로 캐패시터(Cst)에 저장된 이전의 데이터 전압의 충전 시간이 부족할 때 사용할 수 있는 방법이다.

마지막으로, 도 9에서는, 도 6과 같이 n-1번째 게이트 출력신호를 n번째 라인에 연결하지 않고, n-1번째 게이트 출력신호를 n+1번째와 n+2 라인에 연결하도록 하여, 바로 이전의 게이트 출력 신호로 인한 간섭을 최소화 하였다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 의한 TFT-LCD의 구동 회로에 의하면, TFT-LCD 구동시 모든 화소의 충전된 데이터값을 한꺼번에 접지 전압(Vss)으로 빼내어 주지 않고, n번째의 게이트 라인에 데이터를 충전하는 동안 n+1

번째의 게이트 라인에 충전된 이전 데이터값을 접지 전압(V_{ss})으로 차례로 빼내어 주므로써, 데이터 값이 빠져 있는 시간을 최소화하면서 화소 전극과 화소 전극 사이에 잔존하는 DC 전하를 제거하여 잔상문제를 해결할 수 있다.

또한, 본 발명은 상기 실시예에 한정되지 않고, 본 발명의 기술적 요지를 벗어나지 않는 범위내에서 다양하게 변형시켜 실시할 수 있다.

(57) 청구의 범위

청구항 1.

박막트랜지스터 액정표시장치의 구동 회로에 있어서,

n 번째 게이트 출력신호를 수신하는 제 1 노드의 신호에 의해 화소 전극의 신호를 제 3 노드로 전송하거나 또는 상기 제 3 노드의 신호를 상기 화소 전극으로 전송하는 제 1 TFT 트랜지스터와,

$n-1$ 번째 게이트 출력 신호를 수신하는 제 2 노드의 신호에 의해 상기 제 1 노드로 상기 제 2 노드의 신호를 전송하여 상기 제 1 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 2 TFT 트랜지스터와,

상기 제 2 노드의 신호에 의해 상기 제 3 노드의 신호를 접지 전압으로 빼내어 주는 제 3 TFT 트랜지스터와,

상기 제 1 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 3 노드로 전송하는 제 4 TFT 트랜지스터를 구비한 것을 특징으로 하는 박막트랜지스터 액정표시장치의 구동 회로.

청구항 2.

제 1 항에 있어서,

상기 제 1 내지 제 4 TFT 트랜지스터는 N모스 트랜지스터로 각각 구성된 것을 특징으로 하는 박막트랜지스터 액정표시장치의 구동 회로.

청구항 3.

박막트랜지스터 액정표시장치의 구동 회로에 있어서,

n 번째 게이트 출력신호를 수신하는 제 1 노드의 신호에 의해 화소 전극의 신호를 제 3 노드로 전송하거나 또는 상기 제 3 노드의 신호를 상기 화소 전극으로 전송하는 제 1 TFT 트랜지스터와,

$n-2$ 번째 게이트 출력 신호를 수신하는 제 2 노드의 신호에 의해 상기 제 1 노드로 상기 제 2 노드의 신호를 전송하여 상기 제 1 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 2 TFT 트랜지스터와,

상기 제 2 노드의 신호에 의해 상기 제 3 노드의 신호를 접지 전압으로 빼내어 주는 제 3 TFT 트랜지스터와,

상기 제 1 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 3 노드로 전송하는 제 4 TFT 트랜지스터를 구비한 것을 특징으로 하는 박막트랜지스터 액정표시장치의 구동 회로.

청구항 4.

제 3 항에 있어서,

상기 제 1 내지 제 4 TFT 트랜지스터는 N모스 트랜지스터로 각각 구성된 것을 특징으로 하는 박막트랜지스터 액정표시장치의 구동 회로.

청구항 5.

박막트랜지스터 액정표시장치의 구동 회로에 있어서,

n 번째 게이트 출력신호를 수신하는 제 1 노드의 신호에 의해 화소 전극의 신호를 제 3 노드로 전송하거나 또는 상기 제 3 노드의 신호를 상기 화소 전극으로 전송하는 제 1 TFT 트랜지스터와, $n-1$ 번째 게이트 출력 신호를 수신하는 제 2 노드의 신호에 의해 상기 제 1 노드로 상기 제 2 노드의 신호를 전송하여 상기 제 1 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 2 TFT 트랜지스터와, 상기 제 2 노드의 신호에 의해 상기 제 3 노드의 신호를 접지 전압으로 빼내어 주는 제 3 TFT 트랜지스터와, 상기 제 1 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 3 노드로

전송하는 제 4 TFT 트랜지스터를 구비한 제 n번째 잔상 제거부와,

n+1번째 게이트 출력신호를 수신하는 제 4 노드의 신호에 의해 화소 전극의 신호를 제 6 노드로 전송하거나 또는 상기 제 6 노드의 신호를 상기 화소 전극으로 전송하는 제 5 TFT 트랜지스터와, 상기 n-1번째 게이트 출력 신호를 수신하는 제 5 노드의 신호에 의해 상기 제 4 노드로 상기 제 5 노드의 신호를 전송하여 상기 제 5 TFT 트랜지스터를 턴온시키는 다이오드 구조의 제 6 TFT 트랜지스터와, 상기 제 5 노드의 신호에 의해 상기 제 6 노드의 신호를 접지 전압으로 빼내어 주는 제 7 TFT 트랜지스터와, 상기 제 4 노드의 신호에 의해 컬럼 드라이버 IC의 출력 신호를 상기 제 6 노드로 전송하는 제 8 TFT 트랜지스터를 구비한 제 n+1번째 잔상 제거부를 포함하는 것을 특징으로 하는 박막 트랜지스터 액정표시장치의 구동 회로.

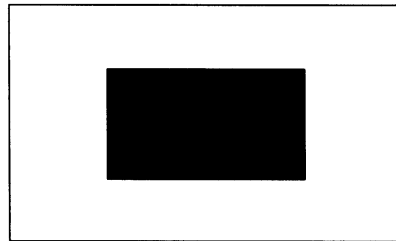
청구항 6.

제 5 항에 있어서,

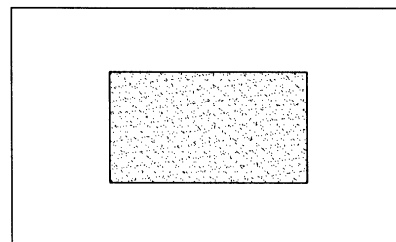
상기 제 1 내지 제 8 TFT 트랜지스터는 N모스 트랜지스터로 각각 구성된 것을 특징으로 하는 박막트랜지스터 액정표시장치의 구동 회로.

도면

도면1a

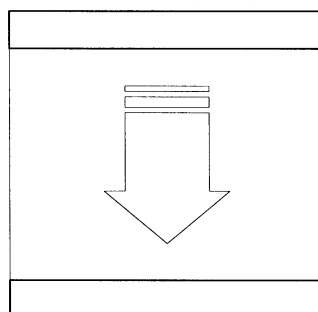


도면1b



도면2a

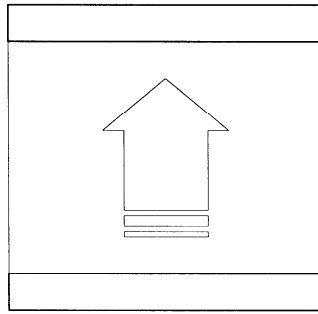
공통전극 (3.2V)



화소전극 (7.5 V)

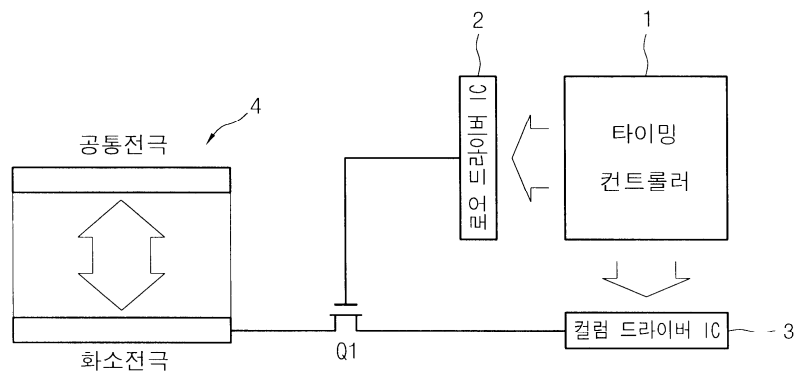
도면2b

공통전극 (3.2V)

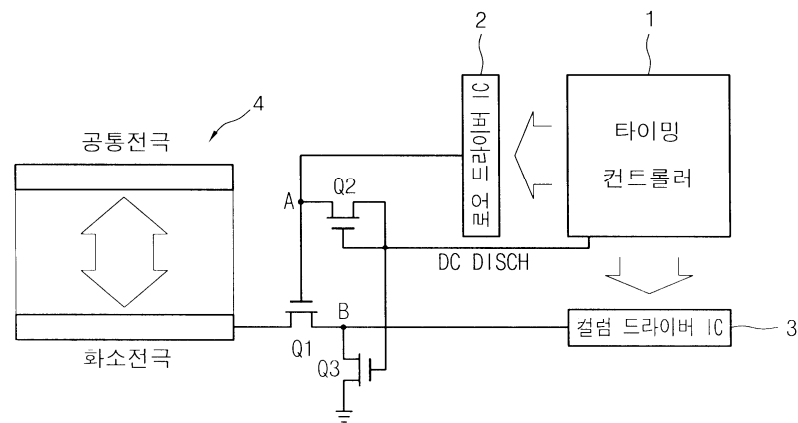


화소전극 (0.2 V)

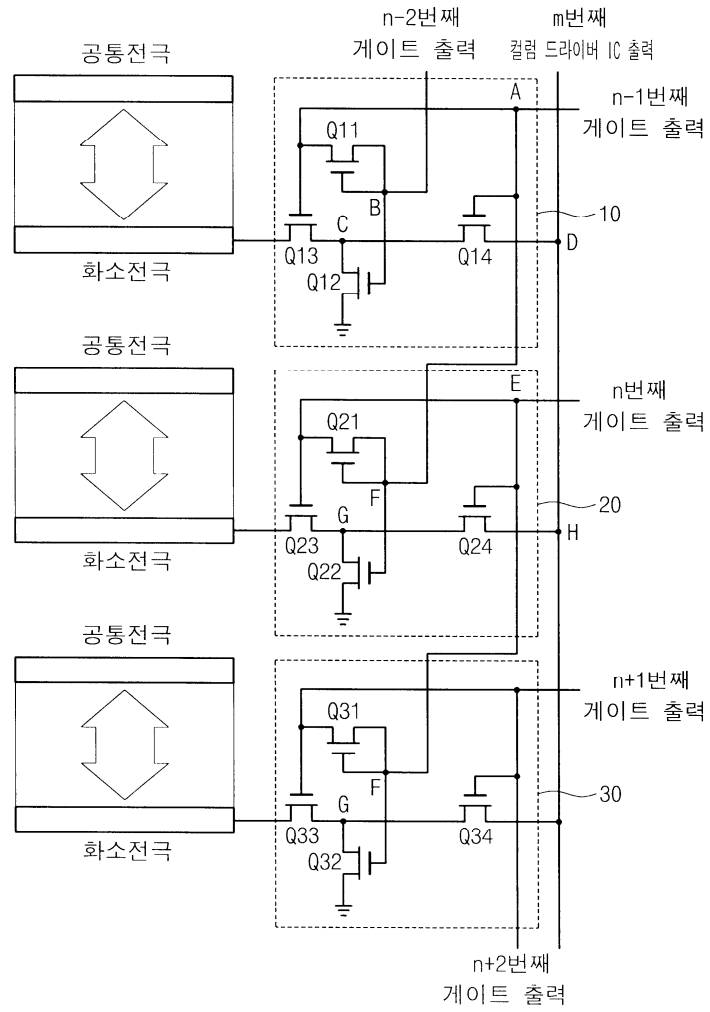
도면3



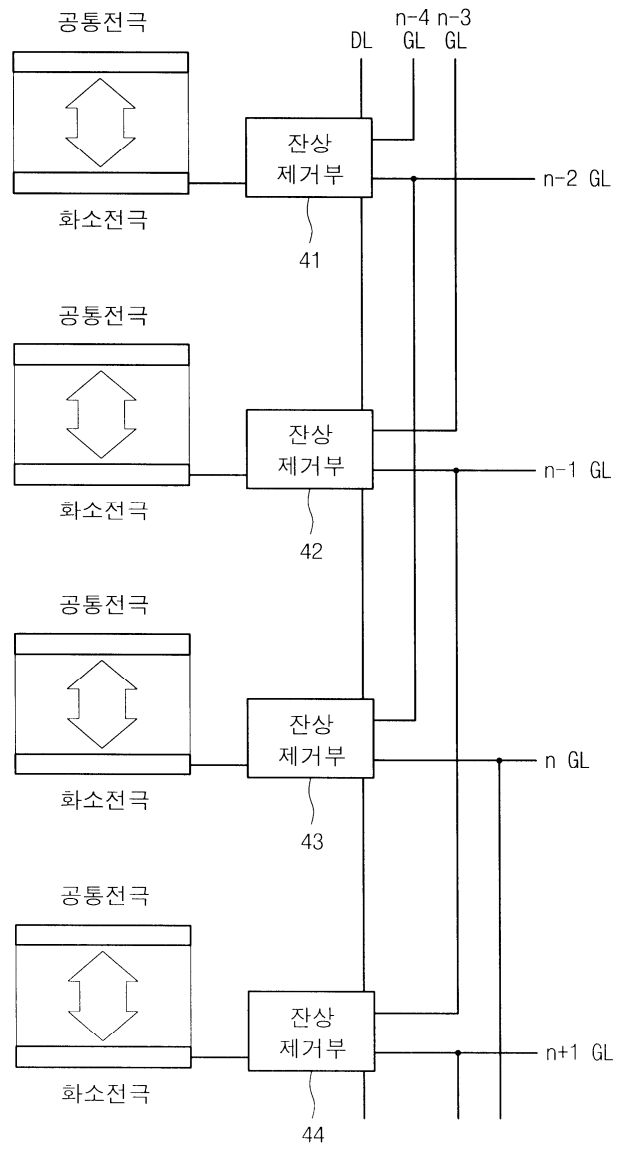
도면4



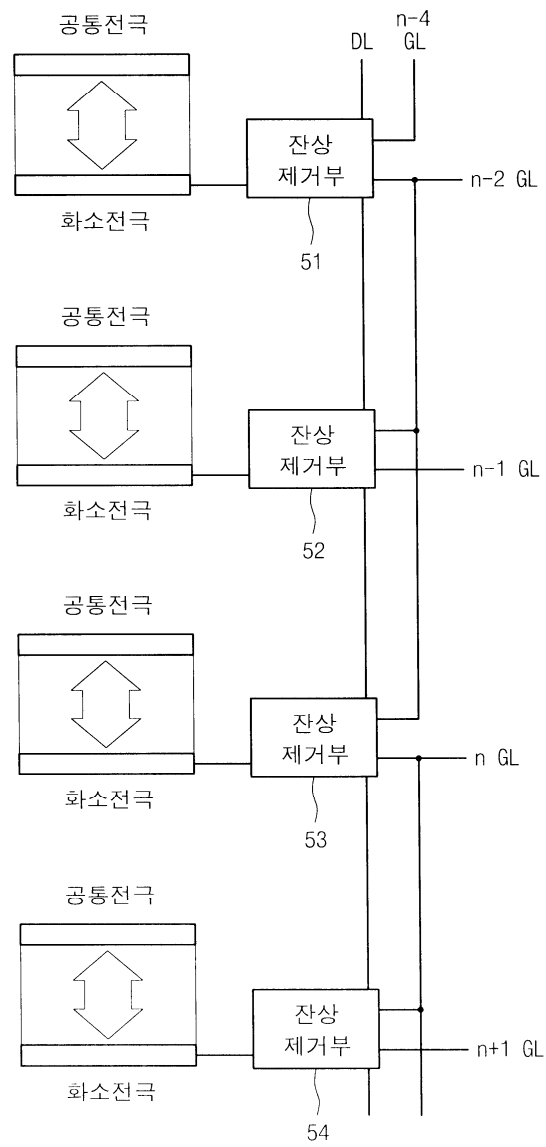
도면5



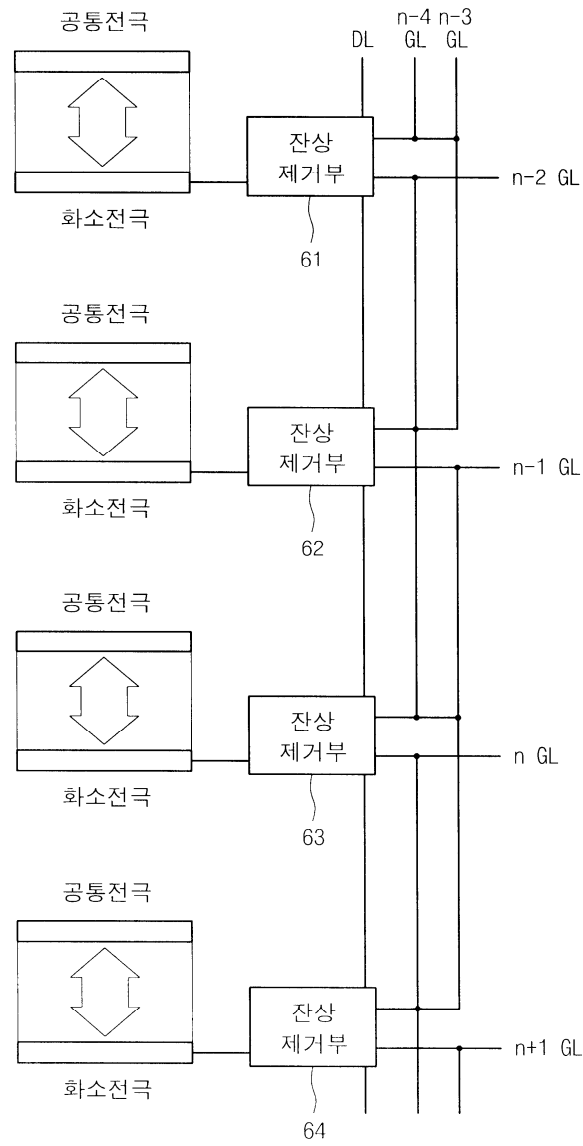
도면6



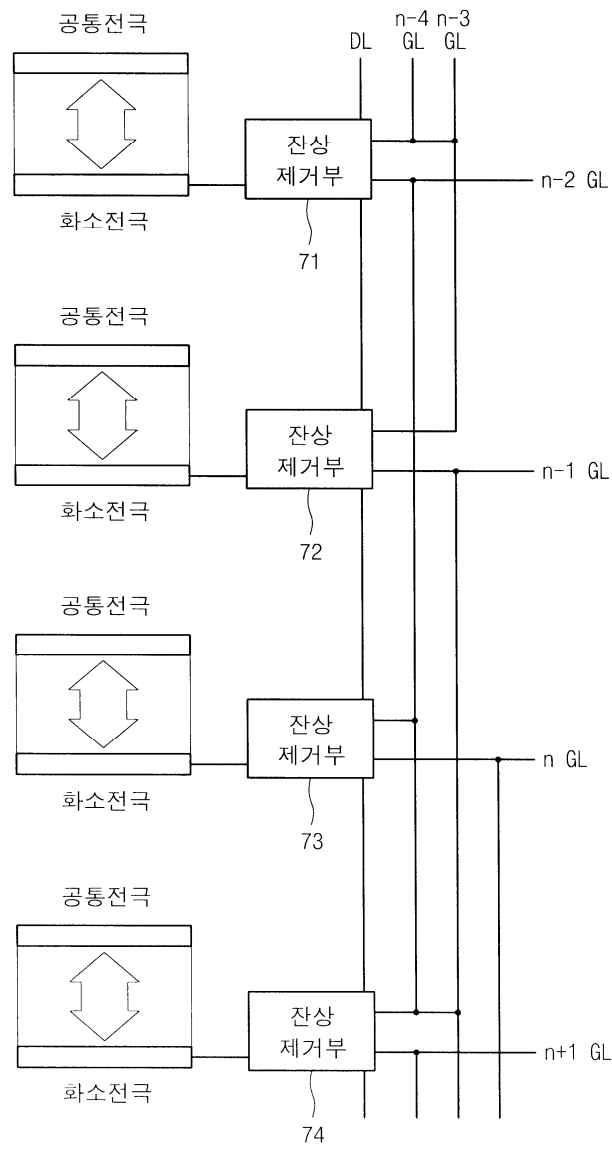
도면7



도면8



도면9



专利名称(译)	一种用于残像去除的薄膜晶体管液晶显示装置的驱动电路		
公开(公告)号	KR1020030065818A	公开(公告)日	2003-08-09
申请号	KR1020020005835	申请日	2002-02-01
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	KIM YONGHOON 김용훈		
发明人	김용훈		
IPC分类号	G02F1/133		
外部链接	Espacenet		

摘要(译)

本发明涉及一种技术，该技术将所有像素的充电数据值乘以地电压（ V_{ss} ）作为薄膜晶体管液晶显示器的驱动电路，用于一次驱动TFT-LCD中的余像消除在将数据充电到第 n 栅极线的时候，将 $n+1$ 的栅极线充电的先前数据值取为地电压（ V_{ss} ），并且以此方式移除像素电极和剩余的DC电荷。像素电极Shah同时最小化省略基准值的时间并解决余像问题。为了这。并且本发明的TFT-LCD的驱动电路配备有开启装置第二TFT晶体管，二极管结构和第三TFT晶体管，用第二节点和第四TFT晶体管的信号通过接地电压选出第三节点的信号，用第三节点传输列驱动器IC的输出信号具有第一节点的第一节点的信号或第二节点的信号的节点与第一节点一起传输，第二节点的信号接收第一薄膜晶体管晶体管，传输第三节点的信号像素电极和 $n-1$ 栅极输出信号，像素电极的信号与第三节点一起传输，第一节点的信号接收第 n 栅极输出信号。

