

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
G09G 3/36

(11) 공개번호 특2002 - 0059237
(43) 공개일자 2002년07월12일

(21) 출원번호 10 - 2001 - 0085659
(22) 출원일자 2001년12월27일

(30) 우선권주장 JP - P - 2000 - 00403228 2000년12월28일 일본(JP)

(71) 출원인 세이코 엡슨 가부시키키가이샤
구사마 사부로
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4 - 1

(72) 발명자 오자와도쿠로
일본나가노켄스와시오와3초메3 - 5세이코엡슨가부시키키가이샤내

(74) 대리인 김창세

심사청구 : 있음

(54) 액정 표시 장치, 구동 회로, 구동 방법 및 전자 기기

요약

데이터선(114)으로 공급되는 데이터 신호 S_j의 전압 진폭을 작게 억제하여, 저소비 전력화를 도모한다.

주사선(112)으로 공급되는 주사 신호 Y_{si}를 H 레벨로 한 경우에, 계조에 따라서, 또한 기입 극성에 따른 전압의 데이터 신호 S_j를 데이터선(114)에 인가한다. 이 경우, TFT(116)가 온하기 때문에, 액정 용량 C_{LC}와 축적 용량 C_{stg}에는 데이터 신호 S_j의 전압에 따른 전하가 축적된다. 이 후, 주사 신호 Y_{si}를 L 레벨로 하여 TFT(116)를 오프시키고, 또한 축적 용량 C_{stg}의 다른쪽 단부에 있어서의 전압을 저위측의 용량 전압 V_{st}(-)로부터 고위측 V_{st}(+)로 상승시키면, 상승된 분에 상당하는 전하가 액정 용량 C_{LC}으로 분배된다.

이것에 의해, 액정 용량 C_{LC}에 인가되는 전압 실효값을 데이터 신호 S_j의 전압 진폭 이상에 대응하는 것으로 할 수 있다.

대표도
도 13

명세서

도면의 간단한 설명

도 1의 (a)는 본 발명의 실시예에 따른 액정 표시 장치의 외관 구성을 나타내는 사시도이며, (b)는 그 선 A - A'에 대한 단면도,

도 2는 상기 액정 표시 장치의 전기적인 구성을 나타내는 블록도,

도 3의 (a)는 신호 PS 및 신호 Cset에 대한 신호 Csetl의 논리 레벨을 나타내는 진리값표이며, (b)는 신호 PS 및 신호 Cset에 대한 신호 /Csetl의 논리 레벨을 나타내는 진리값표,

도 4는 상기 액정 표시 장치에 있어서의 제 2 디코더의 디코드 결과를 나타내는 진리값,

도 5는 상기 액정 표시 장치에 있어서의 제 3 디코더의 디코드 결과를 나타내는 진리값,

도 6은 상기 액정 표시 장치에 있어서의 D/A 변환기군의 구성을 나타내는 블록도,

도 7은 상기 액정 표시 장치에 있어서의 D/A 변환에 있어서의 입출력 특성을 나타내는 도면,

도 8은 상기 액정 표시 장치에 있어서의 Y축의 동작을 설명하기 위한 타이밍도,

도 9는 상기 액정 표시 장치에 있어서의 X축의 동작을 설명하기 위한 타이밍도,

도 10은 상기 액정 표시 장치에 있어서의 X축의 동작을 설명하기 위한 타이밍도,

도 11의 (a, b) 및 (c)는 각각 상기 액정 표시 장치에 있어서의 D/A 변환의 동작을 설명하기 위한 도면,

도 12의 (a, b) 및 (c)는 각각 상기 액정 표시 장치에 있어서의 D/A 변환의 동작을 설명하기 위한 도면,

도 13의 (a, b) 및 (c)는 각각 상기 액정 표시 장치의 화소에 있어서의 동작을 설명하기 위한 도면,

도 14의 (a)는 상기 액정 표시 장치에 있어서의 주사 신호와 용량 스윙 신호의 전압 파형을 나타내는 도면이고, (b)는 상기 액정 표시 장치에 있어서 화소 전극에 인가되는 전압 파형을 나타내는 도면,

도 15는 상기 액정 표시 장치에 있어서 액정 용량에 대한 축적 용량의 비와 출력 전압의 압축률과의 관계를 나타내는 도면,

도 16의 (a, b) 및 (c)는 각각 축적 용량의 다른쪽 단부에 있어서의 전압 시프트량과 데이터선의 최대 출력 전압 진폭과의 관계를 나타내는 도면,

도 17의 (a, b) 및 (c)는 각각 축적 용량의 다른쪽 단부에 있어서의 전압 시프트량과 데이터선의 최대 출력 전압 진폭과의 관계를 도시하는 도면,

도 18은 본 실시예와 비교하기 위해, 축적 용량의 다른쪽 단부의 전위를 시프트시키지 않고, 전압 전환을 행하지 않는 경우에 있어서의 전압 천이를 나타내는 도면,

도 19의 (a, b, c) 및 (d)는 전압 천이를 나타내는 도면,

도 20은 실시예에 따른 액정 표시 장치를 적용한 전자 기기의 일례인 프로젝터의 구성을 나타내는 단면도,

도 21은 실시예에 따른 액정 표시 장치를 적용한 전자 기기의 일례인 퍼스널 컴퓨터의 구성을 나타내는 사시도,

도 22는 실시예에 따른 액정 표시 장치를 적용한 전자 기기의 일례인 휴대 전화의 구성을 나타내는 사시도.

도면의 주요 부분에 대한 부호의 설명

100 : 액정 표시 장치 105 : 액정

108 : 대향 전극 112 : 주사선

113 : 용량선 114 : 데이터선

116 : TFT(스위칭 소자) 118 : 화소 전극

119 : 축적 용량 120 : 화소

130 : 시프트 레지스터(주사선 구동 회로)

132 : 플립플롭 134 : 선택기

150 : 시프트 레지스터 160, 172, 174 : 디코더

175 : 제 1 급전선 177 : 제 2 급전선

180 : D/A 변환기(150, 152, 180에 의해 데이터선 구동 회로)

1812, 1822 : 인버터

1814, 1816, 1824, 1826 : 스위치(1812, 1814, 1816, 1822, 1824, 1826에 의해 선택기)

1830 1832 : 비트 용량 SW3 : 스위치(제 1 스위치)

SW0, SW1, SW2 : 스위치(제 2 스위치) 1100 : 프로젝터

1200 : 퍼스널 컴퓨터 1300 : 휴대 전화

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 데이터선으로의 전압 진폭을 축소하여 저소비 전력화를 도모한 액정 표시 장치, 구동 회로, 구동 방법 및 전자 기기에 관한 것이다.

최근, 액정 표시 장치는, 음극선관(CRT)을 대신하는 디스플레이 장치로서 각종 정보 처리 기기나 벽걸이 텔레비전 등의 전자 기기에 널리 이용되고 있다.

이러한 액정 표시 장치는 구동 방식 등으로 여러 가지 형태로 분류할 수 있는데, 화소를 스위칭 소자에 의해 구동시키는 액티브 매트릭스형 액정 표시 장치는 다음과 같은 구성으로 되어 있다.

즉, 액티브 매트릭스형 액정 표시 장치는 매트릭스 형상으로 배열한 화소 전극이나 이 화소 전극에 접속된 스위칭 소자 등이 마련된 소자 기판과, 화소 전극과 대향하는 대향 전극이 형성된 대향 기판과, 이들 양 기판과의 사이에 유지된 액정으로 구성되어 있다.

이러한 구성에 있어서, 주사선에 온 전압이 인가되면, 이 주사선에 접속된 스위칭 소자가 도통 상태로 된다. 이 도통 상태시에 데이터선을 거쳐서 화소 전극에 대하여 계조(농도)에 따른 전압 신호가 인가되면, 해당 화소 전극 및 대향 전극 사이에 액정이 유지된 액정 용량에, 해당 전압 신호에 따른 전하가 축적된다. 그리고, 전하 축적 후, 주사선에 오프 전압이 인가되어 스위칭 소자가 비도통 상태로 되어도, 해당 액정 용량에 있어서의 전하의 축적은 액정 용량 자신의 용량성이나 이것에 수반되는 축적 용량 등에 의해서 유지된다.

이와 같이, 각 스위칭 소자를 구동시켜, 축적시키는 전하량을 계조에 따라서 제어하면, 액정의 배향 상태가 변화한다. 이 때문에, 화소마다 계조가 변화하고, 그 결과, 소정의 표시가 가능해진다.

또한, 최근에는 화소의 계조를 지시하는 계조 데이터를 아날로그 신호로 변환하는 D/A 변환기를 데이터선마다 마련하는 구성이 제안되어 있다. 이 구성에 의하면, 데이터선으로 출력되기 직전까지 화상 데이터가 디지털로 처리되므로, 아날로그 회로의 특성 불균일 등에 의한 표시 품위의 저하가 방지되어, 고품위인 표시가 가능해진다.

그런데, 계조 표시를 행하는 경우, 화소 전극에는 최소 계조에 대응하는 전압으로부터 최대 계조에 대응하는 전압까지의 범위를 정극성과 부극성의 2종류로 나누어 인가할 필요가 있다. 이 때문에, 화소 전극에 인가할 필요가 있는 전압의 최소값과 최대값의 진폭은 CMOS 회로 등에 있어서의 논리 레벨의 진폭을 초과할수록 커진다.

발명이 이루고자 하는 기술적 과제

그러나, 화소 전극에 인가해야 할 전압의 진폭이 커지면, 데이터선에 공급해야 할 전압의 진폭도 필연적으로 커진다. 그리고, 데이터선에 공급해야 할 전압의 진폭이 커지면, 데이터선에 기생하는 용량에 의해서 불필요하게 전력이 소비되고, 그 결과, 액정 표시 장치에 대하여 일반적으로 요구되는 저소비 전력화와는 크게 역행하게 된다.

또한, 데이터선으로의 전압 진폭이 크면, D/A 변환기가 출력해야 할 전압 진폭도 크게 할 필요가 있다. 이 때문에, D/A 변환기의 구성이 대규모화되거나 또는 D/A 변환기의 출력 전압을 확대하는 레벨 시프터가 별도로 필요하게 된다는 문제도 있었다.

본 발명은 상술한 사정을 감안하여 이루어진 것으로서, 그 목적으로 하는 바는 각종 신호선, 특히 데이터선에 인가되는 전압 진폭을 작게 억제함에 따라 저소비 전력화를 도모한 액정 표시 장치, 구동 회로, 구동 방법 및 전자 기기를 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위해서, 본 건의 제 1 발명에 따른 액정 표시 장치에 있어서는, 온 전압이 인가된 후에 오프 전압이 인가되는 주사선과, 대향 전극과 화소 전극에 의해서 액정이 사이에 유지된 액정 용량과, 상기 주사선에 온 전압이 인가된 경우에, 계조를 지시하는 계조 데이터에 대응하고 또한 상기 액정 용량으로의 기입 극성에 대응한 전압을 데이터선에 인가하는 D/A 변환기와, 상기 데이터선과 상기 화소 전극 사이에 삽입되어, 상기 주사선에 온 전압이 인가되면 온으로 되는 한편, 오프 전압이 인가되면 오프로 되는 스위칭 소자와, 한쪽 단부가 상기 화소 전극에 접속되는 한편, 상기 주사선에 온 전압이 인가된 기간에 있어서의 기입 극성이 정극성 기입에 대응하는 것이었다면, 상기 주사선에 오프 전압이 인가되었을 때에 다른쪽 단부의 전위가 고위로 시프트되고, 상기 주사선에 온 전압이 인가된 기간에 있어서의 기입 극성이 부극성 기입에 대응하는 것이었다면, 상기 주사선에 오프 전압이 인가되었을 때에 다른쪽 단부의 전위가 저위로 시프트되는 축적 용량을 구비하는 구성을 특징으로 하고 있다.

이 구성에 의하면, 주사선에 온 전압이 인가되면, 해당 주사선에 접속된 스위칭 소자가 온으로 되고, 그 결과, 액정 용량 및 축적 전극에는 데이터선으로의 인가 전압에 따른 전하가 축적된다. 이후, 스위칭 소자가 오프로 되면, 축적 용량에

있어서의 다른쪽 단부의 전압이 시프트하기 때문에, 그 분만큼 축적 용량에 있어서의 한쪽 단부의 전압이 상승된다(또는 하강된다). 동시에, 상승된(하강된) 분만큼의 전하가 액정 용량으로 분배되기 때문에, 액정 용량에는 데이터선으로의 인가 전압 이상(또는 이하)에 대응하는 전압 실효값이 인가되게 된다. 바꾸어 말하면, 화소 전극에 인가되는 전압 진폭에 비해서, 데이터선에 인가하는 전압 신호의 전압 진폭이 작게 억제된다. 이 때문에, 데이터선에 기생하는 용량에 의해서 불필요하게 소비되는 전력이 억제되기 때문에, 저소비 전력화를 도모하는 것이 가능해진다. 또한, D/A 변환기의 대규모화가 방지되거나 또는 D/A 변환기의 출력 전압을 확대하는 레벨 시프터가 불필요하게 되므로, 데이터선의 피치를 좁게 할 수 있고, 그 분만큼 고정세화(高精細化)를 도모하는 것이 가능해진다.

여기서, 제 1 발명에 있어서, 상기 기입 극성이 정극성 기입 또는 부극성 기입중 어느 한쪽인 경우에, 프리세트 기간에서는 제 1 전압이 급전되고, 또한 상기 프리세트 기간 후의 세트 기간에서는 상기 제 1 전압보다 고위의 제 2 전압이 급전되는 제 1 급전선과, 상기 프리세트 기간에서는 상기 제 2 전압보다 고위의 제 3 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 3 전압보다 저위이고 상기 제 2 전압보다 고위인 제 4 전압이 급전되는 제 2 급전선과, 상기 프리세트 기간에서는 상기 제 1 또는 제 2 급전선중 어느 한쪽을 선택하는 한편, 상기 세트 기간에서는 상기 제 1 또는 제 2 급전선중 어느 한쪽을 선택하는 선택기를 구비하며, 상기 D/A 변환기는 상기 프리세트 기간 및 상기 세트 기간에 있어서, 상기 선택기에 의해 각각 선택된 전압을 이용하여, 상기 데이터선으로의 인가 전압을 생성하는 구성이 바람직하다.

D/A 변환기가 프리세트 기간에 제 1 전압을 이용하는 경우에는 세트 기간에 제 4 전압을 이용하는 한편, 프리세트 기간에 제 3 전압을 이용하는 경우에는 세트 기간에 제 2 전압을 이용하는 구성이면, 단순하게는 제 1 및 제 4 전압을 임의의 1개의 급전선을 거쳐서 급전하는 한편, 제 3 및 제 2 전압을 별도의 1개의 급전선을 거쳐서 급전하는 구성이 고려된다.

그러나, 이러한 구성에서는 2개의 급전선에 있어서의 전압 진폭이 모두 커지고, 이 때문에, 이 급전선에 기생하는 용량에 의해서 불필요하게 전력이 소비되게 된다.

그래서, 프리세트 기간에서 세트 기간으로 이행할 때, 선택기에 의해 제 1 또는 제 2 급전선의 한쪽으로부터 다른쪽으로 급전을 전환하는 구성으로 하면, 양 급전선에 있어서의 전압의 천이가 작게 억제되고, 그 분만큼 한층 더 저소비 전력화가 가능해진다.

또한, 선택기에 의해 제 1 또는 제 2 급전선의 한쪽으로부터 다른쪽으로 급전을 전환하는 구성에 있어서는 상기 기입 극성이 정극성 기입 또는 부극성 기입중 다른 한쪽인 경우에, 상기 제 1 급전선에는 상기 프리세트 기간에 있어서 제 5 전압이 급전되고, 또한 상기 세트 기간에 있어서 상기 제 5 전압보다 고위의 제 6 전압이 급전되는 한편, 상기 제 2 급전선에는 상기 프리세트 기간에 있어서 상기 제 6 전압보다 고위의 제 7 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 7 전압보다 저위이고 상기 제 6 전압보다 고위인 제 8 전압이 급전되는 구성도 바람직하다. 이 구성에서는 프리세트 기간으로부터 세트 기간으로 이행할 때뿐만 아니라, 액정 용량으로의 기입 극성이 정극성 기입 또는 부극성 기입중 어느 한쪽으로부터 다른쪽으로 이행할 때에도 양 급전선에 있어서의 전압의 천이가 작게 억제된다.

또한, 제 1 발명에 있어서의 상기 D/A 변환기는 상기 기입 극성이 정극성 기입 또는 부극성 기입중 어느 한쪽인 경우에, 상기 계조 데이터의 상위 비트에 따라서 제 1 또는 제 3 전압중 어느 한쪽을 프리세트 기간에 있어서 상기 데이터선에 인가하는 제 1 스위치와, 상기 계조 데이터의 상위 비트를 제외한 하위 비트에 대응하는 용량값을 갖는 용량으로서, 상기 데이터선에 상기 제 1 전압이 인가된 것이면, 상기 제 1 전압보다 고위의 제 4 전압이 한쪽 단부에 인가되는 한편, 상기 데이터선에 상기 제 3 전압이 인가된 것이면, 상기 제 3 전압보다 저위의 제 2 전압이 한쪽 단부에 인가되고, 그의 다른쪽 단부가 상기 프리세트 기간 후의 세트 기간에 있어서 상기 데이터선에 접속되는 용량을 포함하는 구성이 바람직하다.

이 구성에서는 프리세트 기간에 있어서, 계조 데이터의 상위 비트에 따라 제 1 또는 제 3 전압이 제 1 스위치에 의해서 데이터선에 인가되면, 해당 인가 전압에 따른 전하가 데이터선의 기생 용량에 축적된다. 다음에, 세트 기간에 있어서, 계조 데이터의 하위 비트에 따른 용량으로서, 한쪽 단부에 제 4 또는 제 2 전압이 인가된 용량의 다른쪽 단부가 데이터선에 접속되면, 용량에 축적된 전하가 데이터선의 기생 용량으로, 또는 반대로 데이터선의 기생 용량에 축적된 전하가 용량으로 이동하여 균등화된다. 이것에 의해, 데이터선에는 계조 비트에 따른 전압이 인가되게 된다. 즉, 이 구성에서는 D/A 변환시에 데이터선의 기생 용량이 적극적으로 이용되므로, 그 분만큼 구성의 간략화가 도모되게 된다.

여기서, D/A 변환기에 있어서의 용량은 상기 하위 비트의 가중치에 대응하는 비트 용량과, 상기 비트 용량에 대응하여 마련되고, 또한 상기 하위 비트에 따라서 온 또는 오프로 되는 제 2 스위치로 이루어지는 형태가 고려된다. 이 형태에 의하면, 상기 계조 데이터의 하위 비트에 대응하는 용량값의 용량을 간단히 구성할 수 있다.

그런데, 제 1 스위치와 용량을 포함하는 D/A 변환기가 프리세트 기간에 제 1 전압을 이용하는 경우에는 세트 기간에 제 4 전압을 이용하는 한편, 프리세트 기간에 제 3 전압을 이용하는 경우에는 세트 기간에 제 2 전압을 이용하는 구성이면, 단순하게는 제 1 및 제 4 전압을 임의의 1개의 급전선을 거쳐서 급전하는 한편, 제 3 및 제 2 전압을 별도의 1개의 급전선을 거쳐서 급전하는 구성이 고려된다.

그러나, 이러한 구성에서는 2개의 급전선에 있어서의 전압 진폭이 모두 커지고, 이 때문에, 해당 급전선에 기생하는 용량에 의해서 불필요하게 전력이 소비되게 된다.

그래서, D/A 변환기가 제 1 스위치와 용량을 포함하는 구성에 있어서는, 상기 프리세트 기간에서는 상기 제 1 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 2 전압이 급전되는 제 1 급전선과, 상기 프리세트 기간에서는 상기 제 3 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 4 전압이 급전되는 제 2 급전선과, 상기 프리세트 기간에서는 상기 제 1 또는 제 2 급전선중 어느 하나 한쪽을 상기 상위 비트에 따라 선택하고, 선택한 급전선에 급전되고 있는 전압을 상기 제 1 스위치의 입력단으로 공급하고, 또한 상기 세트 기간에서는 상기 제 1 또는 제 2 급전선중 다른 한쪽을 선택하고, 선택한 급전선에 급전된 전압을 상기 용량의 한쪽 단부로 공급하는 선택기를 구비하는 구성이 바람직하다.

이 구성에서는 프리세트 기간으로부터 세트 기간으로 이행할 때, 선택기에 의해 제 1 또는 제 2 급전선의 한쪽으로부터 다른쪽으로 급전이 전환되기 때문에, 양 급전선에 있어서의 전압의 천이가 작게 억제된다. 이 때문에, 한층 더 저소비 전력화가 가능해진다.

또한, D/A 변환기에 있어서, 상기 기입 극성이 정극성 기입 또는 부극성 기입중 다른 한쪽인 경우에, 상기 제 1 스위치는 상기 계조 데이터의 상위 비트에 따라서, 제 5 또는 제 7 전압중 어느 한쪽을 프리세트 기간에 있어서 상기 데이터선에 인가하고, 상기 용량의 한쪽 단부에는, 상기 데이터선에 상기 제 5 전압이 인가된 것이면, 상기 제 5 전압보다 고위의 제 8 전압이 한쪽 단부에 인가되는 한편, 상기 데이터선에 상기 제 7 전압이 인가된 것이면, 상기 제 7 전압보다 저위의 제 6 전압이 한쪽 단부에 인가되는 구성이 바람직하다.

이 구성에 의하면, 프리세트 기간 및 세트 기간에 있어서의 인가 전압을 변경하는 것만으로, 액정 용량으로의 기입 극성에 대응한 전압을 생성하는 것이 가능해진다.

또한, D/A 변환기가, 프리세트 기간 및 세트 기간에 있어서의 인가 전압을 변경함으로써, 액정 용량으로의 기입 극성에 대응한 전압을 생성하는 구성인 경우, 상기 제 1 급전선에는 상기 프리세트 기간에 있어서 제 5 전압이 급전되고, 또한 상기 세트 기간에 있어서 상기 제 6 전압이 급전되는 한편, 상기 제 2 급전선에는 상기 프리세트 기간에 있어서 상기 제 7 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 8 전압이 급전되는 구성이 바람직하다. 이 구성에서는 프리세

트 기간으로부터 세트 기간으로 이행할 때 뿐만 아니라, 액정 용량으로의 기입 극성이 정극성 기입 또는 부극성 기입 중 어느 하나 한쪽으로부터 다른쪽으로 이행할 때에도 양 급전선에 있어서의 전압의 천이가 작게 억제된다.

한편, 제 1 발명에 있어서, 액정 용량에 대하여 축적 용량이 충분히 큰 것이면, 축적 용량에 있어서의 다른쪽 단부의 시프트분이 그대로 액정 용량에 인가된다고 간주할 수 있다. 단, 실제로는 축적 용량을 액정 용량보다 수배 정도로 하는 것이 한계이기 때문에, 축적 용량에 있어서의 다른쪽 단부의 전압 시프트분이 압축되어 액정 용량에 인가되게 되지만, 상기 액정 용량에 대한 상기 축적 용량의 용량비율은, 4 이상이면 전압 진폭의 감소분도 약 20% 이하로 적게 되어, 레이어아웃적으로도 현실적이다.

또한, 제 1 발명에 있어서, 상기 축적 용량의 다른쪽 단부는 용량선을 거쳐서 행마다 공통 접속되는 구성이 바람직하다. 이 구성에 의하면, 액정 용량을 주사선마다의 반전(행 반전)이나 수직 주사 기간마다의 반전(프레임 반전) 등이 가능해진다.

또한, 본 발명에 있어서의 전자 기기는 상기 액정 표시 장치를 구비하기 때문에, 저소비 전력화를 도모할 수 있게 된다. 또, 이러한 전자 기기로서는 화상을 확대 투사하는 프로젝터 이외에, 퍼스널 컴퓨터나 휴대 전화 등을 들 수 있다.

또, 상기 제 1 발명은 액정 표시 장치의 구동 회로로서도 실현할 수 있다. 즉, 본 건의 제 2 발명에 따른 액정 표시 장치의 구동 회로에 있어서는 주사선과 데이터선의 교차에 대응하여 마련되고, 또한 대향 전극과 화소 전극에 의해서 액정이 사이에 유지된 액정 용량과, 상기 데이터선과 상기 화소 전극 사이에 삽입되어, 상기 주사선에 온 전압이 인가되면 온으로 되는 한편, 오프 전압이 인가되면 오프로 되는 스위칭 소자와, 한쪽 단부가 상기 화소 전극에 접속된 축적 용량을 구비하는 액정 표시 장치를 구동시킬 때, 상기 주사선에 상기 온 전압을 인가한 후에 상기 오프 전압을 인가하는 주사선 구동 회로와, 상기 주사선 구동 회로에 의해서 상기 주사선에 온 전압이 인가된 경우에, 계조를 지시하는 계조 데이터에 대응한 전압으로서, 상기 액정 용량으로의 기입 극성에 대응한 전압을 데이터선에 인가하는 D/A 변환기와, 상기 주사선에 온 전압이 인가된 경우에 상기 데이터선에 인가된 전압이 정극성 기입에 대응하는 것이었으면, 상기 주사선에 오프 전압이 인가되었을 때 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 고위로 시프트시키는 한편, 상기 주사선에 온 전압이 인가된 경우에 상기 데이터선에 인가된 전압이 부극성 기입에 대응하는 것이었으면, 상기 주사선에 오프 전압이 인가되었을 때 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 저위로 시프트시키는 축적 용량 구동 회로를 구비하는 구성을 특징으로 하고 있다.

이 구성에 의하면, 상기 제 1 발명과 마찬가지로, 화소 전극에 인가되는 전압 진폭에 비해, 데이터선에 인가하는 전압 신호의 전압 진폭을 작게 억제할 수 있기 때문에 저소비 전력화를 도모할 수 있게 되고, 또한 데이터선의 협피치화가 가능하기 때문에 고세밀화를 도모할 수 있게 된다.

또한, 상기 제 1 발명은 액정 표시 장치의 구동 방법으로서도 실현할 수 있다. 즉, 본 건의 제 3 발명에 따른 액정 표시 장치의 구동 방법에 있어서는, 주사선과 데이터선의 교차에 대응하여 마련되고, 또한 대향 전극과 화소 전극에 의해서 액정이 사이에 유지된 액정 용량과, 상기 데이터선과 상기 화소 전극 사이에 삽입되어, 상기 주사선에 온 전압이 인가되면 온으로 되는 한편, 오프 전압이 인가되면 오프로 되는 스위칭 소자와, 한쪽 단부가 상기 화소 전극에 접속된 축적 용량을 구비하는 액정 표시 장치를 구동시킬 때, 상기 주사선에 온 전압을 인가하고, 계조를 지시하는 계조 데이터에 대응한 전압으로서, 상기 액정 용량으로의 기입 극성에 대응한 전압을 상기 데이터선에 인가하고, 상기 주사선에 오프 전압을 인가하고, 상기 데이터선으로의 인가 전압을 정극성 기입에 대응시켰으면, 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 고위로 시프트시키는 한편, 부극성 기입에 대응시켰으면, 상기 주사선에 오프 전압을 인가했을 때 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 저위로 시프트시키는 방법을 특징으로 하고 있다.

이 방법에 의하면, 상기 제 1 및 제 2 발명과 마찬가지로, 화소 전극에 인가되는 전압 진폭에 비해, 데이터선에 인가하는 전압 신호의 전압 진폭을 작게 억제할 수 있기 때문에, 저소비 전력화를 도모할 수 있게 되고 또한 데이터선의 협치화가 가능하기 때문에 고세밀화를 도모할 수 있게 된다.

(발명의 실시예)

이하, 본 발명의 실시예에 대하여 도면을 참조하여 설명한다.

(실시예 1)

도 1의 (a)는 이 실시예에 따른 액정 표시 장치의 구성을 나타내는 사시도이며, 도 1의 (b)는 도 1의 (a)에 있어서의 A-A' 선의 단면도이다.

이들 도면에 도시되는 바와 같이, 액정 표시 장치(100)는, 각종 소자나 화소 전극(118) 등이 형성된 소자 기판(101)과, 대향 전극(108) 등이 형성된 대향 기판(102)이 스페이서(103)를 포함하는 밀봉재(104)에 의해서 일정한 간극을 유지하여, 서로 전극 형성면이 대향하도록 접합되고, 또한 이 간극에, 예컨대 TN(Twisted Nematic)형의 액정(105)이 봉입된 구성으로 되어 있다.

이 실시예에서는 소자 기판(101)으로서, 유리나 반도체, 석영 등의 투명 기판이 이용되지만, 불투명한 기판을 이용해도 무방하다. 단, 소자 기판(101)에 불투명한 기판을 이용하는 경우에는 투과형이 아니라 반사형으로서 이용할 필요가 있다. 또한, 밀봉재(104)는 대향 기판(102)의 주변을 따라 형성되지만, 액정(105)을 봉입하기 위해서 일부가 개구되어 있다. 이 때문에, 액정(105)의 봉입 후에, 그 개구 부분이 봉지재(106)에 의해서 밀봉되어 있다.

다음에, 소자 기판(101)의 대향면으로서, 실재(104)의 외측 한 변에 위치하는 영역(150a)에는, 데이터선을 구동하기 위한 회로(상세한 것에 대해서는 후술한다)가 형성되어 있다. 또한, 이 한 변의 외주 부분에는 복수의 실장 단자(107)가 형성되어, 외부 회로로부터 각종 신호를 입력하는 구성으로 되어 있다.

또한, 이 한 변에 인접하는 2변에 위치하는 영역(130a)에는 각각 주사선이나 용량선 등을 구동하기 위해서 회로(상세한 것에 대해서는 후술한다)가 형성되어, 행(X) 방향의 양측으로부터 구동하는 구성으로 되어 있다. 또한, 나머지 한 변에는 2개의 영역(130a)에 형성되는 회로에 있어서 공용되는 배선(도시 생략) 등이 마련된다.

또, 행 방향으로 공급되는 신호의 지연이 문제가 되지 않는 것이면, 이들 신호를 출력하는 회로를 한쪽의 1개의 영역(130a)에만 형성하는 구성이라도 무방하다.

한편, 대향 기판(102)에 마련되는 대향 전극(108)은 소자 기판(101)과의 접합 부분에 있어서의 4 코너중 적어도 1개소에 마련된 은 페이스트 등의 도통재에 의해서 소자 기판(101)에 형성된 실장 단자(107)와 전기적으로 접속되어, 시간적으로 일정한 전압 LCcom이 인가되는 구성으로 되어 있다.

그 밖에, 대향 기판(102)에는 특별히 도시하지는 않지만, 화소 전극(118)과 대향하는 영역에, 필요에 따라서 착색층(컬러 필터)이 마련된다. 단, 후술하는 프로젝터와 같이 색광 변조의 용도에 적용하는 경우, 대향 기판(102)에 착색층을 형성할 필요는 없다. 또한, 착색층의 설치 여부에 관계없이 광의 누설에 의한 콘트라스트비의 저하를 방지하기 위해서, 화소 전극(118)과 대향하는 영역 이외의 부분에는 차광막이 마련되어 있다(도시 생략).

또한, 소자 기판(101) 및 대향 기판(102)의 각 대향면에는 액정(105)에 있어서의 분자의 장축 방향이 양 기판 사이에서 약 90도 연속적으로 비틀어지도록 러빙처리된 배향막이 마련되는 한편, 그 각 배면측에는 흡수축이 배향 방향을 따른 방향으로 되도록 편광자가 각각 마련되어 있다. 이것에 의해, 액정 용량(화소 전극(118)과 대향 전극(108) 사이에 있어서 액정(105)을 끼워 유지해서 이루어지는 용량)에 인가되는 전압 실효값이 0(제로)이면 투과율이 최대로 되는 한편, 전압 실효값이 커짐에 따라서 투과율이 서서히 감소하여, 결국에는 투과율이 최소로 되는, 즉, 본 실시예에 따른 액정 표시 장치는 노멀리(normally) 화이트 모드의 구성으로 되어 있다.

또, 배향막이나 편광자 등에 대해서는, 본 건과는 직접 관계가 없으므로, 그 도시에 대해서는 생략하기로 한다. 또한, 도 1의 (b)에 있어서, 대향 전극(108)이나 화소 전극(118), 실장 단자(107) 등에는 두께를 부여하고 있지만, 이것은 위치관계를 나타내기 위한 편의적인 조치이며, 실제로는 기판의 두께에 대해서 눈으로 확인할 수 없을 정도로 얇다.

< 1-1 : 전기적인 구성 >

계속해서, 액정 표시 장치의 전기적인 구성에 대하여 설명한다. 도 2는 이 전기적인 구성을 나타내는 블록도이다.

이 도면에 도시되는 바와 같이, 주사선(112) 및 용량선(113)이 각각 X(행) 방향으로 연장하여 형성되는 한편, 데이터선(114)이 Y(열) 방향으로 연장하여 형성되고, 이들의 교차에 대응해서 화소(120)가 형성되어 있다. 여기서, 설명의 편의상, 주사선(112)(용량선(113))의 개수를 「m」으로 하고, 데이터선(114)의 개수를 「n」으로 하면, 화소(120)는 m행 n열의 매트릭스 형상으로 배열되게 된다. 또한, 본 실시예에서는 도면의 기재상, m, n을 우수로 하지만, 이것에 한정하는 취지는 아니다.

다음에, 하나의 화소(120)에 대하여 주목하면, N채널형의 박막 트랜지스터(Thin Film Transistor: 이하 「TFT」라고 한다)(116)의 게이트가 주사선(112)에 접속되고, 그의 소스가 데이터선(114)에 접속되고, 또한, 그의 드레인이 화소 전극(118) 및 축적 용량(119)의 한쪽 단부에 접속되어 있다.

상술한 바와 같이, 화소 전극(118)은 대향 전극(108)에 대향하고 또한 양 전극 사이에 액정(105)이 유지되어 있기 때문에, 액정 용량은 한쪽 단부를 화소 전극(118)으로 하고, 다른쪽 단부를 대향 전극(108)으로 하여, 액정(105)을 사이에 유지한 구성으로 되어 있다.

이 구성에 있어서, 주사선(112)으로 공급되는 주사 신호가 H 레벨로 되면, TFT(116)이 온으로 되어, 데이터선(114)의 전압에 따른 전하가 액정 용량 및 축적 용량(119)에 기입되게 된다. 또, 축적 용량(119)의 다른쪽 단부는 용량선(113)에 1행마다 공통 접속되어 있다.

한편, Y축에 대하여 주목하면, 시프트 레지스터(130)(주사선 구동 회로)가 마련되어 있다. 이 시프트 레지스터(130)는 도 8에 도시되는 바와 같이 1수직 주사 기간(1F)의 최초에 공급되는 전송 개시 펄스 DY를 클럭 신호 CLY의 상승 및 하강에 의해 순서대로 시프트하여, 주사 신호 Ys1, Ys2, Ys3, ..., Ysm으로서 각각 1행째, 2행째, 3행째, ..., m행째의 주사선(112)으로 공급하는 것이다. 여기서, 주사 신호 Ys1, Ys2, Ys3, ..., Ysm은 도 8에 도시되는 바와 같이 전송 개시 펄스 DY의 펄스폭이 좁혀지고 또한 서로 중복되지 않도록, 1수평 주사 기간(1H)마다 액티브 레벨(H 레벨)로 되는 것이다.

다음에, 플립플롭(132) 및 선택기(134)(축적 용량 구동 회로)가 1행마다 마련되어 있다. 여기서 일반적으로, i(i는 $1 \leq i \leq m$ 을 만족시키는 정수)행째에 대응하는 플립플롭(132)의 클럭 펄스 입력단 Cp에는 i행째에 대응하는 주사 신호 Ysi의 반전 신호가 공급되고, 또한, 그 데이터 입력단 D에는 1수직 주사 기간(1F)마다 논리 레벨이 반전하는 신호 FL D(도 8 참조)가 공급되고 있다. 따라서, i행째의 플립플롭(132)은 주사 신호 Ysi의 하강에 있어서, 신호 FLD를 래치하여 선택 제어 신호 Csi로서 출력하게 된다.

계속해서, 일반적으로 i행째의 선택기(134)는 선택 제어 신호 Csi의 논리 레벨이 H 레벨이면 입력단 A를 선택하는 한편, L 레벨이면 입력단 B를 선택하고, 선택한 입력단으로의 신호를 용량 스위칭 신호 Yci로 하여 i행째의 용량선(113)으로 공급하는 것이다.

이들의 행마다 마련되는 선택기(134)중, 기수행째의 선택기(134)에 있어서의 입력단 A에는 고위측의 용량 전압 $V_{st}(+)$ 가 인가되고, 그의 입력단 B에는 저위측의 용량 전압 $V_{st}(-)$ 가 인가되고 있다. 한편, 우수행째의 선택기(134)에 있어서의 입력단 A에는 저위측의 용량 전압 $V_{st}(-)$ 가 인가되고, 그의 입력단 B에는 고위측의 용량 전압 $V_{st}(+)$ 가 인가되고 있다.

즉, 기수행의 선택기(134)와 우수행의 선택기(134)에서는, 입력단 A, B에 인가되고 있는 용량 전압이 서로 교체된 관계로 되어 있다.

한편, X측에 주목하면, 디코더(도 2에 있어서 「Dec」라고 표기)(160)는 신호 PS 및 신호 Cset를 해독하여, 도 3의 (a)에 있어서의 진리값표에 대응한 논리 레벨로 되는 신호 Csetl을 출력하는 것이다.

또한, 인버터(162)는 신호 Csetl의 논리 레벨을 반전하여, 신호/Csetl(「/」는 반전을 나타낸다)로서 출력하는 것이다. 또, 도 3의 (b)는 신호 PS 및 신호 Cset를 입력으로 하고, 출력을 신호 /Csetl로 한 경우의 진리값표이다.

여기서, 신호 PS는 액정 용량으로의 기입 극성을 지시하는 신호로서, 그 논리 레벨이 H 레벨이면 정극성 기입을 지시하는 한편, 그 논리 레벨이 L 레벨이면 부극성 기입을 지시하는 것이다. 본 실시예에 있어서, 신호 PS는 도 8 또는 도 10에 도시되는 바와 같이 1수평 주사 기간(1H)마다 논리 레벨이 반전한다. 또한, 신호 PS의 논리 레벨은 동일한 수평 주사 기간에 대해서 본 경우, 1수직 주사 기간마다 반전한다(도 8의 괄호 기재 참조). 즉, 본 실시예에서는 주사선(112)마다 극성 반전(행 반전)이 실행되는 구성으로 되어 있다.

또한, 신호 Cset는 도 10에 도시되는 바와 같이 1수평 주사 기간(1H)중 주사 신호 Y_{s1} , Y_{s2} , ..., Y_{sm} 이 H 레벨로 되기 직전의 기간에 있어서 L 레벨로 되고, 그 밖의 기간에서는 H 레벨로 되는 것이다.

또, 본 실시예에 있어서, 화소(120) 또는 액정 용량에 대하여 극성 반전이라 함은 액정 용량의 다른쪽 단부인 대향 전극(108)으로의 인가 전압 LCcom을 기준으로 하여, 액정 용량의 한쪽 단부인 화소 전극(118)의 인가 전압을 교류 반전시키는 것을 말한다.

단, 본 실시예에서는 TFT(116)의 온에 의해서 화소 전극(118)에 인가된 전압이 대향 전극(108)으로의 인가 전압 LCcom보다 낮더라도, 후술하는 바와 같이 TFT(116)의 오프 후에 화소 전극(118)의 전압이 고위측으로 시프트되어, 결과적으로 LCcom보다 높아지는 경우가 있다. 즉, 본 실시예에서는 LCcom보다 낮은 전압이 데이터선(114)에 인가되더라도 그 전압은 정극성 기입에 대응하고 있는 경우가 있다.

반대로, 본 실시예에서는 TFT(116)의 온에 의해 화소 전극(118)에 인가된 전압이 LCcom보다 높더라도, TFT(116)의 오프 후에 화소 전극(118)의 전압이 저위측으로 시프트되어, 결과적으로 LCcom보다 낮아지는 경우가 있다.

즉, 본 실시예에서는 LCcom보다 높은 전압이 데이터선(114)에 인가되더라도, 그 전압은 부극성 기입에 대응하고 있는 경우가 있다.

다음에, 디코더(172)는 신호 PS 및 신호 Cset를 해독하여, 도 4에 도시되는 디코드 결과에 따른 전압 신호를 계조 신호 Vdac1로 하여 제 1 급전선(175)으로 공급하는 것이다. 여기서, 계조 신호 Vdac1가 취할 수 있는 전압은 $V_{sw}(+)$, $V_{ck}(+)$, $V_{sk}(-)$, $V_{cw}(-)$ 중 어느 하나이므로, 이들 4개의 전압이 디코더(172)의 입력단에 전압 신호군 Vset1로서 인가되고 있다.

계속해서, 디코더(174)는 신호 PS 및 신호 Cset를 해독하여, 도 5에 도시되는 디코드 결과에 따른 전압 신호를 계조 신호 Vdac2로 하여 제 2 급전선(177)으로 공급하는 것이다. 여기서, 계조 신호 Vdac2가 취할 수 있는 전압은 $V_{sk}(+)$, $V_{cw}(+)$, $V_{sw}(-)$, $V_{ck}(-)$ 중 어느 하나이므로, 이들 4개의 전압이 디코더(174)의 입력단에 전압 신호군 Vset2로서 인가되어 있다. 또, 계조 신호 Vdac1, Vdac2가 취할 수 있는 전압에 대해서는 후술하기로 한다.

한편, 시프트 레지스터(150)는 도 9에 도시되는 바와 같이 전송 개시 펄스 DX를 클록 신호 CLX의 상승 및 하강에 의해 순서대로 시프트하여, 서로 배타적으로 액티브 레벨(H 레벨)로 되는 샘플링 제어 신호 Xs1, Xs2, ..., Xsn을 각각 출력하는 것이다. 여기서, 샘플링 제어 신호 Xs1, Xs2, ..., Xsn은 서로 중복되지 않도록 순차 액티브 레벨(H 레벨)로 된다.

그런데, 시프트 레지스터(150)의 출력측에는 제 1 샘플링 스위치(152)가 데이터선(114)의 열마다 대응해서 마련되어 있다. 이 중, 일반적으로 j(j는 $1 \leq j \leq n$ 을 만족시키는 정수)열째에 대응하는 제 1 샘플링 스위치(152)는 샘플링 제어 신호 Xsj가 H 레벨로 되면 온하여, 계조 데이터 Data를 샘플링하는 것이다.

여기서, 계조 데이터 Data는 화소(120)의 계조(농도)를 지시하는 4 비트의 디지털 데이터로서, 실장 단자(107)(도 1의 (a) 또는 동일 도면의 (b) 참조)를 거쳐서 도시하지 않는 외부 회로로부터 클록 신호 CLX에 동기하여 공급된다. 이 때문에, 본 실시예에 따른 액정 표시 장치에 있어서, 화소(120)는 4 비트의 계조 데이터 Data에 따라서 $16(= 2^4)$ 계조의 표시를 실행하게 된다.

또, 설명의 편의상, 계조 데이터 Data중, 최상위 비트를 D3으로 표기하고, 그 차위(次位) 비트를 D2로 표기하고, 또한 그 차위 비트를 D2로 표기하고, 최하위 비트를 D0으로 표기한다.

또한, 도 2에 있어서, 시프트 레지스터(130), 플립플롭(132) 및 선택기(134)는 화소(120)의 배열 영역에 대하여 좌측 방향으로만 배열되어 있지만, 실제로는 도 1에 나타내는 바와 같이 화소(120)의 배열에 대하여 좌우 대상으로 배치하여, 좌우 양측으로부터 각각 주사선(112) 및 용량선(113)을 구동시키는 구성으로 되어 있다.

< 1-1-1 : D/A 변환기군의 상세 >

다음에, 도 2에 있어서의 D/A 변환기군(180)은 1열째, 2열째, 3열째, ..., n 열째에 대응하는 제 1 샘플링 스위치(152)에 의해서 각각 샘플링된 계조 데이터 Data를 각각 아날로그 신호로 변환하여, 데이터 신호 S1, S2, S3, ..., Sn으로서 출력하는 것이다.

여기서, 본 실시예에 있어서의 D/A 변환기군(180)에 있어서는 각 열에 대응하는 구성이 서로 동일하기 때문에, 일반적으로 j열째에 대응한 구성에 대하여 대표로 설명하기로 한다. 도 6은 D/A 변환기군(180)중, j열째와, 이것에 인접하는 (j+1)열째의 2열분 이외에, 제 1 샘플링 스위치(152)를 포함한 구성을 나타내는 블록도이다.

이 도면에 있어서, j열째에 대응하는 제 1 래치 회로(1802)는 마찬가지로 j열째에 대응하는 제 1 샘플링 스위치(152)에 의해서 샘플링된 계조 데이터 Data의 비트 D0 ~ D3을 각각 래치하는 것이다.

계속해서, j열째에 대응하는 제 2 샘플링 스위치(1804)는, j열째에 대응하는 제 1 래치 회로(1802)에 의해서 래치된 계조 데이터 Data의 비트 D0 ~ D3을, 래치 펄스 LAT가 액티브 레벨(H 레벨)로 되었을 때에 각각 샘플링하는 것이다.

또한, j열째에 대응하는 제 2 래치 회로(1806)는, 마찬가지로 j열째에 대응하는 제 2 샘플링 스위치(1804)에 의해서 샘플링된 계조 데이터 Data의 비트 D0 ~ D3을 각각 래치하는 것이다.

다음에, 제 2 래치 회로(1806)에 의해서 래치된 비트중, 하위 3비트 D0, D1, D2가 공급되는 신호선은 각각 스위치 SW0, SW1, SW2의 제어단에 접속되어 있다. 이들 스위치 SW0, SW1, SW2(제 2 스위치)는 제 2 래치 회로(1806)에 의해서 래치된 비트가 「1」(H 레벨)이면 온으로 되는 것이다.

한편, 제 2 래치 회로(1806)에 의해서 래치된 비트중, 최상위 비트 D3을 공급하는 신호선은 스위치(1814)의 입력단과 인버터(1812)의 입력단에 접속되고, 또한 인버터(1812)의 출력단은 스위치(1816)의 입력단에 접속되어 있다. 그리고, 스위치(1814, 1816)의 출력단은 노드 P에 공통 접속되어 있다. 여기서, 스위치(1814)의 제어단은 신호 Csetl이 공급되는 신호선에 접속되는 한편, 스위치(1816)의 제어단은 신호 /Csetl이 공급되는 신호선에 접속되어 있다.

본 실시예에 있어서의 스위치(1814, 1816)의 각각은 각각 제어단으로 공급되는 신호가 H 레벨이면 온으로 되는 것이다. 신호 /Csetl은 신호 Csetl의 논리 레벨을 인버터(162)에 의해 반전한 것이므로, 스위치(1814, 1816)는 서로 배타적으로 온/오프하게 된다.

따라서, 노드 P의 논리 레벨은 신호 Csetl이 H 레벨로 되어 스위치(1814)가 온으로 되는 경우(신호 /Csetl가 L 레벨로 되어 스위치(1816)가 오프로 되는 경우)에는 제 2 래치 회로(1806)에 의해서 래치된 최상위 비트 D3을 정전(正轉)한 것으로 되는 한편, 신호 /Csetl가 H 레벨로 되어 스위치(1816)가 온으로 되는 경우(신호 Csetl이 L 레벨로 되어 스위치(1814)가 오프로 되는 경우)에는 래치된 최상위 비트 D3을 반전한 것으로 된다.

계속해서, 노드 P는 스위치(1824)의 제어단과 인버터(1822)의 입력단에 접속되고, 또한 인버터(1822)의 출력단은 스위치(1826)의 제어단에 접속되어 있다. 그리고, 스위치(1824, 1826)의 출력단은 노드 Q에 공통 접속되어 있다.

여기서, 스위치(1824)의 입력단은 계조 신호 Vdac2가 공급되는 제 2 급전선(177)에 접속되는 한편, 스위치(1826)의 입력단은 계조 신호 Vdac1이 공급되는 제 1 급전선(175)에 접속되어 있다.

본 실시예에 있어서의 스위치(1824, 1826)의 각각은 각각 제어단으로 공급되는 신호가 H 레벨이면 온으로 되는 것이다. 스위치(1826)의 제어단으로 공급되는 신호는 스위치(1824)의 제어단으로 공급되는 신호의 논리 레벨을 인버터(1822)에 의해 반전한 것이므로, 스위치(1824, 1826)는 서로 배타적으로 온/오프하게 된다.

따라서, 노드 P가 H 레벨이면, 스위치(1824)가 온으로 되고 스위치(1826)가 오프로 되기 때문에, 노드 Q는 계조 신호 Vdac2가 취하는 전압이 되고, 또한, 노드 P가 L 레벨이면, 스위치(1824)가 오프로 되고 스위치(1826)가 온으로 되기 때문에, 노드 Q는 계조 신호 Vdac1이 취하는 전압이 된다.

즉, 인버터(1812, 1822), 스위치(1814, 1816, 1824, 1826)의 전체에 의해, 주사선(112)이 H 레벨이 되기 전에 제 1 급전선(175) 또는 제 2 급전선(177)중 어느 한쪽을 기입 극성 및 상위 비트 d3에 따라 선택하고, 그 후, 주사선(112)이 H 레벨로 되면, 제 1 급전선(175) 또는 제 2 급전선(177)중 다른 한쪽을 선택하여, 노드 Q에 인가하는 선택기로서 기능하게 된다.

다음에, 노드 Q는 비트 용량(1830)의 한쪽 단부와, 비트 용량(1831)의 한쪽 단부와, 비트 용량(1832)의 한쪽 단부와, 스위치 SW3의 입력단에 공통 접속되어 있다. 이 중, 스위치(제 1 스위치) SW3은 그 제어단으로 공급되는 신호 Sset가 H 레벨이면 온으로 되는 것이다. 또한, 비트 용량(1830)의 다른쪽 단부는 스위치 SW0의 입력단에 접속되고, 비트 용량(1831)의 다른쪽 단부는 스위치 SW1의 입력단에 접속되고, 비트 용량(1832)의 다른쪽 단부는 스위치 SW2의 입력단에 접속되어 있다.

여기서, 신호 Sset는 신호 Cset와는 논리 레벨이 반전된 관계에 있다. 또한, 비트 용량(1830)의 용량 사이즈를 Cdac라고 하면, 비트 용량(1831)의 용량 사이즈는 $2 \cdot Cdac$ 이며, 비트 용량(1832)의 용량 사이즈는 $4 \cdot Cdac$ 이다. 즉, 비트 용량(1830, 1831, 1832)의 용량 사이즈는 계조 데이터 Data의 비트 D0, D1, D2의 가중치에 대응하여 1:2:4로 되어 있다.

그리고, 스위치 SW0, SW1, SW2, SW3의 각각에 있어서의 출력단이 j열째의 데이터선(114)에 공통 접속되어 있다. 또, 데이터선(114)의 각각에는 용량 사이즈가 Csln인 용량(1850)이 기생하고 있다.

< 1-1-2 : D/A 변환의 원리 등 >

다음에, 이러한 구성을 얼마다 구비하는 D/A 변환기군(180)의 D/A 변환 원리에 대하여 설명한다. D/A 변환기군(180)에 있어서 일반적으로 j열째에 대응하는 구성은, 프리세트 기간에 있어서 최상위 비트 D3에 대응한 전하를 j열째의 데이터선(114)에 기생하는 용량(1850)에 축적하는 한편, 세트 기간에 있어서 하위 비트 D0, D1, D2에 따른 전하를

비트 용량(1830, 1831, 1832)에 축적하는 동시에, 이들 전하를 용량(1850)에 축적된 전하와 균등화시킴으로써, j열째의 데이터(114)에 있어서의 전압을 계조 데이터 Data에 대응시키는 것이다.

상세하게는, 첫번째로, 신호 Sset가 H 레벨로 되는 프리세트 기간에 있어서, 노드 Q를 프리세트 전압 Vs로 하면, SW 3의 온에 의해서 기생 용량(1850)에는 해당 전압 Vs에 따른 전하가 축적된다. 한편, 비트 D0, D1, D2의 각각에 따라서 스위치 SW0, SW1, SW2가 온/오프한다. 이 때, 비트 용량(1830, 1831, 1832)중, 온으로 된 스위치에 접속된 비트 용량의 양단은 단락 상태로 되기 때문에, 해당 비트 용량이 축전되는 전하는 제로로 클리어된다.

두번째로, 신호 Sset가 L 레벨로 되는 한편, 신호 Cset가 H 레벨로 되는 세트 기간에 있어서, 노드 Q를 세트 전압 Vc로 한다. 이것에 의해, 스위치 SW3이 오프로 되고, 또한 비트 용량(1830, 1831, 1832)중 온으로 된 스위치에 접속된 용량에는 전압 Vc에 따른 전하가 축적되지만, 상기 용량과 데이터선(114)은 접속 상태에 있으므로, 상기 용량에 축적된 전하와 데이터선(114)의 기생 용량(1850)에 축적된 전하가 균등화된다.

여기서, 하위 비트 D0, D1, D2로 표시되는 10진값을 N이라고 하면, 스위치 SW3의 오프 후에 있어서 데이터선(114)에 인가되는 전압 V는 다음 식 1로 나타낼 수 있다.

수학식 1

$$V = (N C_{dac} V_c + C_{stri} V_s) / (N C_{dac} + C_{sln})$$

식 1에 있어서, 임의의 하나의 액정 표시 장치에 있어서, 용량 Cdac, Csln에 대해서는 정수로서 설계되지만, 프리세트 전압 Vs, 세트 전압 Vc에 대해서는 변수로서 취급할 수 있다.

그래서, 정극성 기입에 대응하고 또한 최상위 비트 D3이 「0」인 경우에, 제 1 전압 Vsw(+)를 프리세트 전압 Vs로서 선택하고, 전압 Vsw(+)보다 고위의 제 4 전압 Vcw(+)를 세트 전압 Vc로서 선택한다. 이 선택에서는 전압 V는 도 7에 있어서 특성 Wt(+)로 나타내어지는 바와 같이, 전압 Vsw(+)를 기점으로 해서 10진값 N이 커짐에 따라서 상승하지만, 그 변화율은 둔화되고 있다. 이것은 실제의 액정 표시 장치에서는 $C_{dac} \leq C_{sln}$ 으로 되기 때문이다.

다음에, 정극성 기입에 대응하고 또한 최상위 비트 D3이 「1」인 경우에, 제 3 전압 Vsk(+)를 프리세트 전압 Vs로서 선택하고, 전압 Vsk(+)보다 저위의 제 2 전압 Vck(+)를 세트 전압 Vc로서 선택한다. 이 선택에서는 전압 V는 도 7에 있어서 특성 Bk(+)로 나타내어지는 바와 같이 전압 Vsk(+)를 기점으로 해서 10진값 N이 커짐에 따라서 저하하지만, 그 변화율은 둔화되고 있다. 또한, 이 선택에 있어서는 계조 데이터 Data에 있어서의 비트 D0, D1, D2, D3이 취할 수 있는 내용과 계조값을 도 7에 도시되는 바와 같이 대응시켰을 때, 특성 Bk(+)가 특성 Wt(+)와 연속되도록 전압 Vsk(+), Vck(+)가 설정된다.

결국, 정극성 기입에 있어서, 계조 데이터 Data에 대한 전압 V의 특성은 특성 Wt(+)와 특성 Bk(+)를 병합한 것으로 된다. 여기서, 전압 V의 특성은 계조값에 대하여 액정 용량의 구동에 적합한 전압으로 변환하는 감마 변환을 모방하고 있기 때문에, 아날로그 변환시에 감마 변환에 대해서도 동시에 실행되게 된다.

한편, 액정에 직류 성분이 인가되면 액정의 조성이 변화되고, 그 결과, 소위 소결(베이킹)이나 플리커 등이 발생하여 표시 품질이 저하하기 때문에, 액정 용량에 대해서는 교류 구동이 원칙이다. 본 실시예에서는 액정 용량의 다른쪽 단부인 대향 전극(108)으로의 전압 LCcom이 시간적으로 일정하기 때문에, LCcom을 기준으로 해서 액정 용량의 한쪽 단부인 화소 전극(118)에 인가하는 전압을 일정 주기마다 반전할 필요가 있다.

이 부극성 기입을 실행하는 경우에는 정극성 기입에 대응하는 특성 Wt(+)와 특성 Bk(+)를 LCcom을 기준으로 해서 반전시킨 특성을 이용할 필요가 있다.

이러한 반전 특성을 얻기 위해서는, 부극성 기입에 대응하고 또한 최상위 비트 D3이 「0」인 경우에, 제 7 전압 $V_{sw}(-)$ 를 프리세트 전압 V_s 로서 선택하고, 전압 $V_{sw}(-)$ 보다 저위의 제 6 전압 $V_{cw}(-)$ 를 세트 전압 V_c 로서 선택한다. 이 선택에 의한 특성 $Wt(-)$ 는 정극성 기입에 대응하는 특성 $Wt(+)$ 를 LCcom을 기준으로 해서 반전한 것으로 된다. 여기서, $V_{sw}(-)$, $V_{cw}(-)$ 의 각각은 LCcom을 기준으로 해서, 각각 $V_{sw}(+)$, $V_{cw}(+)$ 를 반전한 것이다. 단, TFT(116)에 있어서의 임계값 특성 등에 대해서까지 고려할 때에는 반전에 있어서의 기준으로서 LCcom이 이용되지 않고, LCcom 근방의 별도의 전위가 반전에 있어서의 기준으로서 이용된다.

또한, 부극성 기입에 대응하고 또한 최상위 비트 D3이 「1」인 경우에, 제 5 전압 $V_{sk}(-)$ 를 프리세트 전압 V_s 로서 선택하고, 전압 $V_{sk}(-)$ 보다 고위의 제 8 전압 $V_{ck}(-)$ 를 세트 전압 V_c 로서 선택한다. 이 선택에 의한 특성 $Bk(-)$ 는 정극성 기입에 대응하는 특성 $Bk(+)$ 를 LCcom을 기준으로 해서 반전한 것으로 된다. 여기서, $V_{sk}(-)$, $V_{ck}(-)$ 의 각각은 LCcom을 기준으로 해서, 각각 $V_{sk}(+)$, $V_{ck}(+)$ 를 반전한 것이다.

이와 같이, 본 실시예에서는 프리세트 전압 V_s 및 세트 전압 V_c 의 세트로서 4 세트 준비하고, 또한 기입 극성 및 최상위 비트 D3에 따라서 어느 1 세트를 선택함으로써, 도 7에 도시하는 바와 같은 D/A 변환 특성이 얻어지게 된다.

< 1-2 : Y축의 동작 >

다음에, 상술한 구성에 따른 액정 표시 장치의 동작중, Y축의 동작에 대해서 설명한다. 여기서, 도 8은 이 액정 표시 장치에 있어서의 Y축의 동작을 설명하기 위한 타이밍도이다.

이 도면에 도시되는 바와 같이, 1수직 주사 기간(1F)의 최초에 공급되는 전송 개시 펄스 DY가, 시프트 레지스터(130)(도 2 참조)에 의해 클럭 신호 CLY의 상승 및 하강에 따라서 시프트되고, 또한 그 펄스 폭이 좁혀져, 1수평 주사 기간 1H마다 H 레벨로 되는 주사 신호 $Ys1$, $Ys2$, $Ys3$, ..., Ysm 으로서 출력된다.

여기서, 1수직 주사 기간(1F)에 있어서, 신호 FLD가 H 레벨이며, 또한, 주사 신호 $Ys1$ 이 H 레벨로 되었을 때, 신호 PS는 H 레벨로 되는 것으로 하면(1행째의 주사선(112)에 위치하는 화소(120)에 대해서 정극성 기입이 지시되는 것으로 한다), 이 후, 주사 신호 $Ys1$ 의 하강에 있어서, 1행째의 플립플롭(132)은 해당 신호 FLD를 래치한다.

이 때문에, 1행째의 플립플롭(132)에 의한 선택 제어 신호 $Cs1$ 은 주사 신호 $Ys1$ 이 하강하면(즉, 1행째에 위치하는 화소(120)의 TFT(116)가 오프로 되면), H 레벨로 천이하고, 그 결과, 1행째의 선택기(134)는 그의 입력단 A를 선택하므로, 1행째의 용량선(113)으로 공급되는 용량 스윙 신호 $Yc1$ 은 고위측의 용량 전압 $V_{st}(+)$ 로 된다.

즉, 주사 신호 $Ys1$ 이 H 레벨로 되어, 정극성 기입이 지시된 후, 해당 주사 신호 $Ys1$ 이 L 레벨로 하강하면, 용량 스윙 신호 $Yc1$ 이 고위측의 용량 전압 $V_{st}(+)$ 로 천이한다.

다음에, 주사 신호 $Ys2$ 가 H 레벨로 되었을 때, 신호 PS는 L 레벨로 반전한다(2행째의 주사선(112)에 위치하는 화소(120)에 대하여 부극성 기입이 지시된다). 이 후, 주사 신호 $Ys2$ 의 하강에 있어서, 2행째의 플립플롭(132)이 해당 신호 FLD를 래치하므로, 선택 제어 신호 $Cs2$ 는 주사 신호 $Ys2$ 가 하강하면(즉, 2행째에 위치하는 화소(120)의 TFT(116)가 오프로 되면), H 레벨로 천이하고, 그 결과, 2행째의 선택기(134)는 그의 입력단 A를 선택한다.

단, 우수행의 선택기(134)는, 기수행의 선택기(134)와는 입력단 A, B로 공급되고 있는 용량 전압이 서로 교체되어 있으므로(도 2 참조), 2행째의 용량선(113)으로 공급되는 용량 스윙 신호 $Yc2$ 는 주사 신호 $Ys2$ 의 하강에 있어서 저위측의 용량 전압 $V_{st}(-)$ 로 된다.

즉, 주사 신호 $Ys2$ 가 H 레벨로 되어, 부극성 기입이 지시된 후, 해당 주사 신호 $Ys2$ 가 L 레벨로 하강하면, 용량 스윙 신호 $Yc2$ 가 저위측의 용량 전압 $V_{st}(-)$ 로 천이한다.

이하, 마찬가지로 동작이 3번째, 4번째, 5번째, ..., m번째의 플립플롭(132) 및 선택기(134)에 있어서 반복해서 실행되게 된다. 즉, 신호 FLD가 H 레벨인 1수직 주사 기간(1F)에 있어서, i번째의 주사선(112)으로 공급되는 주사 신호 Ysi가 H 레벨로 되면, i가 기수인 경우, 정극성 기입이 지시되고, 이 후, 해당 주사 신호 Ysi가 L 레벨로 하강하면, i번째의 용량선(113)으로 공급되는 용량 스윙 신호 Yci는 저위측의 용량 전압 Vst(-)로부터 고위측의 용량 전압 Vst(+)로 천이하는 한편, i가 우수이면, 부극성 기입이 지시되고, 이 후, 상기 주사 신호 Ysi가 L 레벨로 하강하면, 용량 스윙 신호 Yci는 고위측의 용량 전압 Vst(+)로부터 저위측의 용량 전압 Vst(-)로 천이하게 된다.

또, 다음 수직 주사 기간에서는 신호 FLD는 L 레벨로 된다. 이 때문에, i번째의 주사선(112)으로 공급되는 주사 신호 Ysi가 H 레벨로부터 L 레벨로 되었을 때, i번째의 용량선(113)으로 공급되는 용량 스윙 신호 Yci는 i가 기수이면, 고위측의 용량 전압 Vst(+)로부터 저위측의 용량 전압 Vst(-)로 천이하는 한편, i가 우수이면, 저위측의 용량 전압 Vst(-)로부터 고위측의 용량 전압 Vst(+)로 천이하게 된다.

단, 신호 PS의 논리 레벨도 반전하기 때문에, 정극성 기입이 지시된 후, 주사 신호 Ysi가 L 레벨로 하강하면, 용량 스윙 신호 Yci는 저위측의 용량 전압 Vst(-)로부터 고위측의 용량 전압 Vst(+)로 천이하는 한편, 부극성 기입이 지시된 후, 주사 신호 Ysi가 L 레벨로 하강하면, 용량 스윙 신호 Yci가 고위측의 용량 전압 Vst(+)로부터 저위측의 용량 전압 Vst(-)으로 천이한다는 점에는 변함이 없다.

< 1-3 : X 측의 동작 >

다음에, 액정 표시 장치의 동작중, X 측의 동작에 대하여 설명한다. 여기서, 도 9 및 도 10은 이 액정 표시 장치에 있어서의 X 측의 동작을 설명하기 위한 타이밍도이다.

우선, 도 9에 있어서, 1번째의 주사 신호 Ys1이 H 레벨로 되는 기간을 포함하는 1수평 주사 기간(도면에 있어서 ①로 표시되는 기간)에 대하여 주목하면, 해당 1수평 주사 기간에 앞서 1행 1열, 행 2열, ..., 1행 n열의 화소에 대응하는 계조 데이터 Data가 순서대로 공급된다. 이 중, 1행 1열의 화소에 대응하는 계조 데이터 Data가 공급되는 타이밍에 있어서, 시프트 레지스터(150)로부터 출력되는 샘플링 제어 신호 Xs1이 H 레벨로 되면, 1열째에 대응하는 제 1 샘플링 스위치(152)의 온에 의해, 해당 계조 데이터가 마찬가지로 1열째에 대응하는 제 1 래치 회로(1802)에 래치된다.

다음에, 1행 2열의 화소에 대응하는 계조 데이터 Data가 공급되는 타이밍에 있어서, 샘플링 제어 신호 Xs2가 H 레벨로 되면, 2열째에 대응하는 제 1 샘플링 스위치(152)의 온에 의해, 해당 계조 데이터가 마찬가지로 2열째에 대응하는 제 1 래치 회로(1802)에 래치되고, 이하 마찬가지로 해서, 1행 n열의 화소에 대응하는 계조 데이터 Data가 n열째에 대응하는 제 1 래치 회로(1802)에 래치된다. 이것에 의해, 1행째에 위치하는 n개의 화소에 대응하는 계조 데이터 Data가 1열째, 2열째, ..., n열째에 대응하는 제 1 래치 회로(1802)에 각각 래치되게 된다.

계속해서, 래치 펄스 LAT가 출력되면(그 논리 레벨이 H 레벨로 되면), 각각, 각 열에 대응하는 제 1 래치 회로(1802)에 각각 래치된 계조 데이터 Data가 제 2 샘플링 스위치(1804)의 온에 의해, 각각에 대응하는 열의 제 2 래치 회로(1806)에 일제히 래치되게 된다.

그리고, 1열째, 2열째, ..., n열째에 대응하는 제 2 래치 회로(1806)에 각각 래치된 계조 데이터 Data가, 각각에 대응하는 열의 D/A 변환에 의해서 신호 PS의 논리 레벨에 대응하는 극성측의 아날로그 신호로 변환되어, 데이터 신호 S1, S2, ..., Sn으로서 출력된다.

여기서, 신호 PS가 H 레벨인 1 수평 주사 기간(1H)에 있어서, D/A 변환기(180)에서의 D/A 변환 동작에 대하여 설명한다. 또, 이 D/A 변환 동작은 1열째로부터 n열째까지의 각 열에 있어서 일제히 실행되지만, 편의상, 대표적으로 j열째의 동작을 설명하기로 한다.

먼저, 도 10에 있어서, 신호 PS가 H 레벨로 되는 1 수평 주사 기간(도 10에 있어서 ①로 표시되는 기간 : 이 기간은 도 9에 있어서의 기간①에 대응하고 있다)에 대하여 주목한다.

우선, 1 수평 주사 기간의 최초의 프리세트 기간에서는 신호 Cset가 L 레벨로 된다. 이 때문에, 신호 Csetl은 디코더(160)에 의한 해독에 따라서 H 레벨로 되고, 신호 Csetl은 인버터(162)의 반전에 의해 L 레벨로 된다. 따라서, 도 6에 있어서, 스위치(1814)가 온으로 되고, 스위치(1816)가 오프로 된다.

또한, 제 1 급전선(175)으로 공급되는 계조 신호 Vdac1은 디코더(172)의 해독에 따라서 Vsw(+)로 되고, 제 2 급전선(177)으로 공급되는 계조 신호 Vdac2는 디코더(174)의 해독에 따라서 Vsk(+)로 된다.

또한, 상술한 바와 같이 신호 Sset는 신호 Cset와는 논리 레벨이 반전된 관계에 있으므로, 신호 Cset가 L 레벨로 되면, 신호 Sset가 H 레벨로 된다. 이 때문에, 프리세트 기간에서는 도 6에 있어서 스위치 SW3이 온으로 된다. 한편, 제 2 래치 회로(1806)는 계조 데이터 Data의 각 비트 D0, D1, D2, D3을 래치하고 있으므로, 스위치 SW0, SW1, SW2가 이들의 래치 결과에 따라서 온/오프로 된다. 예컨대, 계조 Data의 비트 D0이 「1」이고, 비트 D1이 「0」이고, 비트 D2가 「1」인 것으로 하면, 스위치 SW0, SW2가 온으로 되고, SW1은 오프로 된다.

또, 비트 D3이 「0」인 것으로 하면, 스위치(1814)의 온에 의해, 노드 P는 비트 D3의 「0」에 대응해서 L 레벨로 된다. 이 때문에, 스위치(1824)가 오프로 되고, 스위치(1826)가 온으로 되기 때문에, 노드 Q는 계조 신호 Vdac1의 전압인 Vsw(+)로 된다.

따라서, 도 11의 (a)에 도시되는 바와 같이, 데이터선(114)의 기생 용량(1850)에는 스위치 SW3의 온에 의해서 전압 Vsw(+)에 대응한 전하가 축적된다. 한편, 스위치 SW0의 온에 의해서 양단이 단락 상태로 된 비트 용량(1830)에서는 축적되어 있던 전하가 제로로 클리어된다. 마찬가지로, 스위치 SW2의 온에 의해서 양단이 단락 상태로 된 비트 용량(1832)에서도 축적되어 있던 전하가 제로로 클리어된다.

다음에, 도 10에 있어서, 신호 PS가 H 레벨인 기간중, 신호 Cset가 H 레벨로 되는 세트 기간에서는 신호 Csetl은 L 레벨로 되고, 신호 Csetl은 H 레벨로 된다. 이 때문에, 도 6에 있어서 스위치(1814)가 오프로 되고, 스위치(1816)가 온으로 되어, 온/오프의 관계가 전환되므로, 노드 P는 인버터(1812)의 반전 결과인 H 레벨로 된다.

한편, 제 1 급전선(175)으로 공급되는 계조 신호 Vdac1은 디코더(172)의 해독에 따라서 Vck(+)로 되고, 제 2 급전선(177)으로 공급되는 계조 신호 Vdac2는 디코더(174)의 해독에 따라서 Vcw(+)로 된다. 여기서, 노드 P가 H 레벨로 천이된 것에 의해, 스위치(1824, 1826)에 있어서의 온/오프의 관계도 전환되므로, 노드 Q는 계조 신호 Vdac2의 전압인 Vcw(+)로 된다.

또한, 도 10에 도시되는 바와 같이, 신호 Cset가 H 레벨로 되면, 신호 Sset가 L 레벨로 되므로, 이 세트 기간에서는 스위치 SW3이 오프로 된다.

따라서, 도 11의 (b)에 도시되는 바와 같이, 비트 용량(1830, 1832)에는 각각 전압 Vcw(+)에 따른 전하가 축적되게 된다.

단, 스위치 SW0, SW2는 온 상태 그대로이므로, 도 11의 (c)에 도시되는 바와 같이 전하가 비트 용량(1830, 1832)으로부터 기생 용량(1850)으로 전달된다. 그리고, 이들 용량에 있어서의 전위차가 없어지면, 전하의 전달이 종료하므로, 각 용량에 있어서의 충전 전압(데이터선의 전압)은 정상적으로는 정극성 기입으로서, 계조 데이터 Data(0101)에 대응하는 전압 V5(+)로 된다(도 7, 도 11의 (c) 참조).

또, 신호 PS가 H 레벨인 기간 중, 신호 Cset가 L 레벨인 프리세트 기간에 있어서, 비트 D3이 「1」이면, 노드 P는 H 레벨로 되므로, 스위치(1824)가 온으로 되고, 그 결과, 노드 Q는 계조 신호 Vdac2의 전압인 Vsk(+)로 된다. 이 때문에, 도 12의 (a)에 도시되는 바와 같이 기생 용량(1850)에는 Vsk(+)에 따른 전하가 축적된다.

이 후, 신호 Cset가 H 레벨로 되는 세트 기간에서는 노드 P는 L 레벨로 되므로, 스위치(1826)가 온으로 되고, 그 결과, 노드 Q는 계조 신호 Vdac1의 전압인 Vck(+)로 된다. 이 때문에, 도 12의 (b)에 도시되는 바와 같이 비트 용량(1830, 1832)에는 각각 전압 Vck(+)에 따른 전하가 축적되는 동시에, 전하가 도 12의 (c)에 도시되는 바와 같이 기생 용량(1850)으로부터 비트 용량(1830, 1832)으로 전달된다. 그리고, 이들 용량에 있어서의 전위차가 없어지면, 전하의 전달이 종료하므로, 데이터선의 전압은 정상적으로는 정극성 기입으로서, 계조 데이터 Data(1101)에 대응하는 전압 V10(+)으로 된다(도 7, 도 12의 (c) 참조).

결국, 신호 PS가 H 레벨로 되는 1 수평 주사 기간중, 신호 Cset가 L 레벨인 프리세트 기간에서는, 데이터 신호 Sj는 비트 D3이 「0」이면 전압 Vsw(+)로 되고, 비트 D3이 「1」이면 전압 Vsk(+)로 된다. 이 후, 신호 Cset가 H 레벨로 되는 세트 기간에서는 데이터 신호 Sj는 전압 Vsw(+)로부터 전압 Vsk(+)까지의 범위에 있어서, 계조 데이터 Data에 대응하고 또한 정극성 기입에 대응한 것으로 된다.

그리고, 세트 기간에, 1행째의 주사선(112)으로 공급되는 주사 신호 Ys1이 H 레벨로 되므로, 1행째의 화소(120)에 있어서는 TFT(116)의 온에 의해서 화소 전극(118)에 정극성 기입에 대응한 전압의 데이터 신호 S1, S2, ..., Sn이 각 열에 있어서 인가되게 된다.

계속해서, 2행째의 주사 신호 Ys2가 H 레벨로 되는 기간을 포함하는 1 수평주사 기간(도 9 및 도 10에 있어서 ②로 표시되는 기간)에 대하여 주목하면, 해당 1 수평 주사 기간에 앞서서 2행 1열, 2행 2열, ..., 2행 n열의 화소에 대응하는 계조 데이터 Data가 순서대로 공급되어, 이전의 1 수평 주사 기간①과 거의 마찬가지로 동작이 실행된다.

즉, 첫번째로, 샘플링 제어 신호 Xs1, Xs2, ..., Xsn이 순서대로 H 레벨로 되면, 2행 1열, 2행 2열, ..., 2행 n열의 화소에 대응하는 계조 데이터 Data가 1열째, 2열째, ..., n열째에 대응하는 제 1 래치 회로(1802)에 각각 래치되고, 이 후, 두번째로, 래치 펄스 LAT의 출력에 의해, 래치된 계조 데이터 Data가 대응하는 열의 제 2 래치 회로(1806)에 일제히 래치되고, 세번째로, 이 래치 결과에 대응하여 아날로그 변환된 데이터 신호 S1, S2, ..., Sn이 출력된다.

단, 이 수평 주사 기간②에서는 신호 PS가 L 레벨이므로, 신호 Cset가 L 레벨인 프리세트 기간에서는 신호 Csetl은 L 레벨로 되고, 신호 Csetl은 인버터(162)의 반전에 의해 H 레벨로 된다. 따라서, 도 6에 있어서 스위치(1814)가 오프로 되고, 스위치(1816)가 온으로 된다.

또한, 제 1 급전선(175)으로 공급되는 계조 신호 Vdac1은 디코더(172)의 해독에 의해서 전압 Vsk(-)로 되고, 제 2 급전선(177)으로 공급되는 계조 신호 Vdac2는 디코더(174)의 해독에 의해서 전압 Vsw(-)로 된다.

이 때문에, 신호 PS가 L 레벨로 되는 1 수평 주사 기간중, 신호 Cset가 L 레벨인 프리세트 기간에 있어서는, 비트 D3이 「0」이면 노드 P가 H 레벨로 되므로, 스위치(1824)가 온으로 되고, 스위치(1826)가 오프로 되며, 또한, 신호 Sset가 H 레벨로 되는 것에 의해 스위치 SW3이 온으로 된다.

이 결과, 기생 용량(1850)에 대한 충전은 계조 신호 Vdac2의 전압 Vsw(-)에서 실행되게 된다.

한편, 비트 D3이 「1」이면, 노드 P가 L 레벨로 되므로, 스위치(1824)가 오프로 되고, 스위치(1826)가 온으로 되며, 또한, 신호 Sset가 H 레벨로 되는 것에 의해 스위치 SW3이 온으로 된다. 이 결과, 기생 용량(1850)에 대한 충전은 계조 신호 Vdac1의 전압 Vsk(-)에서 실행되게 된다.

이 후, 신호 Cset가 H 레벨로 되는 세트 기간에서는 신호 Csetl은 L 레벨로 되어, 스위치(1814)가 온으로 되고, 스위치(1816)가 오프로 된다. 또한, 신호 Cset가 H 레벨인 기간에 있어서는 신호 Sset가 L 레벨로 되므로, 스위치 SW3이 오프로 된다.

또한, 제 1 급전선(175)으로 공급되는 계조 신호 Vdac1은 전압 Vcw(-)로 되고, 제 2 급전선(177)으로 공급되는 계조 신호 Vdac2는 전압 Vck(-)로 된다.

이 때문에, 신호 PS가 L 레벨로 되는 1 수평 주사 기간중, 신호 Cset가 H 레벨인 세트 기간에 있어서는 비트 D3이 「0」이면 노드 P가 L 레벨로 되므로, 스위치(1824)가 오프로 되고, 스위치(1826)가 온으로 된다. 이 결과, 노드 Q는 계조 신호 Vdac1의 전압 Vcw(-)로 된다.

따라서, 비트 용량(1830, 1831, 1832)중, 대응하는 비트가 「1」인 것에는 전압 Vcw(-)에 따른 전하가 축적되는 동시에, 기생 용량(1850)에 대하여 전압 Vsw(-)에 따라 축적된 전하와 균등화된다.

한편, 신호 PS가 L 레벨로 되는 1 수평 주사 기간중, 신호 Cset가 H 레벨인 세트 기간에 있어서 비트 D3이 「1」이면 노드 P가 H 레벨로 되기 때문에, 스위치(1824)가 온으로 되고, 스위치(1826)가 오프로 된다. 이 결과, 노드 Q는 계조 신호 Vdac2의 전압 Vck(-)로 된다.

따라서, 비트 용량(1830, 1831, 1832)중, 대응하는 비트가 「1」인 것에는 전압 Vck(-)에 따른 전하가 축적되는 동시에, 기생 용량(1850)에 대하여 전압 Vsk(-)에 따라, 축적된 전하와 균등화된다.

결국, 신호 PS가 L 레벨로 되는 1 수평 주사 기간중, 신호 Cset가 L 레벨인 프리세트 기간에서는, 데이터 신호 Sj는 비트 D3이 「0」이면 전압 Vsw(-)로 되고, 비트 D3이 「1」이면 전압 Vsk(-)로 된다. 이 후, 신호 Cset가 H 레벨로 되는 세트 기간에서는, 데이터 신호 Sj는 전압 Vsw(-)로부터 전압 Vsk(-)까지의 범위에 있어서, 계조 데이터 Data에 대응하고 또한 부극측 기입에 대응한 것으로 된다.

그리고, 신호 Cset가 H 레벨로 되는 세트 기간에, 2행째의 주사선(112)으로 공급되는 주사 신호 Ys2가 H 레벨로 되기 때문에, 2행째의 화소(120)에 있어서는 TFT(116)의 온에 의해서 화소 전극(118)에, 부극성 기입에 대응한 전압의 데이터 신호 S1, S2, ..., Sn이 각 열에 있어서 인가되게 된다.

이하, 마찬가지로의 동작이 1 수평 주사 기간마다 반복되어 실행되게 된다. 즉, i 행째의 주사선(112)으로 공급되는 주사 신호 Ysi가 H 레벨로 되는 1 수평 주사 기간에 앞서서, i행 1열, i행 2열, ..., i행 n열의 화소에 대응하는 계조 데이터 Data가 순서대로 공급되어, 1열째, 2열째, ..., n열째에 대응하는 제 1 래치 회로(1802)에 래치되고, 이 후, 래치 펄스 LAT의 출력에 의해, 대응하는 열의 제 2 래치 회로(1804)에 일제히 래치되고, 각각 대응하는 열에 있어서 D/A 변환되어, 신호 PS의 논리 레벨에 대응하는 극성측의 아날로그 신호로 변환되고, 데이터 신호 S1, S2, ..., Sn으로서 출력된다.

이 때, 데이터 신호 S1, S2, ..., Sn의 전압은 i가 기수이면 신호 PS가 H 레벨로 되기 때문에 정극성 기입에 대응한 것으로 되는 한편, i가 우수이면 신호 PS가 L 레벨로 되기 때문에 부극성 기입에 대응한 것으로 된다.

또, 다음 수직 주사 기간에서는 마찬가지로의 동작이 실행되지만, 신호 PS는 동일한 수평 주사 기간에 대해서 본 경우 1 수직 주사 기간마다 반전되므로, 데이터 신호 S1, S2, ..., Sn의 전압은 i가 기수이면 부극성 기입에 대응한 것으로 되는 한편, i가 우수이면 정극성 기입에 대응한 것으로 된다.

< 1-4 : 축적 용량 및 액정 용량에 있어서의 동작 >

계속해서, 상술한 바와 같은 Y 측 및 X 측의 동작이 실행된 경우에, 축적 용량 및 액정 용량에 있어서의 동작에 대하여 설명한다. 도 13의 (a), 도 13의 (b) 및 도 13의 (c)의 각각은 이들 용량에 있어서의 전하의 축적 동작을 설명하기 위한 도면이다.

또, 이들 도면의 좌측에 있어서의 2개의 단위 영역은 각각 축적 용량 및 액정 용량을 나타내고 있다. 상세하게는, 단위 영역의 바닥 면적이 각각 축적 용량 C_{stg} (119) 및 액정 용량 C_{LC}의 크기를 나타내며, 단위 영역에 내포된 물이 전하를 나타내고, 그 높이가 전압을 나타내고 있다.

여기서, 설명의 편의상, i행 j열에 위치하는 화소(120)에 있어서, 정극성 기입을 실행하는 경우를 예로 들어 설명한다. 우선, 주사 신호 Ysi가 H 레벨로 되면 해당 화소의 TFT(116)가 온으로 되기 때문에, 도 13의 (a)에 도시되는 바와 같이 해당 화소의 축적 용량 C_{stg} 및 액정 용량 C_{LC} 에는 데이터선 Sj의 전압에 따른 전하가 축적된다. 이 때, 축적 용량 C_{stg} 및 액정 용량 C_{LC} 에 있어서의 기입 전압을 V_p 로 한다.

다음에, 주사 신호 Ysi가 L 레벨로 되면, 해당 화소의 TFT(116)가 오프되고, 또한 정극성 기입에서는 i행째의 용량선(113)으로 공급되는 용량 스윙 신호 Yci가 상술한 바와 같이 저위측의 용량 전압 $V_{st}(-)$ 로부터 고위측의 용량 전압 $V_{st}(+)$ 로 천이한다. 이 때문에, 도 13의 (b)에 도시되는 바와 같이 축적 용량 C_{stg} 에 있어서의 충전 전압이 그 천이분인 V_q 만큼 상승된다. 여기서, $V_q = \{V_{st}(+) - V_{st}(-)\}$ 이다.

단, 축적 용량 C_{stg} 의 한쪽 단부는 화소 전극(118)에 접속되어 있으므로, 도 13의 (c)에 도시되는 바와 같이 전압이 상승된 축적 용량 C_{stg} 로부터 액정 용량 C_{LC} 로 전하가 전달된다. 그리고, 양 용량에 있어서의 전위차가 없어지면 전하의 전달이 종료하기 때문에, 양 용량에 있어서의 충전 전압은 최종적으로 전압 V_r 로 된다. 이 전압 V_r 은 TFT(116)의 오프시에 있어서의 대부분의 시간에 있어서 액정 용량 C_{LC} 에 계속해서 인가되기 때문에, 액정 용량 C_{LC} 에는 실효적으로 TFT(116)의 온시로부터 전압 V_c 가 인가된 것으로 간주할 수 있다.

이 전압 V_r 은 축적 용량 C_{stg} 및 액정 용량 C_{LC} 를 이용하면, 다음 식 2와 같이 나타낼 수 있다.

수학식 2

$$V_r = V_p + V_q \cdot C_{stg} / (C_{stg} + C_{LC})$$

그런데, 축적 용량 C_{stg} 가 액정 용량 C_{LC} 보다 충분히 큰 것이면, 식 2는 다음 식 3과 같이 근사된다.

수학식 3

$$V_r = V_p + V_q$$

즉, 액정 용량 C_{LC} 에 있어서의 최종적인 충전 전압 V_r 은 초기 기입 전압 V_p 로부터 용량 스윙 신호 Yci의 상승분 V_q 만큼 고위측으로 시프트한 것으로서 간략화된다.

또, 여기서는 도 13의 (b) 및 도 13의 (c)의 동작을, 간략화를 위해 따로 따로 설명했지만, 실제로는 양자의 동작은 동시 병행적으로 실행된다. 또한, 여기서는 정극성 기입을 실행하는 경우에 대해서 설명했지만, 부극성 기입인 경우에, 축적 용량 C_{stg} 가 액정 용량 C_{LC} 보다 충분히 큰 것이면, 액정 용량 C_{LC} 에 최종적으로 인가되는 전압 V_r 은 초기 기입 전압 V_p 로부터 용량 스윙 신호 Yci의 천이분 V_p 만큼 저위측으로 시프트하게 된다.

즉, i행 j열의 화소(120)에 있어서의 화소 전극(118)에 인가되는 전압 $P_{ix}(i, j)$ 는, 도 14의 (b)에 도시되는 바와 같이 첫번째로 TFT(116)의 온시에, 일단 j열째의 데이터선(114)으로 공급되는 데이터 신호 Sj의 전압으로 되고, 두번째로 TFT(116)의 오프 직후에 정극성 기입이면, 용량 스윙 신호 Yci가 저위측의 용량 전압 $V_{st}(-)$ 로부터 고위측의 용량 전압 $V_{st}(+)$ 로 천이함으로써 고위측으로 시프트하는 한편, 부극성 기입이면, 용량 스윙 신호 Yci가 고위측의 용량 전압 $V_{st}(+)$ 로부터 저위측의 용량 전압 $V_{st}(-)$ 로 천이함으로써 저위측으로 시프트하게 된다.

실제로는, 축적 용량 C_{stg} 를 액정 용량 C_{LC} 보다 충분히 크게 할 수 없고, 또한, 액정 용량 C_{LC} 에는 용량 사이즈가 충전 전압에 따라 변화되는 특성이 있다. 이 때문에, $P_{ix}(i, j)$ 는, 예컨대 TFT(116)의 온시에 정극성 기입의 백 레벨에 대응하는 전압 $V_{sw}(+)$ 이면, TFT(116)의 오프 후에 있어서 용량 전압의 상승분과 일치하여 고위로 시프트하는 것이 아니고, 전압 $V_{sw}(+)$ 나 축적 용량 C_{stg} /액정 용량 C_{LC} 의 용량비에도 의존하여 $\Delta V_{wt}(+)$ 만큼 고위로 시프트하게 된다.

또, 도 14의 (b)에서는 첫번째로 $P_{ix}(i, j)$ 가 TFT(116)의 온시에 정극성 기입의 흑 레벨에 대응하는 전압 $V_{sk}(+)$ 이면, TFT(116)의 오프 후에 있어서 용량 전압의 상승분이나, 전압 $V_{sk}(+)$, 용량비에 의존하여 $\Delta V_{bk}(+)$ 만큼 고위로 시프트하는 점, 두번째로 $P_{ix}(i, j)$ 가 TFT(116)의 온시에 부극성 기입의 백 레벨에 대응하는 전압 $V_{sw}(-)$ 이면, TFT(116)의 오프 후에 있어서 용량 전압의 하강분이나, 전압 $V_{sw}(-)$, 용량비에 의존하여 $\Delta V_{wt}(-)$ 만큼 저위로 시프트하는 점, 및 세번째로 $P_{ix}(i, j)$ 가 TFT(116)의 온시에 부극성 기입의 흑 레벨에 대응하는 전압 $V_{sk}(-)$ 이면, TFT(116)의 오프 후에 있어서 용량 전압의 하강분이나, 전압 $V_{sk}(-)$, 용량비에 의존하여 $\Delta V_{bk}(-)$ 만큼 고위로 시프트하는 점이 별도로 도시되어 있다.

이와 같이, 본 실시예에 의하면, 데이터선(114)으로 공급되는 데이터 신호 $S_1, S_2, \dots, S_n$ 의 전압 진폭 이상으로 화소 전극(118)의 전압이 변위하게 된다. 즉, 본 실시예에 의하면, 데이터 신호 $S_1, S_2, \dots, S_n$ 의 전압 진폭 범위가 좁더라도, 그 범위 이상으로 액정 용량에 인가되는 전압 실효값이 확대되게 된다. 이 때문에, 종래에는 데이터선(114)으로의 최종단에 마련되어, 데이터 신호의 전압을 확대하기 위한 레벨 시프터가 불필요하게 되므로, 그 분만큼 회로 배치에 여유가 생길 뿐만 아니라, 전압을 확대함에 따라 소비되고 있던 전력도 없앨 수 있다. 또한, X축에 있어서의 시프트 레지스터(150)로부터 D/A 변환기군(180)까지에 이르는 회로를 모두 저전압으로 구동시킬 수 있으므로, 이들 회로를 구성하는 소자(TFT)가 작아진다. 이 때문에, 데이터선(114)의 피치를 더 좁게 할 수 있으므로, 고세밀화를 도모하는 것이 용이해진다.

또한, 본 실시예에서는 축적 용량 C_{stg} 의 다른쪽 단부를 이전 행의 주사선(112)에 접속하고, 또한 주사선을 다값으로 구동시키는 방법(예컨대, 일본 특허 공개 평성 제 2-913호 공보나, 일본 특허 공개 평성 제 4-145490호 공보에 기재된 기술 참조)과 비교하면, 다음과 같은 이점이 있다.

즉, 주사선을 다값으로 구동시키는 방법에서는, 주사선에 축적 용량이 접속되는 분만큼 부하가 커진다. 한편, 일반적으로 주사선으로 공급되는 주사 신호의 전압 진폭은 데이터선으로 공급되는 데이터 신호의 전압 진폭보다 크다(도 14의 (a) 참조). 이 때문에, 주사선을 다값으로 구동시키는 방법에서는 부하가 부가된 주사선을 고전압으로 진폭하는 것에 의해 소비되는 전력을 고려하면, 저소비 전력화를 도모하는 것이 곤란하다.

이에 반하여, 본 실시예에서는 축적 용량 C_{stg} (119)의 다른쪽 단부를 용량선(113)으로 공급되는 용량 스윙 신호에 의해서 상승시키거나 또는 하강시키는 것에 의해, 액정 용량에 인가되는 전압 실효값을 확대하고 있기 때문에, 주사선에 부가되는 용량에 변경은 없으며, 또한, 데이터 신호의 전압 진폭이 작게 억제되는 분만큼 주사 신호의 전압 진폭을 작게 할 수 있기 때문에, 더 저소비 전력화도 가능하게 된다.

또한, 본 실시예에서는 대향 전극의 전압을 일정한 기간(예컨대, 1수평 주사 기간)마다 시프트하는(상승시키거나 또는 하강시키는) 방법과 비교하면, 다음과 같은 이점이 있다. 즉, 대향 전극의 전압을 시프트하면, 해당 대향 전극에 기생하는 모든 용량이 일제히 영향을 받기 때문에, 의외로 저소비 전력화를 도모할 수 없다.

이에 반하여, 본 실시예에서는 용량선(113)의 전압이 1수평 주사 기간마다 순서대로 시프트할 뿐이므로, 1수평 주사 기간에서 보면, 1개의 용량선(113)에 기생하는 용량만이 영향을 받는다. 이 때문에, 본 실시예에 의하면, 대향 전극의 전압을 시프트하는 방법과 비교하면, 전압의 시프트에 의해 영향을 받는 용량이 압도적으로 적기 때문에, 저소비 전력화에 있어서 유리하다.

또한, 본 실시예에서는 데이터 신호 $S_1, S_2, \dots, S_n$ 의 전압 진폭이 억제되기 때문에, D/A 변환시에 필요로 되는 8개의 전압의 최대·최소의 진폭에 대해서도 억제되기 때문에, 이들 전압을 생성하는 전원 회로의 부담을 경감시키는 것이 가능해진다.

그런데, 본 실시예에서는 정극성 기입에 대응하는 D/A 변환시, 각 용량으로의 전하의 축적을 위해, 상위 비트 D3이 「0」이면 전압 $V_{sw}(+)$ 로부터 $V_{cw}(+)$ 로, 상위 비트 D3이 「1」이면 전압 $V_{sk}(+)$ 로부터 $V_{ck}(+)$ 로 각각 전환할 필요가 있다. 또한, 부극성 기입에 대응하는 D/A 변환시, 각 용량으로의 전하 축적을 위해, 상위 비트 D3이 「0」이면 전압 $V_{sw}(-)$ 로부터 $V_{cw}(-)$ 로, 상위 비트 D3이 「1」이면 전압 $V_{sk}(-)$ 로부터 $V_{ck}(-)$ 로 각각 전환할 필요가 있다.

이 때문에, 단순히 전압 $V_{sw}(+)$, $V_{cw}(+)$, $V_{sw}(-)$, $V_{cw}(-)$ 를 순서대로 임의의 1개의 급전선으로 공급하는 한편, 전압 $V_{sk}(+)$, $V_{ck}(+)$, $V_{sk}(-)$, $V_{ck}(-)$ 를 순서대로 다른 1개의 급전선으로 공급해 두고, 기입 극성이나 상위 비트 D3에 따라서 어느 하나를 선택하여 이용하는 구성이 고려된다.

그러나, 이러한 구성에서는 각 급전선에 있어서의 전압 변화가 크고, 해당 급전선에 기생하는 용량에 따라서 전력이 불필요하게 소비되게 된다.

이 점에 대해서 상세하게 기술하면, 예컨대, 축적 용량(119)의 다른쪽 단부를 시프트시키지 않는 경우에, 임의의 1개의 급전선으로 전압 $V_{sw}(+)$, $V_{cw}(+)$, $V_{sw}(-)$, $V_{cw}(-)$ 를 순서대로 급전하면, 도 18에 있어서 S로 나타내어지는 바와 같은 전압 파형으로 되고, 다른 1개의 급전선으로 전압 $V_{sk}(+)$, $V_{ck}(+)$, $V_{sk}(-)$, $V_{ck}(-)$ 를 순서대로 급전하면, 도 18에 있어서 T로 나타내어지는 바와 같은 전압 파형으로 된다.

여기서, 전압 파형 S에서는 D/A 변환시(신호 Cset가 H 레벨로 천이할 때, 또는 신호 Sset가 L 레벨로 천이할 때, 즉, 프리세트 기간으로부터 세트 기간으로 이행할 때)에는 도 18 또는 도 19의 (a)에 있어서 c, d로 나타내어지는 바와 같이, 또한 극성 반전시(신호 PS가 H 또는 L 레벨로 천이할 때)에는 도 18 또는 도 19의 (b)에 있어서 g, h로 나타내어지는 바와 같이 전압 변화가 커진다. 마찬가지로, 전압 파형 T에서는, D/A 변환시에는 도 18 또는 도 19의 (a)에 있어서 a, b로 나타내어지는 바와 같이, 또한 극성 반전시에는 도 18 또는 도 19의 (b)에 있어서 e, f로 나타내어지는 바와 같이 전압 변화가 커진다.

이에 반해, 본 실시예에서는 D/A 변환시나 극성 반전시에, 인버터(1812, 1822), 스위치(1814, 1816, 1824, 1826)에 의해서 제 1 급전선(175) 또는 제 2 급전선(177)중 어느 한쪽으로부터 다른쪽으로 급전을 전환하는 구성으로 되어 있으므로, 양 급전선에 있어서의 전압 변화가 작게 억제된다.

상세하게 기술하면, 본 실시예에서는 제 1 급전선(175)으로 공급되는 계조 신호 V_{dac1} 의 전압 파형은, D/A 변환시에는 도 10 또는 도 19의 (c)에 있어서 B, D로 나타내어지는 바와 같이, 또한, 극성 반전시에는 도 10 또는 도 19의 (d)에 있어서 F, H로 나타내어지는 바와 같이, 전압 변화가 작게 억제된다. 마찬가지로, 제 2 급전선(177)으로 공급되는 계조 신호 V_{dac2} 의 전압 파형은, D/A 변환시에는 도 10 또는 도 19의 (c)에 있어서 A, C로 나타내어지는 바와 같이, 또한, 극성 반전시에는 도 10 또는 도 19의 (d)에 있어서 E, G로 나타내어지는 바와 같이 전압 변화가 작게 억제된다.

이 때문에, 본 실시예에 의하면, D/A 변환시에 필요로 되는 8개의 전압의 최대·최소의 진폭에 대하여 억제됨과 동시에, D/A 변환시나 극성 반전시에 제 1 급전선(175) 또는 제 2 급전선(177)중 어느 한쪽으로부터 다른쪽으로 급전을 전환하는 구성에 의해서, 제 1 급전선(175) 및 제 2 급전선(177)에 있어서의 전압 변화가 작게 억제되기 때문에, 이들 급전선에 기생하는 용량에 의해서 소비되는 전력도 최소한으로 억제되며, 그 결과, 한층더 저소비 전력화가 가능해진다.

< 1-5 : 고찰 >

그런데, 상술한 바와 같이 축적 용량 C_{stg} 가 액정 용량 C_{LC} 보다 충분히 큰 것이면, 액정 용량 C_{LC} 에 최종적으로 인가되는 전압 V_r 은, 초기 기입 전압 V_p 로부터 용량 스위칭 신호 Y_{ci} 의 전압 천이분(축적 용량에 있어서의 다른쪽 단부의 전압 천이분)만큼 고위측 또는 저위측으로 시프트한 것으로서 취급할 수 있다.

단, 실제로는 회로 소자나 배선 등에 있어서의 레이아웃의 제약에 의해, 축적 용량 C_{stg} 를 액정 용량 C_{LC} 보다 수배 정도 하는 것이 한계이므로, 용량 스윙 신호 Y_{ci} 의 전압 천이분(상승 또는 하강 분)이 그대로 화소 전극에 있어서의 전압 천이분으로 되지 않는다. 즉, 용량 스윙 신호 Y_{ci} 의 전압 천이분이 압축되어, 화소 전극(118)에 있어서의 전압 천이분으로서 반영되게 된다.

여기서, 도 15는 이 압축률이 축적 용량 C_{stg} /(흑 표시의) 액정 용량 C_{LC} 의 비율에 대하여 어떻게 변화하는지를 시뮬레이트한 도면이다. 예컨대, 축적 용량에 있어서의 다른쪽 단부의 전압 천이분이 2.0볼트인 경우에, 화소 전극의 전압 시프트분이 1.5볼트일 때, 압축율은 75%로 된다.

이 도면에 도시되는 바와 같이, 축적 용량 C_{stg} /액정 용량 C_{LC} 의 비율이 커짐에 따라서 압축율은 커지지만, 곧 포화되는 것을 알 수 있다. 특히, 축적 용량 C_{stg} /액정 용량 C_{LC} 의 비율이 「4」를 초과하는 부근으로부터 압축율이 80% 이상으로 포화한다. 여기서, 축적 용량 C_{stg} /액정 용량 C_{LC} 의 비율이 「4」 정도이면, 전압 진폭의 감소분도 약 20% 이하로 적어, 레이아웃적으로도 현실적이다.

그런데, 전압 진폭의 감소분을 보상하기 위해서는 첫 번째로, 데이터선(114)으로 공급하는 데이터 신호의 초기 기입 전압의 진폭을 증가시키는 것이 고려되지만, 이것은 본 발명에 있어서의 목적과 상반되는 것이므로, 안이하게 채용할 수는 없다. 특히, 데이터 신호 $S_1, S_2, \dots, S_n$ 의 전압 진폭이 시프트 레지스터(150)로부터 D/A 변환기(180)까지 이르는 회로의 논리 레벨의 진폭을 초과하는 경우, D/A 변환기(180)의 출력단에 그 전압 진폭을 확대시키기 위한 레벨 시프터가 얼마다 필요하게 되기 때문에, 소비 전력의 대폭적인 삭감이 곤란하게 된다. 바꾸어 말하면, 도 2에 도시되는 구성에 있어서, 데이터 신호 $S_1, S_2, \dots, S_n$ 의 전압 진폭이 시프트 레지스터(150)로부터 D/A 변환기(180)까지 이르는 회로의 논리 레벨의 진폭을 초과하지 않는 것이 조건으로 된다.

한편, 전압 진폭의 감소분을 보상하기 위해서는, 두 번째로, 용량 스윙 신호 Y_{ci} 의 전압 천이분을 크게 하는 것도 고려된다. 단, 그 전압 천이분을 무턱대고 확대하더라도 본래의 저소비 전력화를 도모한다고 하는 목적을 달성할 수 없다.

그래서, 본 발명자는 용량 스윙 신호 Y_{ci} 의 전압 진폭(즉, 축적 용량에 있어서의 다른쪽 단부의 전압 천이분)과, D/A 변환한 데이터 신호의 최대 출력 전압 진폭과의 관계를 시뮬레이트하였다. 이들 시뮬레이트 결과가 도 16의 (a), 도 16의 (b), 도 16의 (c), 도 17의 (a), 도 17의 (b) 및 도 17의 (c)의 각각에 도시된다.

이들 도면 중, 도 16의 (a), 도 16의 (b) 및 도 16의 (c)는 각각 대향 전극의 전압에 대하여 최종적으로 화소 전극에 인가되는 전압을 백 레벨에 대하여 ± 1.2 볼트로 고정시킨 경우에, 흑 레벨에 대하여 ± 2.8 볼트, ± 3.3 볼트, ± 3.8 볼트로서 변화시켰을 때의 도면이다.

또한, 도 17의 (a), 도 17의 (b) 및 도 17의 (c)는 각각 대향 전극의 전압에 대하여 최종적으로 화소 전극에 인가되는 전압을 흑 레벨에 대하여 ± 3.3 볼트로 고정시킨 경우에, 백 레벨에 대하여 ± 0.7 볼트, ± 1.2 볼트, ± 1.7 볼트로서 변화시켰을 때의 도면이다.

또, 이들 도면에 있어서는, 모두 축적 용량 C_{stg} 를 파라미터로 하고 또한 노멀리 화이트 모드를 상정하고 있다. 또한, 이 시뮬레이트 대상으로 되는 액정 용량으로서, 화소 전극의 사이즈가 $50\mu\text{m} \times 150\mu\text{m}$ 이며, 화소 전극 및 대향 전극 사이의 거리(셀 갭)가 $4.0\mu\text{m}$ 이고, 액정의 비유전율이 백 레벨에 있어서 4.0이고, 흑 레벨에 있어서 12.0인 것을 상정하였다.

그런데, 이들 시뮬레이트 결과의 어느 것에 있어서도, 데이터 신호의 최대 출력 전압 진폭은 용량 스윙 신호 Y_{ci} 의 전압 진폭에 대하여 최소값을 갖는다는 것을 알 수 있다. 이 중, 도 16의 (a), 도 16의 (b) 및 도 16의 (c)에서는 흑 레벨에 대응하는 전압이 커짐에 따라서, V자 형상 특성중, 좌측 부분의 최대 출력 전압 진폭만이 크게 되어 있지만, 우측 부분이 변화되어 있지 않은 것을 알 수 있다.

한편, 도 17의 (a), 도 17의 (b) 및 도 17의 (c)에서는 백 레벨에 대응하는 전압이 커짐에 따라서, V자 형상 특성중, 우측 부분의 최대 출력 전압 진폭만이 크게 되어 있지만, 좌측 부분이 변화되어 있지 않은 것을 알 수 있다.

따라서, 이들로부터, 데이터 신호의 최대 출력 전압 진폭에 있어서의 최소값은 백/흑 레벨에 대응하는 전압과 축적 용량 C_{stg} 에 의해 결정되는 것을 알 수 있다.

여기서, 예컨대, 도 16의 (a)에 있어서의 V자 형상 특성중 좌측 부분과, 도 17의 (c)에 있어서의 V자 형상 특성중 우측 부분을 함께 고려한 경우, 용량 스윙 신호 Y_{ci} 의 전압 진폭이 1.8 ~ 3.5 볼트 정도의 범위이면, 데이터 신호의 최대 출력 전압 진폭을 5.0 볼트 이하로 억제할 수 있다.

특히, 축적 용량 C_{stg} 를 비교적 자유롭게 설계할 수 있는 경우, 축적 용량 C_{stg} 를 600fF(femto farad) 정도로 하면, 데이터 신호의 최대 출력 전압 진폭을 4.0볼트 이하로 억제할 수 있다.

따라서, 시프트 레지스터(150)로부터 D/A 변환기군(180)까지 이르는 회로의 논리 레벨의 진폭이 5.0 볼트라는 조건에 의해서, 데이터 신호의 최대 출력 전압 진폭이 5.0 볼트 이내로 억제되더라도, 본 실시예에서는 액정 용량에 대하여 충분한 기입을 실행하는 것이 가능하다고 할 수 있다.

< 1-6 : 액정 표시 장치의 통합 >

또, 상술한 실시예에 있어서는, 4 비트의 계조 데이터 Data를 이용하여 16계조 표시를 행하는 것으로 했지만, 본 발명은 이것에 한정되지 않는다. 예컨대, 비트수를 많게 하여, 보다 다계조로 해도 무방하고, R(빨강), G(초록), B(파랑)의 3 화소로 1도트를 구성함으로써 컬러 표시를 실행하는 것으로 해도 무방하다. 또한, 실시예에 있어서는 액정 용량의 전압 무인가 상태에 있어서 최대 투과율로 되는 노멀리 화이트 모드로서 설명했지만, 액정 용량의 전압 무인가 상태에 있어서 최소 투과율로 되는 노멀리 블랙 모드도 해도 무방하다.

또한, 상술한 실시예에 있어서는 1 수평 주사 기간마다 극성 반전을 실행한다고 하는 행 반전을 예로 들어 설명했지만, 예컨대, 기수 프레임에서는 모든 화소에 대하여 정극성 기입을 실행하는 한편, 우수 프레임에서는 모든 화소에 대하여 부극성 기입을 실행한다고 하는 프레임 반전으로 해도 무방하다.

또한, 1행분의 주사 신호 Y_{si} 가 H 레벨로 되었을 때, 데이터 신호 $S_1, S_2, \dots, S_n$ 을 일제히 공급한다고 하는 선순차 구성으로는 하지 않고, 1행분의 주사 신호 Y_{si} 가 H 레벨로 되었을 때, 데이터 신호 $S_1, S_2, \dots, S_n$ 을 순서대로 공급한다고 하는 점순차 구성으로 하여 각 열마다 극성 반전하면, 열 반전도 가능해진다. 또한, 열 반전과 행 반전을 조합하여, 인접하는 화소 모두에 걸쳐 극성 반전하는 소위 화소 반전도 가능해진다.

한편, 실시예에 있어서는 1 수평 주사 기간(1H)에 있어서, 데이터선(114)에 프리세트 전압 $V_s(V_{sw}(+), V_{sk}(+), V_{sw}(-), V_{sk}(-))$ 중 어느 하나가 인가되는 것과, 주사선(112)이 선택되어 대응하는 주사 신호가 H 레벨로 되는 것은 서로 배타적으로 실행되는 구성이었다. 이러한 구성으로 한 것은, 데이터선(114)에 프리세트 전압 V_s 를 인가할 때, 어느 하나의 주사선(112)이 선택되어 있으면, 해당 선택 주사선과의 교차에 대응하는 TFT(116)가 온으로 되고, 그 결과, 데이터선(114)의 용량 부하가 증대하기 때문에, 이를 회피하기 위해서이다. 따라서, 데이터선(114)의 용량 부하가 문제로 되지 않는 것이면, 프리세트 전압 V_s 가 인가되는 프리세트 기간에 있어서도 주사 신호가 H 레벨로 되는 구성으로 해도 무방하다.

또한, 실시예에 있어서, 소자 기판(101)에 유리 기판을 이용했지만, SOI(Silicon On Insulator)의 기술을 적용하여 사파이어나 석영, 유리 등의 절연성 기판에 실리콘 단결정막을 형성하고, 여기에 각종 소자를 만들어 넣고 소자 기판(101)으로 해도 무방하다. 또한, 소자 기판(101)으로서, 실리콘 기판 등을 이용하고, 또한 여기에 각종 소자를 형성해도 무방하다. 이와 같이 실리콘 기판을 이용하면, 스위칭 소자로서, 고속의 전계 효과형 트랜지스터를 이용할 수 있으므로, TFT보다 고속 동작이 용이하게 된다. 단, 소자 기판(101)이 투명성을 갖지 않는 경우, 화소 전극(118)을 알루미늄으로 형성하거나, 별도로 반사층을 형성하는 것 등에 의해 반사형으로서 이용할 필요가 있다.

또한, 실시예에 있어서는 데이터선(114)과 화소 전극(118) 사이에 삽입되는 스위칭 소자로서 TFT와 같은 3단자형 소자를 이용했지만, TFD(Thin Film Diode : 박막 다이오드)와 같은 2단자형 소자를 이용해도 무방하다.

또한, 상술한 실시예에서는 액정으로서 TN형을 이용했지만, BTN(Bi-stable Twisted Nematic)형·강유전형 등의 메모리성을 갖는 쌍안정형이나, 고분자 분산형, 더 나아가서는 분자의 장축 방향과 단축 방향에서 가시광의 흡수에 이방성을 갖는 염료(게스트)를 일정한 분자 배열의 액정(호스트)에 용해시키고, 염료 분자를 액정 분자와 평행하게 배열시킨 GH(게스트 호스트)형 등의 액정을 이용해도 된다.

또한, 전압 무인가시에는 액정 분자가 양 기판에 대하여 수직 방향으로 배열하는 한편, 전압 인가시에는 액정 분자가 양 기판에 대하여 수평 방향으로 배열한다는 수직 배향(호메오토티크 배향)의 구성으로 해도 무방하고, 전압 무인가시에는 액정분자가 양 기판에 대하여 수평 방향으로 배열하는 한편, 전압 인가시에는 액정분자가 양 기판에 대하여 수직 방향으로 배열한다는 평행(수평) 배향(호모지니어스 배향)의 구성으로 해도 무방하다. 이와 같이, 본 발명에서는 액정이나 배향 방식으로서 여러 가지의 것에 적용할 수 있다.

< 2 : 전자 기기 >

다음에, 상술한 실시예에 따른 액정 표시 장치를 이용한 전자 기기의 몇가지에 대해서 설명한다.

< 2-1 : 프로젝터 >

우선, 상술한 액정 표시 장치(100)를 라이트 밸브로서 이용한 프로젝터에 대하여 설명한다. 도 20은 이 프로젝터의 구성을 나타내는 평면도이다.

이 도면에 도시되는 바와 같이, 프로젝터(1100) 내부에는 할로겐 램프 등의 백색 광원으로 이루어지는 램프 유닛(1102)이 마련되어 있다. 이 램프 유닛(1102)으로부터 사출된 투사광은 내부에 배치된 3장의 미러(1106) 및 2장의 다이크로익 미러(1108)에 의해서 R(빨강), G(초록), B(파랑)의 3원색으로 분리되어, 각 원색에 대응하는 라이트 밸브(100R, 100G 및 100B)로 각각 유도된다.

여기서, 라이트 밸브(100R, 100G 및 100B)는 상술한 실시예에 따른 액정 표시 장치(100)와 기본적으로는 마찬가지이다. 즉, 라이트 밸브(100R, 100G, 100B)는 각각 RGB의 각 원색 화상을 생성하는 광 변조기로서 기능하는 것이다.

또한, B의 광은 다른 R이나 G의 광과 비교하면 광로가 길기 때문에, 그 손실을 방지하기 위해, 입사 렌즈(1122), 릴레이 렌즈(1123) 및 출사 렌즈(1124)로 이루어지는 릴레이 렌즈계(1121)를 거쳐서 유도된다.

그런데, 라이트 밸브(100R, 100G, 100B)에 의해서 각각 변조된 광은 다이크로익 프리즘(1112)에 3 방향에서 입사한다. 그리고, 이 다이크로익 프리즘(1112)에 있어서, R 및 B의 광은 90도로 굴절하는 한편, G의 광은 직진한다. 이것에 의해, 각 원색 화상의 합성된 컬러 화상이 투사 렌즈(1114)를 거쳐서 스크린(1120)에 투사되게 된다.

또, 라이트 밸브(100R, 100G 및 100B)에는 다이크로익 미러(1108)에 의해서 RGB의 각 원색에 대응하는 광이 입사하기 때문에, 직시형 패널과 같이 컬러 필터를 마련할 필요가 없다.

< 2-2 : 퍼스널 컴퓨터 >

다음에, 상술한 액정 표시 장치(100)를 멀티미디어 대응의 퍼스널 컴퓨터에 적용한 예에 대하여 설명한다. 도 21은 이 퍼스널 컴퓨터의 구성을 나타내는 사시도이다.

이 도면에 도시되는 바와 같이, 컴퓨터(1200)의 본체(1210)에는 표시부로서 이용되는 액정 표시 장치(100)나, 광학 디스크의 판독·기입 드라이브(1212), 자기디스크의 판독·기입 드라이브(1214), 스테레오용 스피커(1216) 등이 구비된다. 또한, 키보드(1222) 및 포인팅 디바이스(마우스)(1224)는 본체(1210)와는 입력 신호·제어 신호 등의 수수를 적외선 등을 통해서 와이어리스(무선)로 실행하는 구성으로 되어 있다.

이 액정 표시 장치(100)는 직시형으로서 이용되기 때문에, RGB의 3화소로 1도트가 구성되고, 또한 각 화소에 따라 컬러 필터가 마련된다.

또한, 액정 표시 장치(100)의 배면에는 어두운 곳에서의 시인성(視認性)을 확보하기 위한 백 라이트 유닛(도시 생략)이 마련된다.

< 2-3 : 휴대 전화 >

또한, 상술한 액정 표시 장치(100)를 휴대 전화의 표시부에 적용한 예에 대하여 설명한다. 도 22는 이 휴대 전화의 구성을 나타내는 사시도이다. 도면에 있어서, 휴대 전화(1300)는 복수의 조작 버튼(1302) 이외에, 수화구(1304), 송화구(1306)와 함께, 상술한 액정 표시 장치(100)를 구비하는 것이다. 또, 이 액정 표시 장치(100)의 배면에도 상술한 퍼스널 컴퓨터와 마찬가지로 어두운 곳에서의 시인성을 확보하기 위한 백 라이트 유닛(도시 생략)이 마련된다.

< 2-4 : 전자 기기의 정리 >

또, 전자 기기로서는, 도 20, 도 21 및 도 22를 참조하여 설명한 것 이외에도, 액정 텔레비전이나, 뷰 파인더형·모니터 직시형의 비디오 테이프 레코더, 카 네비게이션 장치, 페이지, 전자 수첩, 전자 계산기, 워드 프로세서, 워크 스테이션, 화상 전화, POS 단말, 디지털 스틸 카메라, 터치 패널을 구비한 기기 등을 들 수 있다. 그리고, 이들 각종 전자 기기에 대하여, 실시예나 응용·변형예에 따른 액정 표시 장치를 적용할 수 있는 것은 물론이다.

발명의 효과

이상 설명한 바와 같이 본 발명에 의하면, 화소 전극에 인가되는 전압 진폭에 비해, 데이터선에 인가하는 전압 신호의 전압 진폭이 작게 억제되기 때문에, 저소비 전력화를 도모하는 것이 가능해진다.

(57) 청구의 범위

청구항 1.

온 전압이 인가된 후에 오프 전압이 인가되는 주사선과,

대향 전극과 화소 전극에 의해서 액정이 사이에 유지된 액정 용량과,

상기 주사선에 온 전압이 인가된 경우에, 계조를 지시하는 계조 데이터에 대응하고, 또한 상기 액정 용량으로의 기입 극성에 대응한 전압을 데이터선에 인가하는 D/A 변환기와,

상기 데이터선과 상기 화소 전극 사이에 삽입되어, 상기 주사선에 온 전압이 인가되면 온으로 되는 한편, 오프 전압이 인가되면 오프로 되는 스위칭 소자와,

한쪽 단부가 상기 화소 전극에 접속되는 한편, 상기 주사선에 온 전압이 인가된 기간에 있어서의 기입 극성이 정극성 기입에 대응하는 것이었다면, 상기 주사선에 오프 전압이 인가되었을 때에 다른쪽 단부의 전위가 고위(高位)로 시프트되고, 상기 주사선에 온 전압이 인가된 기간에 있어서의 기입 극성이 부극성 기입에 대응하는 것이었다면, 상기 주사선에 오프 전압이 인가되었을 때에 다른쪽 단부의 전위가 저위(低位)로 시프트되는 축적 용량

을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 기입 극성이 정극성 기입 또는 부극성 기입중 어느 한쪽인 경우에,

프리세트 기간에서는 제 1 전압이 급전되고, 또한 상기 프리세트 기간 후의 세트 기간에서는 상기 제 1 전압보다 고위의 제 2 전압이 급전되는 제 1 급전선과,

상기 프리세트 기간에서는 상기 제 2 전압보다 고위의 제 3 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 3 전압보다 저위이고 상기 제 2 전압보다 고위인 제 4 전압이 급전되는 제 2 급전선과,

상기 프리세트 기간에서는 상기 제 1 또는 제 2 급전선중 어느 한쪽을 선택하는 한편, 상기 세트 기간에서는 상기 제 1 또는 제 2 급전선중 다른 어느 한쪽을 선택하는 선택기를 구비하며,

상기 D/A 변환기는,

상기 프리세트 기간 및 상기 세트 기간에 있어서, 상기 선택기에 의해 각각 선택된 전압을 이용하여, 상기 데이터선으로의 인가 전압을 생성하는 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제 2 항에 있어서,

상기 기입 극성이 정극성 기입 또는 부극성 기입중 다른 어느 한쪽인 경우에,

상기 제 1 급전선에는 상기 프리세트 기간에 있어서 제 5 전압이 급전되고, 또한 상기 세트 기간에 있어서 상기 제 5 전압보다 고위의 제 6 전압이 급전되는 한편,

상기 제 2 급전선에는 상기 프리세트 기간에 있어서 상기 제 6 전압보다 고위의 제 7 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 7 전압보다 저위이고 상기 제 6 전압보다 고위인 제 8 전압이 급전되는 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제 1 항에 있어서,

상기 D/A 변환기는,

상기 기입 극성이 정극성 기입 또는 부극성 기입중 어느 한쪽인 경우에,

상기 계조 데이터의 상위 비트에 따라서 제 1 또는 제 3 전압중 어느 한쪽을 프리세트 기간에 있어서 상기 데이터선에 인가하는 제 1 스위치와,

상기 계조 데이터의 상위 비트를 제외한 하위 비트에 대응하는 용량값을 갖는 용량으로서, 상기 데이터선에 상기 제 1 전압이 인가된 것이면, 상기 제 1 전압보다 고위의 제 4 전압이 한쪽 단부에 인가되는 한편, 상기 데이터선에 상기 제 3 전압이 인가된 것이면, 상기 제 3 전압보다 저위의 제 2 전압이 한쪽 단부에 인가되고, 그의 다른쪽 단부가 상기 프리세트 기간 후의 세트 기간에 있어서 상기 데이터선에 접속되는 용량을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제 4 항에 있어서,

상기 용량은 상기 하위 비트의 가중치에 대응하는 비트 용량과,

상기 비트 용량에 대응하여 마련되고, 또한 상기 하위 비트에 따라서 온 또는 오프로 되는 제 2 스위치로 이루어지는 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제 4 항에 있어서,

상기 프리세트 기간에서는 상기 제 1 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 2 전압이 급전되는 제 1 급전선과,

상기 프리세트 기간에서는 상기 제 3 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 4 전압이 급전되는 제 2 급전선과,

상기 프리세트 기간에서는 상기 제 1 또는 제 2 급전선중 어느 한쪽을 상기 상위 비트에 따라서 선택하고, 선택한 급전선에 급전되어 있는 전압을 상기 제 1 스위치의 입력단으로 공급하며, 또한 상기 세트 기간에서는 상기 제 1 또는 제 2 급전선중 다른 어느 한쪽을 선택하고, 선택한 급전선에 급전된 전압을 상기 용량의 한쪽 단부로 공급하는 선택기를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제 4 항에 있어서,

상기 기입 극성이 정극성 기입 또는 부극성 기입중 다른 어느 한쪽인 경우에,

상기 제 1 스위치는 상기 계조 데이터의 상위 비트에 따라서 제 5 또는 제 7 전압중 어느 한쪽을 프리세트 기간에 있어서 상기 데이터선에 인가하고,

상기 용량의 한쪽 단부에는, 상기 데이터선에 상기 제 5 전압이 인가된 것이면, 상기 제 5 전압보다 고위의 제 8 전압이 한쪽 단부에 인가되는 한편, 상기 데이터선에 상기 제 7 전압이 인가된 것이면, 상기 제 7 전압보다 저위의 제 6 전압이 한쪽 단부에 인가되는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

제 7 항에 있어서,

상기 제 1 급전선에는, 상기 프리세트 기간에 있어서 제 5 전압이 급전되고, 또한 상기 세트 기간에 있어서 상기 제 6 전압이 급전되는 한편,

상기 제 2 급전선에는, 상기 프리세트 기간에 있어서 상기 제 7 전압이 급전되고, 또한 상기 세트 기간에서는 상기 제 8 전압이 급전되는 것을 특징으로 하는 액정 표시 장치.

청구항 9.

제 1 항에 있어서,

상기 액정 용량에 대한 상기 축적 용량의 용량 비율은 4 이상인 것을 특징으로 하는 액정 표시 장치.

청구항 10.

제 1 항에 있어서,

상기 축적 용량의 다른쪽 단부는 용량선을 거쳐서 행마다 공통 접속되는 것을 특징으로 하는 액정 표시 장치.

청구항 11.

청구항 1 내지 청구항 9중 어느 한 항에 기재된 액정 표시 장치를 구비하는 것을 특징으로 하는 전자 기기.

청구항 12.

주사선과 데이터선과의 교차에 대응하여 마련되고, 또한 대향 전극과 화소 전극에 의해서 액정이 사이에 유지된 액정 용량과, 상기 데이터선과 상기 화소 전극 사이에 삽입되어, 상기 주사선에 온 전압이 인가되면 온으로 되는 한편, 오프 전압이 인가되면 오프로 되는 스위칭 소자와, 한쪽 단부가 상기 화소 전극에 접속된 축적 용량을 구비하는 액정 표시 장치를 구동시킬 때,

상기 주사선에 상기 온 전압을 인가한 후에, 상기 오프 전압을 인가하는 주사선 구동 회로와,

상기 주사선 구동 회로에 의해서 상기 주사선에 온 전압이 인가된 경우에, 계조를 지시하는 계조 데이터에 대응한 전압으로서, 상기 액정 용량으로의 기입 극성에 대응한 전압을 데이터선에 인가하는 D/A 변환기와,

상기 주사선에 온 전압이 인가된 경우에, 상기 데이터선에 인가된 전압이 정극성 기입에 대응하는 것이었으면, 상기 주사선에 오프 전압이 인가되었을 때 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 고위로 시프트시키는 한편, 상기 주사선에 온 전압이 인가된 경우에 상기 데이터선에 인가된 전압이 부극성 기입에 대응하는 것이었으면, 상기 주사선에 오프 전압이 인가되었을 때 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 저위로 시프트시키는 축적 용량 구동 회로

를 구비하는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 13.

주사선과 데이터선과의 교차에 대응하여 마련되고, 또한 대향 전극과 화소 전극에 의해서 액정이 사이에 유지된 액정 용량과, 상기 데이터선과 상기 화소 전극 사이에 삽입되어, 상기 주사선에 온 전압이 인가되면 온으로 되는 한편, 오프 전압이 인가되면 오프로 되는 스위칭 소자와, 한쪽 단부가 상기 화소 전극에 접속된 축적 용량을 구비하는 액정 표시 장치를 구동시킬 때,

상기 주사선에 온 전압을 인가하고,

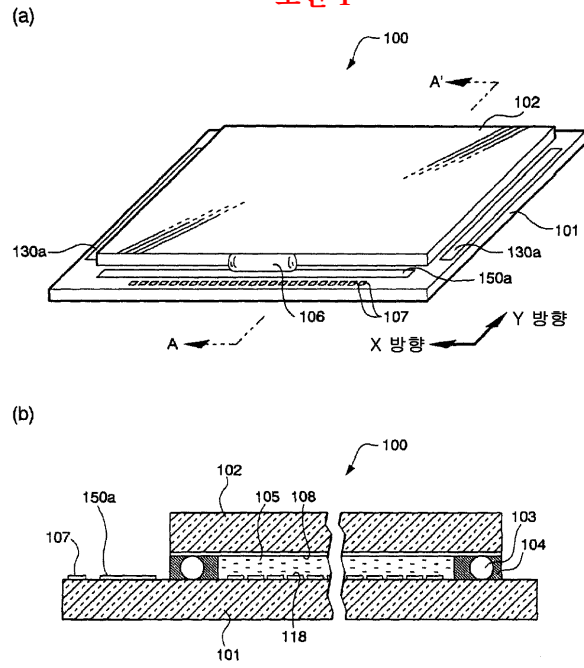
계조를 지시하는 계조 데이터에 대응한 전압으로서, 상기 액정 용량으로의 기입 극성에 대응한 전압을 상기 데이터선에 인가하며,

상기 주사선에 오프 전압을 인가하고,

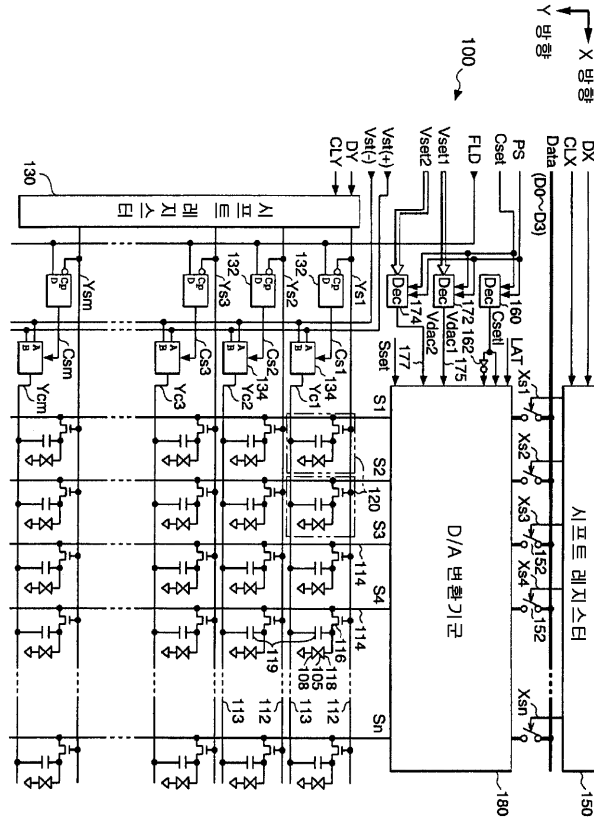
상기 데이터선으로의 인가 전압을 정극성 기입에 대응시켰으면, 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 고위로 시프트시키는 한편, 부극성 기입에 대응시켰으면, 상기 주사선에 오프 전압을 인가했을 때 상기 축적 용량에 있어서의 다른쪽 단부의 전위를 저위로 시프트시키는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

도면

도면 1



도면 2



도면 3

(a) Csetl

		Cset	
		L	H
PS	L	L	H
	H	H	L

(b) / Csetl

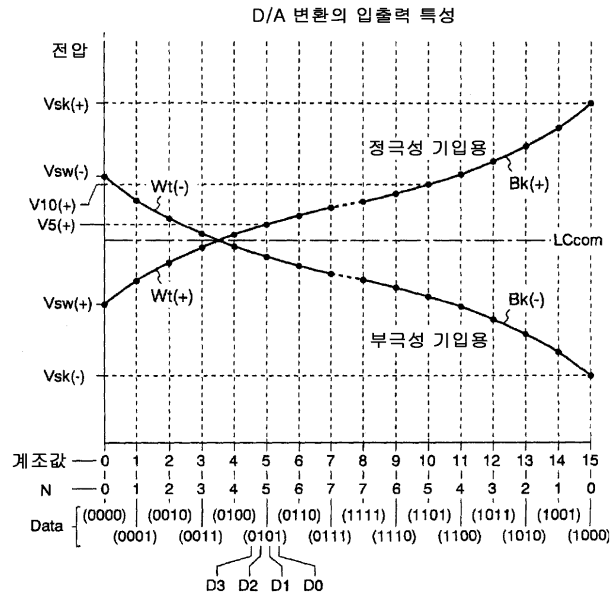
		Cset	
		L	H
PS	L	H	L
	H	L	H

도면 4

Vdac1

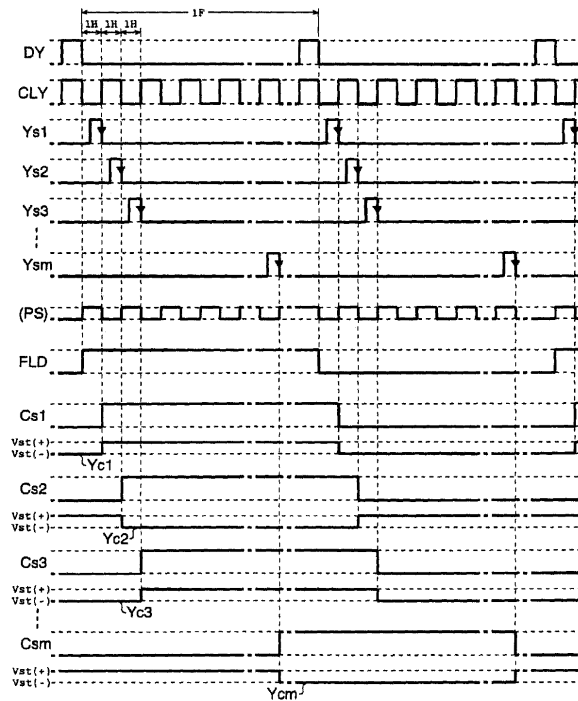
		Cset	
		L	H
PS	L	Vsk(-)	Vcw(-)
	H	Vsw(+)	Vck(+)

도면 7

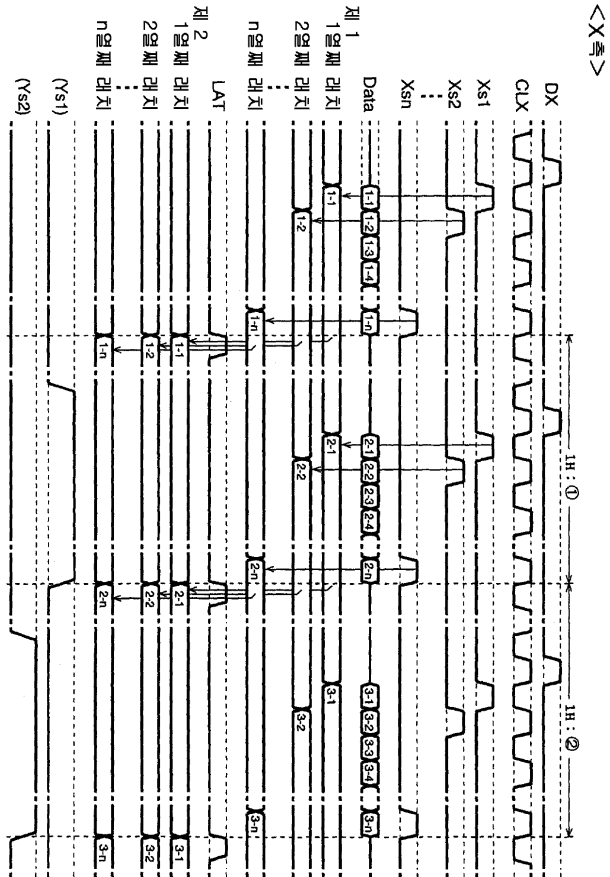


도면 8

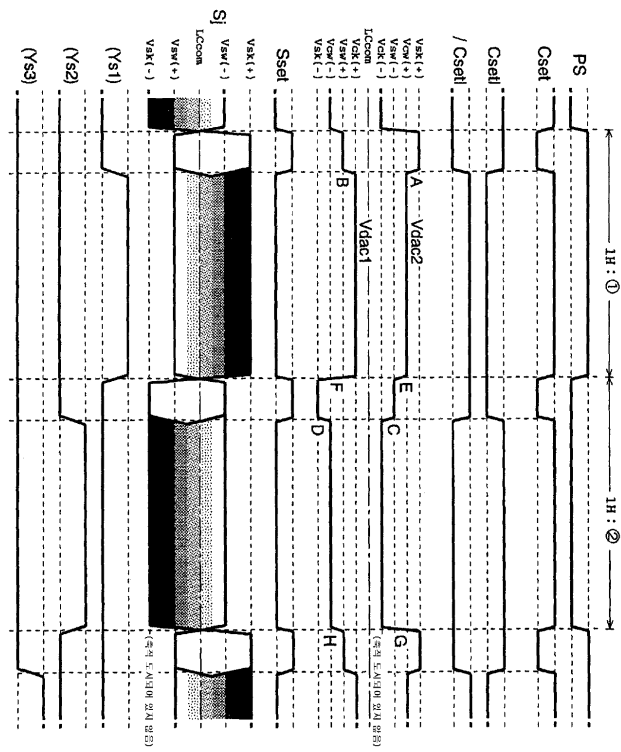
<Y측>



도면 9

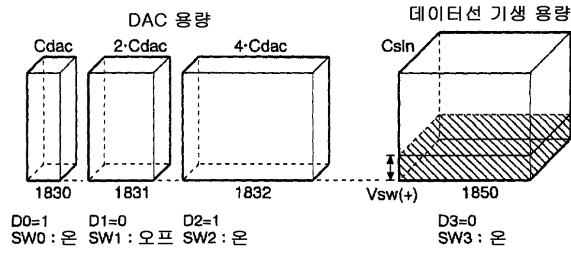


도면 10

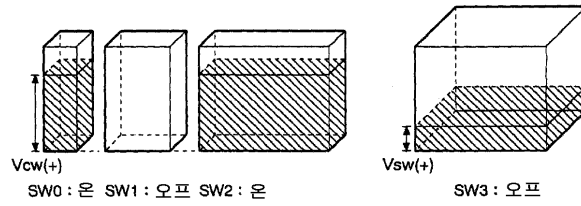
 $\nabla \times \nabla \times$ 

도면 11

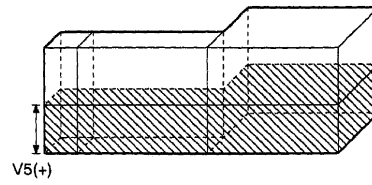
(a) 데이터선, DAC 용량을 리셋



(b) DAC 용량 기입

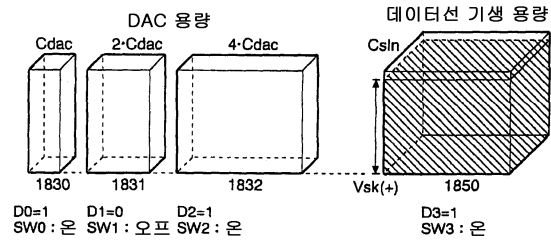


(c) 전하의 분배

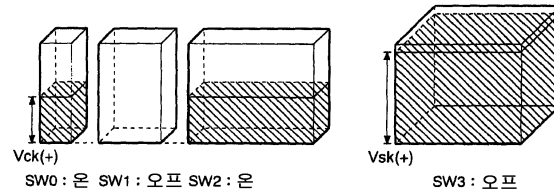


도면 12

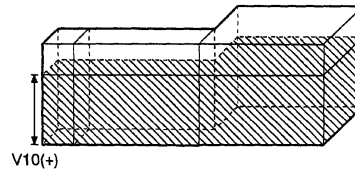
(a) 데이터선, DAC 용량을 리셋



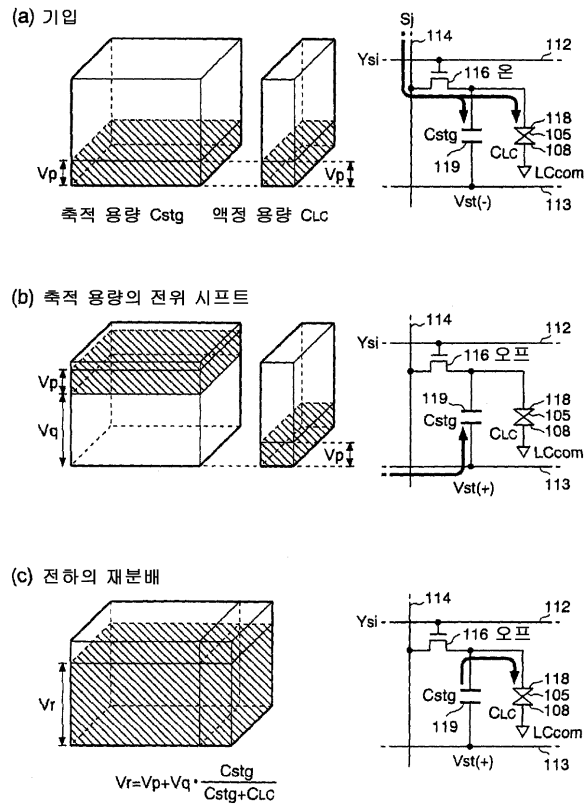
(b) SW0오프·DAC 용량 기입



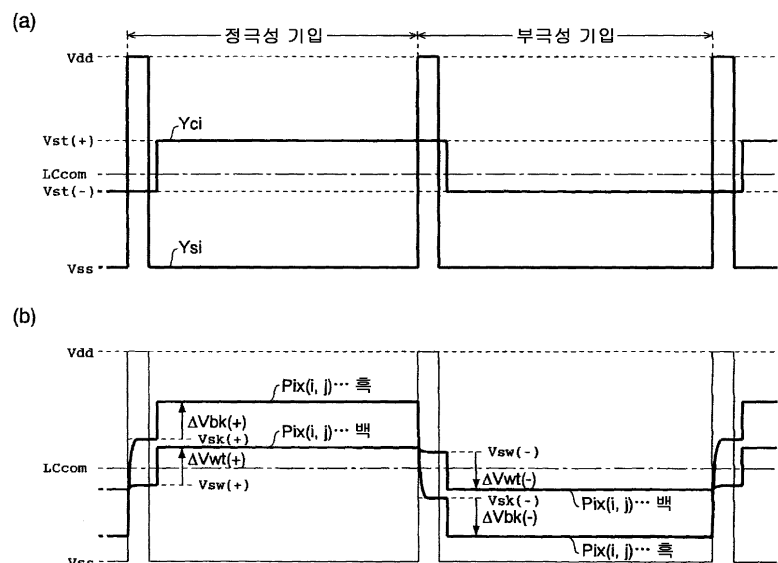
(c) 전하의 분배



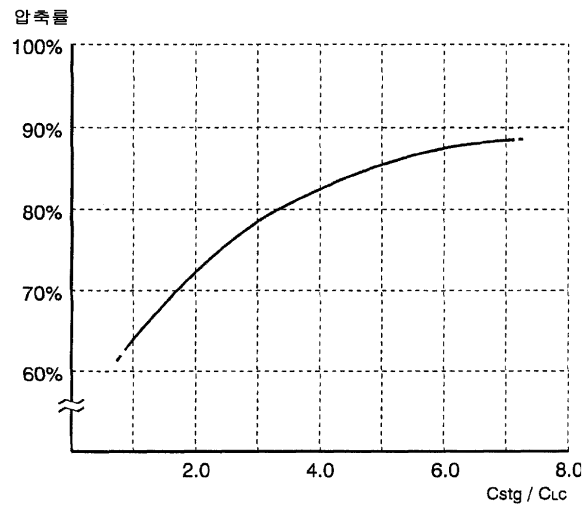
도면 13



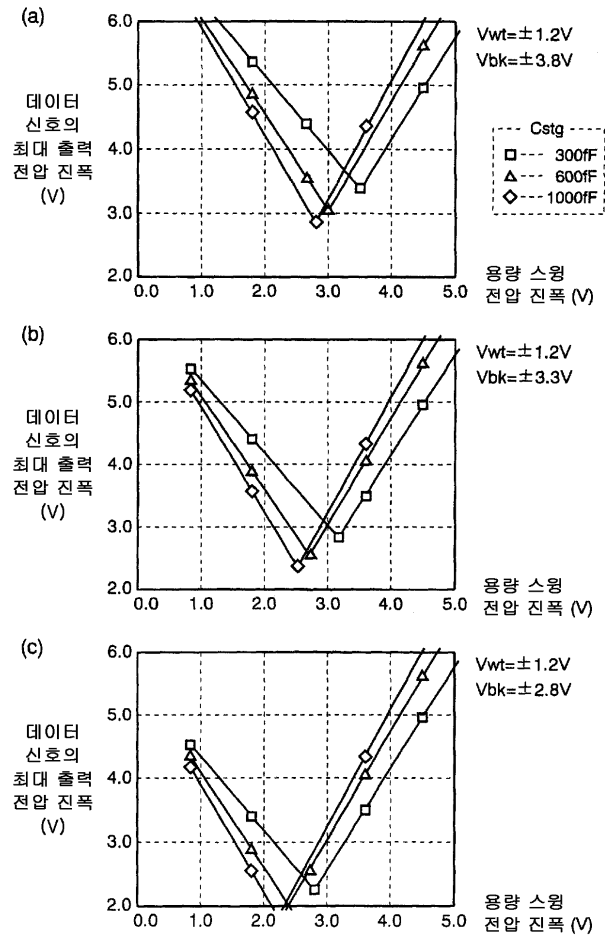
도면 14



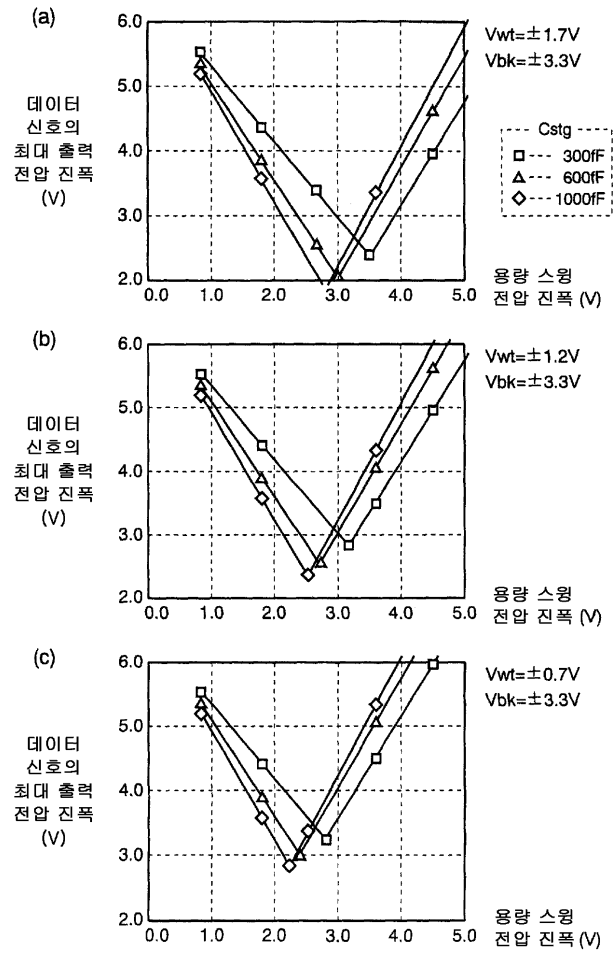
도면 15



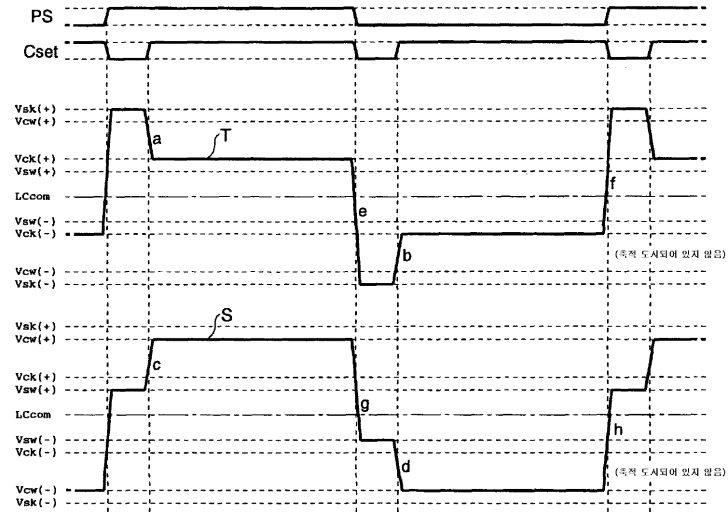
도면 16



도면 17

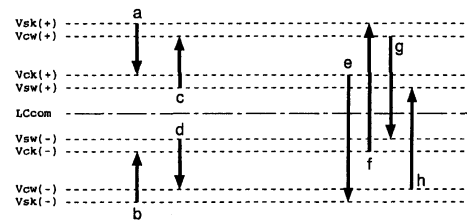


도면 18

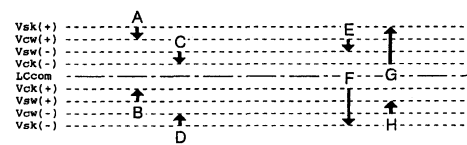


도면 19

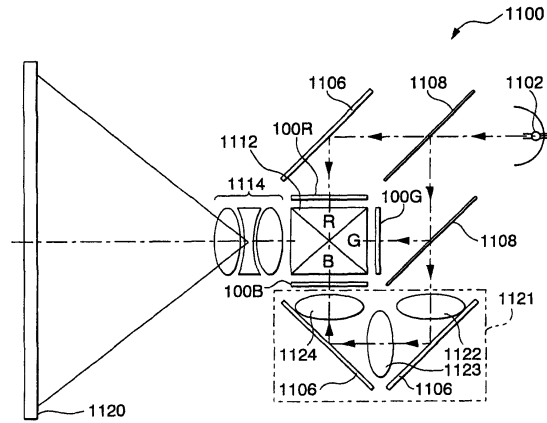
(a) D/A 동작 (b) 극성 반전



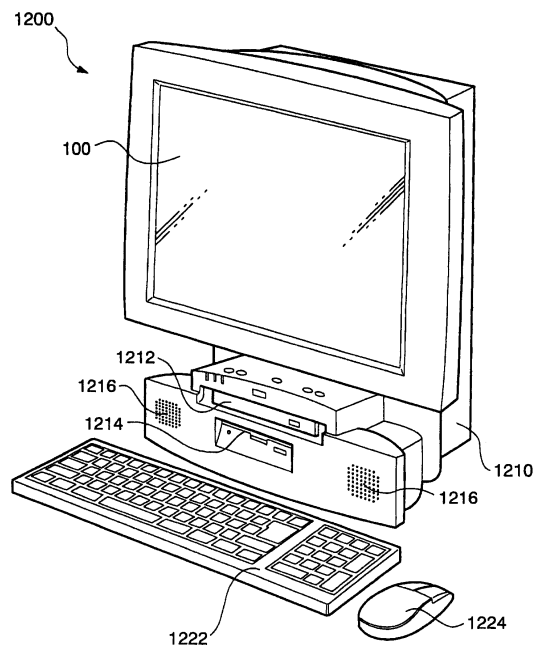
(c) D/A 동작 (d) 극성 반전



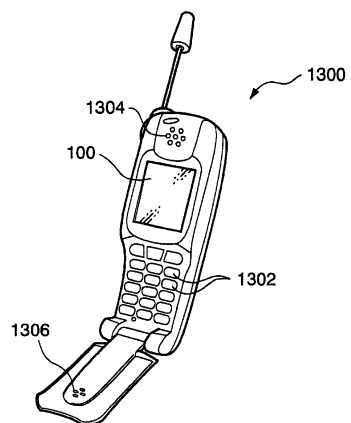
도면 20



도면 21



도면 22



提供给数据线114的数据信号Sj的电压幅度被抑制得很小并且功耗降低。当提供给扫描线112的扫描信号Ysi被设置为H电平时,根据写入极性的电压的数据信号Sj根据灰度被施加到数据线114。在这种情况下,由于TFT 116导通,因此对应于数据信号Sj的电压的电荷累积在液晶电容CLC和存储电容Cstg中。此后,扫描信号Ysi被设置为L电平以关闭TFT 116,并且存储电容器Cstg的另一端的电压从低侧电容电压Vst(-)升高到高阶侧Vst(+),对应于增加的电荷的电荷被分配给液晶电容器CLC。因此,可以使施加到液晶电容器CLC的电压有效值对应于数据信号Sj的电压幅度或更大。13

