(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G02F 1/136

(11) 공개번호 특2002-0054852
(43) 공개일자 2002년07월08일

(21) 출원번호 10-2000-0084092
(22) 출원일자 2000년12월28일

(71) 출원인 엘지.필립스 엘시디 주식회사
구본준, 론 위라하디락사
서울 영등포구 여의도동 20번지

(72) 발명자 김우현
서울특별시서대문구신촌동1-18202호
유홍석
경기도군포시금정동876번지율곡아파트348-1002

(74) 대리인 김용인
심창섭

심사청구 : 있음

(54) 액정표시장치 및 그 제조방법

요약

본 발명은 면적 대비 고용량의 스토리지 커패시터를 형성하는 것에 의해 게이트배선의 폭을 감소시키고, 그로 인한 개구율 향상을 통해 고화질을 구현할 수 있는 액정표시장치에 관한 것으로, 본 발명의 액정표시장치는 제 1 영역과 제 2 영역으로 정의된 제 1 기판과, 상기 제 1 기판 상의 각 영역에 형성된 스토리지 커패시터용 전극 및 게이트 전극과, 상기 제 1 영역이 상기 제 2 영역에 비해 더 작은 두께를 갖고 상기 제 1 기판 상의 전면에 형성된 게이트 절연층과, 상기 제 2 영역의 상기 게이트 절연층 상에 적층된 반도체층 및 소스/드레인 전극 그리고 상기 제 1 영역의 상기 게이트 절연층 상에 형성된 도전층과, 상기 드레인 전극 및 상기 도전층과 전기적으로 연결된 화소전극과, 상기 제 1 기판과 대향하는 제 2 기판과, 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성된다.

대표도
도 4

색인어
스토리지 커패시터, 고개구율

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 액정표시장치의 평면도

도 2는 도 1의 Ⅰ-Ⅰ'선에 따른 단면도

도 3은 본 발명에 따른 액정표시장치의 평면도

도 4는 본 발명의 제 1 실시예에 따른 액정표시장치의 단면도

도 5a 내지 5d는 본 발명의 제 1 실시예에 따른 액정표시장치의 제조방법을 설명하기 위한 공정도

도 6은 본 발명의 제 2 실시예에 따른 액정표시장치의 단면도

도 7a 내지 7d는 본 발명의 제 2 실시예에 따른 액정표시장치의 제조방법을 설명하기 위한 공정도

도면의 주요부분에 대한 부호의 설명

41 : 제 1 기판 41a : 제 2 기판

43 : 액정층 51, 51a : 게이트배선

52 : 제 1 절연층 54 : 제 2 절연층

53 : 데이터배선 55 : 박막트랜지스터

55a : 게이트 전극 55b : 소스 전극

55c : 드레인 전극 56 : 반도체층

56a : 오믹콘택층 57 : 화소전극

58 : 도전층 59 : 스토리지 커패시터

59a : 스토리지 커패시터용 전극 60 : 보호막

61 : 칼라필터 패턴 63 : 블랙매트릭스

65 : 공통전극 71 : 절연층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 장치에 관한 것으로 특히, 액정의 전기광학적 특성을 이용하여 화상을 디스플레이 하는 액정표시장치 및 그 제조방법에 관한 것이다.

정보통신분야의 급속한 발전으로 말미암아 원하는 정보를 표시해 주는 디스플레이산업의 중요성이 날로 증가하고 있으며, 현재까지 정보디스플레이 장치 중 CRT(cathod ray tube)는 다양한 색을 표시할 수 있고, 화면의 밝기도 우수하다는 장점 때문에 지금까지 꾸준한 인기를 누려왔다. 하지만 대형, 휴대용, 고해상도 디스플레이에 대한 욕구 때문에 무게와 부피가 큰 CRT 대신에 평판디스플레이(flat panel display) 개발이 절실히 요구되고 있다. 이러한 평판디스플레이는 컴퓨터 모니터에서 항공기 및 우주선 등에 사용되는 디스플레이에 이르기까지 응용분야가 넓고 다양하다.

현재 생산 혹은 개발된 평판디스플레이는 액정디스플레이(liquid crystal display : LCD), 전계발광 디스플레이(electro luminescent display : ELD), 전계방출 디스플레이(field emission display : FED), 플라즈마 디스플레이(plasma display panel : PDP) 등이 있다. 이상적인 평판디스플레이가 되기 위해서는 경중량, 고휘도, 고효율, 고해상도, 고속응답특성, 저구동전압, 저소비전력, 저코스트(cost) 및 천연색 디스플레이 특성 등이 요구된다.

그 중에서 액정 디스플레이는 경박, 단소화의 장점을 갖고 있으며, 최근에는 평판 디스플레이 장치로서의 역할을 충분히 수행할 수 있을 정도로 개발되어 그 수요가 점차 증가하고 있는 추세에 있다.

이와 같은 액정표시장치는 패널 내부에 주입된 액정의 전기 광학적 성질을 이용하는 것으로, PDP(Plasma Display Panel), FED(Field Emission Display) 등과는 달리, 자체 발광을 하지 못하는 비발광성이기 때문에 LCD 패널에 표시된 화상을 보기 위해서는 화상 표시면을 균일하게 조사하는 별도의 광원인 백라이트(Back Light)가 필요하다.

이하, 첨부된 도면을 참조하여 종래 기술에 따른 액정표시장치 및 그 제조방법을 설명하기로 한다.

도 1은 종래 기술에 따른 액정표시장치의 평면도로써, 일방향으로 게이트배선(11)이 형성되고, 게이트배선(11)과 교차하는 방향으로 데이터배선(13)이 형성된다. 상기 게이트배선(11)과 데이터배선(13)과의 교차부위에는 박막트랜지스터(Thin Film Transistor)(15) 및 화소전극(17)이 형성되며, 상기 박막트랜지스터(15)는 게이트배선(11)의 일부를 게이트 전극(15a)으로 사용하고, 데이터배선(13)의 일부를 소오스전극(15b) 및 드레인전극(15c)으로 사용한다. 그리고 화소전극(17)은 콘택홀을 통해 드레인전극(15c)과 연결된다. 한편, 액정에 인가된 신호 전압을 유지시키기 위한 스토리지 커패시터(19)는 게이트절연막(도시되지 않음)을 사이에 두고 화소전극(17)을 이웃하는 게이트배선(11a)의 일부와 오버랩(overlap)시킴으로써 형성된다.

이와 같은 종래 액정표시장치를 도 2에 도시된 단면도를 참조하여 보다 상세하게 설명하면 다음과 같다.

도 2는 종래 기술에 따른 액정표시장치의 단면도로써, 도 1의 Ⅰ-Ⅰ'선에 따른 단면이다.

도 2에 도시된 바와 같이, 제 1 기판(1) 상에 Al, Cr, Mo, Al합금 등을 스퍼터링(Sputtering)법으로 형성한 후, 포토리소그래피(Photolithography) 공정을 이용하여 게이트배선 및 박막트랜지스터의 게이트 전극(15a)과 스토리지 커패시터용 전극(19a)을 일정 간격을 두고 형성한다. 이후, 상기 스토리지 커패시터용 전극(19a)을 포함한 제 1 기판(1) 상에 PECVD(Plasma Enhanced Chemical Vapor Deposition)법을 이용하여 실리콘산화물(SiO_X) 또는 실리콘질화물(SiN_X) 등으로 이루어지는 게이트 절연막(21)을 형성하고, 상기 게이트 전극(15a) 상부에 상응하는 게이트 절연막(21) 상에 박막트랜지스터의 채널층으로 사용되는 반도체층(23) 및 오믹콘택층(23a)을 적층한다.

이어서, 상기 반도체층(23) 및 오믹컨택층(23a)을 포함한 게이트 절연막(21) 상에 스퍼터링법으로 Al, Cr, Mo, Al합금 등을 형성한 후, 패터닝하여 데이터배선 및 소스/드레인 전극(15b/15c), 그리고 상기 스토리지 커패시터용 전극(19a)의 상부에 상응하는 게이트 절연막(21) 상에 금속층(25)을 형성한다.

이후, 상기 소스/드레인 전극(15b,15c) 및 금속층(25)을 포함한 전면에 보호막(27)을 형성한 후, 드레인 전극(15c) 및 금속층(25)의 표면이 노출되도록 콘택홀을 형성하고, 상기 콘택홀을 통해 드레인 전극(15c) 및 금속층(25)과 전기적으로 연결되는 화소전극(17)을 형성하면 소위 말하는 TFT기판의 제조공정이 완료된다.

한편, 상기 TFT기판과 대향되는 칼라필터 기판은 다음과 같은 공정으로 형성된다.

칼라필터 기판은 색상을 표현하는 적(R), 녹(G), 청(B)의 칼라필터 패턴(29)과, 각 칼라필터 패턴(29) 사이의 구분 및 광차단 역할을 수행하는 블랙매트릭스(31), 그리고 액정에 전압을 인가하기 위한 공통전극(33)으로 구성된다.

블랙매트릭스(31)는 일반적으로 칼라필터 패턴(29) 사이에 위치하며 화소전극(17)이 형성되지 않은 부분과 화소전극(17) 주변부에 형성되는 리버스 틸트드 도메인(Reverse Tilted Domain)을 차폐시킬 목적으로 형성한다.

또한, 박막트랜지스터(15)로의 직접적인 광 조사를 차단하여 박막트랜지스터의 누설전류가 증가하는 것을 방지할 목적으로 형성한다.

블랙매트릭스(31)의 재질은 크롬(Cr) 등의 금속 박막이나 카본(Carbon) 계통의 유기 재료가 주로 사용되며, 저반사화를 목적으로 Cr/CrOx의 이층막 구조를 적용하기도 한다.

상기와 같은 블랙매트릭스(31)를 형성한 후, 색상을 구현하기 위해 포토공정을 이용하여 칼라필터 패턴(29)을 형성하는데, 통상적으로 R, G, B의 칼라필터 패턴(29)은 하나의 마스크를 쉬프트(Shift)시켜 가면서 형성한다.

이후, 상기 TFT기판에 형성된 화소전극(17)과 함께 액정을 동작시키기 위한 공통 전극(33)을 형성하는데, 상기 공통전극(33)은 투과성과 도전성이 좋으며 화학적, 열적 안정성이 우수한 투명전극 재료인 ITO(Indium Tin Oxide)를 스퍼터링법으로 형성한다.

한편, 도면에는 도시되지 않았지만, 공통 전극(33) 형성전에 칼라필터 패턴(29)의 보호와 평탄화를 위하여 아크릴(Acryl)계나 폴리이미드(Polyimide)계 레진(Resin)으로 평탄화막(Over coat)를 형성할 수도 있다.

이와 같이, TFT기판과 칼라필터 기판을 제작한 후, 두 기판을 봉입한 후, 그 사이에 액정층(100)을 형성하면 종래 기술에 따른 액정표시장치가 완성된다.

발명이 이루고자 하는 기술적 과제

그러나 상기와 같은 종래 액정표시장치는 다음과 같은 문제점이 있었다.

스토리지 커패시터는 이웃하는 게이트배선과 화소전극간의 오버랩에 의해 형성되는데, 종래 기술의 경우, 화소전극과 게이트배선간의 오버랩 면적이 커서 개구율의 감소를 초래한다.

개구율의 감소를 방지하기 위해 게이트배선의 폭을 감소시키는 방법이 있으나, 게이트배선의 폭을 감소시킬 경우에는 원하는 커패시턴스를 얻을 수 없기 때문에, 게이트배선의 폭을 감소시키는데에는 한계가 있었다.

본 발명은 상기한 종래 기술의 문제점을 해결하기 위해 안출한 것으로, 면적 대비 고용량의 스토리지 커패시터를 형성하는 것에 의해 게이트배선의 폭을 감소시키고, 그로 인한 개구율 향상을 통해 고화질을 구현할 수 있는 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.

발명의 구성 및 작용

상기의 목적을 달성하기 위한 본 발명의 액정표시장치는 제 1 영역과 제 2 영역으로 정의된 제 1 기판과, 상기 제 1 기판 상의 각 영역에 형성된 스토리지 커패시터용 전극 및 게이트 전극과, 상기 제 1 영역이 상기 제 2 영역에 비해 더 작은 두께를 갖고 상기 제 1 기판 상의 전면에 형성된 게이트 절연층과, 상기 제 2 영역의 상기 게이트 절연층 상에 적층된 반도체층 및 소스/드레인 전극 그리고 상기 제 1 영역의 상기 게이트 절연층 상에 형성된 도전층과, 상기 드레인 전극 및 상기 도전층과 전기적으로 연결된 화소전극과, 상기 제 1 기판과 대향하는 제 2 기판과, 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되고, 본 발명의 액정표시장치 제조방법은 제 1 영역과 제 2 영역으로 정의

된 제 1 기판을 준비하는 단계와, 상기 제 1 기판 상의 제 1 영역에는 스토리지 커패시터용 전극을, 제 2 영역에는 게이트 전극을 형성하는 단계와, 상기 제 1 영역이 상기 제 2 영역에 비해 더 작은 두께를 갖도록 상기 제 1 기판 상의 전면에 게이트 절연층을 형성하는 단계와, 상기 제 2 영역의 상기 게이트 절연층 상에 반도체층 및 소스/드레인 전극을 순차적으로 형성하고, 상기 제 1 영역의 상기 게이트 절연층 상에 도전층을 형성하는 단계와, 상기 드레인 전극 및 상기 도전층과 전기적으로 연결되는 화소전극을 형성하는 단계와, 상기 제 1 기판과 대향하는 제 2 기판과의 사이에 액정층을 형성하는 단계를 포함하여 이루어진다.

이와 같은 본 발명의 액정표시장치는 적은 면적으로 대용량의 스토리지 커패시터(Storage Capacitor)을 형성함으로써, 게이트배선의 폭을 종래에 비해 감소시킬 수 있고, 상기 게이트배선의 폭이 감소되는 만큼 개구율을 향상시킴으로써 고화질의 액정표시장치를 얻을 수 있다.

이하, 첨부된 도면을 참조하여 본 발명의 액정표시장치 및 그 제조방법을 설명하기로 한다.

도 3은 본 발명에 따른 액정표시장치의 평면도이다.

먼저, 도 3에 도시한 바와 같이, 본 발명의 액정표시장치는 서로 교차 배치되어 화소영역을 정의하는 게이트배선(51) 및 데이터배선(53)과, 상기 게이트배선(51)과 데이터배선(53)의 교차 영역에 형성되는 박막트랜지스터(TFT)(55)와, 상기 화소영역에 형성된 화소전극(57), 그리고 상기 화소전극(57)과 이웃하는 게이트배선(51a)간의 오버랩에 의해 형성되는 스토리지 커패시터(59)를 포함하여 구성된다.

여기서, 상기 스토리지 커패시터(59)를 구성하는 이웃하는 게이트배선(51a)과 화소전극(57) 중 상기 게이트배선(51a)은 도 1에 도시된 종래 기술과 비교하여 그 폭이 감소됨을 알 수 있는데, 본 발명에서는 상기 감소된 폭 만큼의 개구율을 향상시킬 수가 있다.

종래 기술에서 더 이상 감소시킬 수 없었던 게이트 배선의 폭을 본 발명에서 감소시킬 수 있는 이유는 스토리지 커패시터를 면적 대비 고용량으로 구성하였기 때문이다.

즉, 종래에는 스토리지 커패시터의 용량을 확보하기 위해 게이트배선의 폭을 감소시키는데 한계가 있었으나, 본 발명에서는 스토리지 커패시터용 전극(59)과 도전층 사이에 존재하는 게이트 절연층의 두께를 감소시킴으로써 고용량의 스토리지 커패시터를 구현할 수 있다.

이하에서 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 설명하기로 한다.

도 4는 본 발명의 제 1 실시예에 따른 액정표시장치의 단면도로써, 도 3의 Ⅰ-Ⅰ'선에 따른 단면이다.

참고로, 도 4는 크게 스토리지 커패시터 영역(이하, "제 1 영역"이라 약칭함)과, 박막트랜지스터 영역(이하, "제 2 영역"이라 약칭함)으로 구분하여 간략하게 도시한 것으로, 도면에 도시된 바와 같이, 제 1 기판(41)과 제 2 기판(41a) 그리고 두 기판 사이에 형성된 액정층(43)을 포함하여 구성되며, 상기 제 1 기판(41)의 제 1 영역(A)에는 스토리지 커패시터(59)가 형성되고, 상기 제 2 영역(B)에는 박막트랜지스터(55)가 형성된다.

이를 보다 상세하게 설명하면 다음과 같다.

즉, 제 1 기판(41) 상에는 박막트랜지스터용 게이트 전극(55a)과, 상기 게이트 전극(55a)과 소정 간격을 두고 스토리지 커패시터용 전극(59a)이 형성된다.

상기 스토리지 커패시터용 전극(59a)의 상부를 제외한 상기 제 1 기판(41) 전면에는 제 1 절연층(52)이 형성되고, 상기 제 1 절연층(52) 및 상기 스토리지 커패시터용 전극(59a)의 상부에는 제 2 절연층(54)이 형성된다.

이때, 상기 제 2 절연층(54)은 대략 100Å~4000Å정도의 두께를 갖는다.

상기 제 2 영역(B)의 상기 제 2 절연층(54)의 상부에는 박막트랜지스터의 채널로 사용되는 반도체층(56)이 형성되고, 상기 반도체층(56)의 상부에는 서로 대향하는 소스 전극(55b)과 드레인 전극(55c)이 형성된다. 그리고 상기 제 1 영역(A)의 상기 제 2 절연층(54)의 상부에는 상기 소스/드레인 전극(55b/55c)과 동일한 물질의 도전층(58)이 형성된다. 이때, 상기 소스 및 드레인 전극(55b/55c)과 반도체층(56)과의 계면에는 접촉저항을 개선시키기 위한 오믹콘택층(56a)이 더 구성된다.

상기 도전층(58) 및 소스/드레인 전극(55b/55c)을 포함한 전면에는 상기 드레인 전극(55c)과 도전층(58)의 상부가 노출되도록 콘택홀을 갖는 보호막(60)이 형성되고, 상기 콘택홀을 통해 드레인 전극(55c) 및 도전층(58)과 전기적으로 연결되는 화소전극(57)이 형성된다.

상기 제 1 기판(41)과 대향하는 제 2 기판(41a)은 복수개의 R, G, B 칼라필터 패턴(61)들이 형성되며, 상기 각 칼라필터 패턴(61) 사이사이에는 상기 제 1 기판(41)에 형성된 화소전극(57)을 제외한 부분으로 빛의 투과를 방지하기 위한 차광막인 블랙매트릭스(63)가 형성된다.

그리고 상기 블랙매트릭스(63) 및 칼라필터 패턴(61)을 포함한 전면에는 액정층(43)에 전압을 인가하기 위한 공통전극(65)이 형성되며, 상기 공통전극(65)을 형성하기 이전에 칼라필터 패턴(61) 보호 및 평탄화를 위한 오버코트층(도시하지 않음)을 형성할 수 있다.

이와 같은 본 발명의 제 1 실시예에 따르면, 박막트랜지스터가 형성되는 제 2 영역(B)에는 제 1 절연층(52)과 제 2 절연층(54)이 적층되고, 상기 스토리지 커패시터가 형성되는 제 1 영역(A)에는 제 2 절연층(54)만이 형성되므로 면적 대비 고용량의 스토리지 커패시터(59)를 구현할 수 있다.

이와 같은 본 발명의 제 1 실시예에 따른 액정표시장치 제조방법을 도 5a 내지 5d를 참조하여 설명하면 다음과 같다.

도 5a에 도시한 바와 같이, 제 1 기판(41) 상에 Al, Cr, Cu, Mo, Al합금 등의 비저항이 낮은 금속을 스퍼터링법으로 형성한 후, 포토리소그래피 공정 등을 이용한 패터닝 공정으로 게이트 배선(도시되지 않음) 및 게이트 전극(55a), 그리고 상기 게이트 전극(55a)과 소정 거리를 두고 스토리지 커패시터용 전극(59a)을 형성한다.

이어, 도 5b에 도시한 바와 같이, 상기 스토리지 커패시터용 전극(59a)을 포함한 제 1 기판(41) 전면에 제 1 절연층(52)을 형성한 후, 상기 스토리지 커패시터용 전극(59a)의 상부에 존재하는 제 1 절연층(52)을 제거한다.

다시 말해서, 상기 제 1 절연층(52) 상에 포토레지스트와 같은 감광성 물질을 도포한 후, 노광 및 현상 공정으로 상기 스토리지 커패시터용 전극(59a) 상의 제 1 절연층(52)이 노출되도록 패터닝한 다음, 상기 패터닝된 감광성 물질을 마스크로 이용한 식각 공정으로 상기 제 1 절연층(52)을 식각하여 상기 스토리지 커패시터용 전극(59)의 상부면을 노출시킨다.

이후, 도 5c에 도시한 바와 같이, 상기 노출된 스토리지 커패시터용 전극(59a)을 포함한 제 1 절연층(52) 상에 두께가 대략 100Å 4000Å범위의 제 2 절연층(54)을 형성한다.

따라서, 상기 박막트랜지스터가 형성되는 제 2 영역(B)의 게이트 절연층은 제 1 절연층(52)과 제 2 절연층(54)의 이중막으로 이루어지고, 상기 스토리지 커패시터가 형성되는 제 1 영역(A)의 게이트 절연층은 제 2 절연층(54)의 단일막으로 이루어지므로, 전체적으로 볼 때, 박막트랜지스터의 게이트 절연층으로서의 충분한 두께를 확보함과 동시에 스토리지 커패시터를 고용량으로 설계할 수가 있다.

이어서, 도 5d에 도시한 바와 같이, 상기 제 2 영역(B)의 제 2 절연층(54) 상에 반도체층(56) 및 오믹콘택층(56a) 그리고 소스/드레인 전극(55b/55c)을 형성하고, 상기 제 1 영역(A)의 제 2 절연층(54) 상에는 상기 소스/드레인 전극(55b/55c)과 동일물질로 도전층(58)을 형성한다.

이후, 상기 도전층(58)을 포함한 전면에 보호막(60)을 형성한 후, 사진 식각 공정을 이용하여 상기 드레인 전극(55c)과 도전층(58)이 노출되도록 콘택홀을 형성하고, 상기 콘택홀을 통해 드레인 전극(55c) 및 도전층(58)과 전기적으로 연결되는 화소전극(57)을 형성한다.

이어, 상기 제 1 기판(41)과 대향하는 제 2 기판(41a)과의 사이에 액정층을 형성하면 본 발명의 제 1 실시예에 따른 액정표시장치 제조공정이 완료된다.

참고적으로 제 2 기판(41a)은 색상을 표현하는 적(R), 녹(G), 청(B)의 칼라필터 패턴(61)과, 각 칼라필터 패턴(61) 사이의 구분 및 광차단 역할을 수행하는 블랙매트릭스(63), 그리고 액정에 전압을 인가하기 위한 공통전극(65)이 형성된다.

블랙매트릭스(63)는 일반적으로 칼라필터 패턴(61) 사이에 위치하며 화소전극(57)이 형성되지 않은 부분과 화소전극(57) 주변부에 형성되는 리버스 틸트드 도메인(Reverse Tilted Domain)을 차폐시킬 목적으로 형성한다.

또한, 박막트랜지스터로의 직접적인 광 조사를 차단하여 박막트랜지스터의 누설전류가 증가하는 것을 방지할 목적으로 형성한다.

블랙매트릭스의 재질은 크롬(Cr) 등의 금속 박막이나 카본(Carbon) 계통의 유기 재료가 주로 사용되며, 저반사화를 목적으로 크롬과 산화크롬막이 적층된 이층막 구조 또는 크롬과 산화크롬막 사이에 또다른 산화크롬막이 개재되는 3중막을 적용할 수도 있다.

상기와 같은 블랙매트릭스(63)를 형성한 후, 색상을 구현하기 위해 포토공정을 이용하여 칼라필터 패턴(61)을 형성하는데, 통상적으로 R, G, B의 칼라필터 패턴(61)은 하나의 마스크를 쉬프트(Shift)시켜 가면서 형성한다.

이후, 상기 TFT기판에 형성된 화소전극(57)과 함께 액정을 동작시키기 위한 공통 전극(65)을 형성하는데, 상기 공통전극(65)은 투과성과 도전성이 좋으며 화학적, 열적 안정성이 우수한 투명전극 재료인 ITO(Indium Tin Oxide)를 스퍼터링법으로 형성한다.

한편, 도면에는 도시되지 않았지만, 공통 전극(65) 형성전에 칼라필터 패턴(61)의 보호와 평탄화를 위하여 아크릴(Acryl)계나 폴리이미드(Polyimide)계 레진(Resin)으로 평탄화막(Over coat)를 형성할 수도 있다.

한편, 도 6은 본 발명의 제 2 실시예에 따른 액정표시장치의 구조단면도로서, 도면에 도시한 바와 같이, 제 1 기판(41)과 제 2 기판(41a) 그리고 두 기판 사이에 형성된 액정층(43)을 포함하여 구성되며, 상기 제 1 기판(41)의 제 1 영역(A)에는 스토리지 커패시터(59)가 형성되고, 상기 제 2 영역(B)에는 박막트랜지스터(55)가 형성된다.

즉, 제 1 기판(41) 상에는 박막트랜지스터용 게이트 전극(55a)과, 상기 게이트 전극(55a)과 소정 간격을 두고 스토리지 커패시터용 전극(59a)이 형성된다.

상기 스토리지 커패시터용 전극(59a)을 포함한 전면에는 절연층(71)이 형성되는데, 상기 절연층(71)은 상기 스토리지 커패시터용 전극(59a)이 형성된 부위가 상기 게이트 전극(55a)이 형성된 부위보다 더 작은 두께를 갖는다.

이는 상기 스토리지 커패시터용 전극(59a) 상부의 절연층(71)을 소정 깊이로 식각하는 것에 의해 구현할 수 있으며, 상기 스토리지 커패시터용 전극(59a) 상부에 잔존하는 절연층(71)의 두께는 4000Å 이하가 되도록 식각 속도를 조절한다.

상기 제 2 영역(B)의 상기 절연층(71)의 상부에는 박막트랜지스터의 채널로 사용되는 반도체층(56)이 형성되고, 상기 반도체층(56)의 상부에는 서로 대향하는 소스 전극(55b)과 드레인 전극(55c)이 형성된다. 그리고 상기 제 1 영역(A)의 상기 절연층(71)의 상부에는 상기 소스/드레인 전극(55b/55c)과 동일한 물질의 도전층(58)이 형성된다. 이때, 상기 소스 및 드레인 전극(55b,55c)과 반도체층(56)과의 계면에는 접촉저항을 개선시키기 위한 오믹콘택층(56a)이 더

구성된다.

상기 도전층(58) 및 소스/드레인 전극(55b/55c)을 포함한 전면에는 상기 드레인 전극(55c)과 도전층(58)의 상부가 노출되도록 콘택홀을 갖는 보호막(60)이 형성되고, 상기 콘택홀을 통해 드레인 전극(55c) 및 도전층(58)과 전기적으로 연결되는 화소전극(57)이 형성된다.

이와 같은 본 발명의 제 2 실시예에 따른 액정표시장치 제조방법을 도 7a 내지 7d를 참조하여 설명하면 다음과 같다.

먼저, 본 발명의 제 2 실시예는 스토리지 영역의 게이트 절연층이 박막트랜지스터 영역의 게이트 절연층에 비해 더 작은 두께를 갖도록 하여 고개구율을 구현하는 액정표시장치를 실현하기 위한 다른 제조방법을 제안한다.

즉, 도 7a에 도시한 바와 같이, 제 1 기판(41) 상에 Al, Cr, Cu, Mo, Al합금 등의 비저항이 낮은 금속을 스퍼터링법으로 형성한 후, 포토리소그래피 공정 등을 이용한 패터닝 공정으로 게이트 배선(도시되지 않음) 및 게이트 전극(55a), 그리고 상기 게이트 전극(55a)과 소정 거리를 두고 스토리지 커패시터용 전극(59a)을 형성한다.

이후, 상기 스토리지 커패시터용 전극(59a)을 포함한 제 1 기판(41) 전면에 절연층(71)을 형성한 후, 도 7b에 도시한 바와 같이, 사진 식각 공정을 이용하여 상기 스토리지 커패시터용 전극(59a) 상부의 절연층(71)을 소정깊이로 식각한다.

이때, 상기 스토리지 커패시터용 전극(59a) 상부의 절연층(71)의 잔존 두께는 4000Å이하가 되도록 식각 속도를 조절한다.

이어서, 도 7c에 도시한 바와 같이, 상기 게이트 전극(55a) 상부의 상기 절연층(71) 상에 반도체층(56)을 형성하고, 상기 반도체층(56)의 상부에 서로 대향하는 소스 전극(55b)과 드레인 전극(55c)을 형성한다. 이때, 상기 스토리지 커패시터용 전극(59a) 상부의 절연층(71) 상에도 상기 소스/드레인 전극(55b/55c)과 동일 물질로 도전층(58)을 형성한다.

이후, 도 7d에 도시한 바와 같이, 상기 도전층(58)을 포함한 전면에 보호막(60)을 형성하고, 상기 드레인 전극(55c)과 도전층(58)이 노출되도록 상기 보호막(60)의 일부를 제거하여 콘택홀을 형성한 후, 상기 콘택홀을 통해 드레인 전극(55c) 및 도전층(58)과 연결되는 화소전극(57)을 형성하여 TFT기판을 완료한다.

마지막으로, 도면에는 도시되지 않았지만, 상기 TFT기판인 제 1 기판(41)과 대향되는 칼라필터 기판인 제 2 기판(41a)과의 사이에 액정층(43)을 형성하면 본 발명의 제 2 실시예에 따른 액정표시장치 제조공정이 완료된다.

발명의 효과

이상 상술한 바와 같이, 본 발명의 액정표시장치 및 그 제조방법은 다음과 같은 효과가 있다.

스토리지 커패시터를 면적 대비 고용량으로 형성함에 따라 용량 확보를 위해 더 이상 감소시킬 수 없었던 게이트배선의 폭을 감소시키는 것에 의해 개구율을 향상시킬 수 있고, 그로 인하여 고화질의 액정표시장치를 제공할 수 있다.

(57) 청구의 범위

청구항 1.

제 1 영역과 제 2 영역으로 정의된 제 1 기판;

상기 제 1, 제 2 영역에 각각 형성된 스토리지 커패시터용 전극 및 게이트전극;

상기 제 1 기판 상에 형성되며 상기 제 1 영역이 제 2 영역에 비해 작은 두께를 갖는 게이트 절연층;

상기 제 2 영역의 상기 게이트 절연층 상에 적층된 반도체층 및 소스/드레인 전극 그리고 상기 제 1 영역의 상기 게이트 절연층 상에 형성된 도전층;

상기 드레인 전극 및 상기 도전층과 전기적으로 연결된 화소전극;

상기 제 1 기판과 대향하는 제 2 기판;

상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서, 상기 제 1 영역의 게이트 절연층은 단층막이고, 상기 제 2 영역의 게이트 절연층은 이층막으로 구성되는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 2 항에 있어서, 상기 제 1 영역의 게이트 절연층은 100Å 4000Å 범위의 두께를 갖는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항에 있어서, 상기 제 1 영역은 스토리지 커패시터 영역이고, 상기 제 2 영역은 박막트랜지스터 영역인 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1 항에 있어서, 상기 제 2 기판은,

색상을 표현하기 위한 복수개의 칼라필터 패턴들과,

상기 각 칼라필터 패턴 사이의 구분 및 광차단 역할을 수행하는 블랙매트릭스와,

상기 액정에 전압을 인가하기 위한 공통전극이 더 구비되는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 1 영역과 제 2 영역으로 정의된 제 1 기판을 준비하는 단계;

상기 제 1 기판 상의 제 1 영역에 스토리지 커패시터용 전극을 형성하고, 상기 제 2 영역에 게이트 전극을 형성하는 단계;

상기 제 1 영역이 상기 제 2 영역에 비해 더 작은 두께를 갖도록 상기 제 1 기판 상의 전면에 게이트 절연층을 형성하는 단계;

상기 제 2 영역의 상기 게이트 절연층 상에 반도체층 및 소스/드레인 전극을 순차적으로 형성하고, 상기 제 1 영역의 상기 게이트 절연층 상에 도전층을 형성하는 단계;

상기 드레인 전극 및 상기 도전층과 전기적으로 연결되는 화소전극을 형성하는 단계;

상기 제 1 기판과 대향하는 제 2 기판과의 사이에 액정층을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 7.

제 6 항에 있어서, 상기 게이트전극 및 스토리지 커패시터의 제 1 전극 형성시 게이트배선을 동시에 형성하고, 상기 소스/드레인 전극 형성시 데이터배선을 동시에 형성하는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 8.

제 6 항에 있어서, 상기 제 2 기판 상에 복수개의 칼라필터 패턴들과, 블랙매트릭스와 공통전극을 형성하는 것을 포함하여 이루어지는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 9.

제 6 항에 있어서, 상기 게이트 절연층을 형성하는 단계는,

상기 게이트 전극 및 스토리지 커패시터용 전극을 포함한 제 1 기판 상에 제 1 절연층을 형성하는 단계와,

상기 스토리지 커패시터용 전극의 상부면을 노출시키는 단계와,

상기 노출된 스토리지 커패시터용 전극 상부면을 포함한 제 1 절연층 상에 제 2 절연층을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 10.

제 6 항에 있어서, 상기 게이트 절연층을 형성하는 단계는,

상기 게이트 전극 및 스토리지 커패시터용 전극을 포함한 전면에 절연층을 형성하는 단계와,

상기 스토리지 커패시터용 전극 상부의 절연층을 소정깊이로 식각하는 단계를 포함하는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 11.

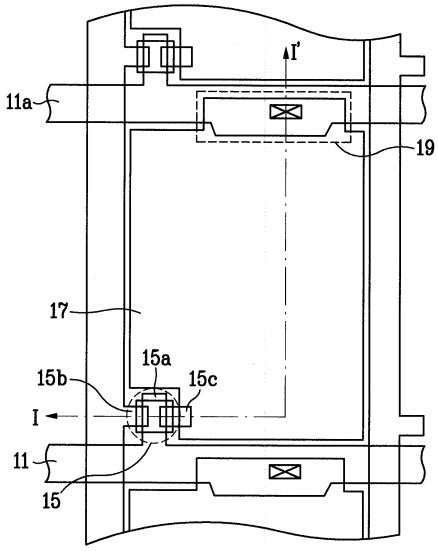
제 9 항에 있어서, 상기 제 2 절연층은 100Å 4000Å 범위의 두께로 형성하는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 12.

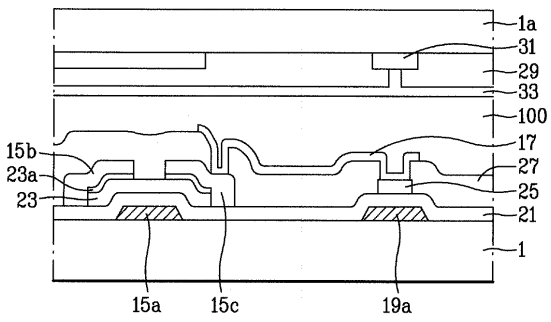
제 10 항에 있어서, 상기 스토리지 커패시터용 전극 상부의 절연층은 4000Å 이하가 되도록 식각 속도를 조절하는 것을 특징으로 하는 액정표시장치 제조방법.

도면

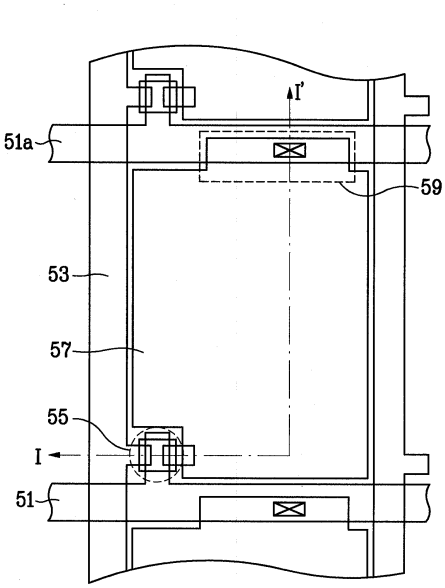
도면 1


I'
11a
19
17
15a
15b
15c
I
11
15

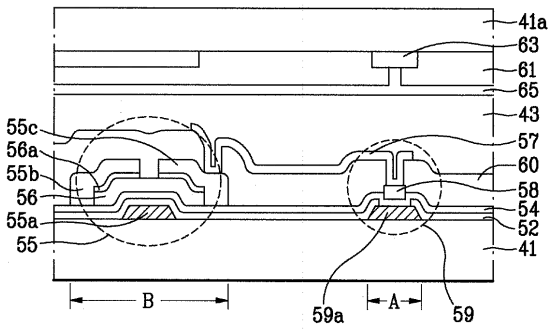
도면 2


1a
31
29
33
100
17
27
25
21
1
15b
23a
23
15a
15c
19a

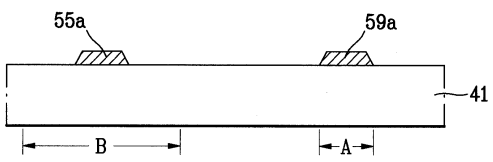
도면 3


I'
51a
59
53
57
55
I
51

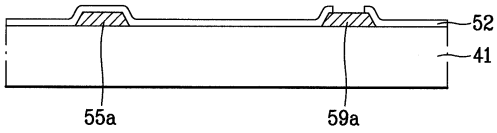
도면 4


41a
63
61
65
43
55c
56a
55b
56
55a
55
57
60
58
54
52
41
B
59a
A
59

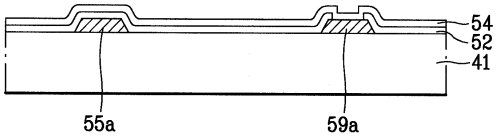
도면 5a


55a
59a
41
B
A

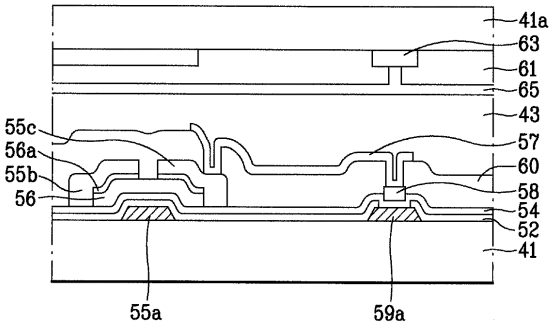
도면 5b



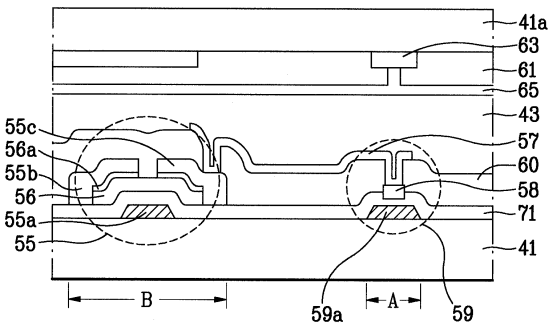
도면 5c



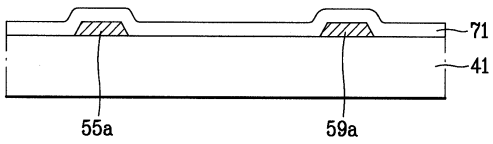
도면 5d



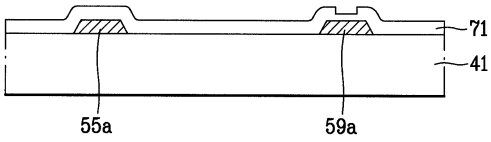
도면 6



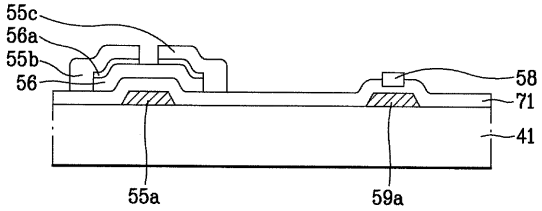
도면 7a



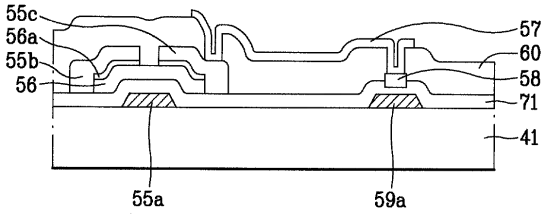
도면 7b



도면 7c



도면 7d



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020020054852A	公开(公告)日	2002-07-08
申请号	KR1020000084092	申请日	2000-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM WOOHYUN 김우현 YOO HONGSUK 유홍석		
发明人	김우현 유홍석		
IPC分类号	G02F1/1362 G02F1/136		
CPC分类号	G02F1/136213		
代理人(译)	金勇 新昌		
其他公开文献	KR100404225B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及一种液晶显示装置，该液晶显示装置能够通过形成相对于面积的高容量的存储电容器来减小栅极布线的宽度，并且通过提高其开口率来实现高图像质量，并且，在第一基板上的各个区域中形成存储电容器电极和栅电极，第一区域的厚度小于第二区域的厚度，半导体层和源/漏电极堆叠在第二区域中的栅极绝缘层上，导电层形成在第一区域中的栅极绝缘层上;像素电极电连接到导电层，第二基板面对第一基板，它被配置为包括形成的液晶层。 4 指数方面 存储电容，高孔径比 - 1 -