



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년02월16일
(11) 등록번호 10-0883462
(24) 등록일자 2009년02월05일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2002-0079028

(22) 출원일자 2002년12월12일

심사청구일자 2006년06월16일

(65) 공개번호 10-2003-0048350

(43) 공개일자 2003년06월19일

(30) 우선권주장

JP-P-2001-00379531 2001년12월13일 일본(JP)

(56) 선행기술조사문헌

JP11038424 A*

KR1020010081454 A*

JP13272665 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

샤프 가부시키키가이샤

일본 오사카후 오사카시 아베노구 나가이쎄쵸 22
방 22고

(72) 발명자

다나카요시노리

일본가나가와켄가와사키시나카하라꾸가미코다나카
4조메1-1후지쓰디스플레이테크놀로지스코포레이션
내

다니구찌요지

일본가나가와켄가와사키시나카하라꾸가미코다나카
4조메1-1후지쓰디스플레이테크놀로지스코포레이션
내

(뒷면에 계속)

(74) 대리인

구영창, 주성민

전체 청구항 수 : 총 5 항

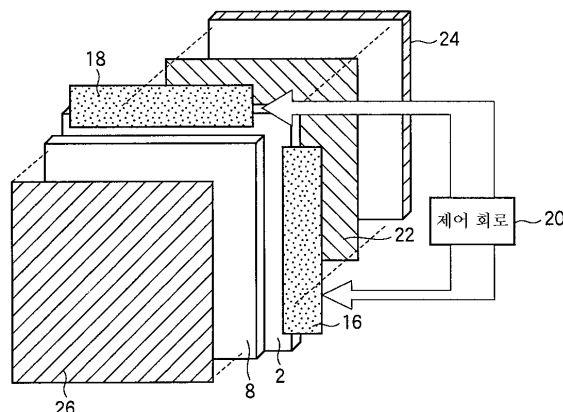
심사관 : 임동재

(54) 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치에 관한 것으로, 제조 비용을 저감시킬 수 있으며, 양호한 표시 품질을 얻을 수 있는 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치를 제공하는 것을 목적으로 한다. 대향하여 배치되는 대향 기판과 함께, 액정에 모노머를 혼합한 액정 조성물을 협지하는 TFT 기판(2)과, TFT 기판(2) 위에 절연막을 개재하여 상호 교차하여 형성된 복수의 버스 라인(4, 10)과, 복수의 버스 라인(4, 10)의 교차 위치 근방에 형성된 박막 트랜지스터와, 모노머를 중합하여 폴리머화할 때에 화소 전극에 전압을 인가하기 위해 형성된 복수의 폴리머화용 박막 트랜지스터(36)와, 복수의 폴리머화용 박막 트랜지스터(36)의 게이트 전극에 전기적으로 접속된 제1 폴리머화용 공통 전극 배선(38)을 구비하도록 구성한다.

대표도 - 도1



(72) 발명자

나가세요지

일본가나가와켄가와사끼시나카하라꾸가미코다나카
4쵸메1-1후지쓰디스플레이테크놀로지스코퍼레이션
내

미야따도모유키

일본가나가와켄가와사끼시나카하라꾸가미코다나카
4쵸메1-1후지쓰가부시끼가이사내

특허청구의 범위

청구항 1

대향하여 배치되는 대향 기관과 함께, 액정에 모노머를 혼합한 액정 조성물을 협지하는 기관과,
 상기 기관 위에 절연막을 개재하여 상호 교차하여 형성된 복수의 버스 라인과,
 상기 복수의 버스 라인에 의해 획정된 화소 영역마다 형성된 화소 전극과,
 상기 복수의 버스 라인의 교차 위치에 형성된 박막 트랜지스터와,
 상기 모노머를 중합하여 폴리머화할 때에 상기 화소 전극에 전압을 인가하기 위해 형성된 복수의 폴리머화용 박막 트랜지스터와,
 상기 복수의 폴리머화용 박막 트랜지스터의 게이트 전극에 전기적으로 접속된 제1 폴리머화용 공통 전극 배선을 구비하고,
 상기 복수의 버스 라인은 상기 폴리머화용 박막 트랜지스터를 통하여 상호 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기관.

청구항 2

삭제

청구항 3

제1항에 있어서,
 상기 복수의 폴리머화용 박막 트랜지스터의 드레인 전극에 전기적으로 접속된 제2 폴리머화용 공통 전극 배선을 더 구비하며,
 상기 복수의 버스 라인은, 인접하는 상기 폴리머화용 박막 트랜지스터의 소스 전극에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기관.

청구항 4

제1항 또는 제3항에 있어서,
 상기 폴리머화용 박막 트랜지스터의 각 형성층은 상기 박막 트랜지스터의 각 형성층과 동일한 형성 재료로 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기관.

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

대향하여 배치되는 2매의 기관과, 상기 2매의 기관 사이에 봉입된 액정을 갖는 액정 표시 장치에 있어서,
 상기 2매의 기관 중 적어도 한쪽에, 제1항 또는 제3항에 기재된 액정 표시 장치용 기관이 이용되는 것을 특징으로 하는 액정 표시 장치.

청구항 10

제9항에 있어서,

상기 액정은 마이너스의 유전율 이방성을 갖고 있는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <60> 본 발명은, 정보 기기 등의 표시 장치를 구성하는 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치에 관한 것이다.
- <61> 마이너스의 유전율 이방성을 갖는 액정을 수직 배향시키고, 배향 규제용 구조물로서 기판 위에 댐 구조(선형 돌기)나 전극의 슬릿을 형성한 MVA 모드(Multi-domain Vertical Alignment mode)의 액정 표시 장치가 알려져 있다. 배향 규제용 구조물을 설치하고 있기 때문에, 배향막에 러빙 처리를 실시하지 않아도 전압 인가 시의 액정 배향 방위를 복수 방위로 제어 가능하다. MVA 모드의 액정 표시 장치는, 종래의 TN(Twisted Nematic) 모드의 액정 표시 장치에 비교하여 시각 특성이 우수하다.
- <62> 액정 분자를 배향 규제하는 다른 방법으로서, 폴리머스테빌라이즈(PS) 방식이 있다. PS 방식에서는 마이너스의 유전율 이방성을 갖는 액정에 자외선(UV; Ultra Violet rays) 조사로 중합하는 모노머를 미소량 첨가한 액정 조성물을 상호 대향하는 면에 수직 배향막이 형성된 2매의 기판 사이에 밀봉한다. 그 후, 기판 사이에 소정의 전압을 인가하여 액정 분자를 틸트(경사)시킨 상태에서 UV를 조사하여, 모노머를 중합하여 폴리머화시킨다.
- <63> 도 18은 모노머가 중합하여 폴리머화한 액정 조성물의 상태를 도시하는 개념도이다. 도 18에 도시한 바와 같이, 2매의 유리 기판(112, 113)의 대향면에는, 전극(114, 115)이 형성되어 있다. 전극(114, 115) 위에는 수직 배향막(116, 117)이 각각 형성되어 있다.
- <64> 양 기판 사이의 액정층(118)은, 기판면에 거의 수직으로 배향되는 액정 분자(102)와, 소정의 프리틸트각으로 틸트되어 있는 모노머(104)가 중합하여 형성된 폴리머 네트워크(106)로 구성되어 있다. 폴리머 네트워크(106)는 전원(140) 및 스위치(142)에 의해 전극(114, 115) 사이에 소정의 전압이 인가된 상태에서, 액정층(118)에 UV가 조사됨으로써 형성된다. 폴리머 네트워크(106)는 기판면에 대하여 소정의 프리틸트각으로 고정화되기 때문에, 주위의 액정 분자(102)가 특정한 방향으로 경사하는 계기가 된다. 이 때문에, PS 방식에 따른 MVA 모드의 액정 표시 장치는, 종래 멀티 도메인화에 필요한 배향 규제용 구조물이 불필요하게 되어, 제조 프로세스를 간략화할 수 있다는 이점을 갖고 있다.
- <65> 또한, 폴리머화한 액정 분자는 다른 액정 분자(호스트 액정)와 비교하여 임계값 전압이 저하하고, 저계조에서의 구동시에는 다른 액정 분자보다 선행하여 응답하기 때문에, 저계조에서의 액정 분자의 응답 속도가 개선된다.
- <66> 이 PS 방식으로는, 소정의 프리틸트각을 제공하기 위해 액정층(118)에 소정의 전압을 인가하면서 UV를 조사하는 것이 필요하다. 액정층(118)에 전압을 인가하기 위해서는, 데이터 버스 라인에 소정의 전압(계조 신호)을 인가함과 함께, 각 화소의 박막 트랜지스터(TFT ; Thin Film Transistor)를 온 상태로 하기 위해 게이트 버스 라인에 소정의 전압을 인가할 필요가 있다.
- <67> 각 버스 라인에의 전압 인가는, 일반적으로 프로빙에 따른 방법이나, 주변 접속선(공통 배선)을 이용하는 방법 등이 이용된다. 전자는 컨택트 프로버 등을 이용하여, 각각이 전기적으로 독립되어 있는 버스 라인의 단자부에 프로빙하고, 소정의 전압을 인가하는 것이다. 또한, 후자는 미리 복수의 버스 라인에 전기적으로 접속된 주변 접속선을 이용하여 전압을 인가하는 것이다.

발명이 이루고자 하는 기술적 과제

- <68> 도 19는 프로빙에 의해 각 버스 라인(120)에 전압을 인가할 때의 상태를 도시하고 있다. 도 19에 도시한 바와 같이, 컨택트 프로버(도시하지 않음)는 복수의 프로빙 핀(122)을 각 버스 라인(120)의 단자부(124)에 각각 접촉

시킴에 의해, 각 버스 라인(120)에 소정의 전압을 인가하도록 되어 있다.

- <69> 그러나, 최근의 배선 패턴의 고정밀화에 따라, 버스 라인(120) 사이의 간격 P가 좁아지기 때문에, 프로빙이 곤란해진다. 또한, 버스 라인(120)의 개수의 증가에 따라, 필요한 프로빙 핀(122)의 개수도 증가하기 때문에, 모든 프로빙 핀(122)을 확실하게 단자부(124)에 접촉시키는 것이 한층 곤란해진다.
- <70> 도 19에서는, 도면 중 좌측으로부터 3개체의 프로빙 핀(122')은 단자부(124')에 접촉되어 있지 않다. 이와 같이, 확실한 프로빙이 되지 않으면, 단자부(124')에 접속되는 버스 라인(120') 위의 각 화소에 소정의 전압이 인가되지 않기 때문에, PS화에 의한 액정 분자(102)의 프리틸트각 제어가 불충분해진다. 이 때문에, 버스 라인(120') 위가 표시 결함(선 결함)이 되어, 표시 품질이 저하하는 문제가 생긴다.
- <71> 한편, 도 20은 전압 인가에 이용되는 주변 접속선의 구성을 도시하고 있다. 도 20에 도시한 바와 같이, 각 버스 라인(120)의 단자부(124)는 주변 접속선(126)에 의해 각각 전기적으로 접속되어 있다. 주변 접속선(126)에는, 전압 인가용 패드(128)가 전기적으로 접속되어 있다. 하나의 전압 인가용 패드(128)에 프로빙 핀(도 20에서는 도시하지 않음)을 접촉시킴에 의해, 복수의 버스 라인(120)에 소정의 전압을 인가할 수 있게 되어 있다.
- <72> 그러나, 전기적으로 접속된 각 버스 라인(120)은, 패널 제조 공정 이후의 공정에서 전기적으로 분리할 필요가 있다. 이 때문에, 도면 내의 일점쇄선 α 로 유리 기판을 절단하는 2차 스크라이브를 행하거나, 마찬가지로 일점쇄선 α 로 주변 접속선(126)과 각 단자부(124) 사이의 배선을 레이저로 절단하는 등 어느 한 공정이 여분으로 필요하게 된다. 따라서, 제조 비용이 증가한다는 문제가 생기고 있다.
- <73> 본 발명의 목적은, 제조 비용을 저감시킬 수 있고, 양호한 표시 품질을 얻을 수 있는 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치를 제공하는 것에 있다.

발명의 구성 및 작용

- <74> 상기 목적은, 대향하여 배치되는 대향 기판과 함께, 액정에 모노머를 혼합한 액정 조성물을 협지하는 기판과, 상기 기판 위에 절연막을 개재하여 상호 교차하여 형성된 복수의 버스 라인과, 상기 복수의 버스 라인에 의해 형성된 화소 영역마다 형성된 화소 전극과, 상기 복수의 버스 라인의 교차 위치 근방에 형성된 박막 트랜지스터와, 상기 모노머를 중합하여 폴리머화할 때에 상기 화소 전극에 전압을 인가하기 위해 형성된 복수의 폴리머화용 박막 트랜지스터와, 상기 복수의 폴리머화용 박막 트랜지스터의 게이트 전극에 전기적으로 접속된 제1 폴리머화용 공통 전극 배선을 구비하는 것을 특징으로 하는 액정 표시 장치용 기판에 의해 달성된다.
- <75> [제1 실시 형태]
- <76> 본 발명의 제1 실시 형태에 따른 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치에 대하여 도 1 내지 도 6을 이용하여 설명한다. 본 실시의 형태에서는, 폴리머화용 TFT와, 폴리머화용 TFT의 게이트 전극에 전기적으로 접속된 폴리머화용 공통 전극 배선을 이용하여, 액정에 혼합된 모노머를 중합하여 폴리머화할 때에만 복수의 버스 라인이 전기적으로 접속되도록 하고 있다. 이하, 본 실시의 형태에 따른 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치에 대하여, 실시예1-1 및 1-2를 이용하여 구체적으로 설명한다.
- <77> (실시예1-1)
- <78> 우선, 실시예1-1에 따른 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치에 대하여 도 1 내지 도 4를 이용하여 설명한다. 도 1은 본 실시예에 따른 액정 표시 장치의 개략 구성을 도시하고 있다. 액정 표시 장치는 TFT 등이 형성된 TFT 기판(2)과 컬러 필터(CF; Color Filter) 등이 형성된 CF 기판(8)을 대향시켜 접합하고, 액정과 모노머를 혼합한 액정 조성물을 그 사이에 봉입한 구조를 갖고 있다.
- <79> 도 2는 TFT 기판(2) 위에 형성된 소자의 등가 회로를 도시하고 있다. TFT 기판(2) 위에는 도 2에서 좌우 방향으로 연장되는 게이트 버스 라인(10)이, 상호 평행하게 복수개 형성되어 있다. 또한, 도시하지 않은 절연막을 개재하여 게이트 버스 라인(10)에 거의 직교하여 도면에서 상하 방향으로 연장되는 데이터 버스 라인(4)이 상호 평행하게 복수개 형성되어 있다. 복수의 게이트 버스 라인(10)과 데이터 버스 라인(4)으로 둘러싸인 각 영역이 TFT 기판(2)측의 화소 영역이 된다. 각 화소 영역에는 TFT(12)와 화소 전극(30)이 형성되어 있다. 각 TFT(12)의 드레인 전극은 인접하는 데이터 버스 라인(4)에 접속되고, 게이트 전극은 인접하는 게이트 버스 라인(10)에 접속되고, 소스 전극은 화소 전극(30)에 접속되어 있다. 각 화소 영역의 거의 중앙에는, 게이트 버스 라인(10)과 평행하게 축적 용량 버스 라인(14)이 형성되어 있다. 이들 TFT(12)나 화소 전극(30), 각 버스 라인(4,

10, 14)은 포토리소그래피 공정으로 형성되고, 「성막→레지스트 도포→노광→현상→에칭→레지스트 박리」라는 일련의 반도체 프로세스를 반복하여 형성한다.

- <80> 한편, 도시는 생략하고 있지만, CF 기관(8) 위에는 CF 기관(8)측의 화소 영역을 확정하는 차광막(BM)이 형성되어 있다. 또한, CF 기관(8)측의 각 화소 영역에는 CF 수지층 R, G, B 중 어느 하나가 형성되어 있다.
- <81> 다시 도 1에서, 액정을 밀봉하여 CF 기관(8)과 대향 배치된 TFT 기관(2)에는 복수의 게이트 버스 라인(10)을 구동하는 드라이버 IC가 실장된 게이트 구동 회로(16)와, 복수의 데이터 버스 라인(4)을 구동하는 드라이버 IC가 실장된 드레인 구동 회로(18)가 설치되어 있다. 이들 구동 회로(16, 18)는 제어 회로(20)로부터 출력된 소정의 신호에 기초하여, 주사 신호나 데이터 신호를 소정의 게이트 버스 라인(10) 혹은 데이터 버스 라인(4)에 출력하도록 되어 있다. TFT 기관(2)의 소자 형성면과 반대측의 기판면에는 편광판(22)이 배치되고, 편광판(22)의 TFT 기관(2)과 반대측의 면에는 백 라이트 유닛(24)이 설치되어 있다. CF 기관(8)의 CF 형성면과 반대측의 면에는, 편광판(22)과 크로스니콜로 배치된 편광판(26)이 접촉되어 있다.
- <82> 도 3은 본 실시예에 따른 액정 표시 장치용 기관의 드레인 구동 회로(18)가 접속되는 일단부의 구성을 도시하고 있다. 또한, 도 4는 해당 일단부를 포함하는 등가 회로를 도시하고 있다. 도 3 및 도 4에 도시한 바와 같이, 복수의 데이터 버스 라인(4a~4i)의 단부에는, 단자부(6a~6i)가 각각 형성되어 있다. 또한, 데이터 버스 라인(4b, 4i)에는 각 화소 전극에 소정의 전압을 인가하기 위한 전압 인가용 패드(32b, 32i)가 전기적으로 접속되어 있다. 전압 인가용 패드(32)는 소정 개수의 데이터 버스 라인(4)마다 1개씩 설치되어 있다.
- <83> 표시 영역(40)에는 화소마다 TFT(12)가 형성되어 있다. 각 화소에서는 화소 전극 및 공통 전극(모두 도시하지 않음)과 양 전극 사이의 액정층으로 액정 용량 C_{lc}이 형성되어 있다. 또한, 축적 용량 버스 라인(14) 및 중간 전극(도시하지 않음) 사이에, 화소 전극 및 공통 전극 사이의 전위차를 유지하기 위한 보조 용량 C_s가 액정 용량 C_{lc}에 병렬로 형성되어 있다.
- <84> 데이터 버스 라인(4a~4i)의 단자부(6a~6i)의 근방에는, 각 데이터 버스 라인(4a~4i)과 절연막을 개재하여 거의 직교하도록, 제1 폴리머화용 공통 전극 배선(38)이 형성되어 있다. 폴리머화용 공통 전극 배선(38)은 게이트 버스 라인(10)과 동일한 형성 재료로, 게이트 버스 라인(10)의 형성과 동시에 형성되어 있다. 폴리머화용 공통 전극 배선(38)의 단부에는 전압 인가용 패드(34)가 형성되어 있다. 데이터 버스 라인(4a~4i)과 폴리머화용 공통 전극 배선(38)과의 교차 위치 근방에서, 인접하는 데이터 버스 라인(4a~4i) 사이에는 폴리머화용 TFT(36a~36h)가 형성되어 있다. 폴리머화용 TFT(36a~36h)의 각 형성층은, 각 화소 영역에 형성된 TFT(12)의 각 형성층과 동일한 형성 재료로, TFT(12)의 각 형성층의 형성과 동시에 형성되어 있다. 폴리머화용 TFT(36a~36h)의 소스 전극 및 드레인 전극은 각각 인접하는 데이터 버스 라인(4a~4i)에 전기적으로 접속되어 있다. 또한, 폴리머화용 TFT(36a~36h)의 게이트 전극은 폴리머화용 공통 전극 배선(38)에 전기적으로 접속되어 있다.
- <85> 전압 인가용 패드(34)를 통하여 폴리머화용 공통 전극 배선(38)에 인가하는 직류(DC) 전압을 V_{gc}로 하고, 전압 인가용 패드(32b)를 이용하여 데이터 버스 라인(4b)에 인가하는 전압을 V_d로 한다. 전압 V_d는 데이터 버스 라인(4b) 양측에 배치된 폴리머화용 TFT(36a, 36b)의 드레인 전극에 인가된다. 전압 V_{gc}가 전압 V_d보다 크면(V_{gc}>V_d), 폴리머화용 TFT(36a, 36b)는 온 상태가 된다. 이에 의해, 데이터 버스 라인(4b)에 인접하는 데이터 버스 라인(4a, 4c)에 전압 V_d가 인가되게 된다.
- <86> 마찬가지로, 전압 인가용 패드(32i)를 통하여 데이터 버스 라인(4i)에 전압 V_d를 인가해도 인접하는 폴리머화용 TFT(32i, 32j)(폴리머화용 TFT(32j)는 도시하지 않음)의 드레인 전극에 전압 V_d가 인가된다. 전압 V_{gc}가 전압 V_d보다 크면(V_{gc}>V_d), 폴리머화용 TFT(36i)는 온 상태가 된다. 이에 의해, 데이터 버스 라인(4i)에 인접하는 데이터 버스 라인(4h, 4j)(데이터 버스 라인(4j)은 도시하지 않음)에 전압 V_d가 인가된다. 이와 같이, 전압 인가용 패드(32b, 32i)로부터 인가된 전압 V_d는 인접하는 데이터 버스 라인(4a~4i)에 순차적으로 전파된다.
- <87> 이 때, 각 데이터 버스 라인(4a~4i)은 온 상태의 폴리머화용 TFT(36a~36h)의 저항 R(예를 들면 $1 \times 10^7 \Omega$ 이하)을 통하여 직렬로 접속되기 때문에, 전압 V_d의 전파 속도는 폴리머화용 TFT(36a~36h)의 기입 특성 τ 에 의해 결정된다. 소정 시간 경과 후, TFT 기관(2) 위의 모든 데이터 버스 라인(4)에는 동일한 전압 V_d가 인가된다. 이 때문에, 각 게이트 버스 라인(10)에 전압 V_d보다 큰 전압 V_{gp}(V_{gp}>V_d)를 인가하여 각 화소의 TFT(12)를 온 상태로 함으로써, 화소 전극(30)에 전압 V_d가 인가된다.
- <88> 도시를 생략하고 있지만, 게이트 버스 라인(10)을 데이터 버스 라인(4a~4i)과 마찬가지로의 구성으로 해도 된다. 즉, 게이트 버스 라인(10)의 단자부 근방에는, 게이트 버스 라인(10)과 절연막을 개재하여 거의 직교하

도록, 제1 폴리머화용 공통 전극 배선이 형성된다. 제1 폴리머화용 공통 전극 배선은 데이터 버스 라인(4)과 동일한 형성 재료로, 데이터 버스 라인(4)의 형성과 동시에 형성된다. 게이트 버스 라인(10)과 제1 폴리머화용 공통 전극 배선과의 교차 위치 근방에서, 인접하는 게이트 버스 라인(10) 사이에는 폴리머화용 TFT가 형성된다. 폴리머화용 TFT의 각 형성층은, 각 화소 영역에 형성된 TFT(12)의 각 형성층과 동일한 형성 재료로, TFT(12)의 각 형성층의 형성과 동시에 형성된다. 폴리머화용 TFT의 소스 전극 및 드레인 전극은 각각 인접하는 게이트 버스 라인(10)에 전기적으로 접속된다. 또한, 폴리머화용 TFT의 게이트 전극은 제1 폴리머화용 공통 전극 배선에 전기적으로 접속된다.

<89> 이 경우, 폴리머화용 TFT를 온 상태로 하기 위해, 제1 폴리머화용 공통 전극 배선에는 게이트 버스 라인(10)에 인가되는 전압 V_{gp} 보다도 더 큰 전압 V_{gc}' ($V_{gc}' > V_{gp} > V_d$)를 인가할 필요가 있다.

<90> CF 기관(8) 위로부터 인출되는 배선을 통하여 공통 전극에 전기적으로 접속되어 있는 전압 인가용 패드(도시하지 않음)에는, 공통 전압 V_c 가 인가된다. 따라서, 액정층에는 전압 V_c 와 전압 V_d 와의 차의 절댓값의 전압($|V_c - V_d|$)이 인가된다. 전압이 인가된 상태에서 액정층에 UV를 조사함으로써, 액정층 내의 모노머가 중합하여 폴리머화하고, 액정 분자에 소정의 프리틸트각을 부여하는 폴리머 네트워크가 형성된다. 프리틸트의 방향을 복수개 정함으로써, 멀티 도메인화가 가능해진다.

<91> 폴리머 네트워크 형성에 필요한 모노머로서, 예를 들면 다이니폰잉크사 제조의 액정성 아크릴레이트모노머(UCL-001)가 이용된다. 액정층에는 0.3~3wt%의 모노머를 첨가한다. 이 상태에서 액정층에 3~7V의 DC 전압을 인가하면서, 파장 300~400nm의 UV광을 1000~3000mJ의 조사 에너지로 조사함으로써, 모노머는 중합하여 폴리머화하고, 소정의 프리틸트각을 갖는 액정 분자가 형성된다. 이 프리틸트각은 첨가하는 모노머량, 모노머에 첨가하는 광중합 개시제량, UV 조사량, 및 인가 전압 등에 의존한다.

<92> 제품 완성 후에는, 실제로 구동시킬 때에 데이터 버스 라인(4)에 인가되는 게조 전압 V_{d1} 보다도 작은 전압 V_{gc1} ($V_{gc1} < V_{d1}$)이, 항상 폴리머화용 공통 전극 배선(38)에 인가되도록 한다. 이에 의해, 폴리머화용 TFT(36)가 항상 오프 상태로 되어 저항값이 상승하기 때문에, 각 데이터 버스 라인(4)은 전기적으로 분리된다. 또한, 게이트 버스 라인(10)측에 데이터 버스 라인(4)과 마찬가지로의 폴리머화용 TFT 및 제1 폴리머화용 공통 전극 배선을 형성했을 때에는 실제로 구동시킬 때에 게이트 버스 라인(10)에 인가되는 게이트 전압 V_{gp1} 보다도 작은 전압 V_{gc1}' ($V_{gc1}' < V_{gp1}$)이 되는 전압이 제1 폴리머화용 공통 전극 배선에 항상 인가되도록 한다. 이에 의해, 폴리머화용 TFT가 항상 오프 상태로 되어 저항값이 상승하기 때문에, 각 게이트 버스 라인(10)은 전기적으로 분리된다.

<93> 본 실시예에서는, 소정 개수의 데이터 버스 라인(4)(게이트 버스 라인(10))마다 하나의 전압 인가용 패드(32)가 설치되어 있다. 이 때문에, 프로빙 핀을 각 전압 인가용 패드(32)에 접촉시키는 것이 용이해진다. 또한, 각 버스 라인(4, 10)에 인가되는 전압보다도 작은 전압을 폴리머화용 공통 전극 배선(38)에 항상 인가함으로써, 각 버스 라인(4, 10)은 각각 전기적으로 분리된다. 따라서, 레이저 조사에 따른 배선의 절단이나 2차 스크라이브 등의 공정이 불필요해지기 때문에, 제조 비용이 증가하는 것을 억제할 수 있다.

<94> (실시예1-2)

<95> 이어서, 실시예1-2에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치에 대하여 도 5 및 도 6을 이용하여 설명한다. 도 5는 본 실시예에 따른 액정 표시 장치용 기관의 일단부의 구성을 도시하고 있다. 또한, 도 6은 해당 일단부를 포함하는 등가 회로를 도시하고 있다. 또, 도 3 및 도 4에 도시한 실시예1-1과 동일한 기능 작용을 갖는 구성 요소에 대해서는, 동일한 부호를 붙여 그 설명을 생략한다.

<96> 도 5 및 도 6에 도시한 바와 같이, 데이터 버스 라인(4a~4f)의 단자부(6a~6f)의 근방에는 폴리머화용 공통 전극 배선(38)에 거의 평행하게, 제2 폴리머화용 공통 전극 배선(39)이 형성되어 있다. 폴리머화용 공통 전극 배선(39)은 게이트 버스 라인(10)과 동일한 형성 재료로, 게이트 버스 라인(10)의 형성과 동시에 형성되어 있다. 폴리머화용 공통 전극 배선(39)의 단부에는 전압 인가용 패드(35)가 형성되어 있다. 데이터 버스 라인(4a~4f)과 폴리머화용 공통 전극 배선(38)과의 교차 위치 근방에는 폴리머화용 TFT(37a~37f)가 형성되어 있다. 폴리머화용 TFT(37a~37f)의 각 형성층은 각 화소 영역에 형성된 TFT(12)의 각 형성층과 동일한 형성 재료로, TFT(12)의 각 형성층의 형성과 동시에 형성되어 있다. 폴리머화용 TFT(37a~37f)의 드레인 전극은 도시하지 않은 절연막을 개구하여 형성된 접속부(41)를 통하여 폴리머화용 공통 전극 배선(39)에 전기적으로 접속되어 있다. 폴리머화용 TFT(37a)의 소스 전극은 데이터 버스 라인(4a)에 전기적으로 접속되어 있다. 마찬가지로, 폴리머화용 TFT(37b~37f)의 소스 전극은 데이터 버스 라인(4b~4f)에 각각 전기적으로 접속되어 있다.

- <97> 전압 인가용 패드(34)를 이용하여 폴리머화용 공통 전극 배선(38)에 인가하는 전압을 V_{gc} 로 하고, 전압 인가용 패드(35)를 이용하여 폴리머화용 공통 전극 배선(39)에 인가하는 전압을 V_d 로 한다. 전압 V_d 는, 각 폴리머화용 TFT(37a~37f)의 드레인 전극에 인가된다. 전압 V_{gc} 가 전압 V_d 보다 크면($V_{gc} > V_d$), 폴리머화용 TFT(37a~37f)는 온 상태가 된다. 이에 의해, 폴리머화용 TFT(37a~37f)의 소스 전극에 전기적으로 접속된 데이터 버스 라인(4a~4f)에 전압 V_d 가 인가된다.
- <98> 이 때, 각 데이터 버스 라인(4a~4f)은, 온 상태의 폴리머화용 TFT(36a~36f)의 저항 r (예를 들면 $1 \times 10^7 \Omega$ 이하)을 통하여 병렬로 접속된다. 이 때문에, 실시예1-1과 비교하여 단시간에 데이터 버스 라인(4a~4f)에 전압 V_d 를 인가할 수 있다. 이 후, 각 게이트 버스 라인(10)에 전압 V_d 보다 큰 전압 V_{gp} ($V_{gp} > V_d$)를 인가하여 각 화소의 TFT(12)를 온 상태로 함으로써, 화소 전극(30)에 전압 V_d 가 인가된다. 본 실시예에 의해서도, 실시예1-1과 마찬가지로의 효과를 발휘할 수 있다.
- <99> 이상 설명한 바와 같이, 본 실시의 형태에 따르면, 제조 비용을 저감시킬 수 있고, 양호한 표시 품질을 얻을 수 있다.
- <100> [제2 실시 형태]
- <101> 이어서, 본 발명의 제2 실시 형태에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치에 대하여 도 7 내지 도 17을 이용하여 설명한다. 도 7은, 본 실시의 형태의 전체가 되는 종래의 TFT 기관(2)의 TFT(12) 근방의 구성을 도시하고 있다. 도 7에 도시한 바와 같이, TFT(12)는 도 7에서 좌우 방향으로 연장되는 게이트 버스 라인(10)과, 도시하지 않은 절연막을 개재하여 게이트 버스 라인(10)에 거의 직교하여 도면에서 상하 방향으로 연장되는 데이터 버스 라인(4)과의 교차 위치 근방에 형성되어 있다. TFT(12)의 드레인 전극(42)은 데이터 버스 라인(4)으로부터 인출되어 있다. 드레인 전극(42)의 단부는 게이트 버스 라인(10) 위에 비정질 실리콘(a-Si) 등으로 형성된 동작 반도체층(56)의 일단 변측에 배치되어 있다.
- <102> 한편, 소스 전극(44)은 그 단부가 동작 반도체층(56) 위의 타단 변측에 배치되도록 형성되어 있다. 이러한 구성에서 동작 반도체층(56) 바로 아래의 게이트 버스 라인(10)이 해당 TFT(12)의 게이트 전극으로서 기능하도록 되어 있다. 또한, 소스 전극(44)은 콘택트홀(46)을 통하여 화소 전극(30)에 접속되어 있다.
- <103> 도 8은, 도 7의 A-A 선으로 절단한 TFT 기관(2)의 제조 공정을 도시하는 공정 단면도이다. 우선, 도 8의 (a)에 도시한 유리 기관(48) 위에, 예를 들면 막 두께 200nm의 AlNd, 막 두께 90nm의 MoN 및 막 두께 10nm의 Mo를 스퍼터법 등에 의해 연속적으로 성막하고, 도 8의 (b)에 도시한 바와 같이 금속층(50)을 형성한다. 이어서, 전면 에 레지스트를 도포하고나서 포토마스크를 이용하여 패터닝하고, 레지스트 패턴(도시하지 않음)을 형성한다. 이어서, 도 8의 (c)에 도시한 바와 같이, 레지스트 패턴을 에칭 마스크로서 이용하여 웨트 에칭을 행하고, 게이트 버스 라인(10)(게이트 전극)을 형성한다. 이어서, CVD법 등에 의해, 예를 들면 막 두께 350nm의 실리콘 질화막(SiN_x), 막 두께 200nm의 a-Si 및 막 두께 30nm의 $n^+a\text{-Si}$ 를 연속적으로 성막하여, 절연막(게이트 절연막 : 52), a-Si 층(54) 및 $n^+a\text{-Si}$ 층(도시하지 않음)을 형성한다.
- <104> 이어서, 전면 에 레지스트를 도포하고나서 포토마스크를 이용하여 패터닝하고, 도시하지 않은 레지스트 패턴을 형성한다. 이어서, 레지스트 패턴을 에칭 마스크로서 이용하여 $n^+a\text{-Si}$ 층 및 a-Si 층(54)을 에칭하고, 도 8의 (d)에 도시한 바와 같은 동작 반도체층(56)을 형성한다. 계속해서, 레지스트 패턴을 박리 제거하고, 표면의 자연 산화막을 제거하기 위해 희불산으로 30초정도 에칭한다.
- <105> 이어서, 도 8의 (e)에 도시한 바와 같이, 예를 들면 막 두께 50nm의 MoN, 막 두께 200nm의 Al, 막 두께 70nm의 MoN 및 막 두께 10nm의 Mo를 스퍼터법 등에 의해 연속적으로 성막하여, 금속층(58)을 형성한다. 이어서, 전면 에 레지스트를 도포하고나서 포토마스크를 이용하여 패터닝하고, 도시하지 않은 레지스트 패턴을 형성한다. 이어서, 레지스트 패턴을 에칭 마스크로서 이용하여 웨트 에칭을 행한다. 이 에칭에 의해, 레지스트 패턴이 상층에 형성되어 있지 않은 금속층(58)을 에칭 제거하고, 도 8의 (f)에 도시한 바와 같은 드레인 전극(42) 및 소스 전극(44)을 형성한다. 계속해서, 채널 영역 위의 $n^+a\text{-Si}$ 층을 제거하기 위해 드라이 에칭을 행한다. 이 때, 채널 영역 위의 $n^+a\text{-Si}$ 층을 잔사없이 에칭 제거하기 위해, 동작 반도체층(56)의 채널 영역 상면까지 에칭 제거된다.
- <106> 이어서, 도 8의 (g)에 도시한 바와 같이, 예를 들면 막 두께 330nm의 SiN을 CVD법 등에 의해 성막하고, 보호막(60)을 형성한다. 이어서, 전면 에 레지스트를 도포하고나서 포토마스크를 이용하여 패터닝하고, 도시하지 않은

레지스트 패턴을 형성한다. 이어서, 레지스트 패턴을 에칭 마스크로서 이용하여 드라이 에칭을 행하고, 콘택트 홀(62)을 형성한다.

<107> 이어서, 도 8의 (h)에 도시한 바와 같이, 예를 들면 막 두께 70nm의 ITO(Indium Tin Oxide)를 스퍼터법 등에 의해 성막한다. 이어서, 전면에 레지스트를 도포하고나서 포토마스크를 이용하여 패턴닝하고, 도하지 않은 레지스트 패턴을 형성한다. 이어서, 해당 레지스트 패턴을 에칭 마스크로서 이용하여 웨트 에칭을 행하고, 화소 전극(30)을 형성한다. 이상의 공정에 의해, TFT 기판(2)이 완성된다.

<108> 이 후, TFT 기판(2)을 대향하는 기판과 접합하고, 양 기판 사이에 액정을 주입한다. 액정의 주입 방법으로는, 디프 주입법과 인젝션 주입법의 2개의 방법이 있다. 우선, 디프 주입법을 이용한 액정 주입 공정에 대하여 설명한다. TFT 기판(2) 혹은 소정의 순서로 제작된 CF 기판 중 어느 한쪽의 기판 주위에, 일부가 액정 주입구로서 개구되도록 시일재를 도포하여 양 기판을 접합하고, 접합 기판을 제작한다. 도 9는 접합 기판의 구성을 도시하고 있다. 도 9에 도시한 바와 같이 TFT 기판(2)과 CF 기판(64)은 주위에 도포된 시일재(66)를 통하여 접합되어 있다. 또한, 일단 변에 액정 주입구(68)가 형성되어 있다. 또, 액정 주입구(68)는 다른 단변(각부(角部))도 포함함에 형성되어도 무방하다.

<109> 이어서, 접합 기판과 액정을 채운 액정 용기를 진공 장치 내에 넣는다. 진공 장치 내를 진공 상태로 한 후, 접합 기판의 액정 주입구(68)를 액정에 침지시킨다. 이어서, 진공 장치 내에 질소 등의 불활성 가스를 주입하여, 진공 장치 내의 기압을 점차 올린다. 접합 기판 내는 진공 상태이기 때문에, 접합 기판 밖과의 사이에서 기압차가 생긴다. 이 기압 차와 모세관 현상을 이용하여 액정을 접합 기판 내에 인입한다. 이 때, 진공 장치 내를 예를 들면 70℃ 정도로 가열하면, 액정의 점도가 저하하여 주입 속도를 올릴 수 있다. 액정 주입의 종료 후, 액정 주입구(68)에 밀봉재를 도포하여 가열 또는 UV 조사에 의해 밀봉재를 경화시켜, 액정이 누설되지 않도록 한다. 이상의 순서로 디프 주입법을 이용한 액정 주입 공정이 종료된다.

<110> 이어서, 인젝션 주입법을 이용한 액정 주입 공정에 대하여 설명한다. 우선, TFT 기판(2) 또는 CF 기판(64) 중 어느 한쪽의 기판 주위에, 2개의 틈이 형성되도록 시일재(66)를 도포하여, 양 기판(2, 64)을 접합한다. 한쪽 틈은 접합 기판 내의 공기를 흡출하기 위한 공기 방출구로서 이용하고, 다른 쪽 틈은 액정 주입구(68)로서 이용한다. 이어서, 공기 방출구 및 액정 주입구(68)에 노즐을 부착하고, 공기 방출구로부터 접합 기판 내의 공기를 흡출하여 접합 기판 내의 기압을 저하시킴과 함께, 액정 주입구(68)로부터 액정을 주입한다. 액정 주입의 종료 후, 공기 방출구 및 액정 주입구(68)에 밀봉재를 도포하여 가열 또는 UV 조사에 의해 밀봉재를 경화시켜, 액정이 누설되지 않도록 한다. 이상의 순서로 인젝션 주입법을 이용한 액정 주입 공정이 종료된다.

<111> 최근, 액정 표시 장치는 퍼스널 컴퓨터나 휴대 단말 등의 표시 장치로서 널리 이용되고 있으며, 수요가 증가하고 있다. 이러한 상황에서, 시장에서는 저가격으로, 게다가 고정밀하고 고품질의 액정 표시 장치가 요구되는 경향에 있다. 고정밀하고 고품질의 액정 표시 장치로서, 마이너스의 유전율 이방성을 갖는 액정을 수직 배향시켜, 선형 돌기나 슬릿 등의 배향 규제용 구조물을 설치한 MVA 모드의 액정 표시 장치를 예로 들 수 있다. 그러나, 상기한 2개의 액정 주입 방법을 이용하여 제조한 MVA 모드의 액정 표시 장치는, 중간조를 표시했을 때에 어두워지는 흑색 얼룩이 표시 영역의 단부에 발생하는 경우가 있어, 제조 수율이 저하하는 문제가 생겼다.

<112> 도 10은 종래의 MVA 모드의 액정 표시 장치의 표시 영역 단부에 흑색 얼룩이 발생한 상태를 도시하고 있다. 도 10에 도시한 바와 같이, 표시 영역(70)의 액정 주입구(68)가 형성된 단변에 대향하는 단변에 2개의 흑색 얼룩 발생 영역(72)이 형성되어 있다.

<113> 본 실시의 형태의 목적은, 양호한 표시 품질을 얻을 수 있어, 제조 수율이 높은 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치를 제공하는 것에 있다.

<114> 우선, 본 실시의 형태의 원리에 대하여 설명한다. 도 11 내지 도 13은, 접합 기판 내에 디프 주입에 의해 액정을 주입할 때의 상태를 도시하고 있다. 접합 기판 내에 액정 주입을 시작하면, 도 11에 도시한 바와 같이, 액정 주입구(68)로부터 접합 기판 내로 갈수록 점차 액정(74)이 확산된다. 이 후, 도 12에 도시한 바와 같이, 액정 주입구(68)가 형성된 단변에 인접하는 단변까지 액정(74)의 주입이 진행된다.

<115> 액정(74)을 주입할 때에는, 액정(74)을 인입하기 위해 접합 기판 내에는 접합 기판밖보다도 기압이 낮게 되어 있다. 이 때문에, 양 기판(2, 64)에는 내측으로 움푹 패어지는 젖혀짐이 발생하여, 표시 영역(70)에서의 셀 두께는 얇아진다. 한편, 표시 영역(70) 단부의 프레임 영역(76)에서는, 시일재(66)에 의해 셀 두께가 유지되기 때문에, 액정 주입 시의 셀 두께가 표시 영역(70)에 비교하여 두꺼워진다. 그 결과, 프레임 영역(76)에서의 액정(74)의 주입 속도는 표시 영역(70)의 액정(74)의 주입 속도보다 높아진다. 따라서, 도 13에 도시한 바와 같

이 프레임 영역(76)이 표시 영역(70)보다 선행하여 액정(74)이 주입되고, 도 10에 도시한 2개의 흑색 얼룩 발생 영역(72)에 액정(74)이 마지막으로 주입된다.

<116> 흑색 얼룩의 발생 요인은, 배향막을 인쇄할 때에 발생하는 찌꺼기 등의 불순물이 액정(74)에 혼입됨으로써 생기는, 화소 내에서의 계조 전압의 유지율의 저하때문이라고 생각되어진다. 불순물은, 마지막으로 액정(74)이 주입되는 영역(흑색 얼룩 발생 영역(72))에 모이기 쉽다. 프레임 영역(76)의 셀 두께가 얇은 구조의 접합 기관에서는, 흑색 얼룩의 정도를 억제할 수 있는 것을 알 수 있다. 이것은, 프레임 영역(76)의 셀 두께가 얇아짐에 따라, 프레임 영역(76)에서의 액정(74)의 주입 속도가 낮아져, 표시 영역(70)에서의 액정(74)의 주입 속도와 거의 동일해지기 때문이라고 생각되어진다. 이것은, 접합 기관 내에 액정(74)의 주입 속도가 높은 영역이 있으면 특정한 영역에 불순물이 집중하여, 흑색 얼룩을 발생시키는 요인이 되는 것을 나타내고 있다. 액정(74)의 주입 속도가 접합 기관 내에서 거의 일정하면, 불순물은 분산되어 특정한 영역으로 모이기 힘들다.

<117> 또한 흑색 얼룩은 접합 기관을 소정 온도로 가열하여 액정(74)을 순환시킴으로써 해소되는 경우가 있다. 그러나, 접합 기관을 가열하면, 제조 공정이 증가한다.

<118> 본 실시의 형태에서는, 액정(74)의 주입 속도를 저감시키는 주입 속도 저감용 구조물을 프레임 영역(76)에 설치함으로써, 프레임 영역(76)의 셀 두께를 의사적으로 얇게 하고 있다. 이에 의해, 프레임 영역(76)에서의 액정(74)의 주입 속도를 저하시켜, 화소 영역(70)의 액정(74)의 주입 속도와 거의 동일하게 하고 있다. 이렇게 함으로써, 불순물이 특정한 영역에 집중하는 것을 방지할 수 있어, 흑색 얼룩의 발생을 억제할 수 있다.

<119> 이하, 본 실시의 형태에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치에 대하여, 실시예2-1 내지 2-4를 이용하여 보다 구체적으로 설명한다.

<120> (실시예2-1)

<121> 우선, 실시예2-1에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치에 대하여 도 14를 이용하여 설명한다. 도 14의 (a)는 본 실시예에 따른 액정 표시 장치의 표시 영역(70)의 단부 근방의 구성을 도시하고 있다. 또, 도시하지 않았지만 도 14에서 하측의 단면에는 액정 주입구(68)가 형성되어 있다. 도 14의 (b)는, 도 14의 (a)의 B-B 선으로 절단한 액정 표시 장치의 개략 단면도이다.

<122> 도 14의 (a), 도 14의 (b)에 도시한 바와 같이, TFT 기관(2)은 유리 기관(48) 위에 형성된 화소 전극(30)을 화소마다 갖고 있다. 한쪽 CF 기관(64)은 유리 기관(49) 위의 표시 영역(70)에 형성된 CF 수지층 G를 갖고 있다. 또한 CF 기관(64)은 프레임 영역(76)에 형성된 BM(82)을 갖고 있다. CF 수지층 G 및 BM(82) 위에는, 공통 전극(78)이 형성되어 있다. TFT 기관(2)과 CF 기관(64)은 시일재(66)를 통하여 접합되어 있다.

<123> 공통 전극(78) 위의 프레임 영역(76)에는 복수의 주입 속도 저감용 구조물(80)이 형성되어 있다. 주입 속도 저감용 구조물(80)은 액정 주입구(68)가 형성된 단면에 인접하는 단면 근방의 프레임 영역(76)에 형성되어 있다. 주입 속도 저감용 구조물(80)은 기관면에 대하여 수직한 방향에서 봤을 때, 액정 주입구(68)가 형성된 단면에 거의 평행한 방향으로 연장된 장방형이다. 주입 속도 저감용 구조물(80)은 예를 들면 레지스트나 아크릴 수지 등으로 형성되어 있다. CF 기관(64) 위에 배향 규제용 선형 돌기나, 셀 갭을 유지하는 기둥형 스페이서 등이 형성되어 있으면, 이들과 동일한 형성 재료로 동시에 주입 속도 저감용 구조물(80)을 형성함으로써, 제조 공정의 증가를 억제할 수 있다.

<124> 주입 속도 저감용 구조물(80)은 시일재(66)와의 사이의 간극이 가능한 한 작아지도록 형성된다. 주입 속도 저감용 구조물(80)은 시일재(66)와 중첩되어 형성되어도 된다. 주입 속도 저감용 구조물(80)의 길이나 폭, 높이, 배치 간격 등은 표시 영역(70) 내에서의 액정(74)의 주입 속도 등에 기초하여 결정된다. 배향 규제용 구조물이나 기둥형 스페이서의 유무 등에 의해 표시 영역(70) 내에서의 액정(74)의 주입 속도는 다르기 때문에, 다양한 조건에 적합한 주입 속도 저감용 구조물(80)을 형성할 필요가 있다.

<125> 본 실시예에 따르면, 액정(74)의 주입 속도를 표시 영역(70)과 프레임 영역(76)에서 거의 동일하게 할 수 있기 때문에, 흑색 얼룩의 발생을 억제할 수 있다.

<126> (실시예2-2)

<127> 이어서, 본 실시의 형태의 실시예2-2에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치에 대하여 도 15를 이용하여 설명한다. 도 15의 (a)는, 도 14의 (a)에 대응하고 있으며, 본 실시예에 따른 액정 표시 장치의 표시 영역(70)의 단부 근방의 구성을 도시하고 있다. 도 15의 (b)는, 도 15의 (a)의 C-C 선으로 절단한 액정 표시 장치의 단면도이다. 도 15의 (c)는, 도 15의 (a)의 D-D 선으로 절단한 액정 표시 장치의

단면도이다.

- <128> 도 15의 (a)~(c)에 도시한 바와 같이, TFT 기관(2) 위에는 주입 속도 저감용 구조물(86)이 형성되어 있다. 주입 속도 저감용 구조물(86)은 예를 들면 TFT 기관(2)의 표시 영역(70)에 형성되어 있는 배향 규제용 선형 돌기와 동일한 형성 재료로 동시에 형성되어 있다. TFT 기관(2) 위에 형성된 주입 속도 저감용 구조물(86)과, CF 기관(64) 위에 형성된 주입 속도 저감용 구조물(80)은, 기관면에 대하여 수직 방향에서 봤을 때, 교대로 배열되도록 되어 있다. 본 실시예에 의해서도, 실시예2-1과 마찬가지로의 효과를 발휘할 수 있다.
- <129> (실시예2-3)
- <130> 이어서, 본 실시의 형태의 실시예2-3에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치에 대하여 도 16을 이용하여 설명한다. 도 16의 (a)는, 도 14의 (a)에 대응하고 있으며, 본 실시예에 따른 액정 표시 장치의 표시 영역(70)의 단부 근방의 구성을 도시하고 있다. 도 16의 (b)는, 도 16의 (a)의 E-E 선으로 절단한 액정 표시 장치의 단면도이다.
- <131> 도 16의 (a) 및 도 16의 (b)에 도시한 바와 같이, CF 기관(64) 위에는 주입 속도 저감용 구조물(88)이 형성되어 있다. 주입 속도 저감용 구조물(88)은 CF 기관(64)의 표시 영역(70)에 형성되는 CF 수지층 B, R과 공통 전극(78)이 적층되어 형성되어 있다. 또, 본 예에서는 주입 속도 저감용 구조물(88)을 CF 수지층의 적층에 의해 형성하고 있지만, 단층의 CF 수지층으로 형성해도 된다. 본 실시예에 의해서도, 실시예2-1과 마찬가지로의 효과를 발휘할 수 있다.
- <132> (실시예2-4)
- <133> 이어서, 본 실시의 형태의 실시예2-4에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치에 대하여 도 17을 이용하여 설명한다. 도 17의 (a)는, 도 14의 (a)에 대응하고 있으며, 본 실시예에 따른 액정 표시 장치의 표시 영역(70)의 단부 근방의 구성을 도시하고 있다. 도 17의 (b)는, 도 17의 (a)의 F-F 선으로 절단한 액정 표시 장치의 단면도이다. 도 17의 (c)는, 도 17의 (a)의 G-G 선으로 절단한 액정 표시 장치의 단면도이다.
- <134> 도 17의 (a)~(c)에 도시한 바와 같이, CF 기관(64) 위에는 주입 속도 저감용 구조물(88)이 형성되고, TFT 기관(2) 위에는 주입 속도 저감용 구조물(86)이 형성되어 있다. 주입 속도 저감용 구조물(86)과 주입 속도 저감용 구조물(88)은 기관면에 대하여 수직 방향에서 봤을 때, 교대로 배열되도록 되어 있다. 본 실시예에 의해서도, 실시예2-1과 마찬가지로의 효과를 발휘할 수 있다.
- <135> 이상 설명한 바와 같이, 본 실시의 형태에 따르면, 양호한 표시 품질을 얻을 수 있으며, 제조 수율을 향상시킬 수 있다.
- <136> 본 발명은, 상기 실시 형태에 한하지 않고 다양한 변형이 가능하다.
- <137> 예를 들면, 상기 제1 실시 형태에서는 폴리머화용 TFT를 이용하여, 액정층을 PS화할 때에만 복수의 버스 라인을 전기적으로 접속하고 있지만, 본 발명은 이것에 한정되지 않는다. 폴리머화용 TFT를 대신하여 다이오드 등의 비선형 소자를 이용하도록 해도 된다.
- <138> 이상 설명한 제1 실시 형태에 따른 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치는, 이하와 같이 요약할 수 있다.
- <139> (부기 1)
- <140> 대향하여 배치되는 대향 기관과 함께, 액정에 모노머를 혼합한 액정 조성물을 협지하는 기관과,
- <141> 상기 기관 위에 절연막을 개재하여 상호 교차하여 형성된 복수의 버스 라인과,
- <142> 상기 복수의 버스 라인에 의해 획정된 화소 영역마다 형성된 화소 전극과,
- <143> 상기 복수의 버스 라인의 교차 위치 근방에 형성된 박막 트랜지스터와,
- <144> 상기 모노머를 중합하여 폴리머화할 때에 상기 화소 전극에 전압을 인가하기 위해 형성된 복수의 폴리머화용 박막 트랜지스터와,
- <145> 상기 복수의 폴리머화용 박막 트랜지스터의 게이트 전극에 전기적으로 접속된 제1 폴리머화용 공통 전극 배선을 구비하는 것을 특징으로 하는 액정 표시 장치용 기관.

- <146> (부기 2)
- <147> 부기 1에 기재된 액정 표시 장치용 기판에 있어서,
- <148> 상기 복수의 버스 라인은 상기 폴리머화용 박막 트랜지스터를 통하여 상호 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.
- <149> (부기 3)
- <150> 부기 1에 기재된 액정 표시 장치용 기판에 있어서,
- <151> 상기 복수의 폴리머화용 박막 트랜지스터의 드레인 전극에 전기적으로 접속된 제2 폴리머화용 공통 전극 배선을 더 구비하며,
- <152> 상기 복수의 버스 라인은 인접하는 상기 폴리머화용 박막 트랜지스터의 소스 전극에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.
- <153> (부기 4)
- <154> 부기 1 내지 3 중 어느 하나에 기재된 액정 표시 장치용 기판에 있어서,
- <155> 상기 폴리머화용 박막 트랜지스터의 각 형성층은, 상기 박막 트랜지스터의 각 형성층과 동일한 형성 재료로 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.
- <156> 이상 설명한 제2 실시 형태에 따른 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치는, 이하와 같이 요약할 수 있다.
- <157> (부기 5)
- <158> 주위에 도포되는 시일재를 통하여 대향 기판과 접합되고, 단변에 형성되는 액정 주입구로부터 상기 대향 기판과의 사이에 액정이 주입되는 기판과,
- <159> 상기 기판의 표시 영역 단부에 형성된 프레임 영역과,
- <160> 상기 액정이 주입될 때에, 상기 프레임 영역에서의 상기 액정의 주입 속도를 저감시키기 위해 상기 프레임 영역에 형성된 주입 속도 저감용 구조물을 구비하는 것을 특징으로 하는 액정 표시 장치용 기판.
- <161> (부기 6)
- <162> 부기 5에 기재된 액정 표시 장치용 기판에 있어서,
- <163> 상기 주입 속도 저감용 구조물은 상기 단변에 거의 평행한 방향으로 연장되어 복수개 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.
- <164> (부기 7)
- <165> 부기 5 또는 6에 기재된 액정 표시 장치용 기판에 있어서,
- <166> 상기 주입 속도 저감용 구조물은 레지스트 또는 아크릴 수지를 포함하여 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.
- <167> (부기 8)
- <168> 부기 5 또는 6에 기재된 액정 표시 장치용 기판에 있어서,
- <169> 상기 액정을 배향 규제하는 돌기를 더 구비하고,
- <170> 상기 주입 속도 저감용 구조물은 상기 돌기와 동일한 형성 재료를 포함하여 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.
- <171> (부기 9)
- <172> 부기 5 또는 6에 기재된 액정 표시 장치용 기판에 있어서,
- <173> 셀 갭을 유지하기 위한 기둥형 스페이서를 더 구비하고,
- <174> 상기 주입 속도 저감용 구조물은 상기 기둥형 스페이서와 동일한 형성 재료를 포함하여 형성되어 있는 것을 특

징으로 하는 액정 표시 장치용 기관.

(부기 10)

부기 5 또는 6에 기재된 액정 표시 장치용 기관에 있어서,

상기 기관 위의 화소 영역마다 형성된 컬러 필터 수지층을 더 구비하고,

상기 주입 속도 저감용 구조물은 상기 컬러 필터 수지층을 포함하여 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기관.

(부기 11)

부기 10에 기재된 액정 표시 장치용 기관에 있어서,

상기 주입 속도 저감용 구조물은 적어도 2층의 상기 컬러 필터 수지층의 적층을 포함하여 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기관.

(부기 12)

대향하여 배치되는 2매의 기관과, 상기 2매의 기관 사이에 봉입된 액정을 갖는 액정 표시 장치에 있어서,

상기 2매의 기관에, 부기 5 내지 11 중 어느 하나에 기재된 액정 표시 장치용 기관이 이용되며,

상기 주입 속도 저감용 구조물은 기관면에 대하여 수직 방향에서 봤을 때, 상기 2매의 기관 중 한쪽의 기관과 다른 쪽의 기관에 교대로 배열되어 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 13)

대향하여 배치되는 2매의 기관과, 상기 2매의 기관 사이에 봉입된 액정을 갖는 액정 표시 장치에 있어서,

상기 2매의 기관 중 적어도 한쪽에, 부기 1 내지 11 중 어느 하나에 기재된 액정 표시 장치용 기관이 이용되는 것을 특징으로 하는 액정 표시 장치.

(부기 14)

부기 12 또는 13에 기재된 액정 표시 장치에 있어서,

상기 액정은 마이너스의 유전율 이방성을 갖고 있는 것을 특징으로 하는 액정 표시 장치.

발명의 효과

이상과 같이, 본 발명에 따르면, 제조 비용을 저감시킬 수 있고, 양호한 표시 품질을 얻을 수 있는 액정 표시 장치용 기관 및 그것을 구비한 액정 표시 장치를 실현할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 제1 실시 형태의 실시예1-1에 따른 액정 표시 장치의 구성을 도시한 도면.

도 2는 본 발명의 제1 실시 형태의 실시예1-1에 따른 액정 표시 장치용 기관의 구성을 도시한 도면.

도 3은 본 발명의 제1 실시 형태의 실시예1-1에 따른 액정 표시 장치용 기관의 일단부의 구성을 도시한 도면.

도 4는 본 발명의 제1 실시 형태의 실시예1-1에 따른 액정 표시 장치용 기관의 일단부를 포함하는 등가 회로를 도시한 도면.

도 5는 본 발명의 제1 실시 형태의 실시예1-2에 따른 액정 표시 장치용 기관의 일단부의 구성을 도시한 도면.

도 6은 본 발명의 제1 실시 형태의 실시예1-2에 따른 액정 표시 장치용 기관의 일단부를 포함하는 등가 회로를 도시한 도면.

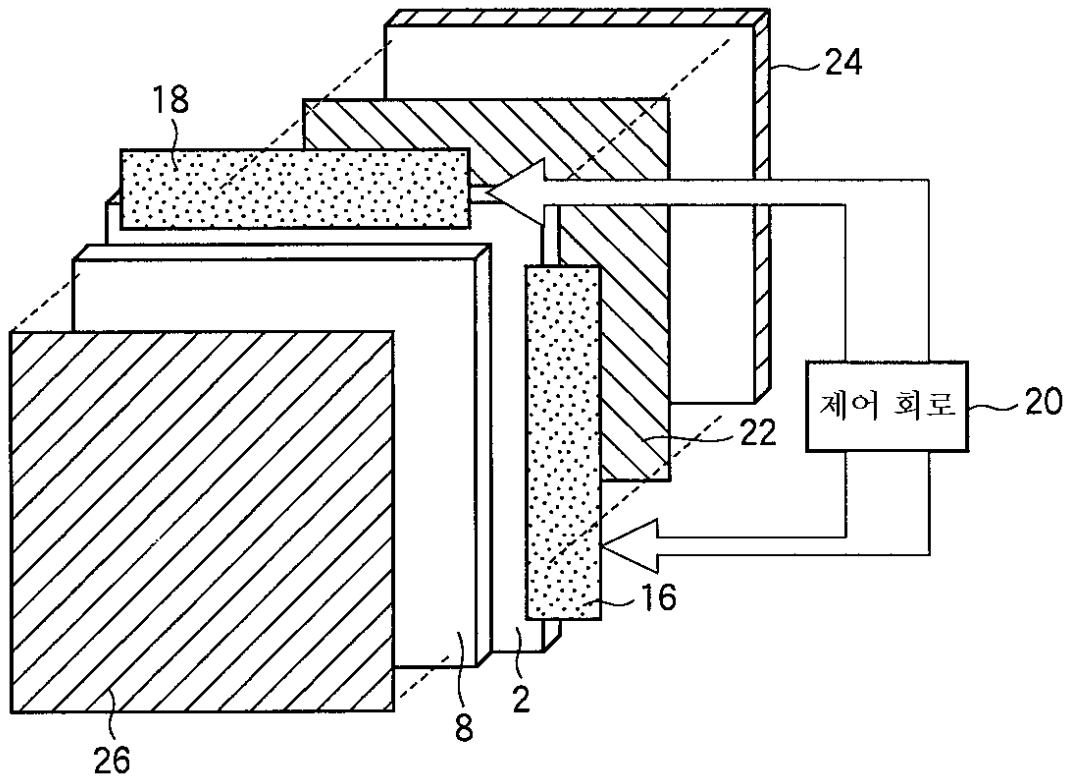
도 7은 본 발명의 제2 실시 형태의 전제가 되는 종래의 TFT 기관의 TFT의 구성을 도시한 도면.

- <8> 도 8은 본 발명의 제2 실시 형태의 전제가 되는 종래의 TFT 기관의 제조 방법을 도시한 공정 단면도.
- <9> 도 9는 본 발명의 제2 실시 형태의 전제가 되는 종래의 액정 표시 장치의 액정 주입 공정을 도시한 도면.
- <10> 도 10은 본 발명의 제2 실시 형태의 전제가 되는 종래의 액정 표시 장치에 흑색 얼룩이 발생한 상태를 도시한 도면.
- <11> 도 11은 본 발명의 제2 실시 형태의 전제가 되는 종래의 액정 표시 장치의 액정 주입 공정을 도시한 도면.
- <12> 도 12는 본 발명의 제2 실시 형태의 전제가 되는 종래의 액정 표시 장치의 액정 주입 공정을 도시한 도면.
- <13> 도 13은 본 발명의 제2 실시 형태의 전제가 되는 종래의 액정 표시 장치의 액정 주입 공정을 도시한 도면.
- <14> 도 14는 본 발명의 제2 실시 형태의 실시예2-1에 따른 액정 표시 장치의 구성을 도시한 도면.
- <15> 도 15는 본 발명의 제2 실시 형태의 실시예2-2에 따른 액정 표시 장치의 구성을 도시한 도면.
- <16> 도 16은 본 발명의 제2 실시 형태의 실시예2-3에 따른 액정 표시 장치의 구성을 도시한 도면.
- <17> 도 17은 본 발명의 제2 실시 형태의 실시예2-4에 따른 액정 표시 장치의 구성을 도시한 도면.
- <18> 도 18은 모노머가 중합하여 폴리머화한 액정층의 상태를 도시한 개념도.
- <19> 도 19는 프로빙에 의해 각 버스 라인에 전압을 인가할 때의 상태를 도시한 도면.
- <20> 도 20은 전압 인가에 이용되는 주변 접속선의 구성을 도시한 도면.
- <21> <도면의 주요 부분에 대한 부호의 설명>
- <22> 2 : TFT 기관
- <23> 4 : 데이터 버스 라인
- <24> 6 : 단자부
- <25> 8 : CF 기관
- <26> 10 : 게이트 버스 라인
- <27> 12 : TFT
- <28> 14 : 축적 용량 버스 라인
- <29> 16 : 게이트 구동 회로
- <30> 18 : 드레인 구동 회로
- <31> 20 : 제어 회로
- <32> 22, 26 : 편광판
- <33> 24 : 백라이트 유닛
- <34> 30 : 화소 전극
- <35> 32, 34, 35 : 전압 인가용 패드
- <36> 36, 37 : 폴리머화용 TFT
- <37> 38 : 제1 폴리머화용 공통 전극 배선
- <38> 39 : 제2 폴리머화용 공통 전극 배선
- <39> 40 : 표시 영역
- <40> 42 : 드레인 전극
- <41> 44 : 소스 전극
- <42> 46 : 콘택트홀

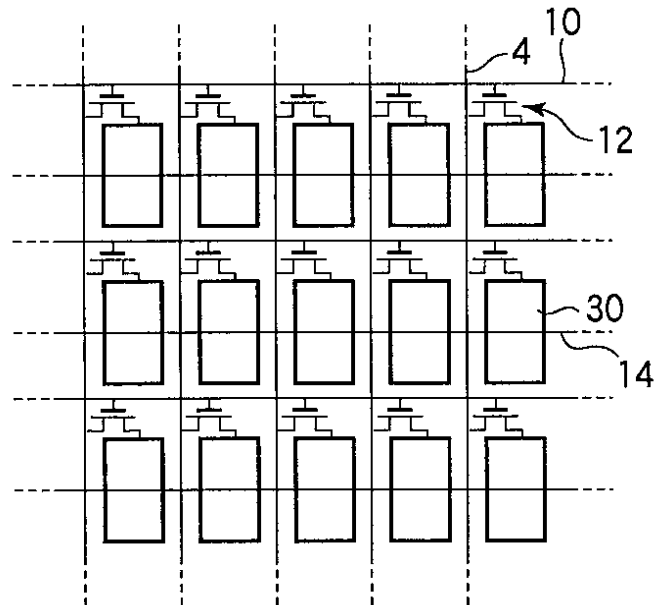
- <43> 48, 49 : 유리 기판
- <44> 50, 58 : 금속층
- <45> 52 : 절연막
- <46> 54 : a-Si층
- <47> 56 : 동작 반도체층
- <48> 60 : 보호막
- <49> 62 : 콘택트홀
- <50> 64 : CF 기판
- <51> 66 : 시일재
- <52> 68 : 액정 주입구
- <53> 70 : 표시 영역
- <54> 72 : 흑색 얼룩 발생 영역
- <55> 74 : 액정
- <56> 76 : 프레임 영역
- <57> 78 : 공통 전극
- <58> 80, 86, 88 : 주입 속도 저감용 구조물
- <59> 82 : BM

도면

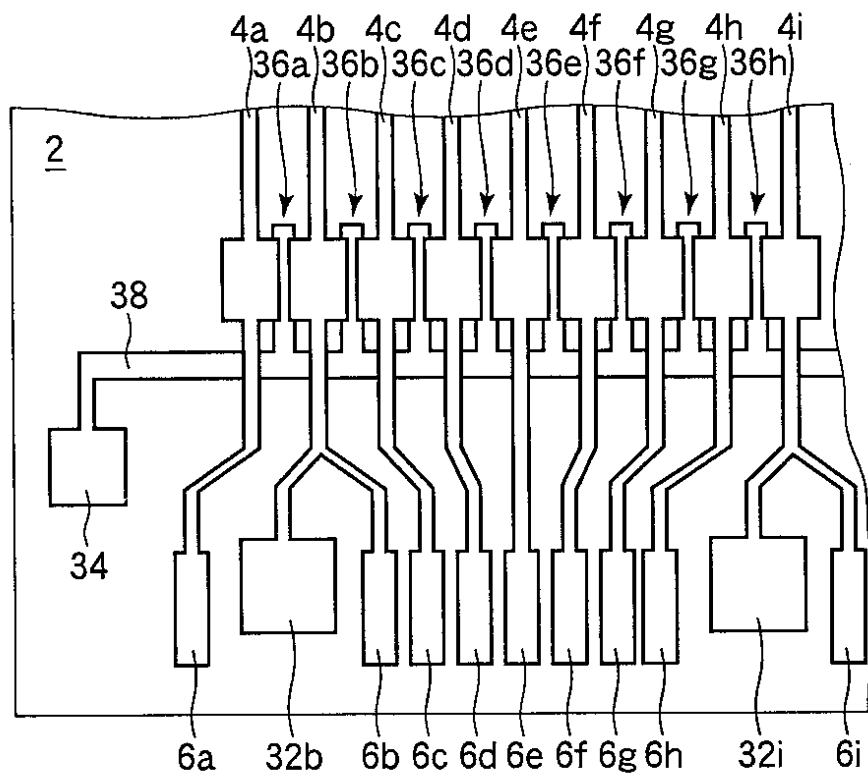
도면1



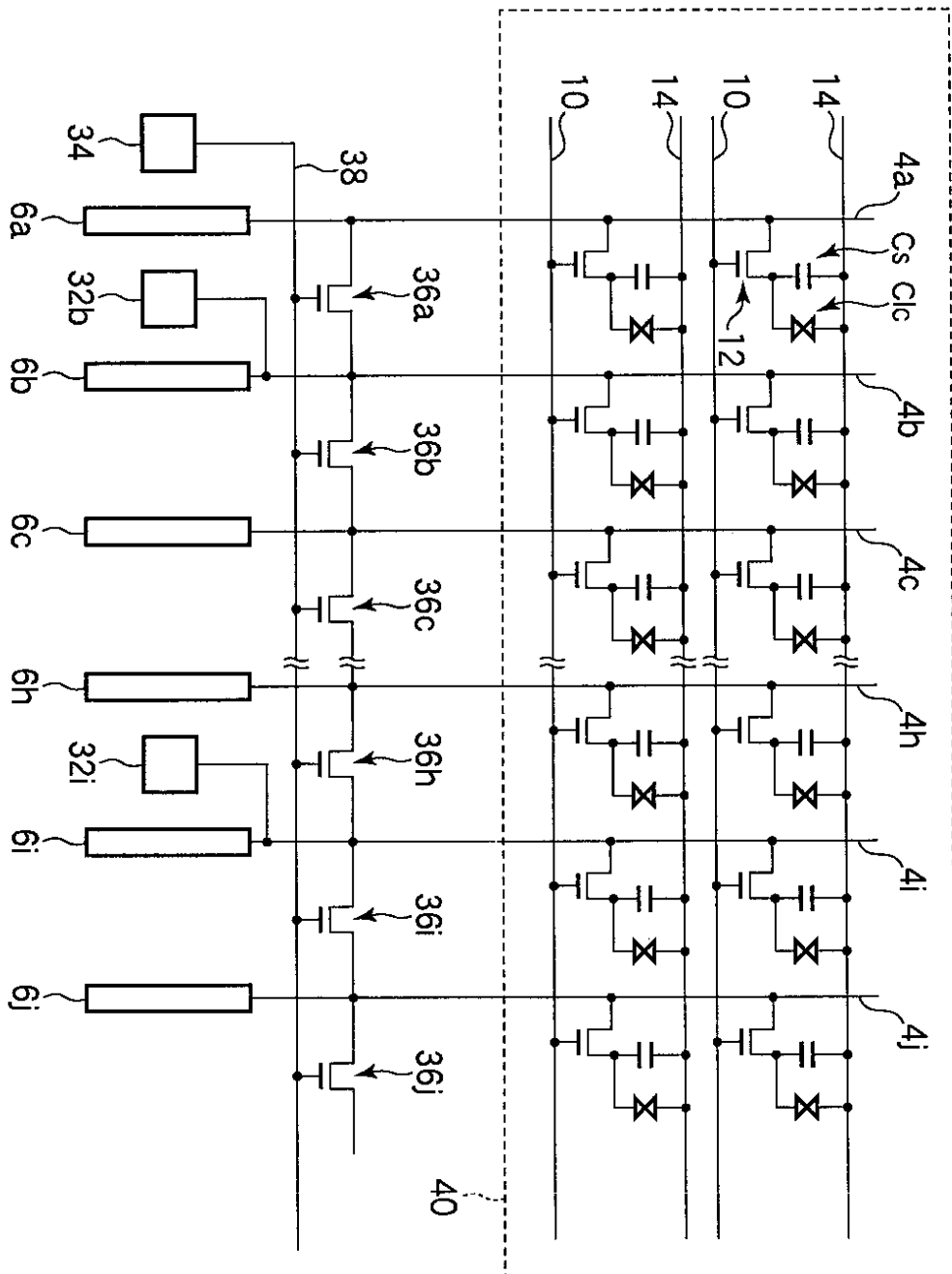
도면2



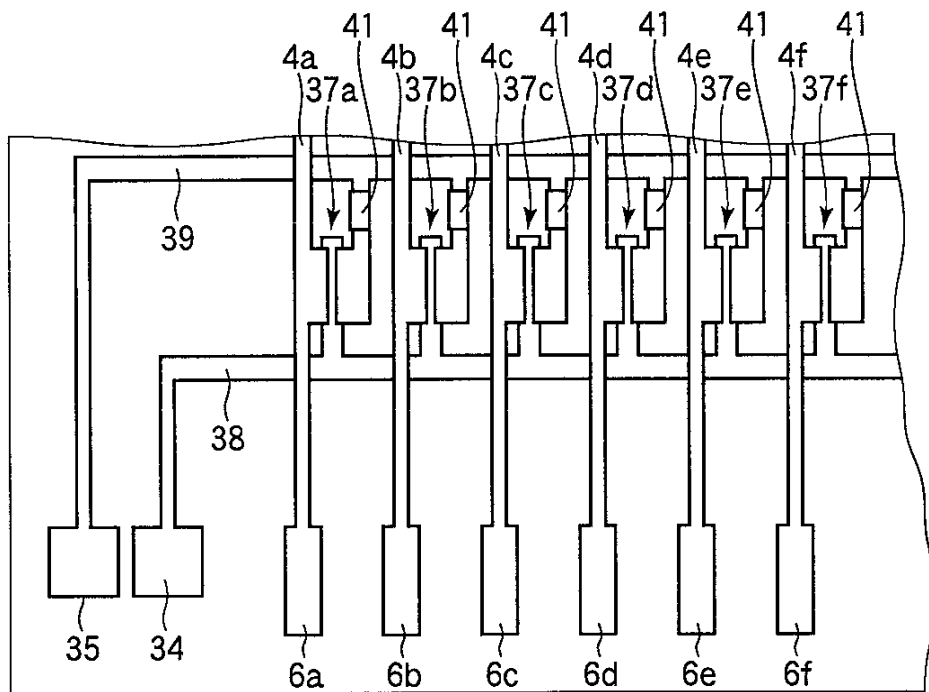
도면3



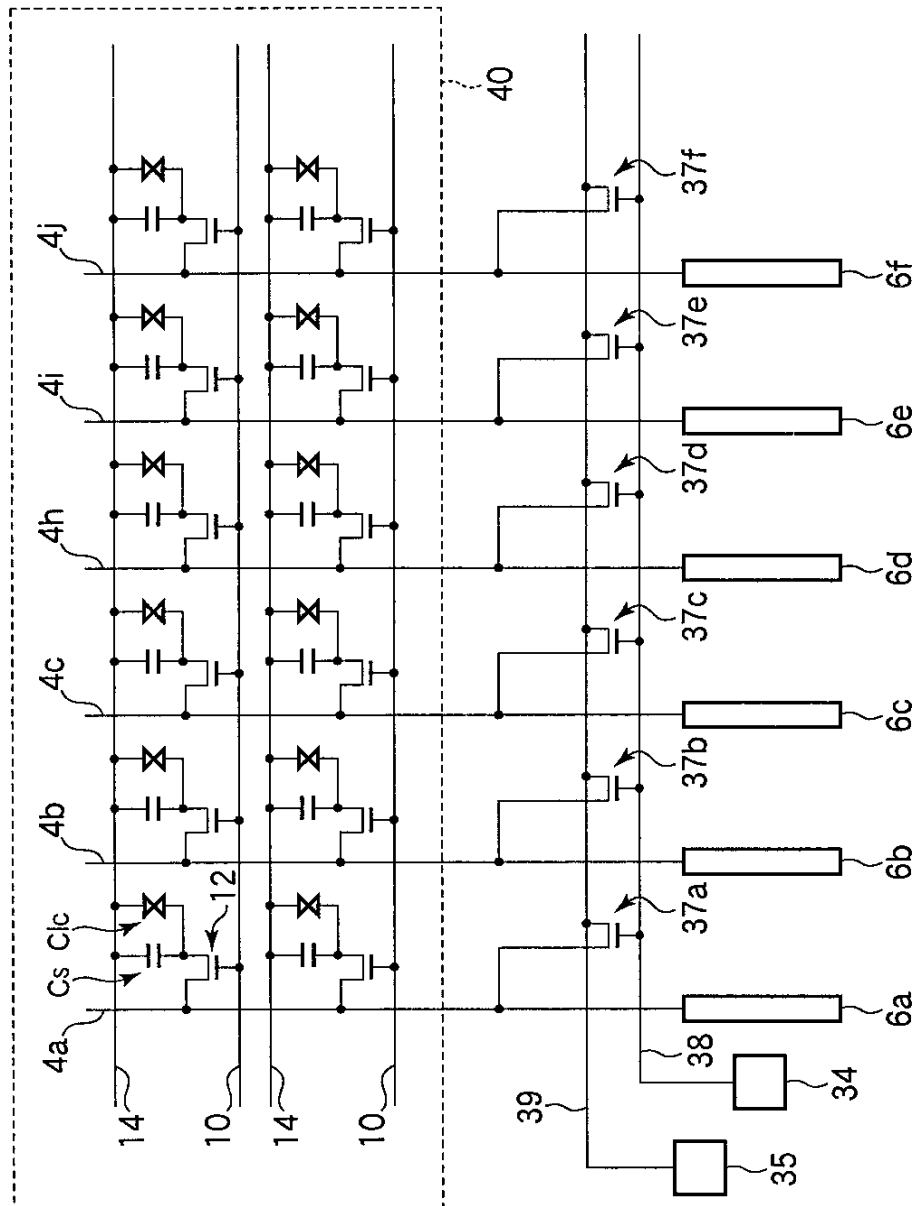
도면4



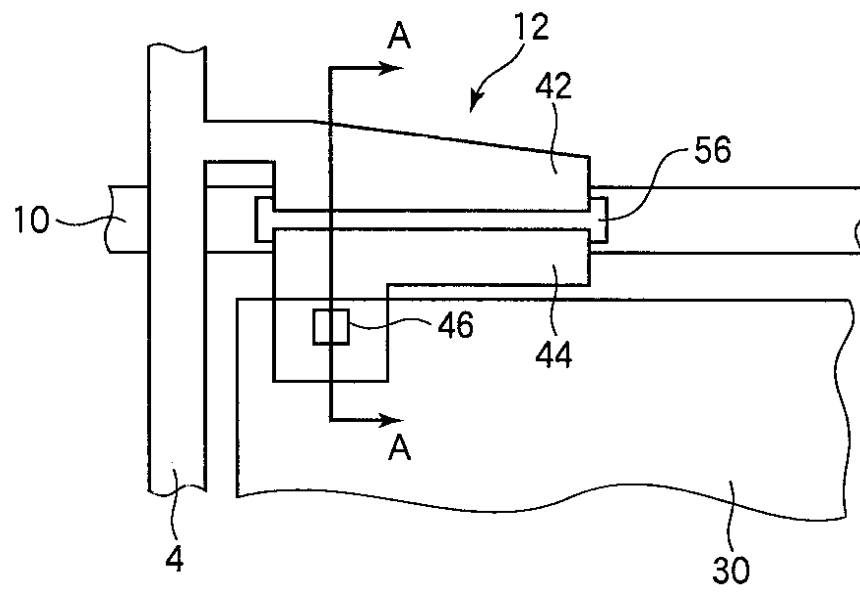
도면5



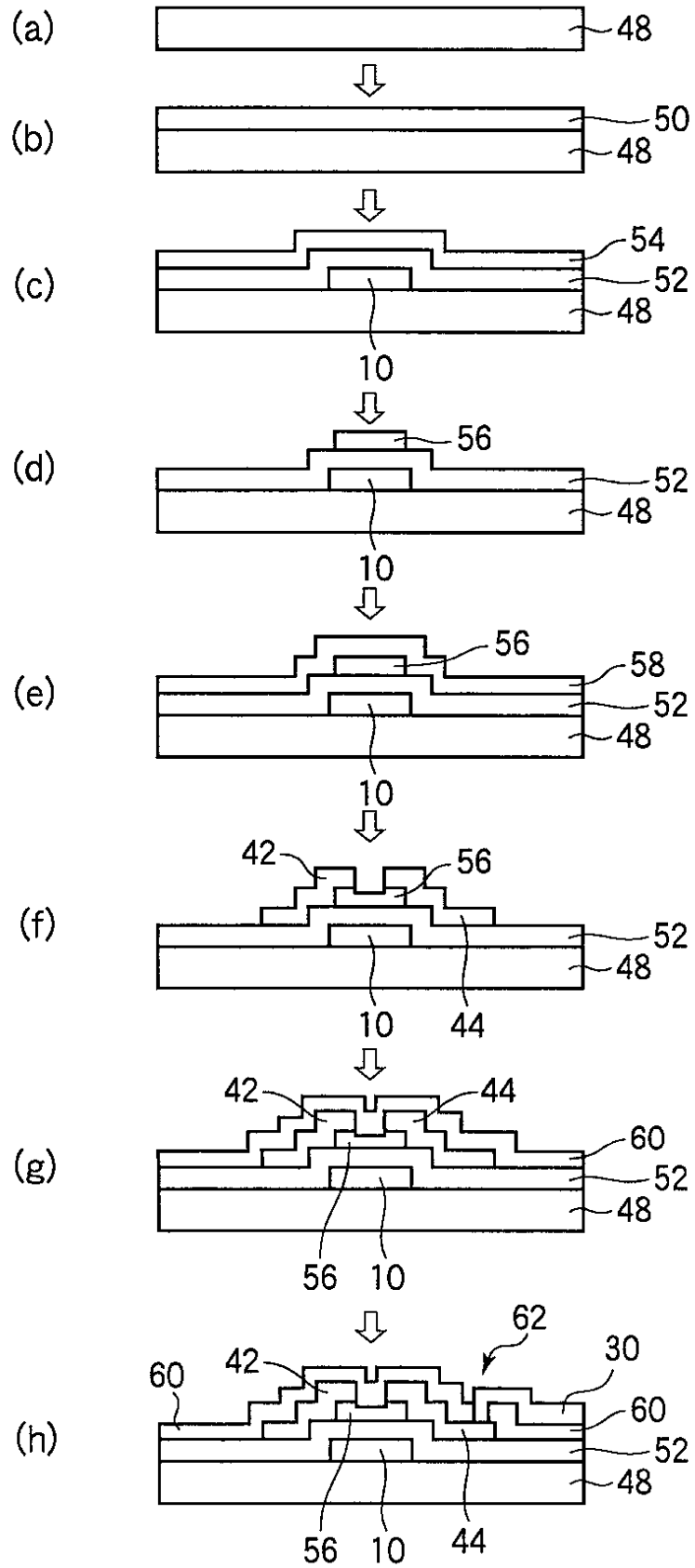
도면6



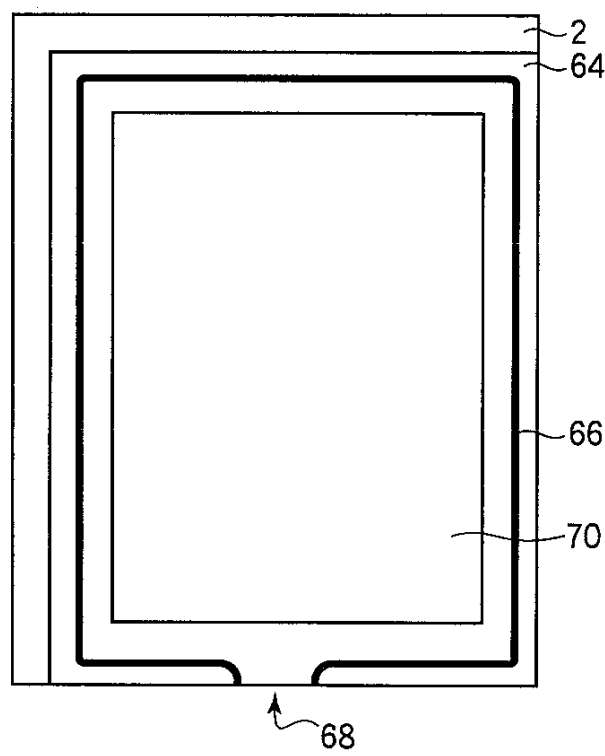
도면7



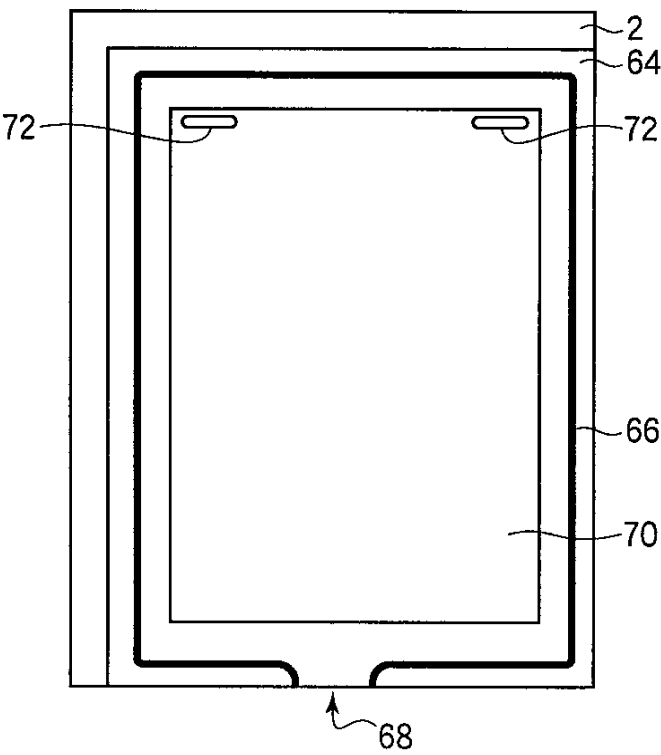
도면8



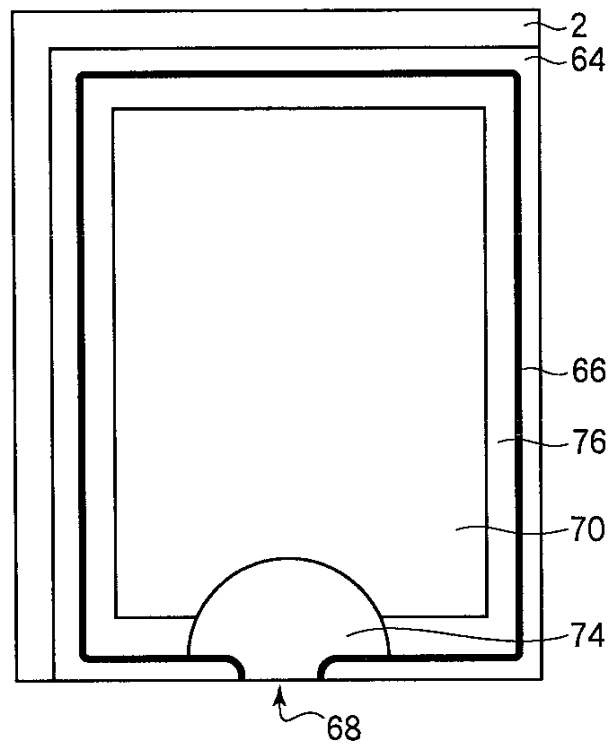
도면9



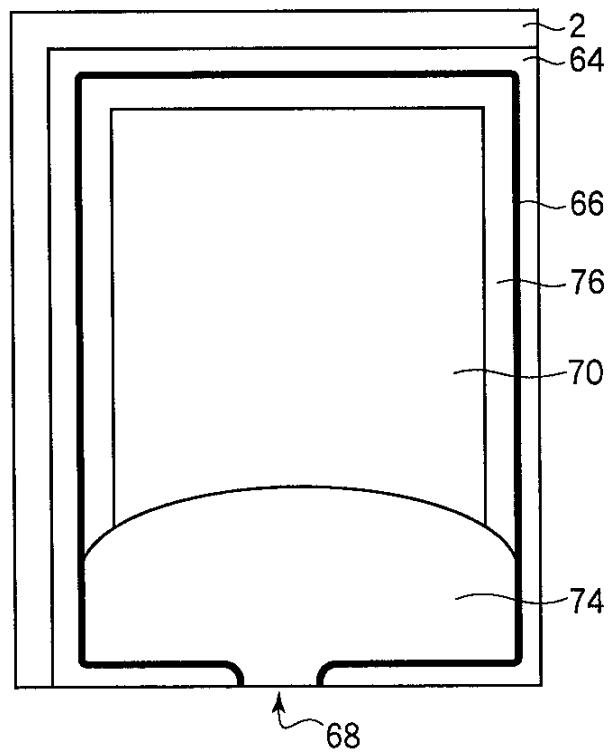
도면10



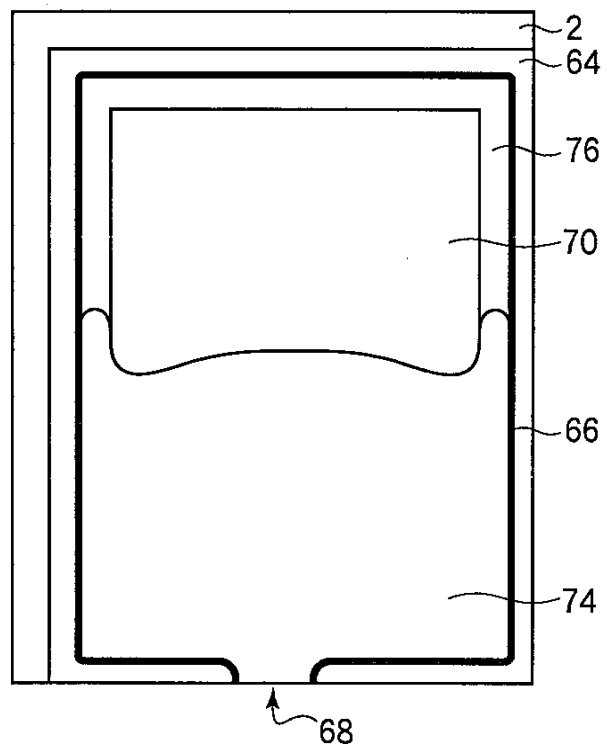
도면11



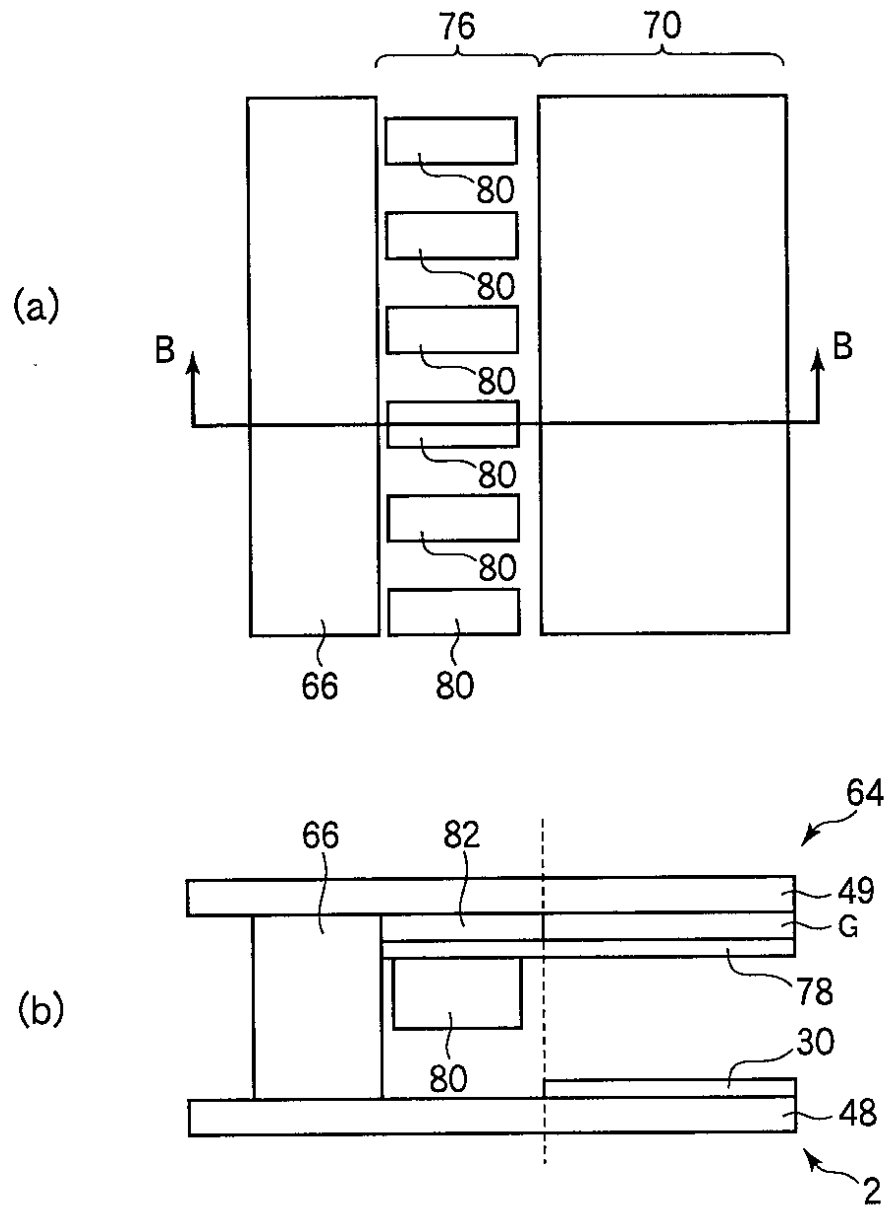
도면12



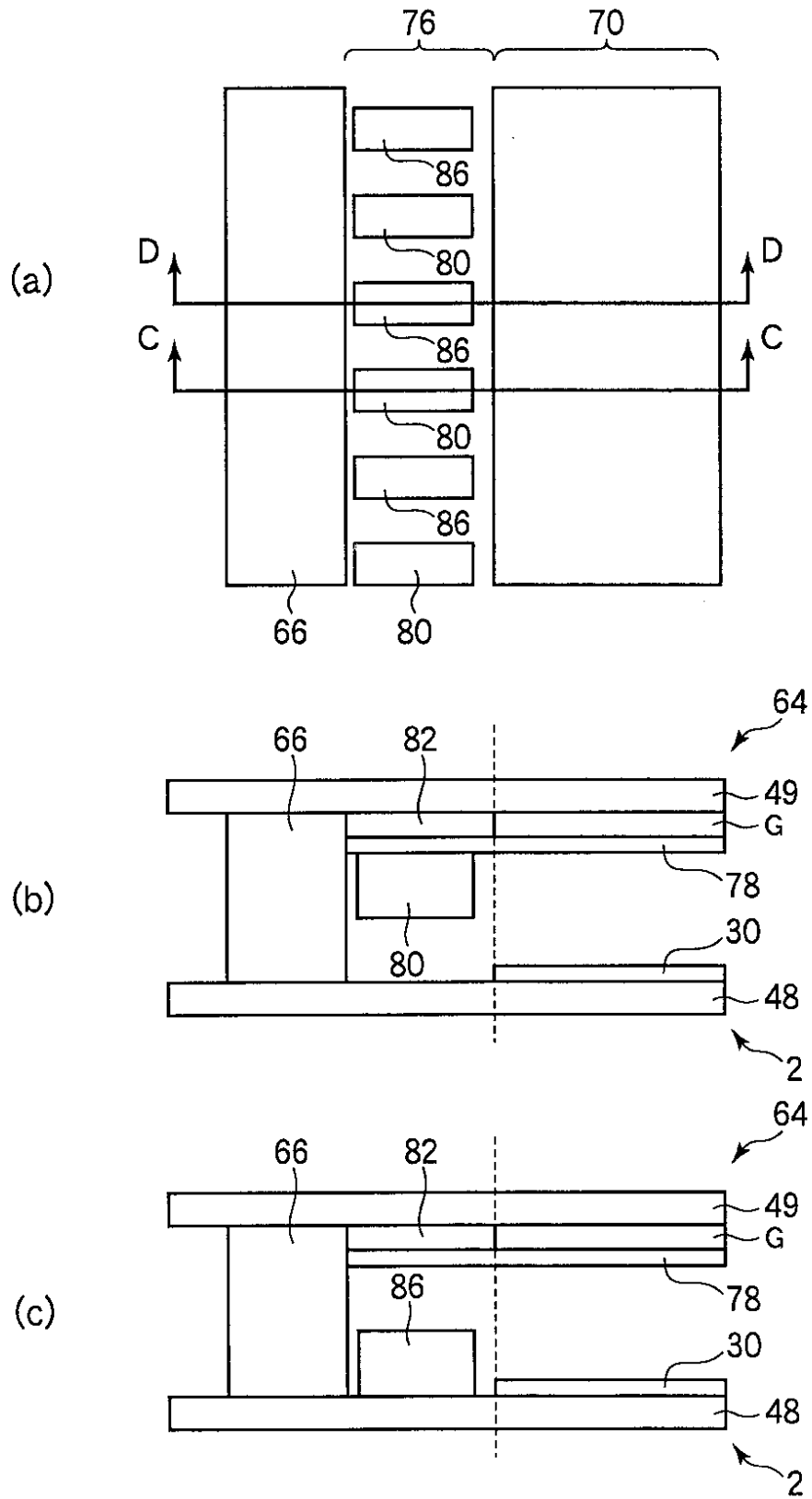
도면13



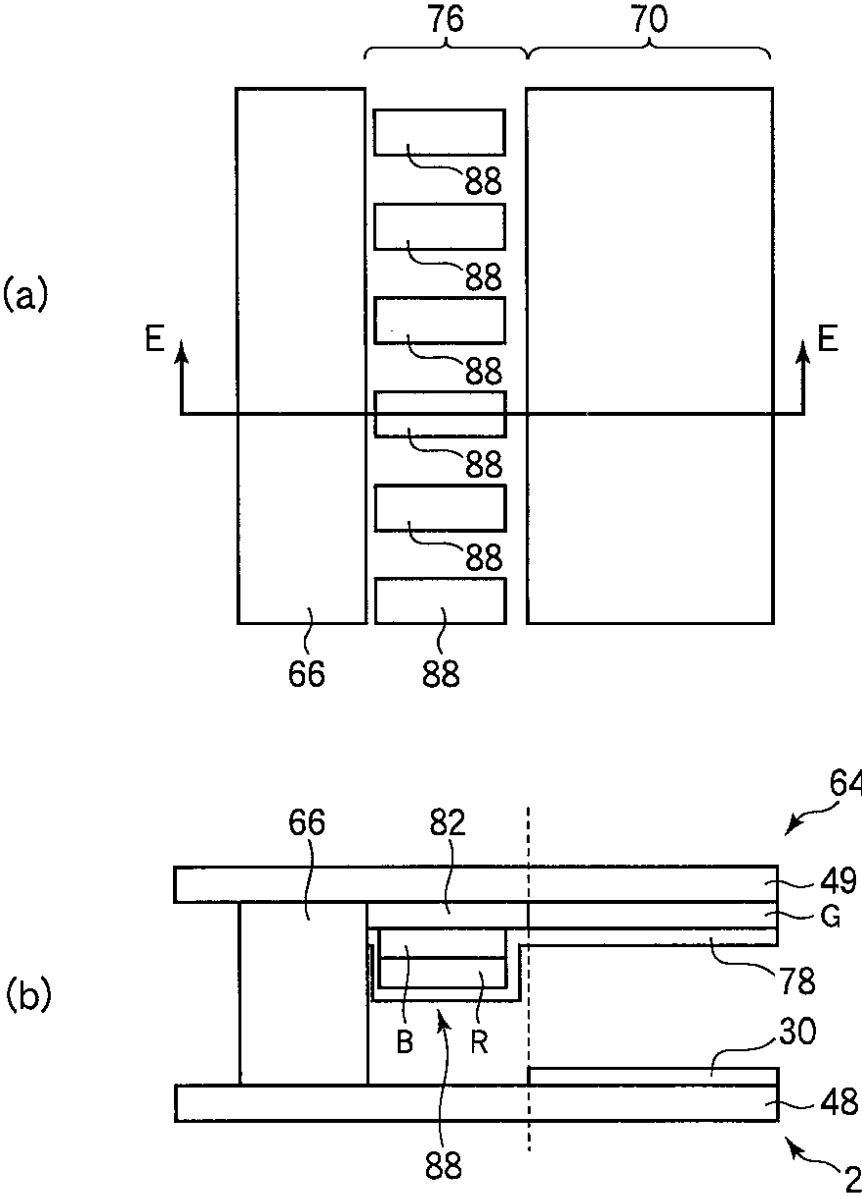
도면14



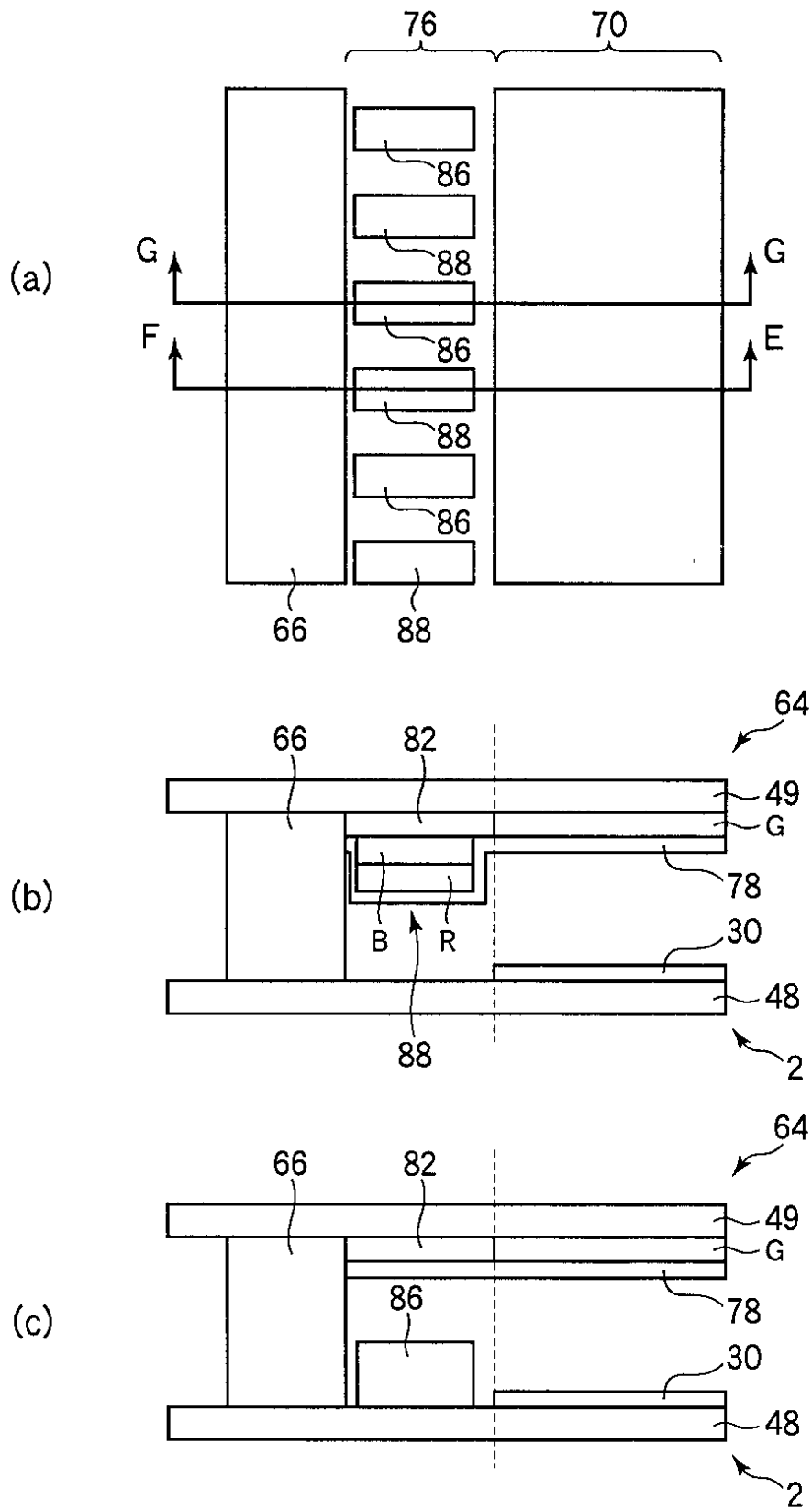
도면15



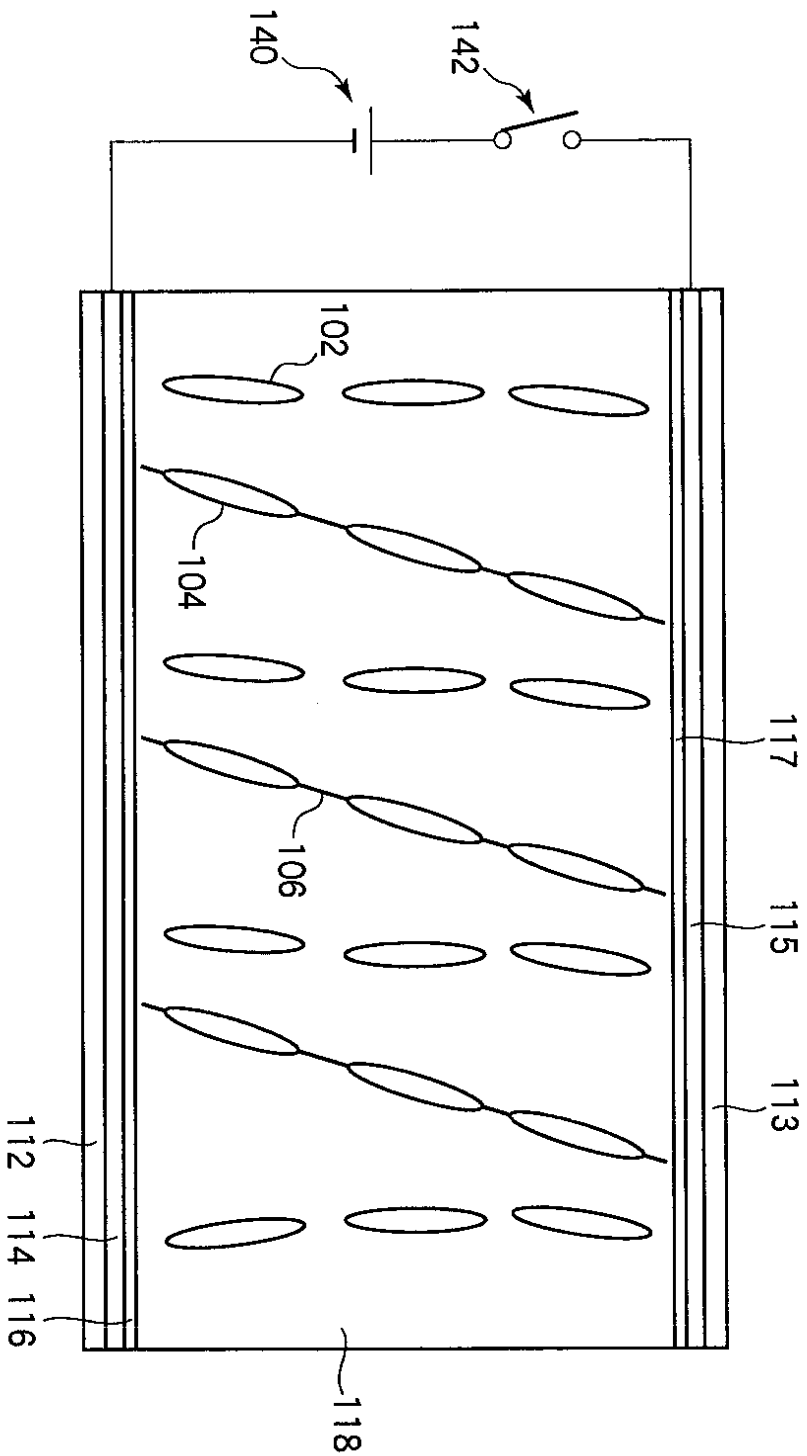
도면16



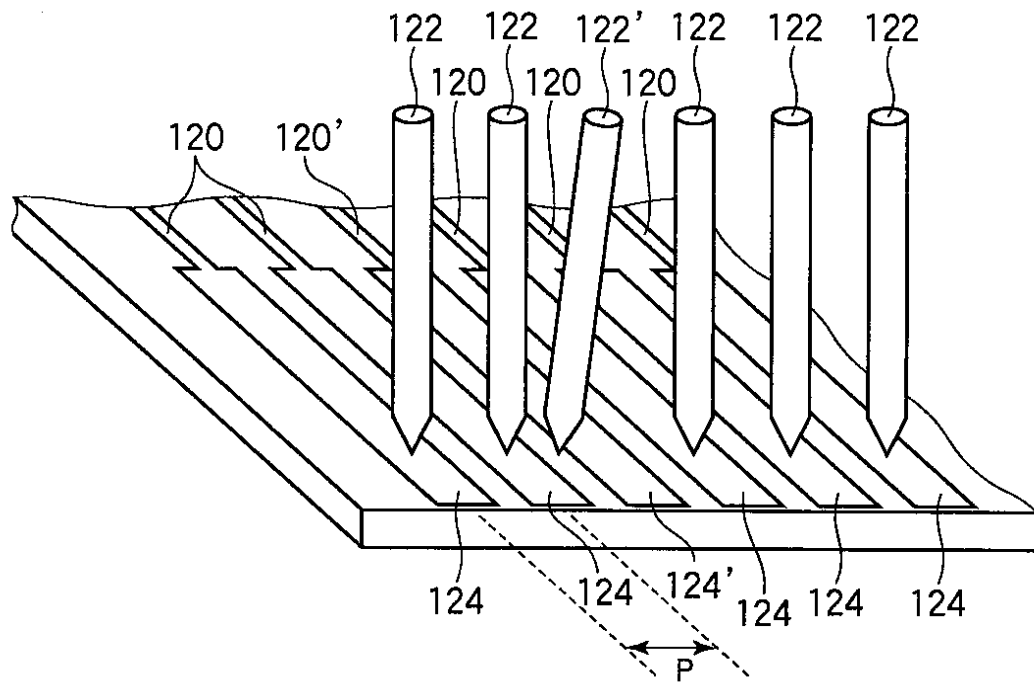
도면17



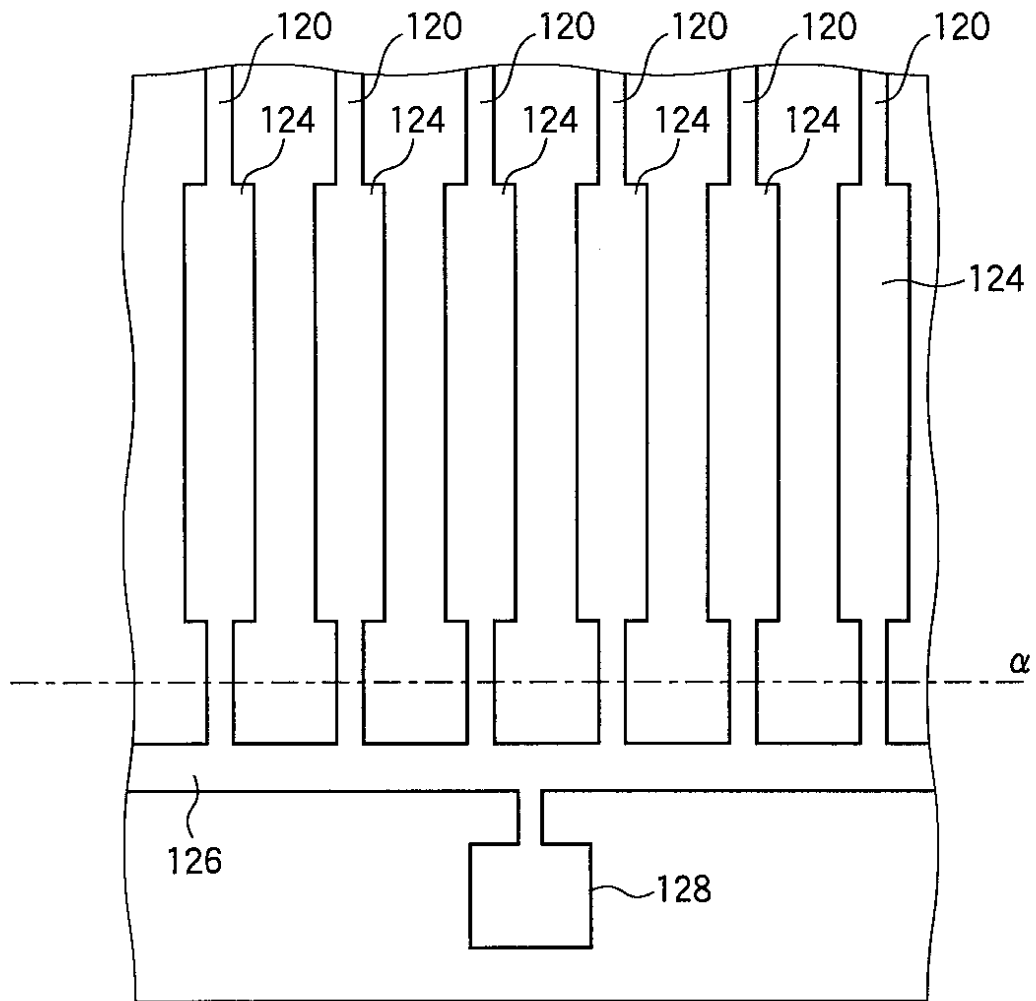
도면18



도면19



도면20



专利名称(译)	液晶显示装置和液晶显示装置		
公开(公告)号	KR100883462B1	公开(公告)日	2009-02-16
申请号	KR1020020079028	申请日	2002-12-12
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	TANAKA YOSHINORI 다나카요시노리 TANIGUCHI YOJI 다니구찌요지 NAGASE YOJI 나가세요지 MIYATA TOMOYUKI 미야타도모유키		
发明人	다나카요시노리 다니구찌요지 나가세요지 미야타도모유키		
IPC分类号	G02F1/136 G02F1/1341 G02F1/1334 G02F1/1335 G02F1/1362 G02F1/1368 G09F9/30 G09F9/35 H01L29/786		
CPC分类号	G02F1/1334 G02F1/136286 G02F1/1341		
代理人(译)	CHU , 晟敏		
优先权	2001379531 2001-12-13 JP		
其他公开文献	KR1020030048350A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示基板和具有它显示该装置的液晶，所以能够降低制造成本，以提供具有基板的液晶显示装置和液晶显示装置，其能够实现显示品质良好的目的。多个总线4和10形成在TFT基板2上隔着绝缘膜相互交叉；在多条总线4和10的交叉点附近形成薄膜晶体管，形成多个聚合薄膜晶体管36，用于在单体聚合和聚合时向像素电极施加电压，并且第一聚合公共电极布线38电连接到聚合薄膜晶体管36的栅电极。

