



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/133 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년11월30일 10-0652215 2006년11월23일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2003-0042830 2003년06월27일 2004년09월24일	(65) 공개번호 (43) 공개일자	10-2005-0001249 2005년01월06일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	김경석 경기도안양시동안구비산2동573번지삼익아파트2동521호 이재균 경기도군포시궁내동우륵주공아파트707동1701호
(74) 대리인	박장원

심사관 : 이동윤

전체 청구항 수 : 총 13 항

(54) 액정표시장치

(57) 요약

본 발명은 기관 상에 복수의 화소가 배열되고, 그 화소에 구비된 제1전극 및 제2전극을 통해 액정층에 수평전계를 인가하는 횡전계 방식의 액정표시장치에 관한 것으로, 행 단위의 화소에 구비된 스위칭소자의 제1단자를 제 N 번째 게이트라인 및 제 N+1 번째 게이트라인에 접속하고, 홀수 행의 화소에 구비된 제2전극과 짝수 행의 화소에 구비된 제2전극에 매 프레임 마다 화소 전압의 반대 방향으로 천이되는 펄스 형태의 제1공통전압과 그 제1공통전압이 반전된 펄스 형태의 제2공통전압을 인가함으로써, 액정에 인가되는 전압차를 크게 할 수 있다.

대표도

도 3a

특허청구의 범위

청구항 1.

기관 상에 횡방향으로 배열되는 복수의 게이트 라인과; 상기 기관 상에 종방향으로 배열되는 데이터 라인과; 상기 기관 상에 배열되어 상기 게이트 라인을 통해 주사신호를 인가받고, 상기 데이터 라인을 통해 화상정보를 인가받는 복수의 화소

와; 상기 화소에 개별적으로 구비되어 수평전계를 형성하는 복수의 제1전극 및 복수의 제2전극과; 상기 화소에 각각 구비되며, 상기 게이트 라인에 접속된 제 1단자, 상기 데이터 라인에 접속된 제 2단자 및 상기 화소의 제 1전극에 접속된 제 3단자를 갖는 복수의 스위칭소자와; 상기 복수의 게이트 라인 중 홀수 게이트 라인의 화소에 구비된 제 2전극에 매 프레임마다 화소 전압의 반대 방향으로 천이되는 제 1공통전압을 인가하는 복수의 제 1공통전압 라인과; 상기 복수의 게이트 라인 중 짝수 게이트 라인의 화소에 구비된 제 2전극에 상기 제1공통전압이 반전된 형태의 제 2공통전압을 인가하는 복수의 제 2공통전압 라인을 구비하여 구성되며, 상기 게이트 라인 단위의 화소에 구비된 스위칭소자의 제 1단자는 제 N 번째 게이트라인 및 제 N+ 1 번째 게이트라인에 교번하여 접속되는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서, 상기 스위칭소자는 상기 제 1단자로서 게이트전극이 구비되고, 상기 제 2단자로서 소스전극이 구비되며, 상기 제 3단자로서 드레인전극이 구비되는 박막 트랜지스터인 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서, 상기 제 1공통전압 라인은 상기 게이트 라인과 평행하게 배열되며, 서로 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항에 있어서, 상기 제 2공통전압 라인은 상기 게이트 라인과 평행하게 배열되며, 서로 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1 항에 있어서, 상기 제 1전극은 화소전극인 것을 특징으로 하는 액정표시장치.

청구항 6.

제 1 항에 있어서, 상기 제 2전극은 공통전극인 것을 특징으로 하는 액정표시장치.

청구항 7.

삭제

청구항 8.

제 1 항에 있어서, 상기 제 2전극은 상기 화소에 적어도 하나가 형성되어 제 1공통전압 라인 또는 제 2공통전압 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 9.

기관 상에 복수의 화소가 배열되고, 그 화소에 각각 구비된 제1전극 및 제2전극을 통해 액정층에 수평전계를 인가하는 횡전계 방식의 액정표시장치에 있어서, 행 단위의 화소에 구비된 스위칭소자의 제1단자를 제 N번째 게이트 라인 및 제 N+ 1

번째 게이트 라인에 교번하여 접속하고, 홀수번째 행의 화소에 구비된 제 2전극에 매 프레임 마다 화소 전압의 반대 방향으로 천이되는 펄스 형태의 제 1공통전압을 인가하며, 짝수번째 행의 화소에 구비된 제 2전극에 상기 제 1공통전압이 반전된 형태인 제 2공통전압을 인가하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 10.

제 9 항에 있어서, 상기 제 1공통전압은 상기 홀수번째 행의 화소에 대응하는 게이트 라인과 평행하게 배열되는 제 1공통전압 라인을 통해 인가되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 11.

제 9 항에 있어서, 상기 제 2공통전압은 상기 짝수번째 행의 화소에 대응하는 게이트 라인과 평행하게 배열되는 제 2공통전압 라인을 통해 인가되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 12.

제 9 항에 있어서, 상기 화소에 인가되는 화상정보는 도트 인버전(Dot Inversion) 방식으로 인가되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 13.

제 9 항에 있어서, 상기 화소는 라인 인버전(Line Inversion) 형태로 구동되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 14.

홀수번째 행의 화소에 매 프레임 마다 화소 전압의 반대 방향으로 천이되는 제 1공통전압을 인가하고, 짝수번째 행의 화소에 상기 제1공통전압이 반전된 형태의 제 2공통전압을 인가하는 단계;

복수의 게이트 라인에 순차적으로 주사신호를 인가하는 단계;

제 N번째 게이트 라인에 인가된 주사신호는 제 N번째 행의 화소 중 홀수번째 화소를 선택함과 아울러, 제 N+1번째 게이트 라인에 인가된 주사신호는 제 N+1번째 행의 화소 중 짝수번째 화소를 선택하는 단계;

상기 선택된 화소에 화상정보를 인가하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로, 보다 상세하게는 소비전력을 감소시킬 수 있는 횡전계 구동(In-Plane-Switching: IPS)방식의 액정표시장치에 관한 것이다.

일반적으로, 액정표시장치는 박막 트랜지스터 어레이 기판과 컬러필터 기판이 서로 대향하여 일정한 간격(cell-gap)을 갖도록 합착되고, 상기 박막 트랜지스터 어레이 기판과 상기 컬러필터 기판의 이격된 간격에 액정을 충전시킨 액정패널과, 그 액정패널을 구동시켜 화상이 표시되도록 하는 구동부로 구성된다.

상기 박막 트랜지스터 어레이 기판은 횡방향으로 서로 평행하게 배열되는 다수의 게이트라인과, 종방향으로 서로 평행하게 배열되는 다수의 데이터라인이 서로 교차하고, 그 게이트라인과 데이터라인이 교차되어 구획되는 사각형 영역에 스위칭소자와 화소전극이 구비된 화소들이 형성된다.

그리고, 상기 컬러필터 기판에는 상기 화소에 대응하는 위치에 적색, 녹색 및 청색의 컬러필터가 형성되고, 그 화소를 통과하는 빛의 색간섭을 방지하기 위한 블랙매트릭스가 상기 컬러필터의 외곽을 감싸는 그물형태로 형성되며, 상기 박막 트랜지스터 어레이 기판의 화소전극과 전압차에 의해 액정에 전계를 인가하는 공통전극이 형성된다.

상기 액정표시장치로서 근래에 적용되는 액정표시장치는 통상 트위스트 네마틱 액정을 채택하고 있으며, 이와 같은 트위스트 네마틱 액정은 박막 트랜지스터 어레이 기판에 형성되는 화소전극과 컬러필터 기판에 형성되는 공통전극의 수직전계에 의해 액정이 구동되기 때문에 시야각에 따라서 계조표시에서의 광투과율이 달라지는 특성이 나타나며, 따라서, 대면적의 액정표시장치를 제작하는데 제한을 받게 된다.

즉, 상기 수직전계에 의해 액정이 구동되는 트위스트 네마틱 방식의 액정표시장치는 광투과율이 좌우방향의 시야각에 대해서는 넓은 범위에서 대칭적으로 분포하지만, 상하방향의 시야각에 대해서는 비대칭적으로 분포하기 때문에 상하방향에서 이미지가 반전되는 범위가 발생하여 시야각이 좁아지는 문제가 있다.

상기한 바와 같은 문제를 해결하기 위하여 수평전계에 의해 액정을 구동시키는 횡전계방식 액정표시장치가 제안되었다.

상기 횡전계방식 액정표시장치는 상기 수직전계에 의해 액정이 구동되는 액정표시장치에 비해 콘트라스트(contrast), 그레이 인버전(gray inversion) 및 컬러 쉬프트(color shift) 등의 시야각 특성을 향상시킬 수 있으므로, 광시야각을 확보할 수 있게 되어 대면적의 액정표시장치의 제작에 널리 사용되고 있다.

상기한 바와같은 횡전계방식 액정표시장치를 첨부한 도면을 참조하여 상세하게 설명하면 다음과 같다.

도1a는 일반적인 횡전계방식 액정표시장치에서 박막 트랜지스터 어레이 기판의 대략적인 평면구성을 보인 예시도이다.

도1a를 참조하면, 다수의 게이트라인($G1 \sim Gn$)이 횡방향으로 서로 평행하게 배열되고, 다수의 데이터라인($D1 \sim Dm$)이 종방향으로 서로 평행하게 배열된다. 따라서, 상기 게이트라인($G1 \sim Gn$)과 데이터라인($D1 \sim Dm$)은 수직으로 교차하며, 그 교차영역에 화소($P1$)가 정의된다.

삭제

상기 각각의 화소($P1$)에는 화소전극(11)에 인가되는 화상정보를 스위칭하기 위하여 박막 트랜지스터(TFT1)와 같은 스위칭 소자가 구비된다. 상기 박막 트랜지스터(TFT1)의 게이트전극은 상기 게이트라인($G1 \sim Gn$)에 연결되고, 소스전극은 상기 데이터라인($D1 \sim Dn$)에 각각 연결되며, 드레인전극은 상기 화소($P1$) 내의 화소전극(11)에 각각 연결된다.

삭제

따라서, 액정표시장치의 주사신호가 상기 게이트라인($G1 \sim Gn$)들에 순차적으로 인가되면, 상기 박막 트랜지스터(TFT1)들은 게이트라인($G1 \sim Gn$) 단위로 턴온된다.

상기 게이트라인($G1 \sim Gn$) 단위로 턴온된 박막 트랜지스터(TFT1)의 소스전극과 드레인전극 사이에는 도전채널이 형성되는데, 상기 데이터라인($D1 \sim Dn$)을 통해 박막 트랜지스터(TFT1)의 소스전극에 공급되는 화상정보를 드레인전극에 공급해준다. 그리고, 상기 드레인전극이 화소전극(11)에 연결되므로, 상기 화상정보는 화소전극(11)에 공급된다.

삭제

이때, 화소전극(11)은 상기 데이터라인($D1 \sim Dn$)과 평행한 방향으로 상기 화소($P1$) 내에 적어도 한개가 패터닝된다.

한편, 상기 화소(P1) 내에는 상기 화소전극(11)에 대응하여 평행하게 형성된 공통전극(13)이 상기 화소전극(11)과 함께 수평 전계를 발생시켜 액정을 횡전계방식으로 구동한다. 상기 공통전극(13)도 상기 화소전극(11)과 마찬가지로 적어도 한개가 패터닝된다.

삭제

상기 화소(P1) 내에 형성된 공통전극(13)에는 복수의 공통전압라인($V_{com1} \sim V_{comn}$)을 통해 공통전압이 공급되는데, 이 공통전압라인($V_{com1} \sim V_{comn}$)은 상기 게이트라인($G1 \sim G_n$)과 서로 평행하게 배열되며, 일측 단부가 서로 전기적으로 연결되어 모든 화소에 동일한 공통전압이 인가되도록 한다. 따라서, 상기 화소전극(11)에 인가되는 화상정보와 상기 공통전극(13)에 인가되는 공통전압의 전압차에 의해 액정이 구동된다.

삭제

한편, 도면상에 도시하진 않았지만, 상기 화소전극(11)은 화소별로 구비된 스토리지 커패시터의 스토리지 전극에 전기적으로 접속된다. 상기 화소전극(11)에 인가된 화상정보는 주사신호가 인가되는 박막 트랜지스터의 턴-온 기간동안 상기 스토리지 커패시터에 충전되고, 그 충전된 화상정보는 주사신호가 인가되지 않는 상기 박막 트랜지스터의 턴-오프 기간동안에는 화소전극(11)에 공급되어 액정의 구동을 유지한다.

삭제

도1b는 도1a의 화소들의 등가회로를 보여주는 예시도이다.

도1b를 참조하면, 화소(P1)들은 게이트전극이 게이트라인($G1 \sim G_n$)에 접속되고, 소스전극이 데이터라인($D1 \sim D_n$)에 접속된 박막 트랜지스터(TFT1)들과, 그 박막 트랜지스터(TFT1)들의 드레인전극과 공통전압라인($V_{com1} \sim V_{comn}$) 사이에 병렬 연결된 액정 커패시터(C_{lc})과 스토리지 커패시터(C_{st})를 구비한다.

한편, 액정표시장치의 액정층에 지속적으로 일정한 전계가 인가될 경우에 액정이 열화되고, 직류전압 성분에 의해 잔상이 발생하는 결과를 초래한다. 따라서, 액정의 열화를 방지하고, 직류전압 성분을 제거하기 위해서 공통전압을 기준으로 화상정보의 전압을 양과 음이 반복되도록 인가하는데, 이와 같은 구동방식을 인버전 방식이라 한다.

상기 인버전 구동방식은 화상정보의 극성이 화상의 한 프레임(frame)단위로 반전되어 공급되는 프레임 인버전 방식, 화상정보의 극성이 게이트라인 단위로 반전되어 공급되는 라인 인버전 방식, 그리고 화상정보의 극성이 서로 인접하는 화소별로 반전되어 공급되고 아울러 화상의 한 프레임 단위로 반전되어 공급되는 도트 인버전 방식이 있다.

상기 인버전 구동방식 중 도트 인버전 방식은 플리커(flicker)나 크로스 토크(cross talk)와 같은 화면 왜곡을 최대한 억제할 수 있기 때문에 최근 도트 인버전 방식을 적용한 액정표시장치들이 많이 사용되고 있다.

삭제

도2는 도트 인버전 방식에서 화소의 전압 파형을 나타낸 예시도이다.

도2를 참조하면, 공통전압은 일정한 레벨의 직류전압으로 유지되고, 주사신호가 매 프레임마다 게이트라인에 순차적으로 인가된다.

한편, 화상정보(V_{DATA})는 서로 인접하는 화소별로 공통전압에 대해 양과 음의 극성이 반전되어 인가되며, 또한 매 프레임 단위로 공통전압에 대해 양과 음의 극성이 반전되어 인가된다.

삭제

상기 주사신호($V_{G1} \sim V_{G3}$)가 고전위로 인가되는 박막 트랜지스터의 턴-온 구간에서 화소전극에 인가되는 화상정보(V_{DATA})는 스토리지 커패시터에 충전되는데, 도시된 화소전압(V_p)파형으로 나타난다.

그리고, 상기 주사신호($V_{G1} \sim V_{G3}$)가 저전위로 천이될 때, 상기 박막 트랜지스터의 게이트전극과 드레인 전극의 오버-랩에 따른 기생용량의 커플링현상으로 인해 상기 화상전압(V_p)으로부터 전압강하가 발생하는데, 이를 화소전압의 변동분(ΔV_p)이라 지칭한다.

또한, 상기 주사신호($V_{G1} \sim V_{G3}$)가 저전위로 인가되는 박막 트랜지스터의 턴-오프 구간에서는 상기 스토리지 커패시터에 충전된 화소전압(V_p)이 화소전극에 지속적으로 공급되어 액정의 구동을 유지시키게 된다.

상기 화상정보(V_{DATA})에서 공통전압(V_{com})을 뺀 전압($V_{DATA} - V_{com}$)을 액정구동전압 (V_{cel})이라고 정의하겠다. 상기 액정구동전압(V_{cel})이 액정을 구동시키기 위해서는 화상정보(V_{DATA})가 공통전압(V_{com})에 비해 소정의 전압 레벨 이상으로 인가되어야 하며, 이는 액정표시장치의 전력소비를 증가시키게 된다.

또한, 상기 일정한 레벨로 고정되어 있는 공통전압(V_{com})으로 인해 액정구동전압(V_{cel})의 크기는 데이터 출력전압에 의존하며, 액정에 높은 전압이 형성되기 위해서는 높은 출력 전압을 구동부를 사용하여야 한다.

특히, 횡전계방식 액정표시장치에서 고개구율을 얻기 위하여 화소전극과 공통전극의 간격을 크게 할 경우에 필요한 휘도를 얻기 위하여 더 높은 구동전압을 필요로 하게 되므로, 더 많은 소비전력이 사용된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 바와 같은 종래의 문제점을 해결하기 위하여 창안된 것으로, 본 발명의 목적은 액정에 인가되는 전압차를 크게 하여 전력소모를 절감할 수 있게 하는 액정표시장치를 제공하는데 있다.

발명의 구성

상기한 바와 같은 본 발명의 목적을 달성하기 위한 액정표시장치는 기판 상에 배열된 복수의 화소와; 상기 화소에 개별적으로 구비되어 수평전계를 형성하는 제1전극 및 제2전극과; 상기 기판 상에 횡방향으로 배열되어 상기 화소에 주사신호를 인가하는 복수의 게이트 라인과; 상기 기판 상에 종방향으로 배열되어 상기 화소에 화상정보를 인가하는 복수의 데이터라인과; 상기 화소에 개별적으로 구비되며, 상기 게이트라인에 접속된 제1단자, 상기 데이터라인에 접속된 제2단자 및 상기 화소의 제1전극에 접속된 제3단자를 갖는 복수의 스위칭소자와; 상기 복수의 게이트 라인 중 홀수 게이트 라인의 화소에 구비된 제2전극에 매 프레임마다 화소전압의 반대 방향으로 천이되는 제1공통전압을 인가하는 복수의 제1공통전압 라인과; 상기 복수의 게이트 라인 중 짝수 게이트 라인의 화소에 구비된 제2전극들에 상기 제1공통전압이 반전된 형태의 제2공통전압을 인가하는 복수의 제2공통전압 라인을 구비하여 구성되며, 상기 게이트 라인 단위의 화소에 구비된 스위칭소자의 제1단자는 제 N 번째 게이트라인 및 제 N+1 번째 게이트라인에 교번하여 접속되는 것을 특징으로 한다.

상기와 같이 구성되는 본 발명에 따른 액정표시장치를 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.

도3a는 본 발명의 제 1실시예에 따른 횡전계방식 액정표시장치에서 박막 트랜지스터 어레이 기판의 개략적인 평면구성을 보여주는 예시도이다.

도3a를 참조하면, 다수의 게이트라인($G11 \sim G1n$)이 횡방향으로 평행하게 배열되고, 다수의 데이터라인($D11 \sim D1m$)이 종방향으로 평행하게 배열된다. 따라서, 상기 게이트라인($G11 \sim G1n$)과 데이터라인($D11 \sim D1m$)은 수직으로 교차하며, 그 교차영역에 화소(P11)가 정의된다.

삭제

상기 각각의 화소(P11)에는 화소전극(111)에 인가되는 화상정보를 화소에 인가하기 위하여 박막 트랜지스터(TFT11)같은 스위칭소자가 구비된다. 상기 박막 트랜지스터(TFT11)의 게이트 전극은 각각 상기 게이트 라인($G11 \sim G1n$)에 연결되고, 소스전극은 각각 상기 데이터라인($D11 \sim D1m$)에 연결되며, 드레인전극은 각각 상기 화소(P11) 내의 화소전극(111)에 연결된다.

삭제

한편, 행 단위의 화소들에 있어서, 이들 화소영역을 정의하는 두 개의 게이트 라인 중 하나를 제 N번째 게이트 라인으로 정의하고, 또 다른 하나를 제 N+1번째 게이트 라인으로 정의하기로 하며, N은 자연수로 한다.

상기 각 박막 트랜지스터(TFT11)의 게이트 전극은 행 단위의 화소들에 있어서, 제 N번째 게이트 라인 및 제 N+1번째 게이트 라인에 교번하여 전기적으로 접속되게 된다.

상기 액정표시장치의 주사신호가 상기 게이트라인(G11~G1n)에 순차적으로 인가되면, 상기 박막 트랜지스터(TFT11)는 게이트라인 단위로 턴온된다. 이때, 턴온된 박막 트랜지스터(TFT11)의 소스전극과 드레인전극 사이에는 도전채널이 형성되게 되고, 상기 데이터라인(D11~D1m)을 통해 박막 트랜지스터(TFT11)의 소스전극에 공급되는 화상정보는 상기 박막 트랜지스터의 드레인전극에 공급된다.

삭제

그런데, 상기 드레인전극은 화소전극(111)에 연결되므로, 화상정보가 화소전극(111)에 공급된다.

한편, 상기 화소(P11) 내에는 상기 화소전극(111)에 대응되도록 형성된 공통전극(113)이 상기 화소전극(111)과 함께 수평전계를 발생시켜 액정을 구동시킨다. 여기서 상기 공통전극(113)은 상기 데이터라인(D11~D1m)들과 평행한 방향으로 상기 화소 내에 한개 또는 다수개가 패턴닝될 수 있다.

상기 화소(P11) 내에 형성된 공통전극(113)에는 공통전압라인 (Vcom11~Vcom1n)으로부터 공통전압이 공급된다.

상기 공통전압 라인(Vcom11~Vcom1n)은 게이트라인(G11~G1n)과 일정한 간격으로 평행하게 배열되는데, 이들 중 홀수번째 공통전압 라인 (... ,Vcom11,Vcom13,...)은 서로 전기적으로 연결되며, 짝수번째 공통전압 라인 (... ,Vcom12,Vcom14,...,Vcom1n)도 서로 전기적으로 연결된다.

상기 짝수번째 공통전압 라인(... ,Vcom12,Vcom14,...)들을 통해 매 프레임 단위로 천이되는 펄스 형태의 제2공통전압을 화소들의 공통전극(113A)에 공급한다.

또한, 홀수번째 공통전압 라인(... ,Vcom11,Vcom13,...)들을 통해서도 상기 제1공통전압이 반전된 펄스 형태의 제1공통전압을 화소들의 공통전극(113B)에 공급한다.

따라서, 본 발명에 의한 액정표시장치는 상기 화소전극(111)에 인가되는 화상정보와 상기 공통전극(113A,113B)에 인가되는 제1공통전압 및 제2공통전압에 의해 구동된다.

한편, 도면상에 도시되진 않았지만, 상기 화소전극(111)은 단위 화소(P11)에 구비된 스토리지 커패시터의 스토리지 전극에 전기적으로 접속되므로, 상기 화소전극(111)에 인가된 화상정보는 주사신호가 인가되는 박막 트랜지스터(TFT11)의 턴온기간동안 스토리지 커패시터에 충전된다.

상기 스토리지 커패시터에 충전된 화상정보는 주사신호가 인가되지 않는 박막 트랜지스터 턴오프기간 동안 화소전극(111)에 공급되어 액정의 구동이 유지되도록 한다.

도3b는 도3a의 화소들을 등가회로로 보여주는 예시도이다.

도3b를 참조하면, 화소(P11)는 게이트전극이 게이트배선(G9~G1n)에 접속되고, 소스전극이 데이터라인(D11~D1m)에 접속된 복수의 박막 트랜지스터(TFT11)와, 그 박막 트랜지스터의 드레인전극과 공통전압 라인(Vcom10~Vcom1n) 사이에 병렬 접속된 액정 커패시터(Clc)와 스토리지 커패시터(Cst)를 구비한다.

여기서, 행 단위의 화소에 구비된 박막 트랜지스터(TFT11)는 제 N번째 게이트 라인 및 제 N+1번째 게이트 라인에 교번하여 접속되고, 이렇게 교번되게 접속된 각 게이트라인의 박막 트랜지스터(TFT11)의 액정 커패시터(Clc) 및 스토리지 커패시터(Cst)들은 홀수번째 공통전압라인(Vcom odd) 또는 짝수번째 공통전압라인(Vcom even)에 공통으로 접속되어 있다.

그리고, 상기 데이터라인(D11~D1m)에는 서로 인접하는 화소별로 극성이 반전되는 도트 인버전 방식으로 화상정보가 공급된다.

한편, 상기 짝수번째 공통전압 라인(...,Vcom12,Vcom14,...)들을 통해 매 프레임 단위로 천이되는 펄스 형태의 제2공통전압을 화소들의 공통전극(113A)에 공급하고, 홀수번째 공통전압 라인(...,Vcom11,Vcom13,...)들을 통해서도 상기 제2공통전압이 반전된 펄스 형태의 제1공통전압을 화소들의 공통전극(113B)에 공급한다.

상기와 같은 공통전압 반전인가 방식의 장점은 매 프레임마다 천이되는 공통전압에서, 고전위의 공통전압이 인가될 경우 음극성의 화상정보를 인가하고, 저전위의 공통전압이 인가될 경우 양극성의 화상정보를 인가하여 이들의 전압차를 크게 함으로써, 액정에 인가되는 전압을 종래에 비해 낮게 설정할 경우에도 종래와 동일하게 화소들을 구동시킬 수 있게 되어 전력 소모를 최소화할 수 있게 하는 것이다.

따라서, 상기 공통전압 반전인가 방식에서 화상정보의 인가에 도트 인버전 방식을 적용하게 되면 행단위의 화소들에 양/음극성의 화상정보가 동시에 인가되게 되어, 상기 공통전압 반전인가 방식의 효과를 얻을 수 없다.

예를 들어, 상기 공통전압이 고전위일때 양극성의 화상정보가 공급되거나, 상기 공통전압이 저전위일때 음극성의 화상정보가 공급되게 되면 이들사이의 전압차는 종래보다 오히려 줄어들게 된다. 따라서, 화상정보의 인가시 행 단위의 화소에 동일한 극성의 화상정보를 인가하는 라인 인버전방식을 사용하게 되었다.

삭제

그런데, 상기 라인 인버전방식은 도트 인버전 방식에 비해 플리커(flicker)나 크로스 토크(cross talk) 같은 불량 구동현상을 억제하는 효과가 작기 때문에 화질이 저하된다.

그런데, 도3b와 같은 본 발명에서 제안한 액정표시장치는 행 단위의 화소에서 박막 트랜지스터의 제1단자가 제 N번째 게이트 라인 및 제 N+ 1번째 게이트 라인이 교번하여 접속되어 구성되기 때문에 상기 도트 인버전 방식의 구동이 가능하다. 즉, 서로 인접하는 화소별로 반전되는 펄스 형태를 가지는 도트 인버전 방식의 화상정보가 입력되게 되면, 상기 제 N번째 게이트 라인에 접속되는 스위칭소자에는 같은 극성의 화상정보가 공급되게 된다.

삭제

그리고, 제 N+ 1번째 게이트 라인에 접속되는 스위칭소자의 경우에는 상기 제 N번째 게이트 라인에 접속되는 스위칭소자에 공급된 화상정보와 동일한 극성을 가진 화상정보가 공급되게 되는데, 이는 상기 화상정보의 화소별 극성이 반전되었고, 또한 스위칭소자의 접속위치도 교번되었기 때문이다. 따라서, 상기 도트 인버전 방식의 구동으로 인해 종래의 라인 인버전 방식을 적용했을 때와 비교하여 불량 구동 억제효과가 증가하여 고화질의 화면을 구현할 수 있다.

삭제

또한, 제 N번째 라인 및 제 N+ 1번째 라인으로 정의되는 행 단위의 화소에는 동일한 극성의 화상정보가 인가되어, 상기 공통전압 반전인가 방식의 효과를 동일하게 얻을 수 있다.

도4는 본 발명의 제 1실시예에 따른 액정표시장치의 화소에 인가되는 신호파형을 보여주는 예시도이다.

도4를 참조하면, 매 프레임마다 천이되는 펄스형태의 제1공통전압(Vcom odd)은 홀수번째 공통전압 라인을 통해 대응하는 화소들의 공통전극에 공급된다. 그리고, 상기 제 1공통전압(Vcom odd)이 반전된 펄스 형태의 제 2공통전압(Vcom even)은 짝수번째 공통전압 라인을 통해 대응하는 화소의 공통전극에 공급된다. 또한, 주사신호(...,V_{G1},V_{G2},V_{G3},...)는 매 수평주기마다 게이트라인에 순차적으로 인가된다.

삭제

삭제

이때, 상기 공통전압은 제 1공통전압과 제 2공통전압이 서로 위상이 반대된 형태로 동시에 인가되며, 각각 매 수직주기마다 천이된다. 즉, 상기 제 1공통전압은 매 프레임마다 천이되는 펄스 형태로 인가되고, 상기 제 2공통전압은 상기 제 1공통전압이 반전된 펄스 형태로 인가된다.

상기와 같이 제 1공통전압 및 제 2공통전압을 매 프레임마다 천이시켜 입력할 경우 공통전극과 화소전극 사이의 전압차를 종래에 비해 크게 할 수 있기 때문에 액정에 인가되는 전압을 종래에 비해 낮게 설정할 경우에도 종래와 동일하게 화소들을 구동시킬 수 있는 전압을 인가할 수 있게 되어 전력 소모를 최소화할 수 있게 된다.

삭제

도5는 본 발명의 제 1실시예에 따른 화소의 극성 구성도이다.

도5를 참조하면, 본 발명에서 사용하는 인버전 방식은 도트 인버전방식으로 서 데이터 라인을 통해 화소에 인가되는 화상정보의 극성이 서로 인접한 정보는 반전되어 인가되고, 또한 수평주기, 수직주기마다 반전되어 인가되는 구동방식이다. 따라서, 라인 인버전 또는 프레임 인버전방식에 비해 플리커나 크로스 토크 같은 화질 저하의 억제능력이 향상된다.

삭제

본 발명에 따른 액정표시장치의 구동방법에서는 상기 화소에 상기 도트 인버전방식으로 화상정보를 공급하는 것에 반해 행 단위의 화소가 모두 동일한 극성을 갖게되는 라인 인버전방식 구동에서와 동일한 시각형태로 나타난다. 이것은 행 단위 화소에서 제 N번째 게이트 라인 및 제 N+ 1번째 게이트라인에 교번하여 접속되는 스위칭소자의 구성으로 인한 결과이다.

도5에 도시된 바와 같이 각 프레임마다 화소가 행단위로 극성이 바뀌고, 또한 매 프레임 단위로 극성이 반전된다.

상기한 바와 같이 실제 화면구성은 라인 인버전방식으로 구현되지만, 데이터라인을 통한 화상정보의 공급이 도트 인버전 방식으로 이루어지므로, 플리커, 크로스 토크등의 불량 구동현상을 최대한 억제할 수 있어서 고화질의 화면구현이 가능해진다.

발명의 효과

상술한 바와같이 본 발명에 따른 액정표시장치는 종래의 액정표시장치에 비해 액정에 인가되는 전압차가 커지므로, 액정에 인가되는 전압을 종래에 비해 낮게 설정할 경우에도 종래와 동일하게 화소들을 구동시킬 수 있게 되어 전력 소모를 최소화할 수 있게 된다.

또한, 액정에 인가되는 전압을 종래와 동일하게 설정할 경우에는 액정에 인가되는 전압차가 커지므로, 화소전극과 공통전극의 이격거리가 종래에 비해 증가되더라도 종래와 동일하게 화소들을 구동시킬 수 있게 되어 화소전극과 공통전극이 이격되는 영역을 확장할 수 있게 되고, 이로 인해 개구율을 향상시킬 수 있다.

도면의 간단한 설명

도1a는 일반적인 횡전계방식 액정표시장치에서 박막 트랜지스터 어레이 기판의 대략적인 평면구성을 보인 예시도.

도1b는 도1a의 화소들의 등가회로를 보여주는 예시도.

도2는 도트 인버전 방식에서 화소의 전압 파형을 나타낸 예시도.

도3a는 본 발명의 제 1실시예에 따른 횡전계방식 액정표시장치에서 박막 트랜지스터 어레이 기판의 개략적인 평면구성을 보여주는 예시도.

도3b는 도3a의 화소들을 등가회로로 보여주는 예시도.

도4는 본 발명의 제 1실시예에 따른 횡전계방식 액정표시장치에 화소에 인가되는 신호파형을 보여주는 예시도.

도5는 본 발명의 제 1실시예에 따른 화소의 극성 구성도.

도면의 주요부분에 대한 부호의 설명

TFT11: 박막 트랜지스터 P11: 화소

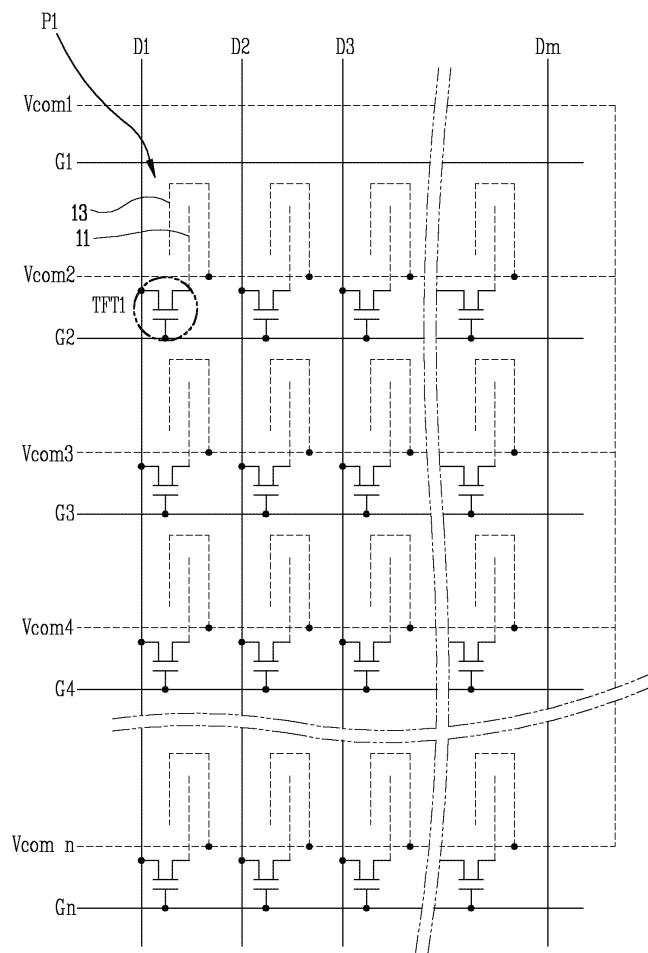
D11~D1m: 데이터 라인 Vcom11~Vcom1n: 공통전압 라인

G11~G1n: 게이트 라인 111: 화소전극

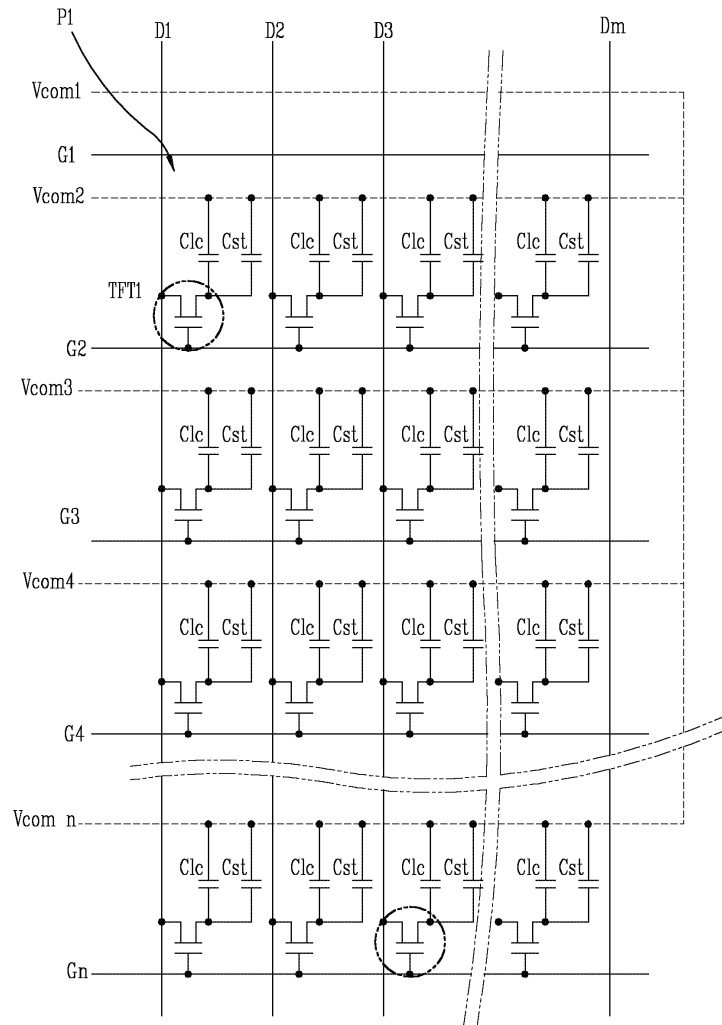
113A,113B: 공통전극

도면

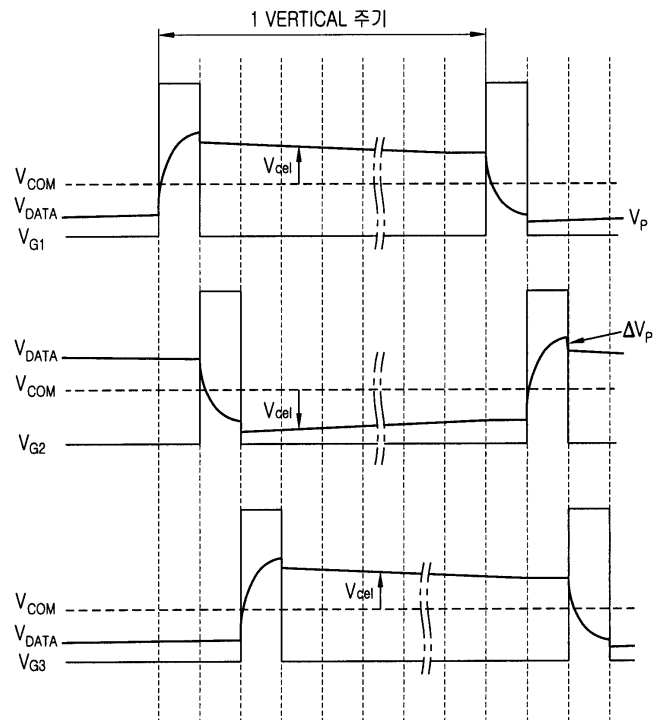
도면1a



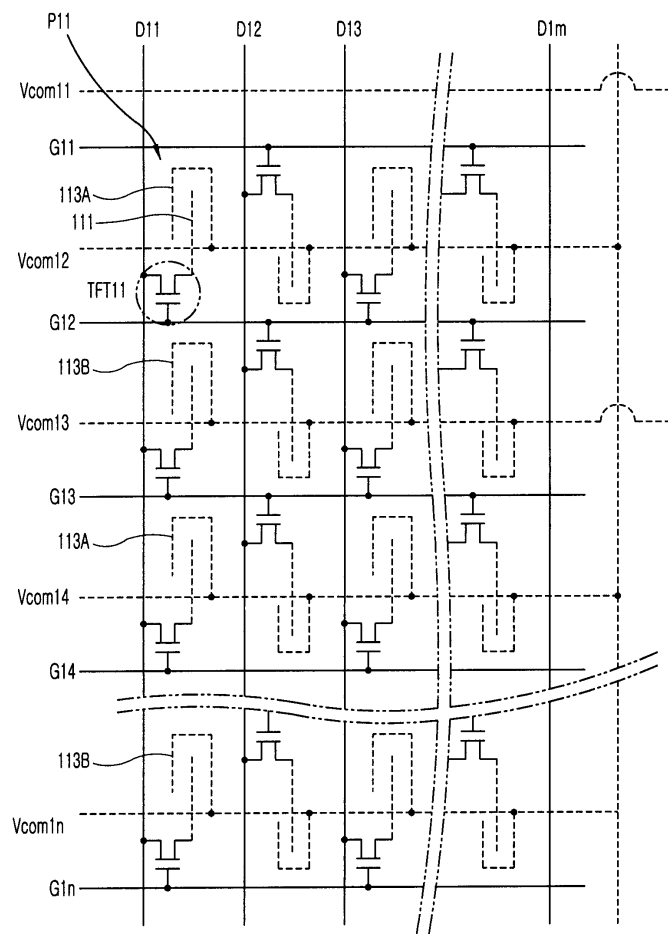
도면1b



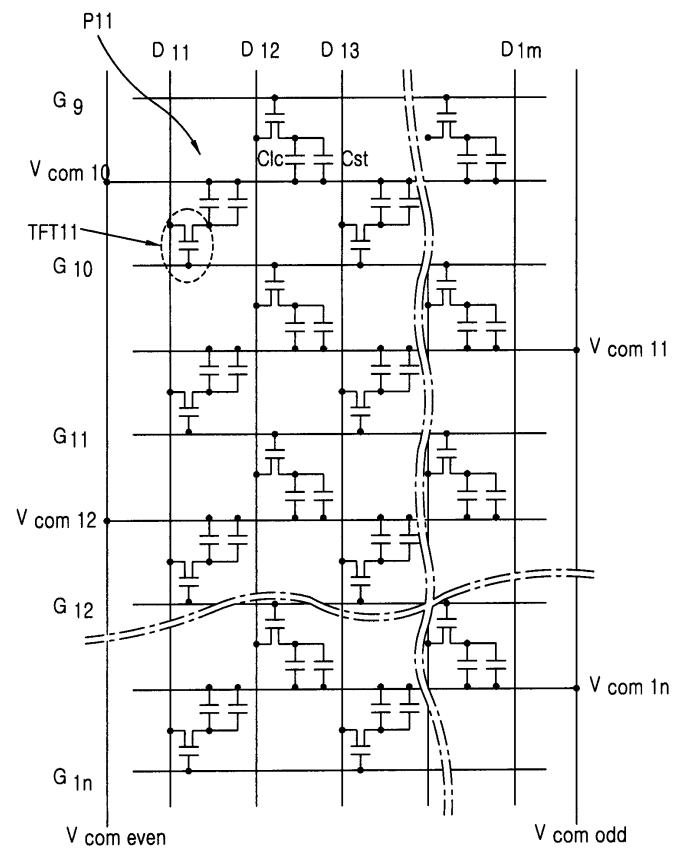
도면2



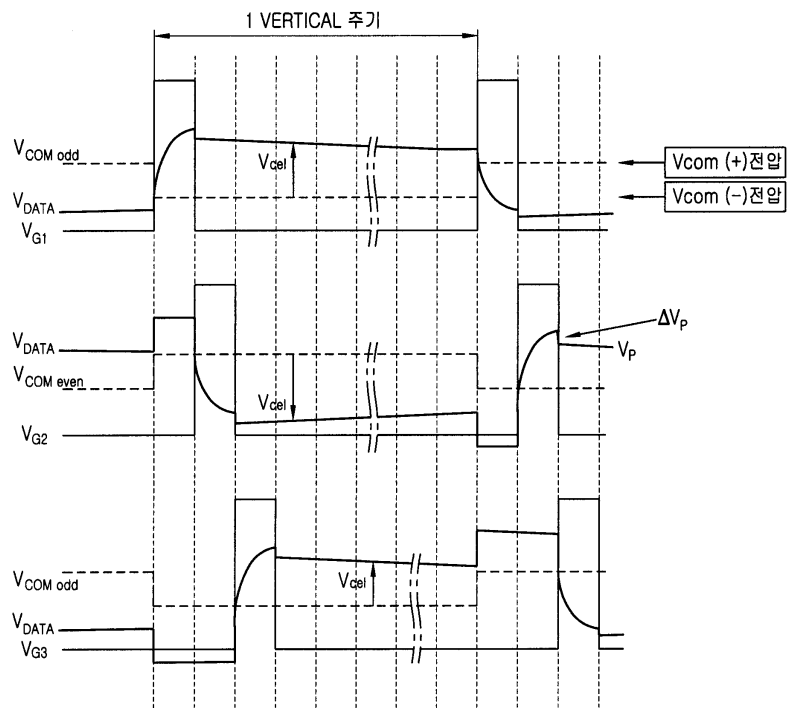
도면3a



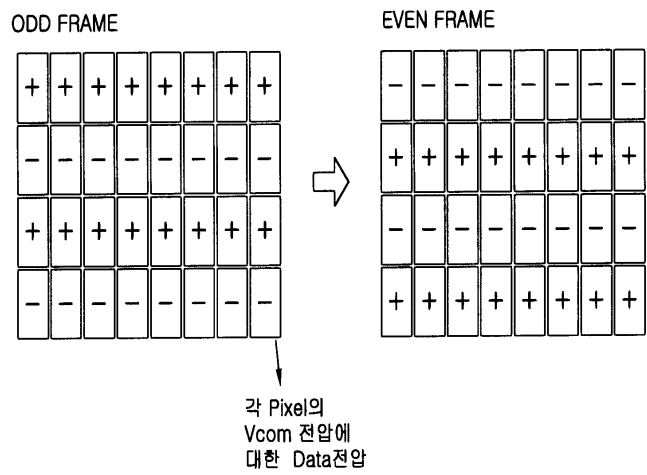
도면3b



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	KR100652215B1	公开(公告)日	2006-11-30
申请号	KR1020030042830	申请日	2003-06-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM KYONGSEOK 김경석 LEE JAEKYUN 이재균		
发明人	김경석 이재균		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G09G2300/0434 G09G3/3614 G09G3/3648 G02F1/134363		
代理人(译)	PARK , JANG WON		
其他公开文献	KR1020050001249A		
外部链接	Espacenet		

摘要(译)

用途：提供由面内电场驱动的面内切换模式LCD装置，通过增大施加到液晶的电压差来降低功耗。

