(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [7]
G02F 1/133

(45) 공고일자 2003년02월11일
(11) 등록번호 10-0371757
(24) 등록일자 2003년01월28일

(21) 출원번호 10-2000-0059694
(22) 출원일자 2000년10월11일

(65) 공개번호 특2001-0040054
(43) 공개일자 2001년05월15일

(30) 우선권주장 99-292967 1999년10월14일 일본(JP)

(73) 특허권자 알프스 덴키 가부시키가이샤
일본국 도쿄도 오타구 유키가야 오츠카쵸 1반 7고

(72) 발명자 나까노아끼라
일본미야기껭후루까와시후꾸누마1-8-24

(74) 대리인 특허법인코리아나
조영원

심사관 : 고종욱

(54) 액티브 매트릭스형 액정표시장치

요약

상호 화소영역의 크기가 상이한 주표시 에리어와 부표시 에리어를 갖는 액티브 매트릭스 액정표시장치에 있어서, 플리커 및 스티킹의 발생을 방지한다.

주표시 에리어와 부표시 에리어에 대응하는 대향전극을 분할하여 형성하고, 주표시 에리어용의 대향전극과 부표시 에리어용의 대향전극에, 화소영역의 크기에 맞는 각각에 최적인 전압을 인가하도록 한다.

대표도

도 4

명세서

도면의 간단한 설명

도 1 은, 본 발명의 한 실시형태에 사용하는 TFT 어레이 기판의 평면도.

도 2 는, 도 1 에 나타낸 TFT 어레이 기판의 부표시 에리어의 한 화소영역 근방을 확대하여 나타내는 평면도.

도 3 은, 도 2 의 A-A' 선을 따른 단면도.

도 4 는, 본 발명의 대향전극을 나타내는 평면도.

도 5 는, 액정표시장치의 구동전압을 설명하는 도면.

도 6 은, 종래의 TFT 어레이 기판을 나타내는 평면도.

도 7 은, 종래의 대향전극을 나타내는 평면도.

도면의 주요부분에 대한 부호의 설명

1: 주사선

2: 게이트 전극

3: 게이트 절연막

4: 반도체막

5: 오믹 콘택트막

7: 드레인전극

8: 소스전극

9: 용량전극

10: 패시베이션막

11: 화소전극

12: 배향막

13: 대향전극

13a: 주표시 에리어의 대향전극

13b: 부표시 에리어의 대향전극

14: 컬러필터

15: 블랙매트릭스

16,17: 투명기판,

18a,18b: 콘택트홀

19: 신호선

20: 액정층

21: TFT

22: 축적용량

30: 주표시 에리어

31: 부표시 에리어

32: 주표시 에리어의 화소영역

33: 부표시 에리어의 화소영역

34: 주사선측 인출선

35: 신호선측 인출선

36: 주사선측 단자

37: 신호선측 단자

40: TFT 어레이 기판

41: 대향기판

101: 주사선

119: 신호선

130: 표시에리어

132: 화소영역

134: 주사선측 인출선

135: 신호선측 인출선

136: 주사선측 단자

137: 신호선측 단자

140: TFT 어레이기판

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액티브 매트릭스형 액정표시장치에 관한 것이다. 더욱 상세하게는 상호 화소영역의 크기가 상이한 주표시 에리어와 부표시 에리어를 구비하는 액티브 매트릭스형 액정표시장치의 대향전극구조에 관한 것이다.

종래, 액티브 매트릭스 방식의 액정표시장치로서는, 도 6 에 나타내는 것이 알려져 있다. 도 6 은 박막트랜지스터 (Thin Film Transistor: 이하, TFT 라고 함) 어레이 기판 (140) 의 평면도이다.

종래의 액티브 매트릭스장치의 TFT 어레이 기판 (140) 에는, 화소를 구성하는 화소영역 (132) 이 매트릭스상으로 배열된 표시에리어 (130), 이 표시에리어 (130) 의 주사선 (101) 에서 외부 부착의 게이트드라이버 (IC) 에 접속하기 위한 주사선의 인출배선 (134) 과 주사선단자 (136), 표시에리어 (130) 의 신호선 (119) 에서 외부 부착의 소스드라이버 (IC) 에 접속하기 위한 신호선의 인출배선 (135) 과 신호선단자 (137) 가 각각 형성되어 있다.

종래의 액티브 매트릭스형 액정표시장치에 대하여 새로운 기능을 부가할 수 있다는 관점에서, 도 1 에 나타내듯이, 표시에리어 (30)(이후, 주표시 에리어라고 함) 외에, 예컨대 문자정보를 표시시키는 것을 목적으로 한 다른 표시에리어 (31)(이후, 부표시 에리어라고 함) 를 설치할 필요성이 요망되고 있다.

이 경우, 주표시 에리어 (30) 에는 정밀도가 높은 표시가 요구되기 때문에 화소영역 (32) 을 작게 하는데, 부표시 에리어 (31) 에서는 그 표시목적으로부터, 반드시 화소영역 (33) 의 크기를 주표시 에리어의 그것과 일치시킬 필요는 없다. 오히려, 예컨대 문자는 크게 표시하여 잘 보이게 하고자 하는 요구로부터, 부표시 에리어 (31) 의 화소영역 (33) 의 크기는, 주표시 에리어 (30) 의 화소영역 (32) 의 크기에 비하여 크게 설계한다.

또, 종래의 부표시 에리어를 갖는 액정표시장치에서는, 대향전극은 도 7 에 나타나듯이 대향기판 (41) 의 전면에 공통적으로 1 개의 대향전극 (13) 이 형성되어 있다.

한편, 액티브 매트릭스형 액정표시장치에서는, 대향 배치된 한 쌍의 기판의 사이에 액정층을 끼워두고 이것을 표시매체로서 이용하고 있고, 액정층의 스티킹을 방지하기 위하여 액정층에는 직류전압이 중첩하지 않는 교류전압을 인가하여, 이것을 표시전압으로서 사용한다. 이 교류전압은, 신호선으로부터 화소영역을 주로하여 이루어지는 화소전극에, 주사선으로부터의 게이트 전압으로 온 상태가 된 TFT 를 통하여 인가된다. 이 화소전극과 액정층을 통하여 대향하는 대향전극에는, 일정한 직류전압을 인가한다. 이것으로써, 액정층에 전계를 부여하여 그 굴절율을 변화시킴으로써, 액정층은 표시매체로서 사용가능해진다.

한편, 액정의 유전율이 전계강도에 따라서 변화하는 것, TFT 의 게이트 전극과 드레인 전극의 사이에 기생용량을 갖는 것, 및 주사선과 화소전극의 사이에 기생용량을 갖는 것 등에 기인하여, TFT 를 오프 상태로 하기 위하여 게이트 전압을 변화시켰을 때, 화소전극의 전위 (Vp) 에 동적인 전압강하가 발생한다.

도 5 는 액정표시장치의 구동전압을 나타내는 개략도이다. 도 5(a) 는 TFT 의 게이트 전극에 인가하는 전압 (Vg) 을, 도 5(b) 는 TFT 의 소스전극에 인가하는 전압 (Vs) 을, 도 5(c) 는 TFT 의 드레인 전극, 즉, 화소전극의 전압 (Vp) 을 표시하고 있다. 도 5(c) 의 Vsc 는 소스전극에 인가하는 교류전압의 중심전압을, 도 5(c) 의 Vcom 은 대향전극에 인가되는 전압을 각각 나타낸다. 대향전극과 화소전극에 각각 전압 Vcom 과 Vp 를 인가함으로써, 액정층에 실효적인 전위가 부여되어 표시매체로서 작동하게 된다. 도 5 의 횡축은 시간으로 하여, Vg, Vs, Vp 의 타이밍을 나타낸다. 도 5(a) 에 나타나는 전압의 고전위가 TFT 를 온상태로 하는 기간, 저전위가 TFT 를 오프상태로 하는 기간을 각각 나타낸다.

TFT 를 오프상태로 하기 위하여 게이트 전압 (Vg) 을 변화시켰을 때, 도 5(c) 에 나타내듯이 화소전극의 전위 (Vp) 에 동적인 전압강하 (ΔVp) 가 발생한다. 이것은 TFT 를 오프상태로 하기 위하여 게이트 전압 (Vg) 을 변화시켰을 때, 한 쌍의 기판사이의 액정층에 의한 용량, 주사선과 그 위의 게이트 절연막 및 용량전극으로 이루어지는 축적용량 및 상기 기생용량의 사이에서 전하의 분배가 발생하여, 화소전극의 전위 (Vp) 에 전압강하 (ΔVp) 가 발생하는 것이다.

화소전극 (11) 의 전위의 전압강하 (ΔVp) 는 다음식 (1) 으로 나타낸다.

$$\Delta Vp = (Vgh \times (Cgdon + Cgp) - Vgl \times (Cgdoff + Cgp) - Vs(Cgdon - Cgdoff))/(Cs + Clc + Cgdoff + Cgp) \quad (1)$$

여기서,

ΔVp: 화소전극의 전위의 전압강하

Vgh: 게이트전압의 하이 전위

Cgdon: TFT 가 ON 일때의 기생용량

Cgp: 주사선과 화소전극의 사이의 기생용량

Vgl: 게이트 전압 로우 전위

Cgdoff: TFT 가 OFF 일때의 기생용량

Vs: 신호전압의 전위

Cs: 축적용량

Clc: 액정층의 용량

(1) 식에 나타나듯이, 화소전극의 전위의 전압강하 (ΔVp) 를 발생시키는 인자로서는, 액정층의 용량 (Clc), 박막트랜지스터의 기생용량 (Cgd), 축적용량 (Cs) 등을 포함한다.

상기 전압강하 (ΔVp) 를 발생시키는 한 원인인 액정의 유전율이 전계강도에 따라서 변화하는 것은, 액정의 물성에 관련된 것으로 피할 수 없는 것이다. 또다른 요인인 TFT 의 게이트전극과 드레인전극의 사이의 기생용량 및 주사선과 화소전극 사이의 기생용량의 2 개의 기생용량중, TFT 의 게이트 전극과 드레인 전극의 사이에 기생용량을 갖는 것은, 상기 전극간에 형성한 게이트 절연막이 용량을 형성해버리므로, 현재의 액티브 매트릭스형 액정표시장치에서는 구조적으로 피할 수 없는 것이다.

이와같이 화소전극의 전위 (Vp) 에 전압강하 (ΔVp) 가 발생하면, 화소전극의 전위 (Vp) 의 정과 부의 전압진폭에 차가 생긴다. 전압의 극성에 상관없이 같은 전압이 인가되면, 액정은 같은 투과율 특성을 갖기 때문에, 예컨대 전압을 인가하지 않는 상태에서 투과율이 높은 노멀리 화이트형의 액티브 매트릭스형 액정표시장치에 있어서는, 전압진폭이 큰 극성에서는 투과율이 더욱 낮고, 전압진폭이 작은 극성에서는 투과율이 더욱 높아진다. 그리하여, 투과율에 따른 명암의 반복이 생겨, 이것이 플리커로서 시인되게 된다.

또, 정과 부의 극성에 대하여 전압의 진폭이 비대칭이면, 어느 한 화소전극에 교류전압에 중첩하여 직류적인 전압이 항상 인가되게되어, 표시가 잔존한다는 소위 스티킹 현상이 발생한다.

그리하여 종래에는, 액정을 구동하는 교류전압의 정과 부의 전압진폭이 동일해지도록 대향전극의 전위를 적정하게 조정하는 것, 및 축적용량을 액정층에 의한 용량에 대하여 병렬로 형성함으로써, 상기 플리커 및 스티킹의 해소를 도모하고 있다.

발명이 이루고자 하는 기술적 과제

한편, 주표시 에리어 외에 화소영역의 크기가 상이한 부표시 에리어를 형성할 경우, 상기 액정용량 및 상기 기생용량의 값이 화소영역의 크기에 따라서 상이하기 때문에, 주표시 에리어와 부표시 에리어에서, 각각의 화소전극의 전압강하 (ΔVp) 에 차가 생기게 된다. 그 결과, 주표시 에리어와 부표시 에리어에서 대향전극에 인가하는 최적의 전위가 상이함에도 불구하고, 종래예와 같이 공통의 대향전극을 사용한 경우에는, 어느 한쪽의 대향전극에는 적정전압이 인가되지 않게 되므로, 주표시 에리어 혹은 부표시 에리어중 어느 한쪽에 플리커가 발생한다는 문제가 있었다. 또, 주표시 에리어 혹은 부표시 에리어중 어느 한쪽에 스티킹 현상이 발생한다는 문제도 있었다.

발명의 구성 및 작용

본 발명은 상기 과제를 해결하기 위하여 이루어진 것으로, 화소영역의 크기가 상이한 주표시 에리어와 부표시 에리어를 갖는 액티브 매트릭스형 액정표시장치에 있어서, 주표시 에리어와 부표시 에리어에서 대향전극을 분할함으로써, 각각의 대향전극에 최적인 전압을 인가하는 것을 가능하게 하고, 플리커 및 스티킹의 발생을 방지하는 수단을 채용하는 것이다.

즉, 도 5(c) 에 있어서, 주표시 에리어와 부표시 에리어에서 상이한 전압강하 (ΔVp) 가 발생하는 경우에, 각각의 대향전극에 적정한 대향전극전압 (Vcom) 을 인가하여, 각각의 표시에리어에서 정과 부의 극성에 의한 전압진폭이 동일해지도록 한 것이다.

본 발명에 관한 액티브 매트릭스형 액정표시장치는, 대향 배치된 한 쌍의 기판의 사이에 액정층이 끼워지고, 상기 한쪽 기판의 표면에는 복수의 주사선 및 복수의 신호선이 매트릭스상으로 교차하여 형성되고, 복수의 주사선과 신호선이 형성하는 교차부의 근방에, 상기 주사선에 접속하는 게이트 전극을 갖는 박막 트랜지스터와, 상기 박막 트랜지스터에 접속하는 화소전극과, 상기 주사선과 축적용량을 형성하는 용량전극이 각각 형성되어있다. 상기 주사선과 신호선으로 둘러싸인 화소영역의 크기는 상호 상이하며, 주표시 에리어와 부표시 에리어를 구성하고 있다. 한편, 상기 다른 쪽 대향기판의 액정층측 표면에는 대향전극이 형성되어 있고, 주표시 에리어에 대향하는 대향전극과 부표시 에리어에 대향하는 대향전극이, 분할되어 구성되어있다.

또한, 주표시 에리어와 부표시 에리어의 화소영역의 크기가 상이한 경우에, 각각에 대향하는 대향전극에 화소영역의 크기에 따라서 상이한 전압을 인가하도록, 전압인가수단도 분할되어 형성한 것이다.

이러한 액정표시장치로 함으로써, 주표시 에리어와 부표시 에리어의 대향전극에, 각각의 화소전극의 크기에 맞는 최적의 전위를 인가하도록 하였다.

예컨대, 주표시 에리어는 화상 등을 표시하기 위한 것으로 고정밀도가 요구되고, 부표시 에리어는 문자 등을 표시하기 위한 것으로 정밀도는 그다지 문제가 되지 않는 경우, 주표시 에리어의 화소영역의 크기를 부표시 에리어의 화소영역의 크기보다도 작게 구성하고, 각 대향전극에 인가하는 전압은, 주표시 에리어에 대향하는 대향전극에 인가하는 전압쪽을 낮게 한다.

즉 식 (1) 에 있어서, 부표시 에리어쪽이 화소영역의 크기가 크고, 액정층의 용량 (Clc) 이 커지고, 전압강하 (ΔVp) 는 작아진다. 따라서 도 5(c) 에 있어서 정과 부의 극성에 의한 전압진폭을 동일하게 하려면, 대향전극에 인가하는 전압은 부표시 에리어에 대향하는 전극에 인가하는 전압쪽을 높게하면 된다. 이것으로써 각 대향전극에 화소영역의 크기에 맞는 최적의 전압을 인가할 수 있기 때문에, 플리커 및 스티킹을 방지하는 것이 가능해진다.

각 대향전극에 상이한 전압을 인가하려면, 전압인가수단도 각각으로 분할하여 갖도록 하여 행한다.

(발명의 실시형태)

이하, 본 발명의 한 실시의 형태를 도면을 따라서 설명한다.

도 1 에, 본 발명의 한 실시의 형태에 관한 액티브 매트릭스형 액정표시장치에서의 TFT 어레이 기판 (40) 의 평면도를 나타낸다.

본 발명에 있어서는, TFT 어레이기판 (40) 에는 주표시 에리어 (30) 와 부표시 에리어 (31) 에 각각 다수의 화소영역 (32 및 33) 이 매트릭스상으로 배열되어 있다. 여기서 화소영역이란 주사선 (1) 과 신호선 (19) 으로 둘러싸인 영역이고, 주표시 에리어 (30) 와 부표시 에리어 (31) 에 있는 화소영역에서는 그 크기를 달리 하고 있다.

더욱 구체적으로는, 주표시 에리어 (30) 의 화소영역 (32) 의 크기는 가로폭 40 ㎛ × 세로길이 120 ㎛, 부표시 에리어 (31) 의 화소영역 (33) 의 크기는 가로폭 40 ㎛ × 세로길이 400 ㎛ 이다.

본 실시형태에서는, 주표시 에리어 (30) 의 화소영역 (32) 의 크기에 비하여 큰 화소영역 (33) 으로 이루어지는 부표시 에리어 (31) 가, 주사선 방향에서 화소영역의 폭이 일치하도록 주표시 에리어 (30) 의 상부에 형성되어 있다.

또, 이들의 화소영역을 주사하는 주사선 (1) 과, 신호를 공급하는 신호선 (19) 은, 격자상으로 형성되어있다. 신호선 (19) 은 화소영역의 크기가 상이한 주표시 에리어 (30) 와 부표시 에리어 (31) 에서 끊기지 않고 연속하여 배선되어 있다.

그리고 TFT 어레이 기판 (40) 에 대향하는 대향기판 (41) 에는, 도 4 에 나타나듯이 주표시 에리어 (30) 와 부표시 에리어 (31) 의 각각에 대향하는 대향전극 (13a 와 13b) 이 배치되고, 각각 상이한 전압을 인가하도록 하고 있다.

주표시 에리어 (30) 및 부표시 에리어 (31) 의 주변에는, 각 표시에리어 (30,31) 의 주사선 (1) 에서 외부 부착의 게이트 드라이버 (IC) 에 접속하기 위하여, 주사선의 단자 (36) 까지 인출된 주사선의 인출배선 (34) 과, 각 표시에리어 (30,31) 의 신호선 (19) 에서 외부의 소스 드라이버 (IC) 에 접속하기 위하여, 신호선의 단자 (37) 까지 인출된 신호선의 인출배선 (35) 이 각각 형성되어있다. 그리고, 본 실시형태와는 상이한 경우로서, 동일 TFT 어레이 기판상에 구동회로가 내장되어 있는 경우가 있으나, 이 경우에는, 주사선의 인출배선과 상기 신호선의 인출배선이 이 구동회로의 출력에 인출되어 있어도 상관없다.

다음은, 도 2 에 본 실시형태의 액정표시장치의 부표시 에리어 (31) 의 한 화소영역 (33) 을 취하여 확대한 평면도를 나타낸다. 또 도 3 에 도 2 중의 TFT (21), 콘택트홀 (18a) 및 용량전극 (9) 을 관통하는 A-A' 선을 따른 단면도를 나타낸다. 그리고, 주표시 에리어 (30) 의 화소영역 (32) 도 그 크기가 상이할 뿐이며, 구조는 부표시 에리어 (31) 의 화소영역 (33) 과 동일하다.

도 2 에 나타내듯이, 이 부표시 에리어 (31) 의 화소영역 (33) 은 주사선 (1) 과 신호선 (19) 에 둘러싸여 있고, 지면의 좌하에 TFT (21) 가, 또 지면 상방에 축적용량 (22) 이 형성되어 있다. 지면 중앙부에는 화소전극 (11) 이 배치되어 있다.

입체적으로 보면 도 3 에 나타나듯이, 이 TFT 어레이 기판 (40) 을 사용한 액정표시장치는, 액정층 (20) 을 통하여 TFT 어레이 기판 (40) 과 대향하여 배치된 대향기판 (41) 이 있다. 대향기판 (41) 에는, 차광용 블랙매트릭스 (15), 컬러필터 (14), 및 화소전극 (11) 과 동일한 인듐과 주석의 산화물 (Indium Tin Oxide: 이하 ITO 라고 함) 로 이루어지는 투명한 대향전극 (13) 이 설치되어 있다. 액정과 접하는 면에 배향막 (12) 이 형성되어 있다. 따라서 화소전극 (11) 과 대향전극 (13) 의 사이에 전압을 인가하면, 액정층 (20) 에 전계가 인가되어, 액정분자의 배향제어가 가능하도록 되어있다. 또 이 구조는 화소전극 (11) 과 대향전극 (13) 을 각각 전극에 갖고, 그 사이에 유전체인 액정층 (20) 을 갖는 것으로부터, 용량이라고 볼 수 있다 (이하, 이것을 액정용량이라고 함).

TFT 는, 도 2 및 도 3 에 나타내듯이, 주사선 (1) 에서 인출하여 형성된 게이트전극 (2) 을 설치하고, 그 위에 질화규소로 이루어지는 절연막 (3) 을 설치하고, 그 위에 아몰퍼스실리콘으로 이루어지는 반도체막 (4) 을 설치하고, 또한 그 위에는 아몰퍼스 실리콘에 인을 첨가한 n+ 형 아몰퍼스 실리콘으로 이루어지는 오믹콘택트막 (5) 을 형성하고, 그 위에 도전체로 이루어지는 드레인전극 (7) 과 소스전극 (8) 을 설치하여 형성되어있다. 이중 소스전극 (8) 은 신호선 (19) 에서 인출하여 설치되어 있다. 그리고 또 드레인전극 (7) 과 소스전극 (8) 의 위에는, 이들을 덮듯이 질화규소로 이루어지는 패시베이션막 (10) 을 설치하고, 드레인전극 (7) 상의 패시베이션막 (10) 에는 콘택트홀 (18a) 이 형성되어있다. 그리고 드레인전극 (7) 과 ITO 로 이루어지는 투명한 화소전극 (11) 이 콘택트홀 (18a) 을 통하여 접속되어 있다.

축적용량 (22) 은, 주사선 (1) 을 한쪽 전극으로 하고, 그 위의 게이트 절연막 (3) 을 유전체로서 형성하고, 또한 그 위에 다른 쪽의 전극이 되는 용량전극 (9) 을 형성하고 있다. 용량전극 (9) 은 드레인전극 (7) 및 소스전극 (8) 과 동일한 도전체에 의하여 형성되어 있다. 용량전극 (9) 의 위에는 TFT (21) 와 마찬가지로, 패시베이션막 (10) 이 형성되고, 이 패시베이션막 (10) 에는 콘택트홀 (18b) 을 형성하여, ITO 로 이루어지는 화소전극 (11) 을 용량전극 (9) 의 위에 인출하여 형성하여, 용량전극 (9) 과 화소전극 (11) 을 콘택트홀 (18b) 을 통하여 접속하고 있다. 그리고 축적용량 (22) 은 앞에서 서술한 액정용량과 병렬접속의 관계에 있고, 모두 TFT (21) 의 부하용량이 된다.

본 실시형태에서는, 각각 가로폭 40 ㎛ × 세로길이 120 ㎛ 인 크기의 화소영역을 갖는 주표시 에리어 (30) 와, 가로폭 40 ㎛ × 세로길이 400 ㎛ 인 크기의 화소영역을 갖는 부표시 에리어 (31) 의 2 개가 동일한 TFT 어레이 기판 (40) 위에 형성되어 있다. 이들에 대향하는 대향전극 (13a 및 13b) 은, 도 4 에 나타나듯이 하나의 대향기판 (41) 상에 각 표시에리어별로 분할하여 배치하고 있다.

대향전극 (13a, 13b) 도 화소전극 (11) 과 동일한 ITO 막으로 형성한다.

각 대향전극 (13) 의 크기 (면적) 는, 주표시 에리어 (30) 와 부표시 에리어 (31) 의 면적과 거의 동등하게 구성한다.

이 분할된 각 대향전극에 최적인 전압을 인가하려면, 전압인가수단으로서 직류전압을 발생시키기 위한 DC/DC 컨버터 (도시생략) 를 2 계열로 나누어 준비한다. 각 DC/DC 컨버터에 대하여 각각의 대향전극에 최적인 전압으로 변환하여, 각각의 대향전극에 인가하면 된다.

본 실시형태에서는, 주표시 에리어 (30) 의 화소영역 (32) 의 크기가 부표시 에리어 (31) 의 화소영역 (33) 의 크기보다도 작기 때문에, 주표시 에리어 (30) 의 대향전극 (13a) 에 인가하는 전압은, 부표시 에리어 (31) 의 대향전극 (13b) 에 인가하는 전압보다도 낮게 한다. 예컨대 본 실시형태에서는, 주표시 에리어 (30) 의 대향전극 (13a) 에 인가하는 전압은 3.7 V, 부표시 에리어 (31) 의 대향전극 (13b) 에 인가하는 전압은 4.0 V 로 한다.

이상 설명한 바와 같이, 본 발명에서는 화소영역의 크기가 상이한 2 개의 표시 에리어에 있는 2 개의 대향전극에 상이한 전압을 인가하고 있다. 즉 도 5(c) 에 있어서 표시에리어의 화소영역의 크기에 따라서 Vcom 의 값을 변화시키고, 그 결과 정과 부의 극성에 의한 전압진폭의 차를 해소시키도록 하였다.

발명의 효과

본 발명에 관한 액티브 매트릭스형 액정표시장치는, 대향전극을 분할함으로써, 각각의 화소영역의 크기에 따라서 최적의 전압을 인가하는 것이 가능해지고, 그 결과 플리커 및 스티킹을 방지할 수 있다.

(57) 청구의 범위

청구항 1.

대향 배치된 한 쌍의 기판의 사이에 액정층이 끼워지고, 상기 한쪽 기판의 표면에는 복수의 주사선 및 복수의 신호선이 매트릭스상으로 교차하여 형성되고, 복수의 주사선과 신호선이 형성하는 교차부의 근방에, 상기 주사선에 접속하는 게이트 전극을 갖는 박막트랜지스터와, 해당 박막트랜지스터에 접속하는 화소전극과 축적용량이 각각 형성되어 있고, 주사선과 신호선으로 둘러싸인 화소영역의 크기가 서로 상이한 주표시 에리어와 부표시 에리어를 구비하고, 상기 다른 쪽 대향기판의 액정층 표면에는 대향전극이 형성되어 있고, 상기 주표시 에리어에 대향하는 대향전극과 상기 부표시 에리어에 대향하는 대향전극이 분할되어 구성되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 2.

제 1 항에 있어서, 상기 주표시 에리어의 화소영역의 크기가, 상기 부표시 에리어의 화소영역의 크기보다도 작은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 3.

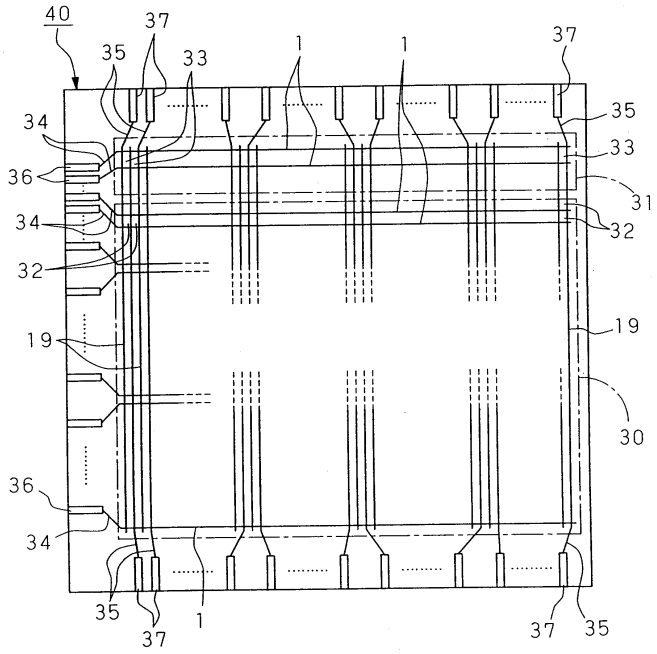
제 1 항에 있어서, 상기 주표시 에리어에 대향하는 대향전극과 상기 부표시 에리어에 대향하는 대향전극에, 상이한 전압을 인가하는 전압인가수단을 구비한 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 4.

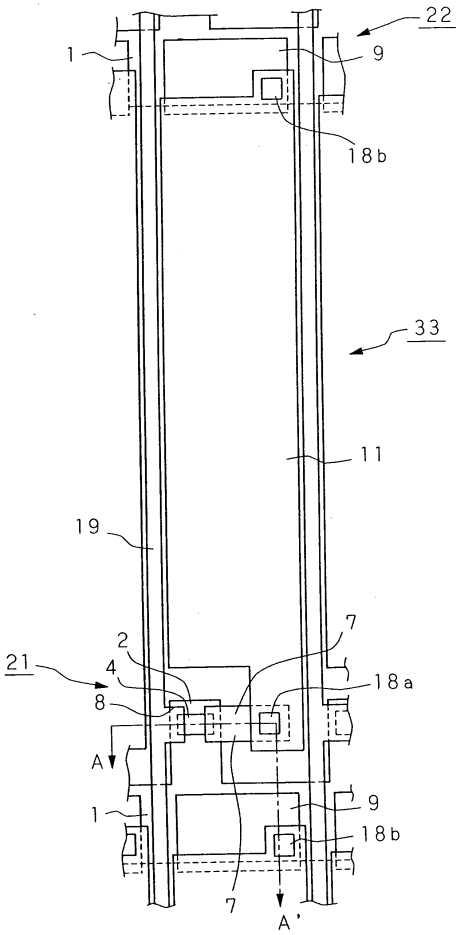
제 3 항에 있어서, 상기 주표시 에리어의 화소영역의 크기가, 상기 부표시 에리어의 화소영역의 크기보다도 작고, 또 상기 주표시 에리어에 대향하는 대향전극에 인가하는 전압이, 상기 부표시 에리어에 대향하는 대향전극에 인가하는 전압보다도 낮아지는 전압인가수단을 구비한 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

도면

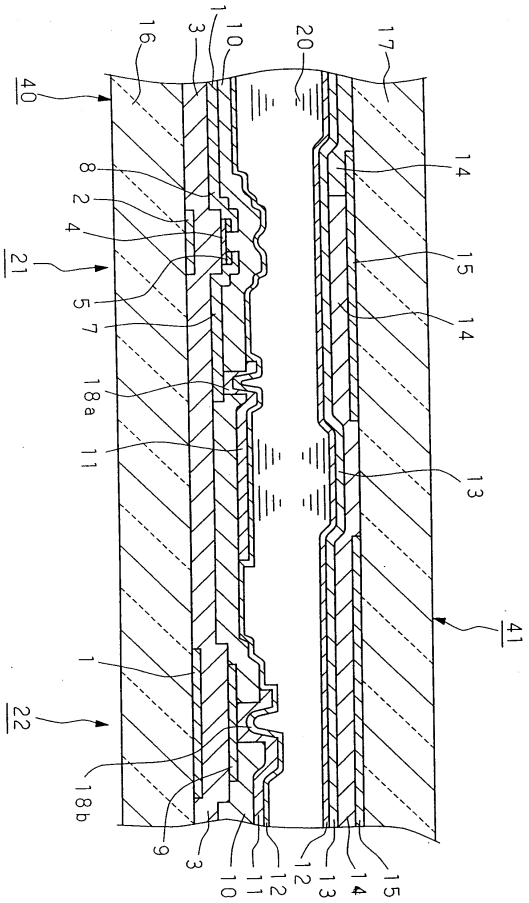
도면 1



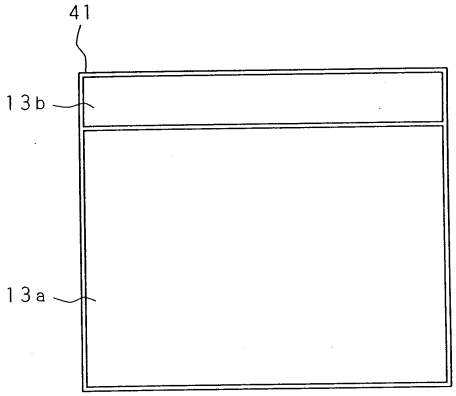
도면 2



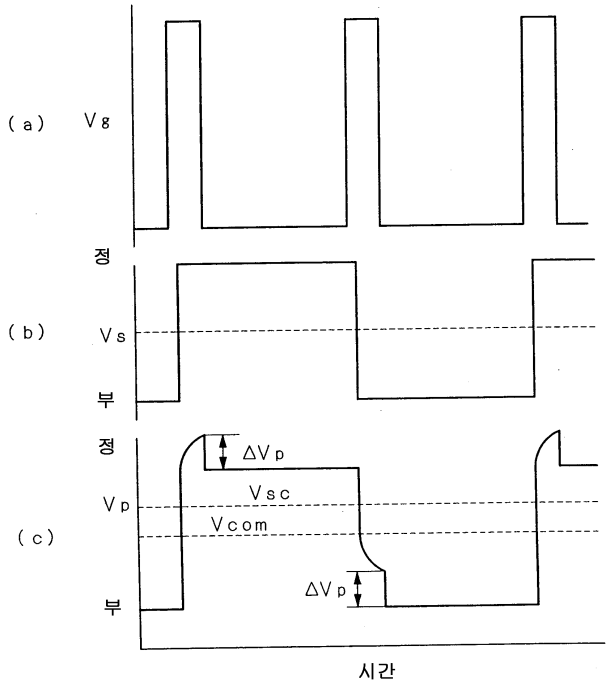
도면 3


16
3
1
10
20
17
40
14
8
2
4
15
21
5
7
14
18a
11
13
41
1
22
18b
9
3
10
11
12
12
13
14
15

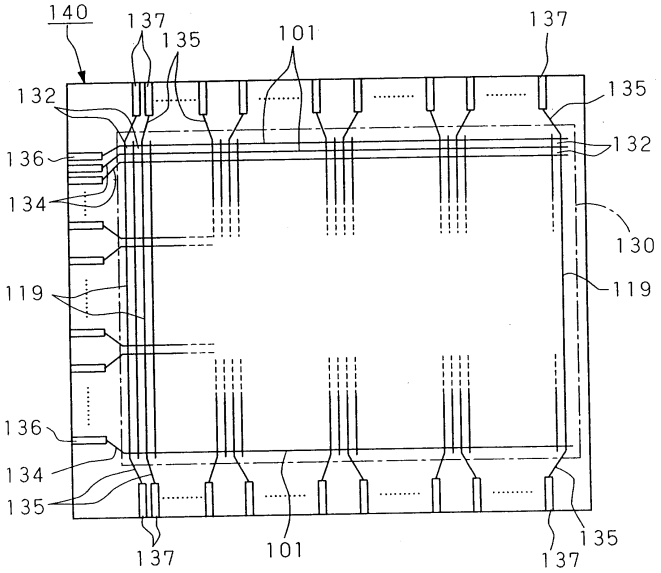
도면 4


41
13b
13a

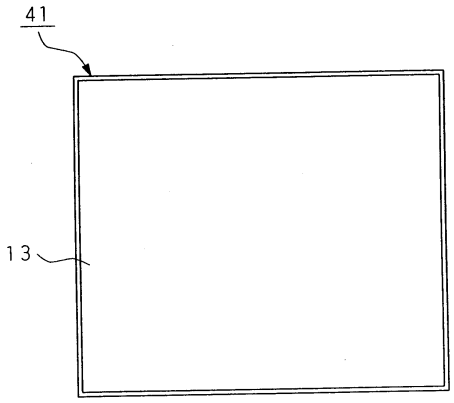
도면 5


(a)
Vg
정
(b)
Vs
부
정
ΔVp
Vsc
Vp
Vcom
(c)
ΔVp
부
시간

도면 6


140
137
135
101
137
132
135
132
136
134
130
119
119
136
134
135
137
101
135
137

도면 7



专利名称(译)	有源矩阵型液晶显示器		
公开(公告)号	KR100371757B1	公开(公告)日	2003-02-11
申请号	KR1020000059694	申请日	2000-10-11
[标]申请(专利权)人(译)	阿尔卑斯电气株式会社		
申请(专利权)人(译)	阿尔卑斯电气有限公司		
当前申请(专利权)人(译)	阿尔卑斯电气有限公司		
[标]发明人	NAKANO AKIRA 나까노아끼라		
发明人	나까노아끼라		
IPC分类号	G02F1/133 G02F1/1343 G02F1/136 G02F1/1368 G09F9/30 G09G3/20 G09G3/36		
CPC分类号	G02F1/134336 G02F1/13306 G02F2001/133391 G02F2201/121 G02F2201/123 G09G3/3655 G09G3/3666 G09G2320/0219 G09G2320/0247 G09G2320/0257		
代理人(译)	Joyoungwon		
优先权	1999292967 1999-10-14 JP		
其他公开文献	KR1020010040054A		
外部链接	Espacenet		

摘要(译)

用途：为了防止在有源矩阵液晶显示装置中发生闪烁和烧灼，该有源矩阵液晶显示装置具有彼此不同像素区域尺寸的主显示区域和子显示区域。组成：对应于主显示区域的对电极和子显示区域被分开布置，并且根据像素区域的相应尺寸的最佳电压被施加到用于主显示区域的对电极和用于子显示区域的对电极。©KIPO & JPO 2002