



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0059957
(43) 공개일자 2009년06월11일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/1337 (2006.01)

(21) 출원번호 10-2007-0127065

(22) 출원일자 2007년12월07일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

염주석

경기 수원시 팔달구 매교동 25-4 건영캐스빌 508호

류규완

서울 관악구 봉천동 173-9 인현빌리지 A동 204호

(74) 대리인

특허법인가산

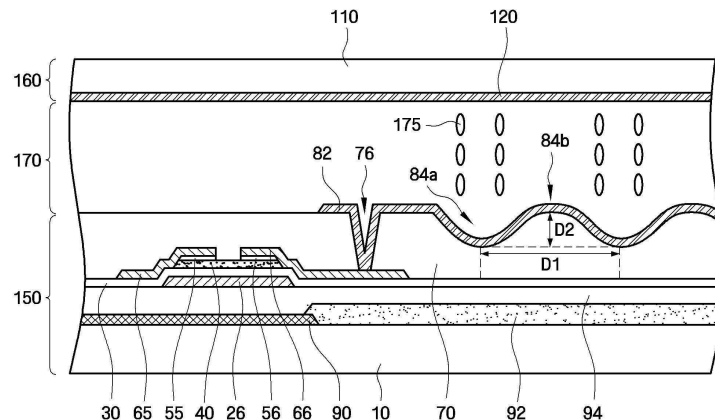
전체 청구항 수 : 총 20 항

(54) 액정 표시 장치

(57) 요약

응답 속도 및 휘도를 동시에 향상시킬 수 있는 액정 표시 장치가 제공된다. 액정 표시 장치는, 제1 절연 기판과, 제1 절연 기판 상에 형성되고 복수의 도메인들로 구획된 화소 전극으로서, 각 도메인마다 일정한 방향으로 나란히 배열된 미세 요철 스트라이프를 포함하는 화소 전극과, 제1 절연 기판에 대향하는 제2 절연 기판과, 제2 절연 기판 상에 형성되고 패터닝되지 않은 공통 전극과, 제1 및 제2 절연 기판 사이에 개재된 액정층으로서, 제1 및 제2 절연 기판에 대하여 전계 미인가시 수직 배향되는 액정 분자들로 이루어진 액정층을 포함한다. 여기서 액정층에 전계가 인가되는 경우 액정 분자들은 미세 요철 스트라이프가 뺀 방향을 따라 기울어지는 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

제1 절연 기관;

상기 제1 절연 기관 상에 형성되고 복수의 도메인들로 구획된 화소 전극으로서, 각 도메인마다 일정한 방향으로 나란히 배열된 미세 요철 스트라이프를 포함하는 화소 전극;

상기 제1 절연 기관에 대향하는 제2 절연 기관;

상기 제2 절연 기관 상에 형성되고 패터닝되지 않은 공통 전극; 및

상기 제1 및 제2 절연 기관 사이에 개재된 액정층으로서, 상기 제1 및 제2 절연 기관에 대하여 전계 미인가시 수직 배향되는 액정 분자들로 이루어진 액정층을 포함하되,

상기 액정층에 전계가 인가되는 경우 상기 액정 분자들은 상기 미세 요철 스트라이프가 뺀 방향을 따라 기울어지는 액정 표시 장치.

청구항 2

제1 항에 있어서,

상기 미세 요철 스트라이프의 피치는 상기 제1 및 제2 절연 기관 사이의 셀갭의 2.5배 이하인 액정 표시 장치.

청구항 3

제2 항에 있어서,

상기 미세 요철 스트라이프의 높이차는 상기 피치의 0.5 내지 1배인 액정 표시 장치.

청구항 4

제1 항에 있어서,

상기 제1 및 제2 절연 기관의 양측에 배치된 한 쌍의 편광판을 더 포함하고,

상기 미세 요철 스트라이프는 상기 편광판의 편광축에 대하여 45도 또는 -45도를 이루며 뺀 액정 표시 장치.

청구항 5

제1 항에 있어서,

상기 제1 절연 기관과 상기 화소 전극 사이에 상기 화소 전극과 접촉하도록 개재된 캡핑층을 더 포함하는 액정 표시 장치.

청구항 6

제1 항에 있어서,

상기 화소 전극은 상기 복수의 도메인들을 구분하는 연결부를 더 포함하고,

상기 연결부는 상기 공통 전극을 향해 돌출된 액정 표시 장치.

청구항 7

제6 항에 있어서,

상기 연결부의 폭은 상기 제1 및 제2 절연 기관 사이의 셀갭의 2.5배 이상인 액정 표시 장치.

청구항 8

제1 항에 있어서,

상기 화소 전극은 상기 복수의 도메인들을 구분하는 절개부를 더 포함하는 액정 표시 장치.

청구항 9

제8 항에 있어서,

상기 절개부의 폭은 상기 제1 및 제2 절연 기관 사이의 셀갭의 2.5배 이상인 액정 표시 장치.

청구항 10

제1 절연 기관;

상기 제1 절연 기관 상에 형성되고 꺾인 구조를 가지는 화소 전극으로서, 측부 가장자리를 따라 상기 측부 가장 자리와 수직하게 뺀 미세 요철 스트라이프를 포함하는 화소 전극;

상기 제1 절연 기관에 대향하는 제2 절연 기관;

상기 제2 절연 기관 상에 형성되고 도메인 분할 수단을 구비한 공통 전극; 및

상기 제1 및 제2 절연 기관 사이에 개재된 액정층으로서, 상기 제1 및 제2 절연 기관에 대하여 전계 미인가시 수직 배향되는 액정 분자들로 이루어진 액정층을 포함하되,

상기 액정층에 전계가 인가되는 경우 상기 액정 분자들은 상기 미세 요철 스트라이프가 뺀 방향을 따라 기울 어지는 액정 표시 장치.

청구항 11

제10 항에 있어서,

상기 미세 요철 스트라이프의 피치는 상기 제1 및 제2 절연 기관 사이의 셀갭의 2.5배 이하인 액정 표시 장치.

청구항 12

제11 항에 있어서,

상기 미세 요철 스트라이프의 높이차는 상기 피치의 0.5 내지 1배인 액정 표시 장치.

청구항 13

제10 항에 있어서,

상기 제1 및 제2 절연 기관의 양측에 배치된 한 쌍의 편광판을 더 포함하고,

상기 미세 요철 스트라이프는 상기 편광판의 편광축에 대하여 45도 또는 -45도를 이루며 뺀 액정 표시 장치.

청구항 14

제10 항에 있어서,

상기 제1 절연 기관과 상기 화소 전극 사이에 상기 화소 전극과 접촉하도록 개재된 캡핑층을 더 포함하는 액정 표시 장치.

청구항 15

제1 절연 기관;

상기 제1 절연 기관 상에 형성되고 꺾인 구조를 가지는 화소 전극으로서, 측부 가장자리를 따라 상기 측부 가장 자리와 수직하게 뺀 미세 요철 스트라이프를 포함하는 화소 전극;

상기 화소 전극에 형성된 절개부와 중첩되어 배치되고, 상기 화소 전극 보다 높은 전압이 인가되는 제어 전극;

상기 제1 절연 기관에 대향하는 제2 절연 기관;

상기 제2 절연 기관 상에 형성되고 패터닝되지 않은 공통 전극; 및

상기 제1 및 제2 절연 기관 사이에 개재된 액정층으로서, 상기 제1 및 제2 절연 기관에 대하여 전계 미인가시 수직 배향되는 액정 분자들로 이루어진 액정층을 포함하되,

상기 액정층에 전계가 인가되는 경우 상기 액정 분자들은 상기 미세 요철 스트라이프가 뺀 방향을 따라 기울어지는 액정 표시 장치.

청구항 16

제15 항에 있어서,

상기 미세 요철 스트라이프의 피치는 상기 제1 및 제2 절연 기관 사이의 셀갭의 2.5배 이하인 액정 표시 장치.

청구항 17

제16 항에 있어서,

상기 미세 요철 스트라이프의 높이차는 상기 피치의 0.5 내지 1배인 액정 표시 장치.

청구항 18

제15 항에 있어서,

상기 제1 및 제2 절연 기관의 양측에 배치된 한 쌍의 편광판을 더 포함하고,

상기 미세 요철 스트라이프는 상기 편광판의 편광축에 대하여 45도 또는 -45도를 이루며 뺀 액정 표시 장치.

청구항 19

제15 항에 있어서,

상기 제1 절연 기관과 상기 화소 전극 사이에 상기 화소 전극과 접촉하도록 개재된 캡핑층을 더 포함하는 액정 표시 장치.

청구항 20

제15 항에 있어서,

상기 제1 절연 기관 상에 형성된 게이트선; 및 상기 게이트선과 교차하며 제1 및 제2 데이터선을 더 포함하고,

상기 화소 전극은 상기 제1 데이터선으로부터 데이터 전압을 인가받고, 상기 제어 전극은 상기 제2 데이터선으로부터 제어 전압을 인가받는 액정 표시 장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 디스플레이 장치에 관한 것으로, 보다 상세하게는 액정 표시 장치에 관한 것이다.

배경 기술

<2> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

<3> 그 중에서도 전계가 인가되지 않은 상태에서 액정의 장축을 상하 기관에 대하여 수직을 이루도록 배열한 수직 배향 모드(vertically alignment mode) 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 간극을 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다.

<4> 간극이 구비된 액정 표시 장치는, 상하 기관 모두에 간극이 구비된 PVA(Patterned Vertical Alignment) 모드 액정 표시 장치, 및 하부 기관에만 미세 패턴을 형성하고 상부 기관에는 패턴을 형성하지 않은 패턴리스 VA(Patternless Vertical Alignment) 모드 액정 표시 장치 등이 있다.

발명의 내용

해결 하고자하는 과제

- <5> 대면적 액정 표시 장치의 경우, 화소의 크기가 커짐에 따라 액정 분자의 움직임을 효과적으로 제어하기 어렵게 되므로 액정 분자의 방향성이 불안정하여 응답 속도가 저하되는 문제가 있다.
- <6> 본 발명이 이루고자 하는 기술적 과제는, 응답 속도 및 휘도를 동시에 향상시킬 수 있는 액정 표시 장치를 제공하고자 하는 것이다.
- <7> 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

- <8> 상기 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 제1 절연 기판과, 상기 제1 절연 기판 상에 형성되고 복수의 도메인들로 구획된 화소 전극으로서, 각 도메인마다 일정한 방향으로 나란히 배열된 미세 요철 스트라이프를 포함하는 화소 전극과, 상기 제1 절연 기판에 대향하는 제2 절연 기판과, 상기 제2 절연 기판 상에 형성되고 패터닝되지 않은 공통 전극과, 상기 제1 및 제2 절연 기판 사이에 개재된 액정층으로서, 상기 제1 및 제2 절연 기판에 대하여 전계 미인가시 수직 배향되는 액정 분자들로 이루어진 액정층을 포함한다. 여기서 상기 액정층에 전계가 인가되는 경우 상기 액정 분자들은 상기 미세 요철 스트라이프가 뺀 방향을 따라 기울어지는 것을 특징으로 한다.
- <9> 상기 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 액정 표시 장치는, 제1 절연 기판과, 상기 제1 절연 기판 상에 형성되고 꺾인 구조를 가지는 화소 전극으로서, 측부 가장자리를 따라 상기 측부 가장자리와 수직하게 뺀 미세 요철 스트라이프를 포함하는 화소 전극과, 상기 제1 절연 기판에 대향하는 제2 절연 기판과, 상기 제2 절연 기판 상에 형성되고 도메인 분할 수단을 구비한 공통 전극과, 상기 제1 및 제2 절연 기판 사이에 개재된 액정층으로서, 상기 제1 및 제2 절연 기판에 대하여 전계 미인가시 수직 배향되는 액정 분자들로 이루어진 액정층을 포함한다. 여기서, 상기 액정층에 전계가 인가되는 경우 상기 액정 분자들은 상기 미세 요철 스트라이프가 뺀 방향을 따라 기울어지는 것을 특징으로 한다.
- <10> 상기 과제를 달성하기 위한 본 발명의 또 다른 실시예에 따른 액정 표시 장치는, 제1 절연 기판과, 상기 제1 절연 기판 상에 형성되고 꺾인 구조를 가지는 화소 전극으로서, 측부 가장자리를 따라 상기 측부 가장자리와 수직하게 뺀 미세 요철 스트라이프를 포함하는 화소 전극과, 상기 화소 전극에 형성된 절개부와 중첩되어 배치되고, 상기 화소 전극 보다 높은 전압이 인가되는 제어 전극과, 상기 제1 절연 기판에 대향하는 제2 절연 기판과, 상기 제2 절연 기판 상에 형성되고 패터닝되지 않은 공통 전극과, 상기 제1 및 제2 절연 기판 사이에 개재된 액정층으로서, 상기 제1 및 제2 절연 기판에 대하여 전계 미인가시 수직 배향되는 액정 분자들로 이루어진 액정층을 포함한다. 여기서, 상기 액정층에 전계가 인가되는 경우 상기 액정 분자들은 상기 미세 요철 스트라이프가 뺀 방향을 따라 기울어지는 것을 특징으로 한다.
- <11> 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

효과

- <12> 상술한 바와 같이 본 발명에 따른 액정 표시 장치에 의하면, 화소 전극에 마이크로 요철 스트라이프를 형성함으로써 액정 분자의 움직임을 효과적으로 제어할 수 있다. 따라서 액정 표시 장치의 응답 속도를 높이고 휘도를 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

- <13> 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 층 및 영역들의 크기 및 상대적 크기는 설명의 명료성을 위해 과장된 것일 수 있다.

- <14> 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- <15> 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작 시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- <16> 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.
- <17> 이하, 도 1 내지 도 3을 참조하여 본 발명의 제1 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 배치도이다. 도 2는 도 1의 액정 표시 장치를 II-II'선으로 자른 단면도이다. 도 3은 도 1의 액정 표시 장치의 부분 절개 사시도이다.
- <18> 도 1 및 도 2를 참조하면, 본 발명의 제1 실시예에 따른 액정 표시 장치는 게이트선(22)과 데이터선(62)에 연결되어 화소 전극(82)에 데이터 전압을 인가하는 박막 트랜지스터를 구비하는 하부 표시판(150)과, 하부 표시판(150)과 대향하며 공통 전극(120)을 구비하는 상부 표시판(160)과, 하부 표시판(150)과 상부 표시판(160) 사이에 개재된 액정층(170)을 포함한다. 본 실시예에서는 컬러필터(92) 및 박막 트랜지스터 어레이가 하부 표시판(150)에 형성되어 있고, 컬러필터(92) 상에 박막 트랜지스터 어레이가 형성된 AOC(Array On Color filter) 구조를 이용하여 설명하고 있으나, 본 발명은 이에 한정되지 않는다. 즉, 본 발명은 컬러필터 및 박막 트랜지스터 어레이가 하부 표시판에 형성되어 있고, 박막 트랜지스터 어레이 상에 컬러필터가 형성된 COA(Color filter On Array) 구조를 채용할 수도 있다. 이 경우 박막 트랜지스터 어레이와 화소 전극 사이에 배치된 보호막으로서 컬러필터가 사용될 수 있다. 이하 설명의 편의를 위하여 AOC 구조를 가진 액정 표시 장치를 이용하여 본 발명을 설명하도록 한다.
- <19> 이하 하부 표시판(150)에 대하여 구체적으로 설명한다.
- <20> 유리 등의 투명한 절연 물질로 이루어진 제1 절연 기판(10) 위에 빔샘을 방지하고 화소 영역을 정의하는 블랙 매트릭스(90)가 형성되어 있다. 블랙 매트릭스(90)는 크롬, 크롬 산화물 등의 금속(금속 산화물), 또는 유기 블랙 레지스트 등으로 이루어질 수 있다.
- <21> 그리고 블랙 매트릭스(90) 사이의 화소 영역에는 적색, 녹색, 청색의 컬러필터(92)가 순차적으로 배열되어 있다.
- <22> 이러한 컬러필터(92) 위에는 이들의 단차를 평탄화하기 위한 오버코트층(94)이 형성될 수 있다.
- <23> 오버코트층(94) 위에 제1 방향, 예를 들어 가로 방향으로 게이트선(22)이 형성되어 있다. 게이트선(22)에는 돌기의 형태로 이루어진 게이트 전극(26)이 형성되어 있다. 이러한 게이트선(22) 및 게이트 전극(26)을 게이트 배선이라고 한다.
- <24> 오버코트층(94) 위에는 게이트선(22)을 따라 가로 방향으로 스토리지선(28)이 형성되어 있다. 스토리지선(28)은 화소 전극(82)과 중첩되어 스토리지 커패시터를 형성한다. 스토리지선(28)의 모양 및 배치는 여러 형태로 변형될 수 있다. 스토리지선(28)에는 공통 전압(Vcom)이 인가될 수 있다.
- <25> 게이트 배선(22, 26) 및 스토리지선(28)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 또한, 게이트 배선(22, 26) 및 스토리지선(28)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 26) 및 스토리지선(28)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다.

이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22, 26) 및 스토리지선(28)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

- <26> 게이트 배선(22, 26) 및 스토리지선(28) 위에 질화 규소(SiNx) 따위로 이루어진 게이트 절연막(30)이 형성되어 있다.
- <27> 게이트 절연막(30) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 반도체층(40)을 형성한다. 이러한 반도체층(40)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 게이트 전극(26) 상에 섬형으로 형성될 수 있다. 또한 데이터선(62) 아래에 위치하여 게이트 전극(26) 상부까지 연장된 형상을 가지는 선형으로 형성될 수도 있다. 선형 반도체층의 경우, 데이터선(62)과 실질적으로 동일하게 패터닝하여 형성될 수 있다.
- <28> 반도체층(40) 위에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 오믹 콘택층(ohmic contact layer)(55, 56)이 형성되어 있다. 이러한 오믹 콘택층(55, 56)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 섬형 오믹 콘택층(55, 56)의 경우 드레인 전극(66) 및 소스 전극(65) 아래에 위치하고, 선형의 오믹 콘택층의 경우 데이터선(62)의 아래까지 연장되어 형성될 수 있다.
- <29> 오믹 콘택층(55, 56) 및 게이트 절연막(30) 위에는 데이터선(62), 소스 전극(65) 및 드레인 전극(66)이 형성되어 있다. 데이터선(62)은 제2 방향, 예를 들어 세로 방향으로 길게 뻗어 있으며 게이트선(22)과 교차하여 화소를 정의한다. 소스 전극(65)은 데이터선(62)으로부터 가지(branch) 형태로 분지되어 반도체층(40)의 상부까지 연장되어 있다. 드레인 전극(66)은 소스 전극(65)과 분리되어 있으며 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하도록 반도체층(40) 상부에 위치한다. 박막 트랜지스터는 게이트 전극(26), 소스 전극(65) 및 드레인 전극(66)을 가진 삼단 소자로서, 게이트 전극(26)에 전압이 인가될 때 소스 전극(65)과 드레인 전극(66) 사이에 전류를 흐르게 하는 스위칭 소자이다.
- <30> 드레인 전극(66)은 반도체층(40) 상부의 막대형 패턴과, 막대형 패턴으로부터 연장되어 넓은 면적을 가지며 콘택홀(76)이 위치하는 확장부를 포함한다.
- <31> 이러한 데이터선(62), 소스 전극(65) 및 드레인 전극(66)을 데이터 배선이라고 한다.
- <32> 데이터 배선(62, 65, 66)은 알루미늄, 크롬, 몰리브덴, 탄탈륨 및 티타늄으로 이루어진 그룹에서 선택된 하나 이상의 물질로 구성된 단일막 또는 다층막으로 이루어질 수 있다. 예를 들어, 데이터 배선(62, 65, 66)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.
- <33> 소스 전극(65)은 반도체층(40)과 적어도 일부분이 중첩되고, 드레인 전극(66)은 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하며 반도체층(40)과 적어도 일부분이 중첩된다. 여기서, 오믹 콘택층(55, 56)은 반도체층(40)과 소스 전극(65), 및 반도체층(40)과 드레인 전극(66) 사이에 개재되어 이들 사이에 접촉 저항을 낮추어 주는 역할을 한다.
- <34> 데이터 배선(62, 65, 66) 및 이에 의해 노출된 반도체층(40) 위에는 절연막으로 이루어진 보호막(passivation layer)(70)이 형성되어 있다. 여기서 보호막(70)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물, 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다. 또한, 보호막(70)은 유기막의 우수한 특성을 살리면서도 노출된 반도체층(40) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다. 나아가 보호막(70)으로는 적색, 녹색 또는 청색의 컬러필터층이 사용될 수도 있다.
- <35> 보호막(70)에는 드레인 전극(66)을 드러내는 콘택홀(contact hole)(76)이 형성되어 있다.
- <36> 슬릿이나 격자 형태의 패턴이 형성된 마스크 또는 반투명막이 형성된 마스크를 이용하여 보호막(70)에는 미세

요철이 형성되어 있다.

- <37> 보호막(70) 위에는 콘택홀(76)을 통하여 드레인 전극(66)과 전기적으로 연결되며 화소의 모양을 따라 화소 전극(82)이 형성되어 있다. 데이터 전압이 인가된 화소 전극(82)은 상부 표시판(160)의 공통 전극(120)과 함께 전기장을 생성함으로써 화소 전극(82)과 공통 전극(120) 사이에 개재된 액정 분자(175)들의 배열을 결정한다. 여기서, 화소 전극(82)은 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다.
- <38> 화소 전극(82)은 보호막(70)에 형성된 미세 요철을 따라 컨포말(conformal)하게 형성된 미세 요철 스트라이프(84)를 포함한다. 구체적으로 화소 전극(82)은 화소 영역을 4개의 도메인 영역으로 구분하는 십자 형상의 연결부(86)와, 각 도메인 내에서 일정한 방향으로 배열된 미세 요철 스트라이프(84)로 이루어져 있다. 여기서 도메인이란 화소 전극(82)과 공통 전극(120) 사이에 형성된 전계에 의해 액정 분자(175)의 방향자가 특정 방향으로 무리를 지어 기울어지는 액정 분자들로 이루어진 영역을 의미한다. 그리고 미세 요철 스트라이프(84)는 미세 요부(84a)와 미세 철부(84b)가 교대로 배치된 구조를 가진다.
- <39> 미세 요철 스트라이프(84)는 사선 방향으로 형성되어 편광판(미도시)의 편광축 또는 게이트선(22)에 대하여 약 45도 또는 -45도로 경사지게 뻗어 있다. 액정 표시 장치에 구동 전원이 인가되는 경우, 미세 요철 스트라이프(84)가 뻗은 방향을 따라 액정 분자(175)가 기울어지게 되고 따라서 화소 영역이 전체적으로 4개의 도메인 영역으로 구획된다.
- <40> 보호막(70)과 화소 전극(82) 사이에 캡핑층(미도시)을 추가로 형성할 수도 있다. 여기서 캡핑층은 화소 전극(82)을 보호막(70)으로부터 분리하는 역할을 한다. 예를 들어, 캡핑층으로는 질화 규소(SiNx) 등이 사용될 수 있다.
- <41> 화소 전극(82) 위에는 액정 분자(175)를 배향하는 배향막(미도시)이 형성될 수 있다.
- <42> 이하 하부 표시판(150)과 대향하는 상부 표시판(160)에 대하여 상세히 설명한다.
- <43> 유리 등의 투명한 절연 물질로 이루어진 제2 절연 기판(110)이 제1 절연 기판(10)과 대향하도록 배치되어 있다. 제2 절연 기판(110) 위에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어진 공통 전극(120)이 형성되어 있다. 공통 전극(120) 위에는 액정 분자(175)를 배향하는 배향막(미도시)이 형성될 수 있다. 공통 전극(120)에 대하여 별도의 패터닝 공정을 추가하지 않기 때문에, 액정 표시 장치의 투과율을 높일 수 있고 제조 원가를 절감할 수 있다.
- <44> 이와 같이 하부 표시판(150) 및 상부 표시판(160)을 정렬하여 결합하고 그 사이에 액정층(170)을 형성하면 본 발명의 제1 실시예에 따른 액정 표시 장치의 기본 구조가 이루어진다. 액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다. 이때 편광판은 기본 구조의 양측에 하나씩 배치되며 그 편광축은 게이트선(22)에 대하여 둘 중 하나는 나란하고 나머지 하나는 수직을 이루도록 배치될 수 있다.
- <45> 액정층(170)에 포함되어 있는 액정 분자(175)는 화소 전극(82)과 공통 전극(120) 사이에 전계가 인가되지 않은 상태에서 그 방향자(director)가 하부 표시판(150)과 상부 표시판(160)에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율 이방성을 가진다.
- <46> 이하 도 2 및 도 3을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치의 액정 분자의 움직임에 대하여 설명한다.
- <47> 도 2를 참조하면, 미세 요철 스트라이프(84)의 피치(D1)는 작을수록 좋으며, 액정 분자(175)의 움직임을 효과적으로 제어하기 위해서는 하부 표시판(150)과 상부 표시판(160) 사이의 셀갭(cell gap)의 2.5배 이하인 것이 바람직하다. 여기서 미세 요철 스트라이프(84)의 피치(D1)는 이웃하는 미세 요부(84a) 사이의 간격 또는 이웃하는 미세 철부(84b) 사이의 간격을 말한다. 예를 들어 셀갭이 3 내지 4 μm 인 경우, 미세 요철 스트라이프(84)의 피치(D1)는 7.5 내지 10 μm 이하인 것이 바람직하다. 나아가 피치(D1)가 2 μm 이상일 경우 액정 분자(175)의 움직임을 제어하기 위한 충분한 수평 전계를 얻을 수 있다. 또한 미세 요철 스트라이프(84)의 높이차(D2), 즉 미세 요부(84a)와 미세 철부(84b)의 높이차는 피치(D1)의 0.5 내지 1배인 것이 바람직하다. 높이차(D2)가 피치(D1)보다 큰 경우 화소 전극(82)의 표면이 지나치게 울퉁불퉁하여 균일한 디스플레이 특성을 얻기 힘들다. 또한 높이차(D2)가 피치(D1)의 0.5배보다 작은 경우, 미세 요철 스트라이프(84)에 의한 수평 전계의 크기가 작아서 액정 분자(175)의 움직임 방향을 정확하게 제어하기 힘들다.
- <48> 도 3을 참조하면, 초기에 화소 전극(82)과 공통 전극(120) 사이에 전계가 인가되지 않을 경우, 액정 분자(175)

는 Z방향으로 배열된다.

- <49> 화소 전극(82)과 공통 전극(120) 사이에 전계가 인가되는 경우, 화소 전극(82)과 공통 전극(120) 사이에 수직 전계뿐만 아니라 미세 요철 스트라이프(84)에 의해 수평 전계가 형성된다. 따라서 초기에 액정 분자(175)는 XZ 평면 상에 회전하여 미세 요철 스트라이프(84)의 경사면에 나란히 배열된다. 이어서 주변 액정 분자(175)와의 움직임 간섭에 의하여 액정 분자(175)는 미세 요철 스트라이프(84)가 뻗은 방향, 즉 Y방향으로 배열된다.
- <50> 이하, 도 4a 내지 도 4c를 참조하여 본 발명의 제1 실시예에 따른 액정 표시 장치의 제조 방법에 대하여 상세히 설명한다. 도 4a 내지 도 4c는 본 발명의 제1 실시예에 따른 액정 표시 장치의 제조 방법을 나타낸 공정 단면도들이다.
- <51> 먼저, 도 4a를 참조하면, 제1 절연 기판(10) 상에 블랙 매트릭스(90), 컬러필터(92), 및 오버코트층(94)을 형성한다. 이어서 게이트 전극(26), 드레인 전극(66), 소스 전극(65) 및 반도체층(40)으로 이루어진 박막 트랜지스터를 형성한다. 그리고 박막 트랜지스터 위에 보호막(70)을 형성한다.
- <52> 도 4b를 참조하면, 마스크를 통하여 보호막(70)에 빛을 조사한 후 현상하여, 보호막(70)에 콘택홀(76), 미세 요부(84a) 및 미세 철부(84b)를 형성한다. 이때, 콘택홀(76)에 해당하는 영역(B)에서는 드레인 전극(66)이 드러나도록 보호막(70)을 완전히 제거한다. 그리고 미세 요부(84a)에 해당하는 영역(C)에서는 보호막(70)을 일부 제거함으로써 미세 요부(84a) 및 미세 철부(84b)가 형성된다. 기타 영역(A)에서는 보호막(70)이 그대로 남도록 한다.
- <53> 이와 같이, 위치에 따라 보호막(70)의 두께를 달리하는 방법으로 여러 가지가 있을 수 있으며, C 영역의 빛 투과량을 조절하기 위하여 주로 슬릿(slit)이나 격자 형태의 패턴이 형성된 마스크를 사용하거나 반투명막이 형성된 마스크를 사용한다.
- <54> 이때, 슬릿 사이에 위치한 패턴의 선 폭이나 패턴 사이의 간격, 즉 슬릿의 폭은 노광시 사용하는 노광기의 분해능보다 작은 것이 바람직하며, 반투명막을 이용하는 경우에는 마스크를 제작할 때 투과율을 조절하기 위하여 다른 투과율을 가지는 박막을 이용하거나 두께가 다른 박막을 이용할 수 있다.
- <55> 도 4c를 참조하면, 보호막(70) 상에 콘택홀(76)을 통하여 드레인 전극(66)과 접속하는 화소 전극(82)을 형성한다.
- <56> 보호막(70)과 화소 전극(82) 사이에 캡핑층(미도시)을 추가로 형성할 수도 있다. 여기서 캡핑층은 화소 전극을 보호막(70)으로부터 분리하는 역할을 한다. 캡핑층은 보호막(70)을 패터닝한 후에 형성할 수도 있고, 보호막(70)과 함께 패터닝할 수도 있다.
- <57> 이어서 도 2에 도시된 바와 같이, 하부 표시판(150) 및 상부 표시판(160)을 정렬하여 결합하고 그 사이에 액정층(170)을 형성하여 액정 표시 장치를 완성한다.
- <58> 이하 도 5a 및 도 5b를 참조하여 본 발명의 제2 실시예에 따른 액정 표시 장치에 대하여 설명한다. 여기서 도 5a는 본 발명의 제2 실시예에 따른 액정 표시 장치의 배치도이다. 도 5b는 도 5a의 액정 표시 장치를 Vb-Vb' 선으로 자른 단면도이다. 설명의 편의상, 상기 제1 실시예의 도면(도 1 내지 도 4c)에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략하며, 이하 차이점을 위주로 설명한다.
- <59> 화소 전극(82)은 4개의 도메인 영역으로 구분하는 십자 형상의 연결부(286)와, 각 도메인 내에서 일정한 방향으로 배열된 미세 요철 스트라이프(84)로 이루어져 있다. 여기서 연결부(286)는 공통 전극(120)을 향해 돌출된 형상을 가짐으로써 수평 전계를 형성한다. 앞서 설명한 바와 같이 액정 분자는 미세 요철 스트라이프(84)에 의해 미세 요철 스트라이프(84)가 뻗은 방향을 따라 배열되는데, 연결부(286)에 의해 형성된 수평 전계는 액정 분자가 기울어지는 방향, 즉 액정 분자가 미세 요철 스트라이프(84)의 일측으로 기울어질지 또는 미세 요철 스트라이프(84)의 타측으로 기울어질지를 결정한다.
- <60> 연결부(286)에 의한 수평 전계가 액정 분자의 기울어지는 방향을 효과적으로 제어하기 위해서 연결부(286)의 폭이 셀갭의 2.5배 이상인 것이 바람직하다.
- <61> 이하 도 6a 및 도 6b를 참조하여 본 발명의 제3 실시예에 따른 액정 표시 장치에 대하여 설명한다. 여기서 도 6a는 본 발명의 제3 실시예에 따른 액정 표시 장치의 배치도이다. 도 6b는 도 6a의 액정 표시 장치를 VIb-VIb' 선으로 자른 단면도이다. 설명의 편의상, 상기 제2 실시예의 도면(도 5a 및 도 5b)에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략하며, 이하 차이점을 위주로 설명한다.

- <62> 화소 전극(82)은 4개의 도메인 영역으로 구분하는 십자 형상의 절개부(288)와, 각 도메인 내에서 일정한 방향으로 배열된 미세 요철 스트라이프(84)로 이루어져 있다. 여기서 절개부(288)는 화소 전극(82) 중 일부가 제거된 것으로서, 수평 전계를 형성한다. 앞서 설명한 바와 같이 액정 분자는 미세 요철 스트라이프(84)에 의해 미세 요철 스트라이프(84)가 뺀 방향을 따라 배열되는데, 절개부(288)에 의해 형성된 수평 전계는 액정 분자가 기울어지는 방향, 즉 액정 분자가 미세 요철 스트라이프(84)의 일측으로 기울어질지 또는 미세 요철 스트라이프(84)의 타측으로 기울어질지를 결정한다.
- <63> 절개부(288)에 의한 수평 전계가 액정 분자의 기울어지는 방향을 효과적으로 제어하기 위해서 절개부(288)의 폭이 셀갭의 2.5배 이상인 것이 바람직하다.
- <64> 이하 도 7 내지 도 11을 참조하여 본 발명의 제4 실시예에 따른 액정 표시 장치에 대하여 설명한다. 여기서 도 7은 본 발명의 제4 실시예에 따른 액정 표시 장치에 포함된 하부 표시판의 배치도이다. 도 8은 도 7의 하부 표시판을 VIII-VIII'선으로 자른 단면도이다. 도 9는 도 7의 하부 표시판을 IX-IX'선으로 자른 단면도이다. 도 10은 본 발명의 제4 실시예에 따른 액정 표시 장치에 포함된 상부 표시판의 배치도이다. 도 11은 도 7의 하부 표시판과 도 10의 상부 표시판을 포함하는 액정 표시 장치의 배치도이다.
- <65> 본 발명의 제4 실시예에 따른 액정 표시 장치는 게이트선(322)과 데이터선(362)에 연결되어 화소 전극(382)에 전압을 인가하는 박막 트랜지스터를 구비하는 하부 표시판과, 하부 표시판과 대향하며 공통 전극(490)을 구비하는 상부 표시판과, 하부 표시판과 상부 표시판 사이에 개재된 액정층을 포함한다.
- <66> 이하 도 7 내지 도 9를 참조하여 하부 표시판에 대하여 구체적으로 설명한다.
- <67> 제1 절연 기판(310) 위에는 게이트선(322) 및 게이트 전극(326)이 형성되어 있고, 게이트선(322) 및 게이트 전극(326) 위에 게이트 절연막(330)이 형성되어 있다. 게이트 절연막(330) 위에는 반도체층(340) 및 오믹 콘택층(355, 356)이 형성되어 있고, 오믹 콘택층(355, 356) 및 게이트 절연막(330) 위에는 데이터선(362), 소스 전극(365) 및 드레인 전극(366)이 형성되어 있다. 데이터선(362), 소스 전극(365) 및 드레인 전극(366) 및 이들에 의해 노출된 반도체층(340) 위에는 보호막(370)이 형성되어 있다. 보호막(370)에는 드레인 전극(366)을 드러내는 콘택홀(376)이 형성되어 있다.
- <68> 본 실시예의 게이트선(322), 게이트 전극(326), 게이트 절연막(330), 반도체층(340), 오믹 콘택층(355, 356), 데이터선(362), 소스 전극(365), 드레인 전극(366), 보호막(370) 및 콘택홀(376)은 도 1에 도시된 게이트선(22), 게이트 전극(26), 게이트 절연막(30), 반도체층(40), 오믹 콘택층(55, 56), 데이터선(62), 소스 전극(65), 드레인 전극(66), 보호막(70) 및 콘택홀(76)과 각각 실질적으로 동일한 형상 및 동일한 물질로 형성될 수 있다.
- <69> 화소 전극(382)의 가장자리에 대응하는 보호막(370)의 일정 영역에 미세 요철이 형성되어 있다.
- <70> 보호막(370) 위에는 콘택홀(376)을 통하여 드레인 전극(366)과 전기적으로 연결되어 화소 영역에 위치하는 화소 전극(382)이 형성되어 있다. 여기서, 화소 전극(82)은 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다. 화소 전극(382)은 전체적으로 V자 형상을 가진다.
- <71> 화소 전극(382)의 측부 가장자리에는 보호막(370)에 형성된 미세 요철을 따라 컨포멀(conformal)하게 형성된 미세 요철 스트라이프(384)가 형성되어 있다.
- <72> 화소 전극(382)은 적어도 하나의 절곡부가 형성된 꺾인 구조를 가진다. 예를 들어 본 실시예의 화소 전극(382)은 1회 절곡부를 가지고 있으나, 본 발명은 이러한 절곡부의 개수에 한정되지 않는다. 화소 전극(382)은 편광판의 편광축 또는 게이트선(322)에 대하여 약 45도 또는 -45도를 이루며 꺾이는 구조를 가진다.
- <73> 미세 요철 스트라이프(384)는 수평 전계를 보강하여 액정층의 액정 분자가 기울는 것을 돕는 역할을 한다. 미세 요철 스트라이프(384)는 미세 요부(384a)와 미세 철부(384b)가 교대로 배치된 구조를 가진다. 미세 요철 스트라이프(384)는 사선 방향으로 형성되어 편광판(미도시)의 편광축 또는 게이트선(322)에 대하여 약 45도 또는 -45도로 경사지게 뺀어 있다. 미세 요철 스트라이프(384)는 화소 전극(382)의 측부에 실질적으로 수직하는 방향으로 뺀을 수 있다. 액정 표시 장치에 구동 전원이 인가되는 경우, 미세 요철 스트라이프(384)가 뺀 방향을 따라 액정 분자가 기울어지게 되고 따라서 화소 영역이 다수의 도메인 영역으로 구획된다.
- <74> 본 실시예에 미세 요철 스트라이프(384)는 도 1의 미세 요철 스트라이프(84)와 실질적으로 동일한 구조 및 동일한 기능을 가질 수 있다. 즉, 미세 요철 스트라이프(384)의 피치는 작을수록 좋으며, 액정 분자의 움직임 효과적으로 제어하기 위해서는 하부 표시판과 상부 표시판 사이의 셀갭(cell gap)의 2.5배 이하인 것이 바람직하다.

다. 나아가 피치가 $2\mu\text{m}$ 이상일 경우 액정 분자의 움직임을 제어하기 위한 충분한 수평 전계를 얻을 수 있다. 또한 미세 요철 스트라이프(384)의 높이차, 즉 미세 요부(384a)와 미세 철부(384b)의 높이차는 피치의 0.5 내지 1 배인 것이 바람직하다.

<75> 보호막(370)과 화소 전극(382) 사이에 캡핑층(미도시)을 추가로 형성할 수도 있다. 여기서 캡핑층은 화소 전극(382)을 보호막(370)으로부터 분리하는 역할을 한다. 예를 들어, 캡핑층으로는 질화 규소(SiNx) 등이 사용될 수 있다.

<76> 이하 도 10 및 도 11을 참조하여 하부 표시판과 대향하는 상부 표시판에 대하여 상세히 설명한다.

<77> 유리 등의 투명한 절연 물질로 이루어진 제2 절연 기판(미도시) 위에는 빛샘을 방지하고 화소 영역을 정의하는 블랙 매트릭스(491)가 형성되어 있다. 그리고 블랙 매트릭스(491) 사이의 화소 영역에는 적색, 녹색, 청색의 컬러필터(미도시)가 순차적으로 배열되어 있다. 이러한 컬러필터 위에는 이들의 단차를 평탄화하기 위한 오버코트층(미도시)이 형성될 수 있다. 그리고 오버코트층 위에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어진 공통 전극(490)이 형성되어 있다.

<78> 여기서, 공통 전극(490)은 화소 전극(382)과 마주보며, 게이트선(322) 또는 편광판의 편광축에 대하여 약 45도 또는 -45도로 경사진 도메인 분할 수단(492)을 가지고 있다. 도메인 분할 수단(492)은 화소가 굽은 모양을 따라 굽은 형태를 취하고 있다. 즉, 도메인 분할 수단(492)은 V자 형상을 가진다. 도메인 분할 수단(492)은 공통 전극(490)에 형성된 절개부 또는 공통 전극(490) 위에 형성된 돌기 등으로 형성될 수 있으며, 도메인 분할 수단(492)을 이용하여 하나의 화소를 다수의 도메인으로 분할한 후 도메인 분할 수단(492)으로 액정 분자가 기우는 방향을 결정할 수 있다. 따라서 도메인 분할 수단(492)을 이용하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

<79> 이렇게 하면, 화소는 공통 전극(490)의 도메인 분할 수단(492)과 화소 전극(382)의 가장자리에 의해 다수의 도메인으로 분할된다. 이 때 화소의 도메인은 도메인 분할 수단(492)에 의하여 좌우로 분할되고, 화소 전극(382)의 절곡부를 중심으로 하여 상하로 분할된다. 즉, 화소는 액정층에 포함된 액정 분자의 주 방향자가 전계 인가 시 배열하는 방향에 따라 4종류의 도메인으로 분할된다.

<80> 도메인 분할 수단(492)은 오목하게 모따기 모양을 가지는 노치(미도시)를 가질 수 있다. 이러한 노치는 삼각형 또는 사각형 또는 사다리꼴 또는 반원형의 모양을 가질 수 있으며, 도메인의 경계에 배열되어 있는 액정 분자들은 노치를 통하여 안정적이고 규칙적으로 배열할 수 있어 도메인 경계에서 얼룩이나 잔상이 발생하는 것을 방지할 수 있다.

<81> 공통 전극(490) 위에는 액정 분자를 배향하는 배향막(미도시)이 형성될 수 있다.

<82> 이와 같이 하부 표시판 및 상부 표시판을 정렬하여 결합하고 그 사이에 액정층을 형성하면 본 발명의 제4 실시예에 따른 액정 표시 장치의 기본 구조가 이루어진다. 액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다. 이때 편광판은 기본 구조의 양측에 하나씩 배치되며 그 편광축은 게이트선(322)에 대하여 둘 중 하나는 나란하고 나머지 하나는 수직을 이루도록 배치될 수 있다.

<83> 액정층에 포함되어 있는 액정 분자는 화소 전극(382)과 공통 전극(490) 사이에 전계가 인가되지 않은 상태에서 그 방향자(director)가 하부 표시판과 상부 표시판에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율 이방성을 가진다.

<84> 이하 도 12 및 도 13을 참조하여 본 발명의 제5 실시예에 따른 액정 표시 장치에 대하여 설명한다. 여기서 도 12는 본 발명의 제5 실시예에 따른 액정 표시 장치의 배치도이다. 도 13은 도 12의 액정 표시 장치를 XⅢ-XⅢ'선으로 자른 단면도이다.

<85> 도 12 및 도 13을 참조하면, 본 발명의 제5 실시예에 따른 액정 표시 장치는 게이트선(422)과 제1 데이터선(462a)에 연결되어 화소 전극(482a)에 데이터 전압을 인가하는 박막 트랜지스터를 구비하는 하부 표시판과, 하부 표시판과 대향하며 공통 전극(120)을 구비하는 상부 표시판과, 하부 표시판과 상부 표시판 사이에 개재된 액정층(170)을 포함한다. 본 실시예에서는 컬러필터(92) 및 박막 트랜지스터 어레이가 하부 표시판에 형성되어 있고, 컬러필터(92) 상에 박막 트랜지스터 어레이가 형성된 AOC(Array On Color filter) 구조를 이용하여 설명하고 있으나, 본 발명은 이에 한정되지 않는다. 즉, 본 발명은 컬러필터 및 박막 트랜지스터 어레이가 하부 표시판에 형성되어 있고, 박막 트랜지스터 어레이 상에 컬러필터가 형성된 COA(Color filter On Array) 구조를 채용할 수도 있다. 이 경우 박막 트랜지스터 어레이와 화소 전극 사이에 배치된 보호막으로서 컬러필터가 사용될 수

있다. 이하 설명의 편의를 위하여 AOC 구조를 가진 액정 표시 장치를 이용하여 본 발명을 설명하도록 한다.

- <86> 이하 하부 표시판에 대하여 구체적으로 설명한다.
- <87> 유리 등의 투명한 절연 물질로 이루어진 제1 절연 기관(10) 위에 블랙 매트릭스(90)가 형성되어 있고, 블랙 매트릭스(90) 사이의 화소 영역에는 적색, 녹색, 청색의 컬러필터(92)가 순차적으로 배열되어 있다. 이러한 컬러필터(92) 위에는 이들의 단차를 평탄화하기 위한 오버코트층(94)이 형성될 수 있다.
- <88> 오버코트층(94) 위에 제1 방향, 예를 들어 가로 방향으로 게이트 신호를 전달하는 게이트선(422)이 형성되어 있다. 게이트선(422)은 하나의 화소에 대하여 하나씩 할당되어 있다. 그리고, 게이트선(422)에는 돌출한 한 쌍의 제1 및 제2 게이트 전극(426a, 426b)이 형성되어 있다. 이러한 게이트선(422)과 제1 및 제2 게이트 전극(426a, 426b)을 게이트 배선이라고 한다.
- <89> 또한 오버코트층(94) 위에는 화소 영역을 다수의 도메인으로 분할하는 제어 전극(482b)이 형성되어 있다. 제어 전극(482b)은 화소 전극(482a)의 가운데에 배치되어 전체적으로 굽은 형태, 예를 들어 V자 형상을 가진다. 이러한 제어 전극(482b)은 화소 전극(482a) 또는 데이터선(462a, 462b)과 동일한 층에 동일한 물질로 형성될 수도 있다.
- <90> 또한 오버코트층(94) 위에는 화소 영역을 가로질러 게이트선(422)과 실질적으로 평행하게 가로 방향으로 뻗어 있는 스토리지선(미도시)이 형성될 수 있다. 스토리지선은 화소 전극(482a)과 중첩되어 화소의 전하 보존 능력을 향상시키는 스토리지 커패시터(storage capacitor)를 형성한다.
- <91> 게이트 배선(422, 426a, 426b) 및 제어 전극(482b)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 또한, 게이트 배선(422, 426a, 426b) 및 제어 전극(482b)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(422, 426a, 426b) 및 제어 전극(482b)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(422, 426a, 426b) 및 제어 전극(482b)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.
- <92> 게이트 배선(422, 426a, 426b) 및 제어 전극(482b) 위에는 질화규소(SiNx) 등으로 이루어진 게이트 절연막(430)이 형성되어 있다.
- <93> 게이트 절연막(430) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 한 쌍의 제1 및 제2 반도체층(440a, 440b)이 형성되어 있다. 제1 및 제2 반도체층(440a, 440b)은 섬모양, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 섬모양으로 형성될 수 있다.
- <94> 각 반도체층(440a, 440b)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 등의 물질로 만들어진 오믹 콘택층(455a, 455b, 456a, 456b)이 형성되어 있다. 오믹 콘택층(455a, 455b, 456a, 456b)은 쌍(pair)을 이루어 반도체층(440a, 440b) 위에 위치한다.
- <95> 오믹 콘택층(455a, 455b, 456a, 456b) 및 게이트 절연막(430) 위에는 한 쌍의 제1 및 제2 데이터선(462a, 462b)과, 제1 및 제2 데이터선(462a, 462b)에 각각 대응하는 한 쌍의 제1 및 제2 드레인 전극(466a, 466b)이 형성되어 있다.
- <96> 제1 및 제2 데이터선(462a, 462b)은 주로 세로 방향으로 뻗어 게이트선(422)과 교차하며, 각각 데이터 전압 및 제어 전압을 전달한다. 제1 및 제2 데이터선(462a, 462b)에는 제1 및 제2 드레인 전극(466a, 466b)을 향하여 각각 뻗은 제1 및 제2 소스 전극(465a, 465b)이 형성되어 있다. 도 12에 도시된 바와 같이, 제1 데이터선(462a)은 화소 전극(482a)에 데이터 신호를 전달하고 제2 데이터선(462b)은 제어 전극(482b)에 제어 신호를 전달한다.
- <97> 게이트 절연막(430)에는 콘택홀(476b)이 형성되어 있고, 제2 드레인 전극(466b)은 콘택홀(476b)을 통하여 제어 전극(482b)과 물리적·전기적으로 연결되어 제어 전압을 인가 받는다.

- <98> 이러한 제1 및 제2 데이터선(462a, 462b)과, 제1 및 제2 소스 전극(465a, 465b)과, 제1 및 제2 드레인 전극(466a, 466b)을 데이터 배선이라고 한다.
- <99> 데이터 배선(462a, 462b, 465a, 465b, 466a, 466b)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.
- <100> 제1 및 제2 소스 전극(465a, 465b)은 각각 반도체층(440a, 440b)과 적어도 일부분이 중첩되고, 제1 및 제2 드레인 전극(466a, 466b)은 각각 게이트 전극(426a, 426b)을 중심으로 제1 및 제2 소스 전극(465a, 465b)과 대향하며 반도체층(440a, 440b)과 적어도 일부분이 중첩된다. 여기서, 앞서 언급한 오믹 콘택층(455a, 455b, 456a, 456b)은 반도체층(440a, 440b)과 제1 및 제2 소스 전극(465a, 465b), 및 반도체층(440a, 440b)과 제1 및 제2 드레인 전극(466a, 466b) 사이에 개재되어 이들 사이에 접촉 저항을 낮추어 주는 역할을 한다.
- <101> 데이터 배선(462a, 462b, 465a, 465b, 466a, 466b)과 이에 의해 노출된 반도체층(440a, 440b) 위에는 보호막(470)이 형성되어 있다. 보호막(470)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다. 또한, 보호막(470)은 유기막의 우수한 특성을 살리면서도 노출된 반도체층(440a, 440b) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다. 나아가 보호막(470)으로는 적색, 녹색 또는 청색의 컬러필터층이 사용될 수도 있다.
- <102> 보호막(470)에는 콘택홀(476a)이 형성되어 있고, 화소 전극(482a)의 가장자리에 대응하는 보호막(470)의 일정 영역에는 미세 요철이 형성되어 있다.
- <103> 보호막(470) 위에는 콘택홀(476a)를 통하여 화소 전극(482a)이 제1 드레인 전극(466a)과 물리적·전기적으로 연결되어 데이터 전압을 인가 받는다. 화소 전극(482a)의 가장자리에는 보호막(470)에 형성된 미세 요철을 따라 권포말하게 형성된 미세 요철 스트라이프(384)가 형성되어 있다. 여기서 미세 요철 스트라이프(384)는 수평 전계를 보강하여 액정층의 액정 분자가 기우는 것을 돕는 역할을 한다. 미세 요철 스트라이프(384)는 미세 요부(384a)와 미세 철부(384b)가 교대로 배치된 구조를 가진다. 미세 요철 스트라이프(384)는 사선 방향으로 형성되어 편광판(미도시)의 편광축 또는 게이트선(422)에 대하여 약 45도 또는 -45도로 경사지게 뻗어 있다. 미세 요철 스트라이프(384)는 화소 전극(482a)의 측부에 실질적으로 수직하는 방향으로 뻗을 수 있다. 액정 표시 장치에 구동 전원이 인가되는 경우, 미세 요철 스트라이프(384)가 뻗은 방향을 따라 액정 분자가 기울어지게 되고 따라서 화소 영역이 다수의 도메인 영역으로 구획된다.
- <104> 데이터 전압이 인가된 화소 전극(482a)은 상부 표시판의 공통 전극(120)과 함께 전기장을 생성함으로써 화소 전극(482a)과 공통 전극(120) 사이의 액정 분자들의 배열을 결정한다. 화소 전극(482a)은 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다.
- <105> 화소 전극(482)은 게이트선(422) 또는 편광판의 편광축에 대하여 약 45도 또는 -45도로 경사진 절개부(486)를 가지고 있다. 절개부(486)는 화소가 굽은 모양에 따라 굽은 형태를 취하고 있다. 즉, 절개부(486)는 V자 형상을 가진다.
- <106> 제어 전극(482b)은 절개부(486)에 중첩되어 배치된다. 제어 전극(482b)은 절개부(486)의 폭보다 좁게 형성할 수 있으며, 절개부(486) 내부에 제어 전극(482b)이 배치될 수 있다.
- <107> 제어 전극(482b)에 인가되는 제어 전압은 화소 전극(482a)에 인가되는 데이터 전압보다 다소 높은 전압이 인가되는 것이 바람직하다. 여기서 전압의 높고 낮음은 공통 전압에 대한 상대적인 크기를 말한다. 데이터 전압 보다 높은 제어 전압이 제어 전극(482b)에 인가되는 경우, 액정층 내부의 등전위선은 제어 전극(482b) 부근에서 공통 전극(120)을 향하여 볼록하게 형성된다. 따라서 액정 분자들의 전계 방향에 수직을 이루는 방향으로 기울어지게 되므로, 제어 전극(482b)의 양측에 위치하는 액정 분자들은 제어 전극(482b)을 향하여 기운다. 따라서 제어 전극(482b)에 의해 화소 영역의 도메인이 분할된다.
- <108> 이와 같은 화소 전극(482a) 및 보호막(470) 위에는 액정층을 배향할 수 있는 배향막(미도시)이 도포될 수 있다.
- <109> 이하 하부 표시판과 대향하는 상부 표시판에 대하여 상세히 설명한다.

<110> 유리 등의 투명한 절연 물질로 이루어진 제2 절연 기관(110)이 제1 절연 기관(10)과 대향하도록 배치되어 있다. 제2 절연 기관(110) 위에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어진 공통 전극(120)이 형성되어 있다. 공통 전극(120) 위에는 액정층(170)의 액정 분자를 배향하는 배향막(미도시)이 형성될 수 있다. 공통 전극(120)에 대하여 별도의 패터닝 공정을 추가하지 않기 때문에, 액정 표시 장치의 투과율을 높일 수 있고 제조 원가를 절감할 수 있다.

<111> 이와 같이 하부 표시판 및 상부 표시판을 정렬하여 결합하고 그 사이에 액정층(170)을 형성하면 본 발명의 제5 실시예에 따른 액정 표시 장치의 기본 구조가 이루어진다. 액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다. 이때 편광판은 기본 구조의 양측에 하나씩 배치되며 그 편광축은 게이트선(422)에 대하여 둘 중 하나는 나란하고 나머지 하나는 수직을 이루도록 배치될 수 있다.

<112> 액정층(170)에 포함되어 있는 액정 분자는 화소 전극(482a)과 공통 전극(120) 사이에 전계가 인가되지 않은 상태에서 그 방향자가 하부 표시판과 상부 표시판에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율을 이방성을 가진다.

<113> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.

도면의 간단한 설명

<114> 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 배치도이다.

<115> 도 2는 도 1의 액정 표시 장치를 II-II'선으로 자른 단면도이다.

<116> 도 3은 도 1의 액정 표시 장치의 부분 절개 사시도이다.

<117> 도 4a 내지 도 4c는 본 발명의 제1 실시예에 따른 액정 표시 장치의 제조 방법을 나타낸 공정 단면도들이다.

<118> 도 5a는 본 발명의 제2 실시예에 따른 액정 표시 장치의 배치도이다.

<119> 도 5b는 도 5a의 액정 표시 장치를 Vb-Vb'선으로 자른 단면도이다.

<120> 도 6a는 본 발명의 제3 실시예에 따른 액정 표시 장치의 배치도이다.

<121> 도 6b는 도 6a의 액정 표시 장치를 VIb-VIb'선으로 자른 단면도이다.

<122> 도 7은 본 발명의 제4 실시예에 따른 액정 표시 장치에 포함된 하부 표시판의 배치도이다.

<123> 도 8은 도 7의 하부 표시판을 VIII-VIII'선으로 자른 단면도이다.

<124> 도 9는 도 7의 하부 표시판을 IX-IX'선으로 자른 단면도이다.

<125> 도 10은 본 발명의 제4 실시예에 따른 액정 표시 장치에 포함된 상부 표시판의 배치도이다.

<126> 도 11은 도 7의 하부 표시판과 도 10의 상부 표시판을 포함하는 액정 표시 장치의 배치도이다.

<127> 도 12은 본 발명의 제5 실시예에 따른 액정 표시 장치의 배치도이다.

<128> 도 13은 도 12의 액정 표시 장치를 XⅢ-XⅢ'선으로 자른 단면도이다.

<129> (도면의 주요부분에 대한 부호의 설명)

<130> 10, 310: 제1 절연 기판 22, 322, 422: 게이트선

<131> 26, 326, 426a, 426b: 게이트 전극 28: 스토리지선

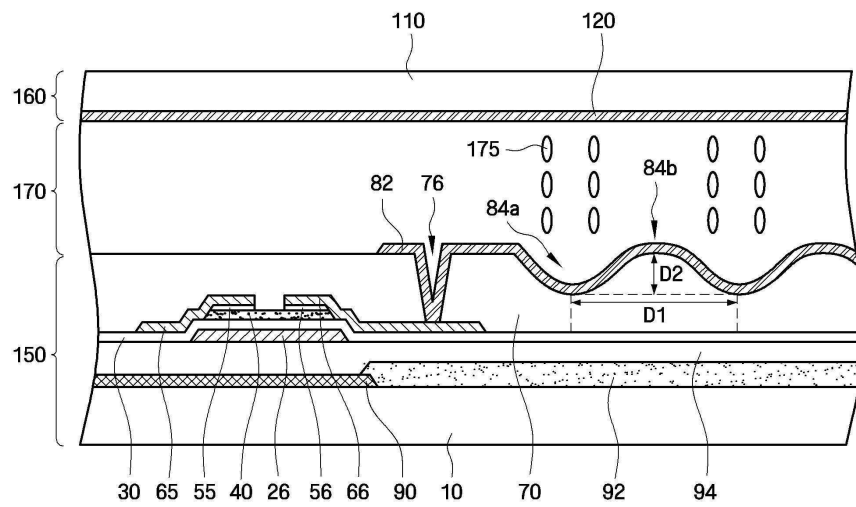
<132> 30, 330, 430: 게이트 절연막 40, 340, 440a, 440b: 반도체층

<133> 55, 56, 355, 356, 455a, 455b: 오믹콘택트층

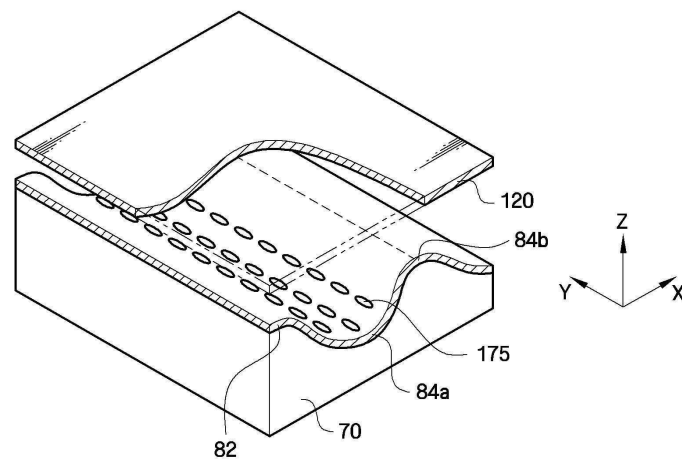
<134> 62, 362, 462a, 462b: 데이터션

<135> 65, 365, 465a, 465b: 소스 전극 66, 366, 466a, 466b: 드레인 전극

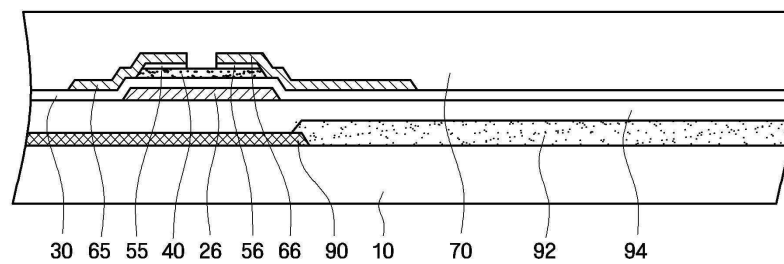
도면2



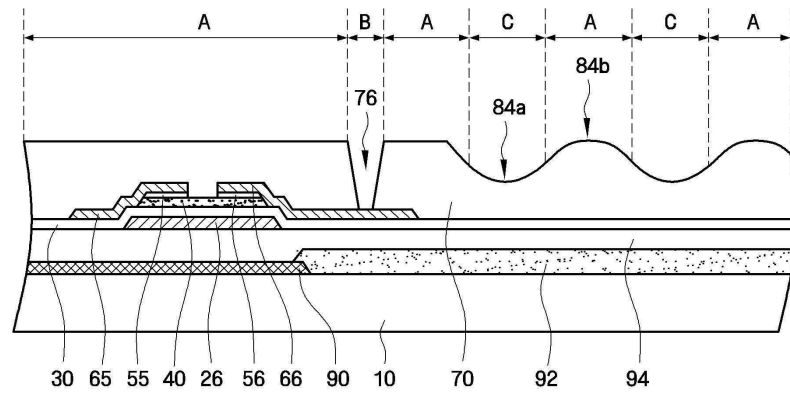
도면3



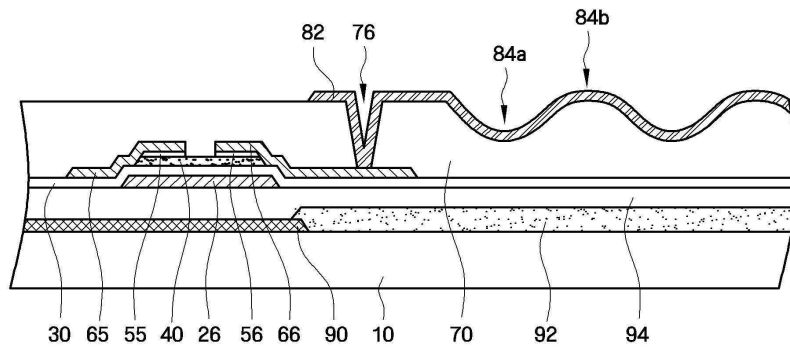
도면4a



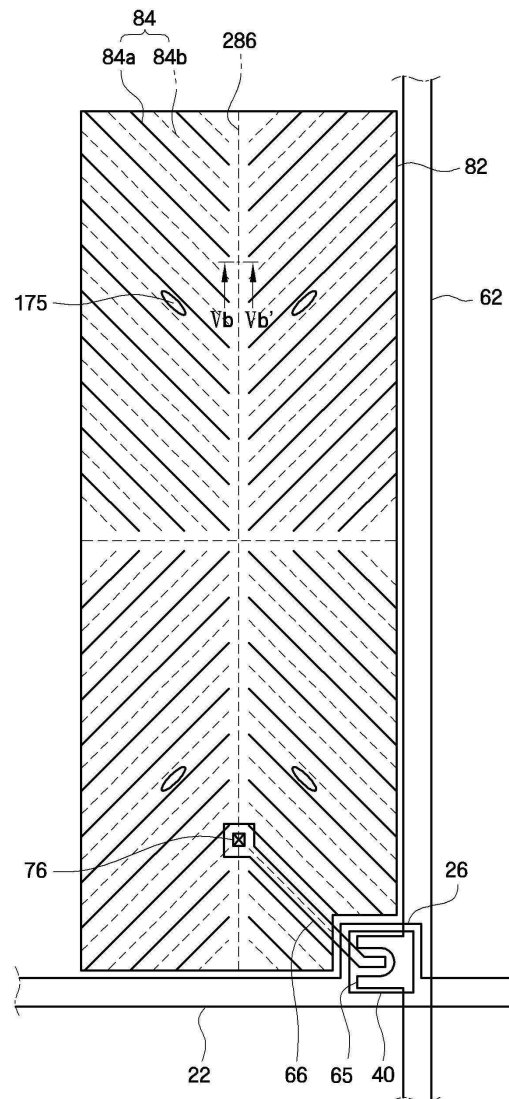
도면4b



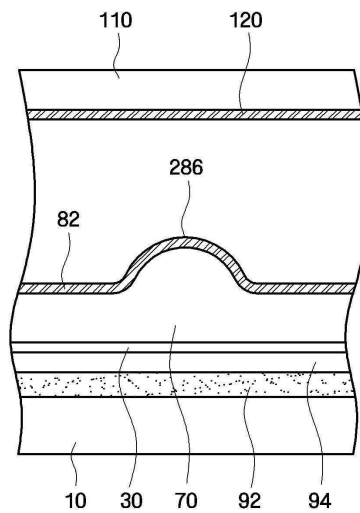
도면4c



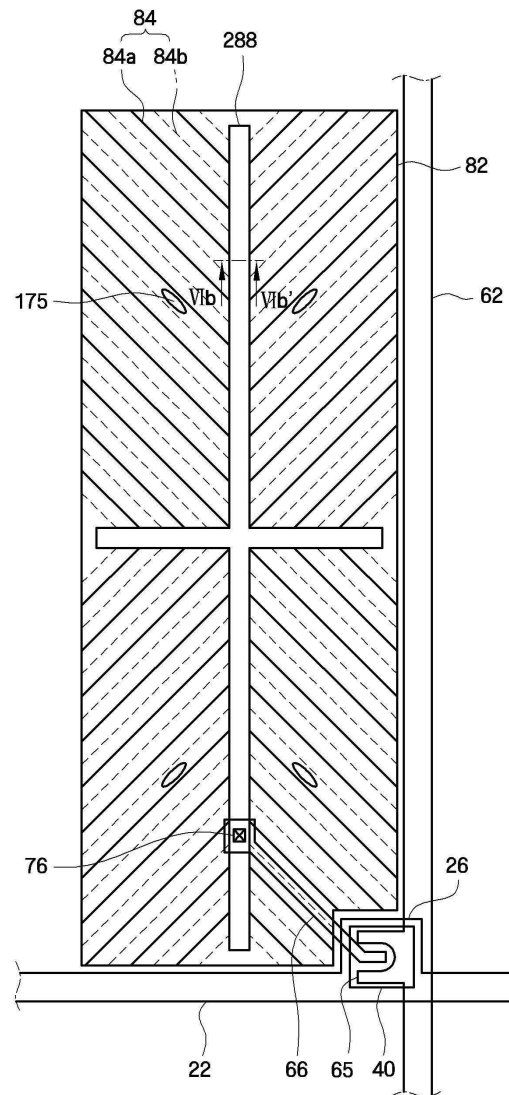
도면5a



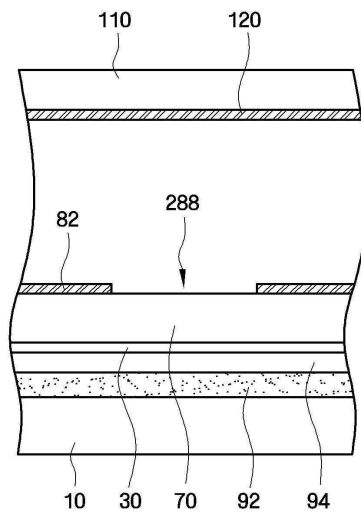
도면5b



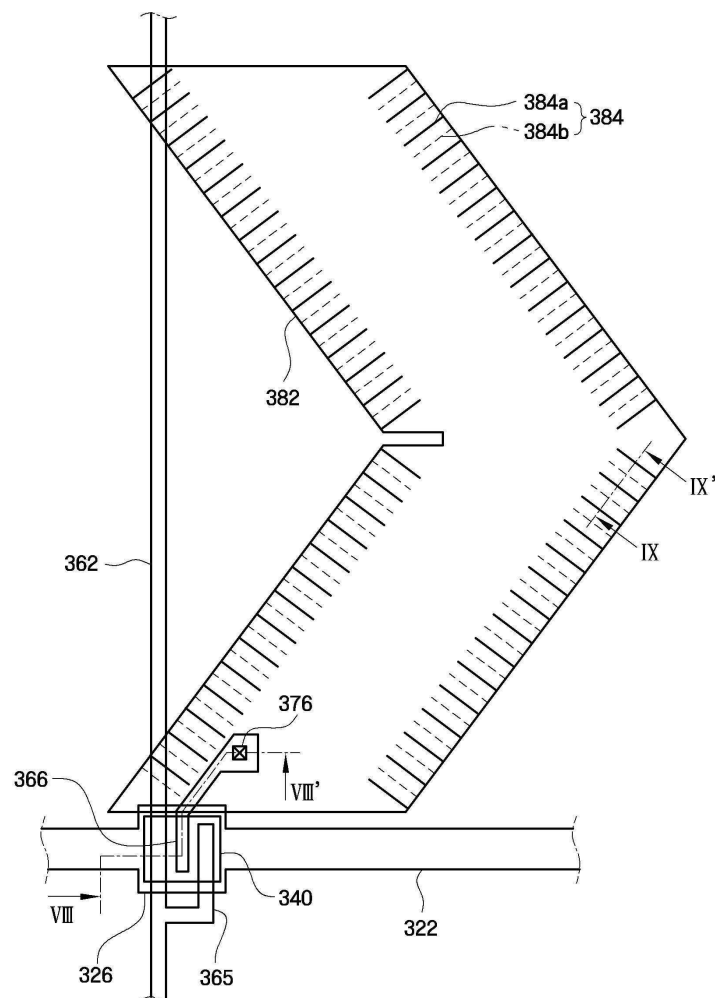
도면 6a



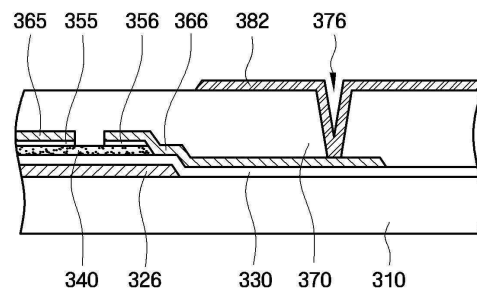
도면6b



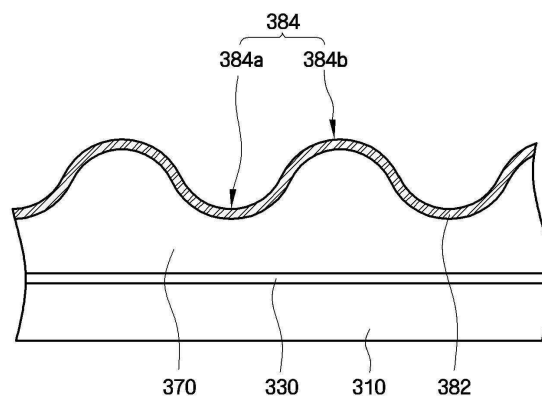
도면7



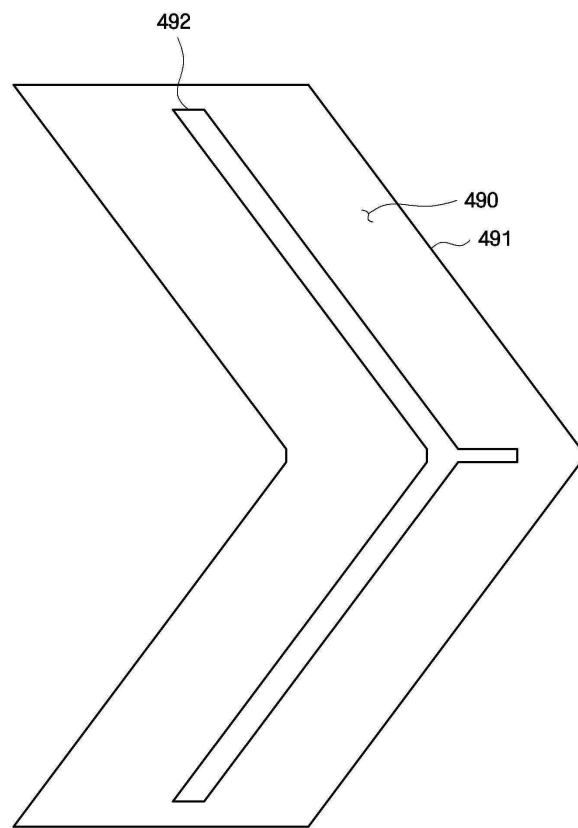
도면8



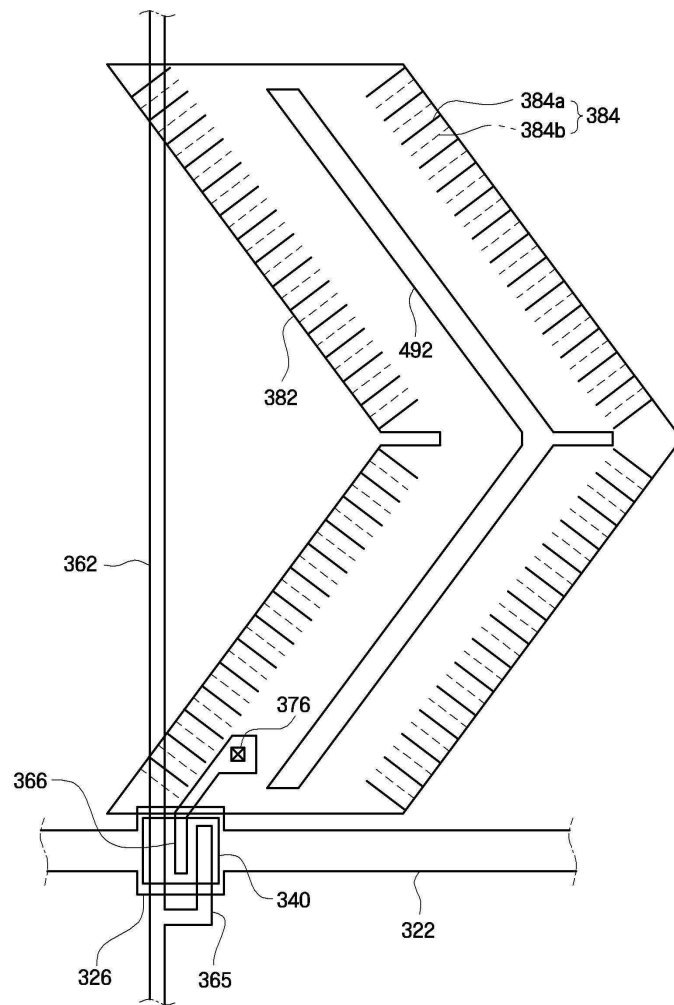
도면9



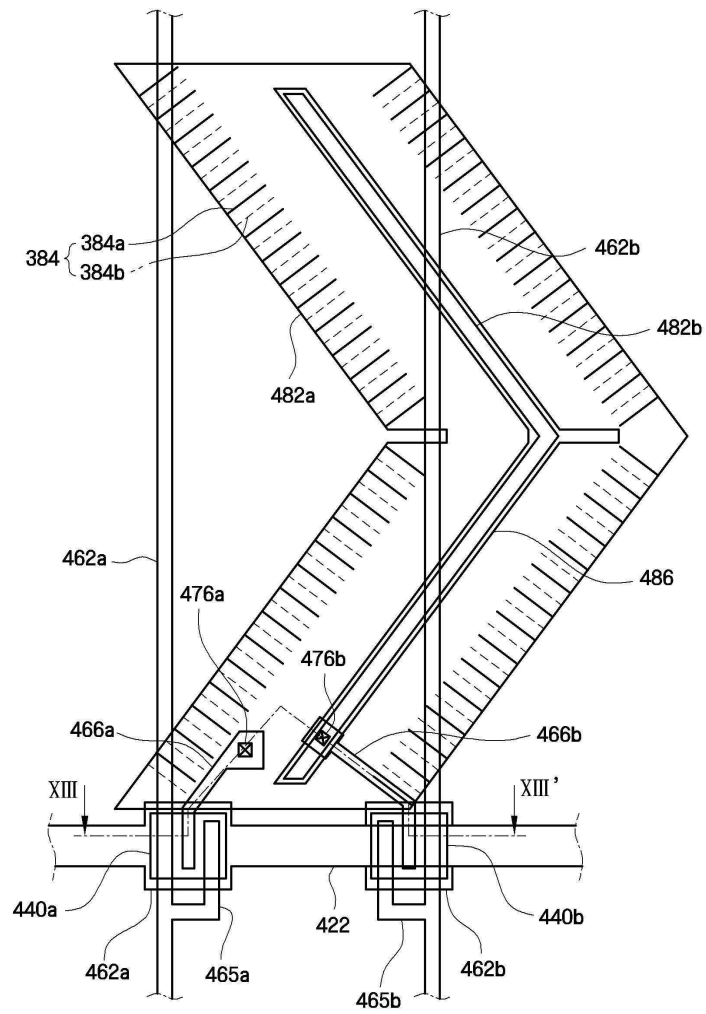
도면10



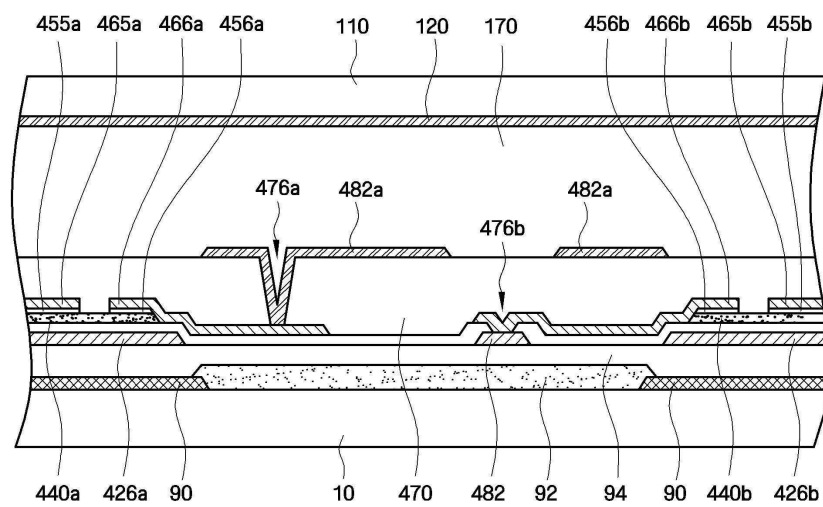
도면11



도면12



도면13



专利名称(译)	液晶显示器		
公开(公告)号	KR1020090059957A	公开(公告)日	2009-06-11
申请号	KR1020070127065	申请日	2007-12-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	YEOM JOO SEOK 염주석 RYU KYU WAN 류규완		
发明人	염주석 류규완		
IPC分类号	G02F1/1343 G02F1/1337		
CPC分类号	G02F1/133707 G02F1/1362		
外部链接	Espacenet		

摘要(译)

提供一种能够同时提高响应速度和亮度的液晶显示装置。一种液晶显示装置，包括第一绝缘基板，形成在第一绝缘基板上并分隔成多个畴的像素电极，所述像素电极包括在每个区域中沿预定方向排列的细微不均匀条纹，一种液晶显示装置，包括：面对第一绝缘基板的第一绝缘基板；形成在第二绝缘基板上并且未图案化的公共电极；以及夹在第一和第二绝缘基板之间的液晶层，并且当电场不利时，由液晶分子制成的液晶层垂直排列。这里，当向液晶层施加电场时，液晶分子沿着细微不均匀条纹的延伸方向倾斜。

