



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0076444
(43) 공개일자 2008년08월20일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2007-0016371

(22) 출원일자 2007년02월16일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

이원호

경기 안양시 만안구 안양1동 주공 프란체 아파트
106동 602호

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 27 항

(54) 횡전계 방식 액정표시장치용 어레이 기판과 그 제조방법

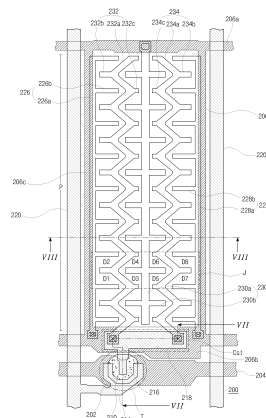
(57) 요약

본 발명은 액정표시장치에 관한 것으로 특히, 시야각을 개선할 수 있는 동시에 최대의 투과율을 얻을 수 있고, 마스크 공정을 단축할 수 있는 횡전계 방식 액정표시장치용 어레이 기판의 구조와 그 제조방법에 관한 것이다.

본 발명은 공통 전극과 화소 전극에 의한 다중 도메인(multi domain)형성을 통해 컬러쉬프트(color shift)현상을 최소화함으로써 시야각을 개선할 수 있는 것을 특징으로 한다.

또한, 빛샘이 발생하지 않아 고화질을 구현할 수 있는 것을 특징으로 한다.

대표도 - 도7



특허청구의 범위

청구항 1

기관 상에 일 방향으로 연장된 게이트 배선과;

상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성된 스위칭 소자와;

상기 화소 영역의 상,하에 위치한 제 1 수평부와 제 2 수평부와, 상기 제 1 및 제 2 수평부와 접촉하는 제 1 내지 제 3 수직부와, 상기 제 1 수직부로 부터 수직 연장된 다수의 제 1 돌출부와, 상기 제 3 수직부로 부터 수직 연장된 다수의 제 2 돌출부와, 상기 제 2 수직부와 수직 교차하는 다수의 제 3 수평부로 구성된 공통 전극과;

상기 공통 전극의 수평부를 중심에 둔 육각형 형태의 패턴이 상,하로 평행한 제 1 및 제 2 변을 공유하면서 연속 구성된 제 1 전극과, 상기 제 1 전극의 양측에서 수평 연장된 다수의 제 2 및 제 3 전극으로 구성된 화소 전극

을 포함하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 2

제 1 항에 있어서,

상기 공통 전극은 상기 게이트 배선과 동일층에 구성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 3

제 1 항에 있어서,

상기 공통 전극의 제 3 수평부의 일 끝단과 타 끝단, 그리고 상기 제 1 돌출부와 제 2 돌출부의 일 끝단은 상기 육각형 형상의 제 1 전극과 겹쳐지도록 구성하고, 상기 화소 전극의 제 2 전극과 제 3 전극은 각각 상기 공통 전극의 제 1 수직부와 제 3 수직부와 일부 겹쳐지도록 구성하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 4

제 1 항 및 제 3 항 중 선택된 한 항에 있어서,

상기 공통 전극의 제 1 돌출부와 제 2 돌출부는 동일선상에 위치하고, 상기 사의 공통 전극의 제 3 수평부는 다수의 제 1 돌출부 사이 및 다수의 제 2 돌출부 사이에 대응하여 위치하도록 구성되고, 상기 화소 전극의 제 2 전극과 제 3 전극은 상기 공통 전극의 제 3 수평부와 동일 선상에 위치하도록 구성하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 5

제 1 항에 있어서,

상기 스위칭 소자는 상기 게이트 배선과 접촉하는 게이트 전극과, 상기 게이트 전극의 상부에 구성된 액티브층 및 오믹 콘택층과, 상기 오믹 콘택층 상에 이격하여 구성된 소스 전극과 드레인 전극을 포함하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 6

기관 상에 일 방향으로 연장된 게이트 배선을 형성하는 단계와;

상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 소자를 형성하는 단계와;

상기 화소 영역의 상,하에 위치한 제 1 수평부와 제 2 수평부와, 상기 제 1 및 제 2 수평부와 접촉하는 제 1 내

지 제 3 수직부와, 상기 제 1 수직부로 부터 수직 연장된 다수의 제 1 돌출부와, 상기 제 3 수직부로 부터 수직 연장된 다수의 제 2 돌출부와, 상기 제 2 수직부와 수직 교차하는 다수의 제 3 수평부로 구성된 공통 전극을 형성하는 단계와;

상기 공통 전극의 수평부를 중심에 둔 육각형 형태의 패턴이 상,하 제 1 및 제 2 변을 공유하면서 연속 형성된 제 1 전극과, 상기 제 1 전극의 양측에서 수평 연장된 다수의 제 2 및 제 3 전극으로 형성된 화소 전극

을 포함하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 7

제 6 항에 있어서,

상기 공통 전극은 상기 게이트 배선과 동일층에 형성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법

청구항 8

제 6항에 있어서,

상기 공통 전극의 제 3 수평부의 일 끝단과 타 끝단, 그리고 상기 제 1 돌출부와 제 2 돌출부의 일 끝단은 상기 육각형 형상의 화소 전극과 일부 겹쳐지도록 구성하고, 상기 화소 전극의 제 2 전극과 제 3 전극은 각각 상기 공통 전극의 제 1 수직부와 제 3 수직부와 일부 겹쳐지도록 구성하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 9

제 6 항 및 제 8 항 중 선택된 한 항에 있어서,

상기 공통 전극의 제 1 돌출부와 제 2 돌출부는 동일선상에 위치하고, 상기 사익 공통 전극의 제 3 수평부는 다수의 제 1 돌출부 사이 및 다수의 제 2 돌출부 사이에 대응하여 위치하도록 형성되고, 상기 화소 전극의 제 2 전극과 제 3 전극은 상기 공통 전극의 제 3 수평부와 동일선상에 위치하도록 구성하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 10

제 6 항에 있어서,

상기 스위칭 소자는 상기 게이트 배선과 접촉하는 게이트 전극과, 상기 게이트 전극의 상부에 형성된 액티브층 및 오믹 콘택층과, 상기 오믹 콘택층 상에 이격하여 형성된 소스 전극과 드레인 전극을 포함하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 11

기판 상에 일 방향으로 연장된 게이트 배선과;

상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선과;

상기 화소 영역의 둘레에 형성된 공통 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성된 스위칭 소자와;

상기 화소 영역의 일 측과 타 측에 구성되고, 수직부와 이에 수직하게 연장된 다수의 수평부로 구성된 제 1 공통 전극과 제 2 공통 전극과, 상기 화소 영역의 중심에 위치하고 수직부와 이에 교차한 형태의 다수의 수평부로 구성된 제 3 공통 전극과;

상기 제 1 내지 제 3 공통 전극과 동일층에 형성되며, 상기 제 3 공통 전극을 중심으로 상기 제 1 공통 전극과 상기 제 2 공통 전극과의 사이에 각각 위치하고, 이들 전극과 이격되어 지그재그 형상으로 구성된 제 1 및 제 2 화소 전극

을 포함하는 횡전계 방식 액정표시장치용 어레이 기판.

청구항 12

제 11 항에 있어서,

상기 스위칭 소자는 상기 게이트 배선과 연결된 게이트 전극과, 상기 게이트 전극의 상부에 순차 적층된 액티브층 및 오믹 콘택층과, 상기 오믹 콘택층의 상부소스 전극과 이와 이격되고 상기 화소 전극과 접촉하는 드레인 전극을 포함하는 박막트랜지스터인 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기판.

청구항 13

제 11 항에 있어서,

상기 공통 전극과 화소 전극은 투명 도전성 재질인 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판.

청구항 14

제 11 항에 있어서,

상기 지그 재그 형상의 제 1 및 제 2 화소 전극의 꺾인 부분에서, 상기 제 1 내지 제 3 공통 전극의 수직부 방향으로 연장되어 이와 이격된 다수의 수평부를 더욱 포함하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판.

청구항 15

제 11 항 및 제 14 항 중 선택된 어느 한 항에 있어서,

상기 공통 전극의 수평부 끝단과 상기 화소 전극의 이격된 거리와, 상기 화소 전극의 수평부 끝단과 상기 공통 전극의 수직부의 이격된 거리는 $5\mu\text{m}\sim 10\mu\text{m}$ 인 것을 특징으로 하는 횡전계 방식액정표시장치용 어레이 기판.

청구항 16

제 11 항에 있어서,

상기 공통 배선은 상기 게이트 배선과 동일층 동일물질로 구성되고, 상기 제 1 내지 제 3 공통 전극과 접촉하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기판.

청구항 17

제 11 항에 있어서,

상기 드레인 전극을 상기 공통 배선의 상부로 연장 구성하여, 상기 드레인 전극의 연장된 부분은 제 1 전극으로 하고 하부의 공통 배선을 제 2 전극으로 하는 스토리지 캐패시터를 더욱 포함하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판.

청구항 18

기판 상에 일 방향으로 연장된 게이트 배선을 형성하는 단계와;

상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와;

상기 화소 영역의 둘레에 공통 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 소자를 형성하는 단계와;

상기 화소 영역의 일 측과 타 측에 구성되고, 수직부와 이에 수직하게 연장된 다수의 수평부로 구성된 제 1 공통 전극과 제 2 공통 전극과, 상기 화소 영역의 중심에 위치하고 수직부와 이에 교차한 형태의 다수의 수평부로 구성된 제 3 공통 전극을 형성하는 단계와;

상기 제 1 내지 제 3 공통 전극과 동일층에 형성되며, 상기 제 3 공통 전극을 중심으로 상기 제 1 공통 전극과 상기 제 2 공통 전극과의 사이에 각각 위치하고, 이들 전극과 이격되어 지그재그 형상으로 구성된 제 1 및 제 2 화소 전극을 형성하는 단계

를 포함하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 19

제 18 항에 있어서,

상기 스위칭 소자는 상기 게이트 배선과 연결된 게이트 전극과, 상기 게이트 전극의 상부에 순차 적층된 액티브층 및 오믹 콘택층과, 상기 오믹 콘택층의 상부소스 전극과 이와 이격되고 상기 화소 전극과 접촉하는 드레인 전극을 포함하는 박막트랜지스터인 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 20

제 18 항에 있어서,

상기 공통 전극과 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 21

제 18 항에 있어서,

상기 지그 재그 형상의 제 1 및 제 2 화소 전극에서, 상기 제 1 내지 제 3 공통 전극의 수직부 방향으로 연장되어 이와 이격된 다수의 수평부를 더욱 포함하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 22

제 18 항 및 제 21 항 중 선택된 어느 한 항에 있어서,

상기 공통 전극의 수평부 끝단과 상기 화소 전극의 이격된 거리와, 상기 화소 전극의 수평부 끝단과 상기 공통 전극의 수직부의 이격된 거리는 $5\mu\text{m}$ ~ $10\mu\text{m}$ 인 것을 특징으로 하는 횡전계 방식액정표시장치용 어레이 기판 제조방법.

청구항 23

제 18 항에 있어서,

상기 공통 배선은 상기 게이트 배선과 동일층 동일물질로 형성되고, 상기 제 1 내지 제 3 공통 전극과 접촉하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 24

제 18 항에 있어서,

상기 드레인 전극에서 상기 공통 배선의 상부로 연장된 연장부를 형성하여, 상기 연장부를 제 1 전극으로 하고 하부의 공통 배선을 제 2 전극으로 한 스토리지 캐패시터를 형성하는 단계를 더욱 포함하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 25

다수의 화소 영역이 정의된 기판을 준비하는 단계와;

상기 화소 영역의 일 측에 구성된 게이트 배선과 이에 연결된 게이트 전극과, 상기 화소 영역의 둘레에 형성된 공통 배선을 형성하는 단계와;

상기 기판의 전면에 게이트 절연막을 형성하는 단계와;

상기 게이트 전극에 대응하는 게이트 절연막의 상부에 적층된 액티브층과 오믹 콘택층을 형성하는 단계와;

상기 오믹 콘택층의 상부에 이격된 소스 전극과 드레인 전극과, 상기 소스 전극에서 연장되고 상기 게이트 배선과 교차하는 데이터 배선을 형성하는 단계와;

상기 소스 및 드레인 전극과 데이터 배선이 형성된 기판의 전면에 보호막을 형성하고 패터닝하여, 상기 공통 배

선을 노출하는 다수의 콘택홀과, 상기 드레인 전극을 노출하는 다수의 콘택홀을 형성하는 단계와;

상기 화소 영역의 일 측과 타 측에 위치하여 상기 공통 배선과 접촉하고, 수직부와 이에 수직하게 연장된 다수의 수평부로 구성된 제 1 공통 전극과 제 2 공통 전극과, 상기 화소 영역의 중심에 위치하고 수직부와 이에 교차한 형태의 다수의 수평부로 구성된 제 3 공통 전극과, 상기 제 1 내지 제 3 공통 전극과 동일층에 형성되며, 상기 제 3 공통 전극을 중심으로 상기 제 1 공통 전극과 상기 제 2 공통 전극과의 사이에 각각 위치하고, 이들 전극과 이격되어 지그재그 형상으로 구성된 제 1 및 제 2 화소 전극을 형성하는 단계

를 포함하는 다중 도메인 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 26

제 25 항에 있어서,

상기 지그 재그 형상의 제 1 및 제 2 화소 전극에서, 상기 제 1 내지 제 3 공통 전극의 수직부 방향으로 연장되어 이와 이격된 다수의 수평부를 더욱 포함하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 27

제 25 항 및 제 26 항 중 선택된 어느 한 항에 있어서,

상기 공통 전극의 수평부 끝단과 상기 화소 전극의 이격된 거리와, 상기 화소 전극의 수평부 끝단과 상기 공통 전극의 수직부의 이격된 거리는 $5\mu\text{m}\sim 10\mu\text{m}$ 인 것을 특징으로 하는 횡전계 방식액정표시장치용 어레이 기판 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <19> 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로 특히, 광 시야각과 고 개구율 및 고휘도 특성과 높은 응답특성을 가지는 다중 도메인(multi domain)구조의 횡전계 방식 액정표시장치용 어레이 기판과 그 제조방법에 관한 것이다.
- <20> 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- <21> 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- <22> 일반적인, 능동 행렬방식 액정표시장치는 공통 전극이 형성된 컬러필터 기판(상부기판)과 화소 전극이 형성된 어레이 기판(하부기판)과, 상부 및 하부기판 사이에 충전된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통 전극과 화소 전극이 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식이며, 투과율과 개구율 등의 특성이 우수하다.
- <23> 그러나, 상-하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다. 따라서, 상기의 단점을 극복하기 위해 횡전계 방식 액정표시장치가 제안되었다.
- <24> 이하, 도 1을 참조하여, 일반적인 횡전계 방식 액정표시장치에 관해 상세히 설명한다.
- <25> 도 1은 일반적인 횡전계 방식 액정표시장치의 단면을 도시한 확대 단면도이다.
- <26> 도시한 바와 같이, 종래에 따른 횡전계 방식 액정표시장치(10)는 컬러필터기판(B1)과 어레이기판(B2)이 대향하여 구성되며, 컬러필터기판 및 어레이기판 (B1,B2)사이에는 액정층(미도시)이 개재되어 있다.
- <27> 상기 어레이기판(B2)은 투명한 절연 기판(20)에 정의된 다수의 화소(P)마다 박막트랜지스터(T)와 공통 전극(3

8)과 화소 전극(36)이 구성된다.

- <28> 상기 박막트랜지스터(T)는 게이트 전극(26)과, 게이트 전극(26) 상부에 절연막(미도시)을 사이에 두고 구성된 반도체층(28)과, 반도체층(28)의 상부에 서로 이격하여 구성된 소스 및 드레인 전극(30,32)을 포함한다.
- <29> 전술한 구성에서, 상기 공통 전극(38)과 화소 전극(36)은 동일 기판(20) 상에 서로 평행하게 이격하여 구성된다.
- <30> 상기 화소(P)의 일 측을 따라 게이트 배선(22)이 구성되고, 이와는 수직한 방향으로 데이터 배선(34)이 구성되고, 상기 공통 전극(38)에 전압을 인가하는 공통 배선(24)이 상기 게이트 배선(22)과 평행한 방향으로 구성된다.
- <31> 상기 컬러필터 기판(B1)은 투명한 절연 기판(40)상에, 상기 게이트 배선(22)과 데이터 배선(34)과 박막트랜지스터(T)에 대응하는 부분에 블랙매트릭스(42)가 구성되고, 상기 화소(P)에 대응하여 컬러필터(44a,44b,44c)가 구성된다.
- <32> 상기 컬러필터(44a,44b,44c)와 블랙매트릭스(42)의 하부에는 평탄화층(45)이 구성된다.
- <33> 상기 액정층(미도시)은 상기 공통 전극(38)과 화소 전극(36) 사이에 발생하는 수평전계에 의해 동작된다.
- <34> 이러한 구성은 종래의 수직 전계형(TN형) 액정표시장치와 비교하여 시야각을 개선할 수 있는 효과가 있다. 그러나, 공통 전극(38)과 화소 전극(36)이 막대형상으로 구성되어 액정분자가 한 방향으로 회전하기 때문에 시야각을 달리 하였을 경우, 컬러쉬프트(color shift)현상이 발생하게 되며 이는 즉, 광시야각을 구현하는데 한계로 작용하고 있다.
- <35> 따라서, 이를 해결하기 위해 시야각에 따른 빛의 위상차 보상이 이루어 질 수 있도록 하는 이중 도메인(dual domain)영역을 형성하는 전극 구조가 제안되었다.
- <36> 상기 각 도메인 영역은 화소 전극과 공통 전극 간 발생한 전계의 방향이 서로 대칭을 이루는 영역이며, 이에 위치한 액정 또한 전계와 동일하게 그 배열이 대칭성을 이룬다.
- <37> 이와 같은 경우, 위상차 보상이 이루어져 시야각에 따른 빛의 위상값이 동일한 결과를 얻을 수 있게 되며, 따라서 시야각에 따른 컬러쉬프트 현상이 최소화 되어 시야각이 더욱 개선될 수 있다.
- <38> 이하, 도 2를 참조하여 종래에 따른 이중 도메인 구조를 가지는 횡전계 방식 액정표시장치용 어레이기판의 구성을 설명한다.
- <39> 도 2는 종래에 따른 2도메인 구조(super IPS : S-IPS)를 형성하기 위한 공통 전극과 화소 전극의 패턴만을 도시한 평면도이다.
- <40> 도시한 바와 같이, 단일 화소(P)를 상.하로 나누어 각각 제 1 영역(D1)과 제 2 영역(D2)으로 정의하고, 상기 제 1 영역과 제 2 영역(D1,D2)에 각각 다수의 공통 전극(50)과 화소 전극(52)을 구성한다.
- <41> 이때, 제 1 영역(D1)과 제 2 영역(D2)에 속한 공통 전극(50)과 화소 전극(52)은 45도 이하의 기울기를 가지도록 구성하며 특히, 상.하로 대칭되도록 구성한다.
- <42> 이와 같은 구성은 액정패널 구동시 상기 제 1 영역(D1)과 제 2 영역(D2)에 속하는 액정(54a,54b)의 배열방향 또한 대칭성을 가지도록 하므로, 종래와 달리 컬러쉬프트(color shift) 현상을 최소화 할 수 있는 장점이 있다.
- <43> 그런데, 전술한 바와 같은 구성은, 도시한 바와 같이 구조상 화소 영역(P)의 중심(G)에 대응하는 부분에서 공통 전극(50)과 화소전극(52)간 이격 거리가 매우 넓게 나타나며 이러한 경우, 액정의 이상 배열에 따른 빛샘 현상(disclination)이 발생하게 된다.
- <44> 따라서, 액정패널의 화질을 저하하는 원인이 되고 있다.
- <45>

발명이 이루고자 하는 기술적 과제

- <46> 본 발명은 전술한 문제를 해결하기 위해 제안된 것으로, 단일 화소에 상,하 및 좌,우로 대칭성을 가지는 다중 도메인을 구성하는 것을 제 1 목적으로 한다
- <47> 전술한 다중 도메인 구성을 통해, 컬러쉬프트 불량이 발생하지 않아 고화질을 구현하는 액정표시장치를 제작하

는 것을 제 2 목적으로 한다.

<48> 빛샘을 최소화 하여 고화질을 저하를 최소화 하는 것을 제 3 목적으로 한다.

발명의 구성 및 작용

<49> 전술한 바와 같은 목적을 달성하기 위한 본 발명의 제 1 특징에 따른 횡전계 방식 액정표시장치용 어레이기판은 기판 상에 일 방향으로 연장된 게이트 배선과; 상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성된 스위칭 소자와; 상기 화소 영역의 상,하에 위치한 제 1 수평부와 제 2 수평부와, 상기 제 1 및 제 2 수평부와 접촉하는 제 1 내지 제 3 수직부와, 상기 제 1 수직부로 부터 수직 연장된 다수의 제 1 돌출부와, 상기 제 3 수직부로 부터 수직 연장된 다수의 제 2 돌출부와, 상기 제 2 수직부와 수직 교차하는 다수의 제 3 수평부로 구성된 공통 전극과; 상기 공통 전극의 수평부를 중심에 둔 육각형 형태의 패턴이 상,하 평행한 제 1 및 제 2 변을 공유하면서 연속 구성된 제 1 전극과, 상기 제 1 전극의 양측에서 수평 연장된 다수의 제 2 및 제 3 전극으로 구성된 화소 전극을 포함한다.

<50> 상기 공통 전극은 상기 게이트 배선과 동일층에 구성하고, 상기 공통 전극의 제 3 수평부의 일 끝단과 타 끝단, 그리고 상기 제 1 돌출부와 제 2 돌출부의 일 끝단은 상기 육각형 형상의 제 1 전극과 겹쳐지도록 구성하고, 상기 화소 전극의 제 2 전극과 제 3 전극은 각각 상기 공통 전극의 제 1 수직부와 제 3 수직부와 일부 겹쳐지도록 구성하는 것을 특징으로 한다.

<51> 또한, 상기 공통 전극의 제 1 돌출부와 제 2 돌출부는 동일선상에 위치하고, 상기 사익 공통 전극의 제 3 수평부는 다수의 제 1 돌출부 사이 및 다수의 제 2 돌출부 사이에 대응하여 위치하도록 구성되고, 상기 화소 전극의 제 2 전극과 제 3 전극은 상기 공통 전극의 제 3 수평부와 동일 선상에 위치하도록 구성하는 것을 특징으로 한다.

<52> 본 발명의 제 1 특징에 따른 횡전계 방식 액정표시장치용 어레이기판 제조방법은 기판 상에 일 방향으로 연장된 게이트 배선을 형성하는 단계와; 상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 소자를 형성하는 단계와; 상기 화소 영역의 상,하에 위치한 제 1 수평부와 제 2 수평부와, 상기 제 1 및 제 2 수평부와 접촉하는 제 1 내지 제 3 수직부와, 상기 제 1 수직부로 부터 수직 연장된 다수의 제 1 돌출부와, 상기 제 3 수직부로 부터 수직 연장된 다수의 제 2 돌출부와, 상기 제 2 수직부와 수직 교차하는 다수의 제 3 수평부로 구성된 공통 전극을 형성하는 단계와; 상기 공통 전극의 수평부를 중심에 둔 육각형 형태의 패턴이 상,하 제 1 및 제 2 변을 공유하면서 연속 형성된 제 1 전극과, 상기 제 1 전극의 양측에서 수평 연장된 다수의 제 2 및 제 3 전극으로 형성된 화소 전극을 포함한다.

<53> 상기 공통 전극은 상기 게이트 배선과 동일층에 형성된 것을 특징으로 하며, 상기 공통 전극의 제 3 수평부의 일 끝단과 타 끝단, 그리고 상기 제 1 돌출부와 제 2 돌출부의 일 끝단은 상기 육각형 형상의 화소 전극과 일부 겹쳐지도록 구성하고, 상기 화소 전극의 제 2 전극과 제 3 전극은 각각 상기 공통 전극의 제 1 수직부와 제 3 수직부와 일부 겹쳐지도록 구성하는 것을 특징으로 한다.

<54> 상기 공통 전극의 제 1 돌출부와 제 2 돌출부는 동일선상에 위치하고, 상기 사익 공통 전극의 제 3 수평부는 다수의 제 1 돌출부 사이 및 다수의 제 2 돌출부 사이에 대응하여 위치하도록 형성되고, 상기 화소 전극의 제 2 전극과 제 3 전극은 상기 공통 전극의 제 3 수평부와 동일선상에 위치하도록 구성하는 것을 특징으로 한다.

<55> 본 발명의 제 2 특징에 따른 횡전계 방식 액정표시장치용 어레이기판은 기판 상에 일 방향으로 연장된 게이트 배선과; 상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선과; 상기 화소 영역의 둘레에 형성된 공통 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성된 스위칭 소자와; 상기 화소 영역의 일 측과 타 측에 구성되고, 수직부와 이에 수직하게 연장된 다수의 수평부로 구성된 제 1 공통 전극과 제 2 공통 전극과, 상기 화소 영역의 중심에 위치하고 수직부와 이에 교차한 형태의 다수의 수평부로 구성된 제 3 공통 전극과; 상기 제 1 내지 제 3 공통 전극과 동일층에 형성되며, 상기 제 3 공통 전극을 중심으로 상기 제 1 공통 전극과 상기 제 2 공통 전극과의 사이에 각각 위치하고, 이들 전극과 이격되어 지그재그 형상으로 구성된 제 1 및 제 2 화소 전극을 포함 한다.

<56> 상기 공통 전극과 화소 전극은 투명 도전성 재질인 것을 특징으로 한다.

<57> 상기 지그 재그 형상의 제 1 및 제 2 화소 전극의 꺾인 부분에서, 상기 제 1 내지 제 3 공통 전극의 수직부 방향으로 연장되어 이와 이격된 다수의 수평부를 더욱 포함하는 것을 특징으로 한다.

- <58> 상기 공통 전극의 수평부 끝단과 상기 화소 전극의 이격된 거리와, 상기 화소 전극의 수평부 끝단과 상기 공통 전극의 수직부의 이격된 거리는 $5\mu\text{m}\sim 10\mu\text{m}$ 인 것을 특징으로 하고, 상기 공통 배선은 상기 게이트 배선과 동일층 동일물질로 구성되고, 상기 제 1 내지 제 3 공통 전극과 접촉하는 것을 특징으로 한다.
- <59> 상기 드레인 전극을 상기 공통 배선의 상부로 연장 구성하여, 상기 드레인 전극의 연장된 부분은 제 1 전극으로 하고 하부의 공통 배선을 제 2 전극으로 하는 스토리지 캐패시터를 더욱 포함하는 것을 특징으로 한다.
- <60> 본 발명의 제 2 특징에 따른 횡전계 방식 액정표시장치용 어레이기판 제조방법은 기판 상에 일 방향으로 연장된 게이트 배선을 형성하는 단계와; 상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와; 상기 화소 영역의 둘레에 공통 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 소자를 형성하는 단계와; 상기 화소 영역의 일 측과 타 측에 구성되고, 수직부와 이에 수직하게 연장된 다수의 수평부로 구성된 제 1 공통 전극과 제 2 공통 전극과, 상기 화소 영역의 중심에 위치하고 수직부와 이에 교차한 형태의 다수의 수평부로 구성된 제 3 공통 전극을 형성하는 단계와; 상기 제 1 내지 제 3 공통 전극과 동일층에 형성되며, 상기 제 3 공통 전극을 중심으로 상기 제 1 공통 전극과 상기 제 2 공통 전극과의 사이에 각각 위치하고, 이들 전극과 이격되어 지그재그 형상으로 구성된 제 1 및 제 2 화소 전극을 형성하는 단계를 포함한다.
- <61> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- <62> -- 제 1 실시예 --
- <63> 본 발명의 제 1 실시예는 단일 화소 내에 다중 도메인을 구성하는 것을 특징으로 한다.
- <64> 이하, 도면을 참조하여, 본 발명에 따른 어레이 기판의 구성을 설명한다.
- <65> 도 3은 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 한 화소를 확대한 평면도이다.
- <66> 도시한 바와 같이, 기판(100)상에 일 방향으로 연장된 게이트 배선(102)과 상기 게이트 배선(102)과 교차하여 화소 영역(P)을 정의하는 데이터 배선(114)을 구성한다.
- <67> 상기 게이트 배선(102)과 데이터 배선(114)의 교차지점에는 박막트랜지스터(T)를 구성하고, 상기 화소 영역(P)에는 다중 도메인(n(D1~D8))을 정의하는 형태로 공통 전극(106a~106h)과 화소 전극(108a~108c)을 구성한다.
- <68> 상기 박막트랜지스터(T)는 상기 게이트 배선(102)에서 연장된 게이트 전극(104)과, 상기 게이트 전극(104)상부에 위치하여 적층된 액티브층(108)과 오믹 콘택층(미도시)과, 상기 오믹 콘택층(미도시)과 접촉하고 서로 이격된 소스 전극(110)과 드레인 전극(112)으로 구성된다.
- <69> 이때, 상기 공통 전극(106a~106h)은 단일 화소영역(P)의 상,하에 위치한 제 1 수평부(106a)와 제 2 수평부(106b)와, 상기 제 1 및 제 2 수평부(106a,106b)사이에 위치하는 제 1 내지 제 3 수직부(106c,106d,106e)와, 상기 제 1 수직부(106c)로 부터 수직 연장된 다수의 제 1 돌출부(106f)와, 상기 제 3 수직부(106e)로 부터 수직 연장된 다수의 제 2 돌출부(106g)와, 상기 제 2 수직부(106d)와 수직 교차하는 다수의 제 3 수평부(106h)로 구성한다.
- <70> 이때, 상기 제 1 및 제 2 돌출부(106f,106g)는 서로 마주보는 형태로 구성하고, 상기 제 3 수평부(106h)는 양측에서 상기 다수의 제 1 및 제 2 돌출부(106f,106g)와 이격하여 맞물리는 형태로 구성한다.
- <71> 상기 화소 전극(108a~108b)은 상기 공통 전극의 제 3 수평부를 중심에 두고 육각형 형태의 패턴이 상,하 제 1 및 제 2 변을 공유하면서 연속 패턴된 제 1 전극(108a)과, 상기 제 1 전극(108a)의 양측에서 수평 연장된 다수의 제 2 및 제 3 전극(108b,108c)을 포함한다.
- <72> 이때, 상기 제 2 전극(108b)은 상기 제 1 돌출부(106f) 사이에 위치하여 상기 제 1 수직부(106c)와 끝단이 겹쳐 구성되고, 상기 제 3 전극(108c)은 상기 제 2 돌출부(106g)사이에 위치하여 상기 제 3 수직부(106e)와 끝단이 겹쳐 구성되도록 한다.
- <73> 또한, 상기 공통 전극의 제 3 수평부(106h)가 상기 화소 전극의 제 1 전극(108a)의 내부에 위치하도록 구성하며 이때, 상기 제 3 수평부(106h)의 일 끝단과 타 끝단은 상기 화소 전극의 제 1 전극(108a)과 일부 겹쳐지도록 구성한다.
- <74> 이와 같은 공통 전극(106a~106h)과 화소 전극(108a~108c)은 절연막을 사이에 두고 구성되며 단일 형태의 패턴이 일정하게 반복 구성된 형태로 이루어져, 단일 형태 내에서 8개의 다중 도메인(D1~D8)이 형성될 수 있다.

- <75> 이에 대해 이하, 도 4를 참조하여 설명한다.
- <76> 도 4a는 도 3의 E1을 확대한 평면도이고, 도 4b는 도 4a의 E2를 확대하여 90° 회전한 평면도이다.
- <77> 도시한 바와 같이, 상기 공통 전극의 제 1 수직부 내지 제 3 수직부(106c~106e)와, 제 1 및 제 2 돌출부(106f,106g)와, 제 3 수평부(106h)와, 상기 화소 전극의 제 1 전극(108a)과 제 2 및 제 3 전극(108b,108c)은 제 1 내지 제 8 영역(D1~D8)을 형성하게 된다. 이때, 공통 전극(106a~106h)과 화소 전극(108a~108c)간 전계가 발생하게 되면, 상기 제 1 내지 제 8 영역(D1~D8)은 서로 상.하 및 좌.우로 대칭되는 형태로 액정이 배열하게 되며 따라서, 위상차 보상에 따른 광시야각을 구현할 수 있다.
- <78> 또한 전술한 구성은 종래의 2 도메인 구조에 비해 응답속도가 빠른 특성을 갖는다.
- <79> 즉, 도 4b에 도시한 바와 같이, 상기 제 1 내지 제 8 영역(D1~D8)을 정의하는 공통 전극(106c~106g)과 화소 전극(108a~108c)간 간격은 일정하지 않게 되며 따라서, 단일 영역 내에 위치한 액정의 응답속도 또한 달라지게 된다.
- <80> 도시한 바와 같이, 단일 영역(D4)에서 화소 전극(108b,108a)과 공통 전극(106d,106h)의 거리가 짧은 경우(L1)에는 응답속도가 매우 빠르고, 상기 화소 전극(108b,108a)과 공통 전극(106d,106h)의 거리가 먼 경우(L2)에는 응답속도가 느리게 된다.
- <81> 이때, 두 전극의 거리가 짧은 영역(L1)에 위치한 액정(미도시)의 빠른 움직임에 의해 연쇄적으로 이에 근접한 액정에도 영향을 주어 전체적으로 액정의 응답속도가 빠르게 된다.
- <82> 이러한 특성은 T-V곡선의 평균값으로 이해될 수 있다.
- <83> 이에 대해, 이하 도 5a와 도 5b를 참조하여 설명한다.
- <84> 도 5a는 단일 영역을 이루는 화소 전극과 공통 전극간 거리에 따른 T-V곡선(투과율-전압 곡선)이고, 도 5b는 도 5a의 그래프에서 단일 영역에서의 T-V 평균 곡선을 더욱 나타낸 그래프이다.
- <85> 5a에 도시한 바와 같이, 화소전극과 공통전극의 거리가 긴 경우와 짧은 경우를 비교해 보았을 경우, 전체적으로 화소전극과 공통 전극의 거리가 긴 경우의 T-V곡선(L2)이 상기 두 전극의 거리가 짧은 경우의 T-V곡선(L1)에 비해 오른쪽으로 이동한 형태임을 알 수 있다.
- <86> 동일 전압에서, 두 전극의 거리가 긴 경우보다 두 전극의 거리가 짧은 경우가 투과율이 더 높으며 이는 즉, 두 전극간 거리가 짧은 경우 액정의 응답속도가 더 빠르게 됨을 의미한다.
- <87> 따라서, 도 5b에 도시한 바와 같이, 다수의 도메인 영역중 임의 영역의 T-V 곡선(L3)은 상기 각 전극의 거리에 따른 T-V곡선(L1,L2)에 대한 평균값이 되며, 평균 T-V곡선(L3)은 공통 전극과 화소 전극간 거리가 가장 긴 경우의 T-V의 곡선 보다 왼쪽으로 이동한 형태로 나타남을 알 수 있다.
- <88> 이러한 다중 도메인 구조의 평균 응답속도는, 종래의 2도메인 구조(S-IPS 구조)에 비해 빠른 결과를 얻을 수 있다. 이에 대해 이하, 도 6을 참조하여 설명한다.
- <89> 도 6은 본 발명에 따른 다중 도메인의 구조와, 종래의 S-IPS의 구조의 T-V곡선을 도시한 그래프이다.
- <90> 도시한 바와 같이, 동일 종류의 제 1 내지 제 3 액정(0249,0323,0423)을 이용하여 다중 도메인(AMD)구조와 S-IPS 구조(2도메인 구조)로 제작한 후 T-V곡선을 측정한 결과, 다중 도메인 구조(AMD_0249,0323,0423)에 비해 S-IPS구조(IPS_0249,0323,0423)는 동일 투과율 대비 높은 전압특성을 보임을 알 수 있다. 즉, AMD구조가 S-IPS 구조에 비해 응답속도가 더 빠른 특성을 보임을 알 수 있다.
- <91> 더불어, 인가전압이 6V이상에서 즉, 7V 정도에서 S-IPS구조는 최대투과율 특성을 보이고 그 이후에는 투과율이 점점 하강 곡선을 그리나, AMD 구조에서는 최대 투과율을 유지하는 전압범위가 6V~10V로 투과율 유지범위가 매우 넓다는 것을 알 수 있다.
- <92> 이러한 경우, 구동회로는 그다지 빠른 동작을 요구하지 않기 때문에 구동회로를 사용함에 있어 비용을 절감할 수 있는 장점이 있다.
- <93> 또한, 다중 도메인 구조는 전극이 존재하는 위치를 제외하고는, 개구영역으로 사용할 수 있는 장점이 있다. 즉, 종래의 S-IPS 또는 일반적인 막대 형상의 횡전계형 어레이 기관의 구조와 비교하였을 경우, 공통 전극과 화소

전극 간 액정의 이상 배향 발생에 의한 디스클리네이션(disclination) 영역이 발생하지 않는 장점이 있다.

- <94> 단, 도 3과 도 4a 및 도 4b의 구조는 공통 전극(106a~106h)과 화소 전극(108a~108c)의 일부를 겹쳐 구성하여 다수 영역의 경계를 지음으로써 다중 도메인 영역(D1~D8)을 형성한 구조이므로, 상기 화소 전극(108a~108c)과 공통 전극(106a~106h)을 동일층에 형성할 수 없다.
- <95> 이러한 경우 마스크 공정을 추가하지 않기 위해 도시한 바와 같이, 화소 전극(108a~108c)은 투명한 도전성 금속으로 형성하고, 상기 공통 전극(106a~106h)은 상기 게이트 배선 및 게이트 전극(102, 104)을 형성하는 공정에서 동시에 형성된다.
- <96> 이때, 휘도를 개선하기 위해 상기 공통 전극 또한 투명한 재질로 형성할 수 있으나, 두 전극의 쇼트를 방지하기 위해 상기 공통 전극은 상기 화소 전극과는 다른 층에 별도의 추가적인 공정으로 제작해야 하기 때문에, 공정 시간 및 비용 상승에 의한 공정수율이 저하될 수 있다.
- <97> 또한, 공통 전극(106a~106h)과 화소 전극(108a~108c)을 서로 다른 마스크 공정으로 제작하는 구조는, 노광 공정 시 마스크의 얼라인 오차(mis align)에 따른 도메인 영역의 비대칭 등이 발생할 수 있다.
- <98> 따라서, 휘도를 개선할 수 있고 얼라인 오차가 발생하지 않는 개선구조를 이하, 실시예 2를 참조하여 설명한다.
- <99> -- 제 2 실시예 --
- <100> 본 발명의 제 2 실시예의 특징은, 다중 도메인을 형성하는 화소 전극과 공통 전극을 동일층 동일 물질로 구성하는 것을 특징으로 한다.
- <101> 도 7은 본 발명에 따른 다중 도메인 구조의 횡전계 방식 액정표시장치용 어레이 기판의 한 화소를 확대한 평면도이다.
- <102> 도시한 바와 같이, 기판(200)에 일 방향으로 게이트 배선(204)을 구성하고 상기 게이트 배선(204)과 수직하게 교차하여 화소 영역(P)을 정의하는 데이터 배선(220)을 구성한다.
- <103> 상기 게이트 배선(204)과 데이터 배선(220)의 교차 지점에는, 게이트 전극(202)과 액티브층(210)과 소스 전극(214)과 드레인 전극(216)을 포함하는 박막트랜지스터(T)를 구성한다.
- <104> 상기 게이트 전극(202)은 상기 게이트 배선(204)과 연결 되도록 구성하고, 상기 소스 전극(214)은 상기 데이터 배선(220)과 연결되도록 구성한다.
- <105> 상기 화소 영역(P)의 둘레에 상,하,좌,우 네변으로 구성된 공통 배선(206a~206d)을 구성한다.
- <106> 상기 화소영역(P)에는 상기 공통 배선(206a~206d)과 접촉하는 공통 전극(226, 228, 230)을 구성하고 이와는 겹치는 부분이 없이 이격되어 형성되며, 상기 공통 전극과 함께 다중 도메인 영역(D1~D8)을 정의하는 화소 전극(232, 234)을 구성한다.
- <107> 상기 게이트 배선(204)과 평행한 공통 배선의 일변(206b) 상부로 상기 드레인 전극(216)에서 연장된 연장부(218)를 더욱 구성하여, 상기 공통 배선의 일변(206b)을 제 1 전극으로 하고 상기 연장부(218)를 제 2 전극으로 하는 스토리지 캐패시터(Cst)를 형성한다.
- <108> 상기 화소 전극(232, 234)과 공통 전극(226, 228, 230)의 형상을 상세히 설명하면, 상기 공통 전극(226, 228, 230)은 화소영역(P)의 일 측과 타 측에 위치하여 상기 공통 배선의 제 3 변 및 제 4 변(206c, 206d)과 평행한 수직부(226a, 228a)와 이에 수직하게 연장된 다수의 수평부(226b, 228b)로 구성된 핑거 형상의 제 1 및 제 2 공통 전극(226, 228)과, 상기 화소 영역(P)의 중심에 위치하여 수직부(230a)와 이와 교차하는 다수의 이격된 수평부(230b)로 구성된 제 3 공통 전극(230)을 포함한다.
- <109> 이때, 상기 제 1 및 제 2 공통 전극(226, 228)과 상기 제 3 공통 전극(230)은 상기 공통 배선(206a~206d)과 각각 접촉 하도록 구성한다.
- <110> 상기 화소 전극(232, 234)은 상기 제 3 공통 전극(230)과, 양 측의 제 1 공통 전극(226)과 제 2 공통 전극(228)과의 사이에 지그재그 형상으로 이격 구성된 제 1 전극(232)과 제 2 전극(234)으로 구성 한다.
- <111> 상기 화소 전극(232, 234)은 상기 제 1 및 제 2 전극(232, 234)의 꺾어진 부분마다 수평 연장된 수평부(232b, 232c)(234b, 234c)를 더욱 포함한다.
- <112> 이때, 상기 공통 전극의 수평부(226b, 228b) 끝단과 화소 전극(232, 234)의 이격거리와, 상기 화소 전극의 수평부

끝단(232b,232c)(234b,234c)과 상기 공통 전극 수직부(230a)의 이격거리는 $5\mu\text{m}\sim 10\mu\text{m}$ 인 것을 특징으로 한다.

- <113> 전술한 구성에서 특징적인 것은, 상기 화소 전극(232,234)과 공통 전극(226,228,230)을 겹쳐 구성하지 않고 근접하여 이격된 형태로 구성하는 것으로, 상기 이격 구간에서의 빛샘 없이 제 1 실시예와 동일한 다중 도메인 영역을 형성할 수 있는 것이다.
- <114> 이에 대해, 이하 도 8a와 도 8b를 참조하여 설명한다.
- <115> 도 8a는 도 7의 J를 확대한 평면도이고, 도 8b는 액정의 배열과 빛의 투과 및 차단 형태를 도시한 도면이다.
- <116> 도 8a와 도 8b에 도시한 바와 같이, 본 발명의 특징은 공통 전극(226,228,230)에 구성된 각 수평부(226b,228b,230b)의 일 끝단과 화소 전극(232)의 사이와, 상기 화소 전극의 수평부(234)와 상기 공통 전극의 수직부(226a,228a,230a) 사이에는 비표시부인 이격영역(K)이 존재하지만, 이러한 이격영역(K)에 위치한 액정(LC2)은 다중 영역(D1~D8)상에 위치한 액정(LC1)과는 달리 상기 각 전극의 상부에 위치한 액정 즉, 전계가 미치지 않아 초기 배열을 유지하는 액정과 동일한 방향(가로 방향)으로 배열하게 된다.
- <117> 도시한 바와 같은 다중 영역(D1~D8)이 형성된 기관의 표면에는 가로 방향으로 러빙이 진행되며 따라서, 액정은 초기에 가로방향으로 장축이 배열하게 된다.
- <118> 이때, 상기 공통 전극(226,228,230)과 화소 전극(232,234) 사이에 횡전계가 발생하게 되면, 도메인 영역(D1~D8)에서는 전계가 서로 대칭되는 방향으로 기울기를 가지고 발생하게 되어 다중 도메인 영역에 위치한 액정은 서로 대칭되는 방향으로 배열하게 된다.
- <119> 그런데, 앞서 언급한 이격영역(K)은 전계의 방향이 수평하기 때문에 액정(LC2)은 초기 배열상태를 그대로 유지하게 되고 따라서, 빛이 투과되지 않게 된다.
- <120> 이를 통해, 공통 전극(226,228,230)과 화소 전극(232,234)을 이격하여 구성함에도 불구하고 상기 이격영역에서 빛샘이 발생하지 않으면서, 종래와 동일한 다중 영역을 형성하는 것이 가능하므로, 두 전극을 모두 동일층에 동일하게 투명한 도전성 재질로 형성할 수 있어, 공정 감소 및 휘도를 개선할 수 있다.
- <121> 이하, 도 9a 내지 도 9d와 도 10a 내지 도 10d를 참조하여, 본 발명에 따른 다중 도메인구조의 횡전계형 액정표시장치용 어레이 기관의 제조공정을 설명한다.
- <122> 도 9a 내지 도 9d와 도 10a 내지 도 10d는 도 7의 VII-VII, VIII-VIII을 따라 절단하여, 본 발명의 공정순서에 따라 도시한 공정 단면도이다.
- <123> 도 9a와 도 10a에 도시한 바와 같이, 기관(200)에 다수의 화소 영역(P)과, 화소 영역(P)의 일 측에 스위칭 영역(S)을 정의한다.
- <124> 상기 화소 영역(P)과 스위칭 영역(S)이 정의된 기관(200)의 전면에, 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 몰리브덴(Mo), 구리(Cu), 몰리브덴 합금(AlNd), 텅스텐(W), 티타늄(Ti)등을 포함하는 도전성 금속그룹 중 선택된 하나 이상을 증착하고 패터닝하여, 상기 스위칭 영역(S)에 게이트 전극(202)을 형성하고, 상기 게이트 전극(202)과 접촉하면서 상기 화소 영역(P)의 일 측에 일 방향으로 구성된 게이트 배선(204)을 형성한다.
- <125> 동시에, 상기 화소 영역(P)의 둘레에 공통 배선(206a,206b,206c,206d)을 형성한다. 이때, 공통 배선(206a,도 7의 206b,206c,206d)은 제 1 내지 제 4 번(206a,도 7의 206b,206c,206d)으로 구성된다. 이때, 제 1 및 제 2 번(206a,206b)은 상.하로 평행하고 상기 제 3 및 제 4 번(206c,206d)은 좌.우로 평행한 형상이 되도록 구성한다.
- <126> 다음으로, 상기 게이트 전극(202)과 게이트 배선(204)과 공통 배선(206a,206b,206c,206d)이 형성된 기관(200)의 전면에 게이트 절연막(208)을 형성한다.
- <127> 상기 게이트 절연막(208)은 질화 실리콘(SiNx)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나 또는 하나 이상의 물질을 증착하여 형성하거나 경우에 따라서는, 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)등을 포함하는 유기절연물질 그룹 중 선택된 하나 또는 하나 이상의 물질을 도포하여 형성한다.
- <128> 다음으로, 상기 게이트 전극(202)에 대응하는 게이트 절연막(208)의 상부에 액티브층(210)과 오믹 콘택층(212)을 형성한다.
- <129> 도 9b와 도 10b에 도시한 바와 같이, 상기 액티브층 및 오믹 콘택층(210,212)이 형성된 기관(200)의 전면에 전술한 도전성 금속 그룹 중 선택된 하나 또는 하나 이상의 금속물질을 증착하고 패터닝하여, 상기 오믹 콘택층

(210)과 접촉하는 소스 전극(214)과 드레인 전극(216)과, 상기 드레인 전극(216)에서 상기 공통 배선의 제 1 변(206a)의 상부로 연장된 연장부(218)와, 상기 소스 전극(214)과 접촉하면서 상기 게이트 배선(204)과 교차하는 방향으로 데이터 배선(220)을 형성한다.

- <130> 다음으로, 상기 이격된 소스 및 드레인 전극(214,216)사이로 노출된 오믹 콘택층(212)을 제거하여 하부의 액티브층(210)의 표면을 노출한다.
- <131> 이때, 노출된 액티브층(210)의 표면은 채널(CH)의 역할을 하게 된다.
- <132> 또한, 하부 공통 배선(206b)을 제 1 전극으로 하고, 상기 공통 배선(206b)상부에 위치한 드레인 전극의 연장부(218)를 제 2 전극으로 하는 스토리지 캐패시터(Cst)가 형성된다.
- <133> 도 9c와 도 10c에 도시한 바와 같이, 상기 소스 전극 및 드레인 전극(214,216)이 형성된 기판(200)의 전면에 앞서 언급한 무기절연물질을 증착하거나, 유기절연물질을 도포하여 보호막(passivation layer, 222)을 형성한다.
- <134> 다음으로, 상기 보호막(222)을 패터닝하여 상기 드레인 전극(214) 또는 드레인 전극의 연장부(218)를 노출하는 제 1 콘택홀(224a)과 제 2 콘택홀(224b)을 형성한다. 동시에, 상기 공통 배선의 제 3 변과 (206c)과 제 4 변(206d)과 제 2 변(도 7의 206a)의 일부를 각각 노출하는 제 3 콘택홀(미도시)과 제 4 콘택홀(미도시), 제 5 콘택홀(미도시)을 형성한다.
- <135> 도 9d와 도 10d에 도시한 바와 같이, 상기 보호막(222)이 형성된 기판(200)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 물질 그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 공통 배선의 제 3 변(206c)과 접촉하는 수직부(226a)와 이에 수직한 방향으로 연장된 다수의 수평부(도 7의 226b)로 구성된 제 1 공통 전극(도 7의 226)과, 상기 공통 배선의 제 4 변(206d)과 접촉하는 수직부(228a)와 이에 수직한 방향으로 연장된 다수의 수평부(도 7의 228b)로 구성된 제 2 공통 전극(도 7의 228)과, 상기 화소 영역(P)의 중심에 위치하여 공통 배선의 제 1 변(도 7의 206a)과 접촉하는 수직부(230a)와 이에 수직 교차하는 형태로 구성된 다수의 수평부(230b)로 구성된 제 3 공통 전극(230)을 형성한다.
- <136> 이때, 상기 제 1 및 제 2 공통 전극(도 7d의 226,228)의 수평부(226b,228b)는 동일한 가상 선상에 위치하고, 상기 제 3 공통전극의 수평부(232b)는 상기 제 1 및 제 2 공통전극의 각 수평부(도 7의 226b,228b) 사이에 위치하도록 구성한다.
- <137> 상기 제 1 및 제 3 공통 전극(226,228,230)을 형성함과 동시에, 상기 제 1 및 제 2 콘택홀(224a,224b)을 통해 상기 드레인 전극의 연장부와 접촉하는 제 1 화소 전극(232)과 제 2 화소 전극(234)을 형성한다.
- <138> 상기 제 1 화소 전극(232)은 상기 제 1 공통 전극(도 7의 226)과 제 3 공통 전극(230) 사이에 위치하여 이들과 이격된 지그재그 형태로 구성하고, 상기 제 2 화소 전극(234)은 상기 제 2 공통 전극(도 7의 228)과 제 3 공통 전극(230)사이에서 위치하여 이들과 이격된 지그재그 형태로 구성한다.
- <139> 이때, 상기 제 1 및 제 2 화소 전극(232,234)의 꺾어진 부분 마다 상기 제 1 내지 제 3 공통 전극의 수직부(226a,228a,230a)와 근접하여 이격된 수평부(232b,도 7의 232c,234b,도 7의 234c)를 포함한다.
- <140> 전술한 바와 같이 구성하면, 단일 화소 영역(P)마다 상기 화소 전극(232,234)과 공통 전극(226,228,230)에 의해 액정이 상,하로 대칭 배열되는 다중 영역을 형성할 수 있다.
- <141> 전술한 방법은, 상기 화소 전극과 공통 전극을 동일층 동일물질로 형성한 예를 설명하였지만, 본 발명의 제 1 실시예의 구성은 전술한 제 2 실시예의 제조공정에서, 상기 게이트 배선 및 게이트 전극을 형성하는 공정과 동시에, 상기 공통 전극을 형성하면 되고 상기 제 2 실시예의 방법 중, 상기 공통 전극과 화소 전극을 형성하는 공정에서 상기 화소 전극만 형성하면 된다.
- <142> 이상으로, 본 발명에 따른 다중 도메인 구조의 횡전계 방식 액정표시장치용 어레이 기판을 제작할 수 있다.

발명의 효과

- <143> 전술한 바와 같이, 본 발명의 제 1 및 제 2 실시예에 따른 공통 전극과 화소 전극의 구성은 액정이 상,하,좌,우로 대칭 배열하는 다중 도메인 영역을 형성할 수 있기 때문에 시야각에 따른 컬러쉬프트 현상을 없앨 수 있으므로 광시야각을 구현할 수 있는 효과가 있다.
- <144> 또한, 제 2 실시예의 경우에는 공통 전극과 화소 전극을 동일층 동일물질로 구성함에도 불구하고 이를 겹쳐 구성하지 않고도 다중 도메인 영역을 형성할 수 있기 때문에, 상기 공통 전극을 투명한 재질로 형성함에 있어 추

가적인 공정을 필요로 하지 않아 공정을 단순화 할 수 있는 효과가 있다.

<145> 또한, 상기 두 전극이 모두 투명한 재질이므로 고휘도를 구현할 수 있는 효과가 있다.

<146> 상기 공통 전극과 화소 전극을 동일층에 구성하므로, 열라인 오차가 발생하지 않아 도메인 영역을 형성함에 있어 비대칭적인 형상이 발생하지 않는 효과가 있다.

<147> 또한, 종래와 달리 액정의 이상 배향에 의한 빛샘이 발생하지 않기 때문에 고화질을 구현할 수 있는 효과가 있다.

도면의 간단한 설명

<1> 도 1은 일반적인 횡전계 방식 액정표시장치의 일부를 개략적으로 도시한 사시도이고,

〈2〉 도 2는 종래에 따른 2 도메인 구조를 형성하기 위한 공통 전극과 화소 전극의 패턴만을 도시한 평면도이고,

<3> 도 3은 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 한 화소를 확대한 평면도이고,

<4> 도 4a는 도 3의 E1을 확대한 평면도이고, 도 4b는 도 4a의 E2를 확대하여 90° 회전한 평면도이고,

<5> 도 5a와 도 5b는 단일 영역을 이루는 화소 전극과 공통 전극간 거리에 따른 T-V 평균 곡선(투과율-전압 곡선)과, 단일 영역에서의 T-V 평균 곡선을 더욱 나타낸 그래프이고,

<6> 도 6은 본 발명에 따른 다중 도메인의 구조와, 2 도메인 구조(S-IPS의 구조)의 T-V곡선을 도시한 그래프이고,

<7> 도 7은 본 발명에 따른 다중 도메인 구조의 회전계 방식 액정표시장치용 어레이 기판의 한 화소를 확대한 평면도이고,

<8> 도 8a는 도 7의 J를 확대한 평면도이고, 도 8b는 액정의 배열과 빛의 투과및 차단형태를 도시한 도면이고,

<9> 도 9a 내지 도 9d와 도 10a 내지 도 10d는 도 7의 VII-VII, VIII-VIII을 따라 절단하여, 본 발명의 공정순서에 따라 도시한 공정 단면도이다.

<10> <도면의 주요부분에 대한 간단한 설명>

<11> 200 : 기관 204 : 게이트 배선

<12> 206a~206d : 공통 배선 210 : 액티브층

<13> 214 : 소스 전극 216 : 드레인 전극

<14> 218 : 드레인 전극의 연장부 220 : 데이터 배선

<15> 226 : 제 1 공통전극 228 : 제 2 공통 전극

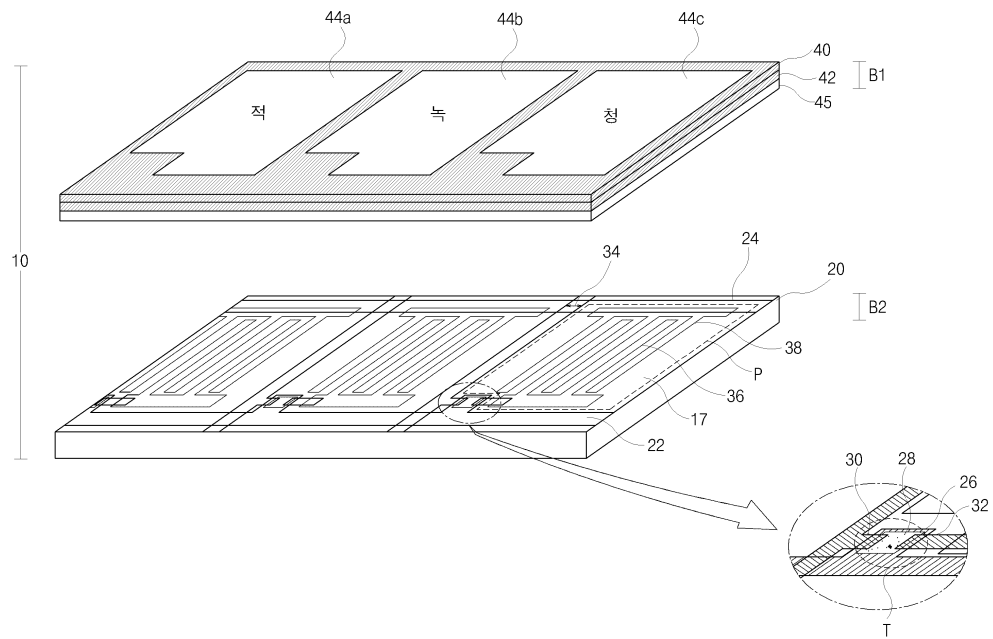
<16> 230 : 제 3 공통 전극 232: 제 1 화소 전극

<17> 234 : 제 2 화소 전극

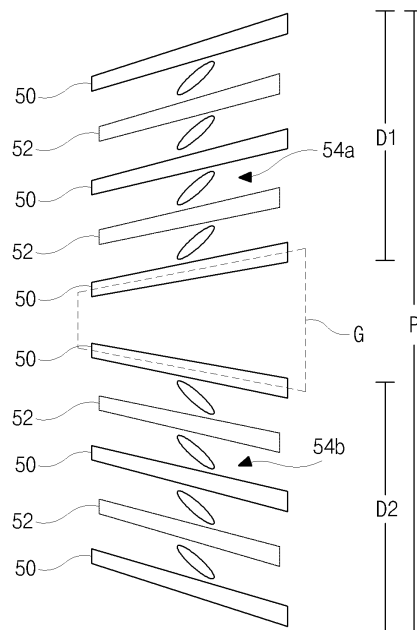
<18>

도면

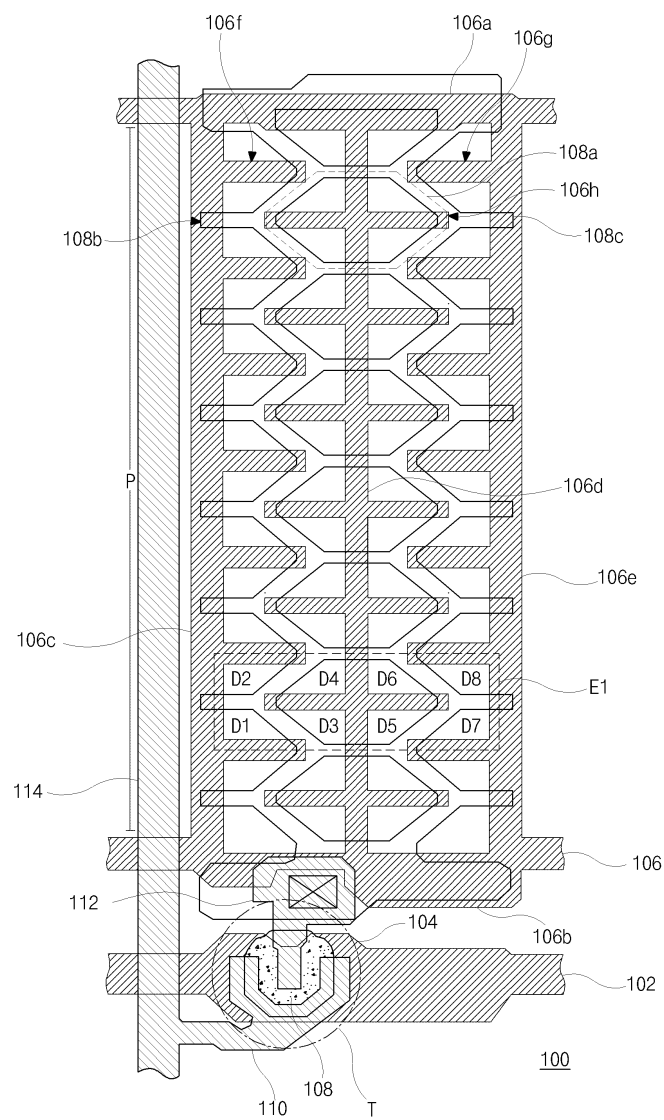
도면1



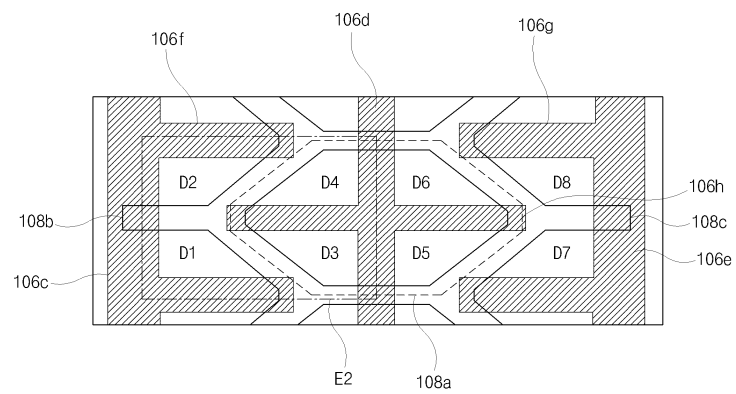
도면2



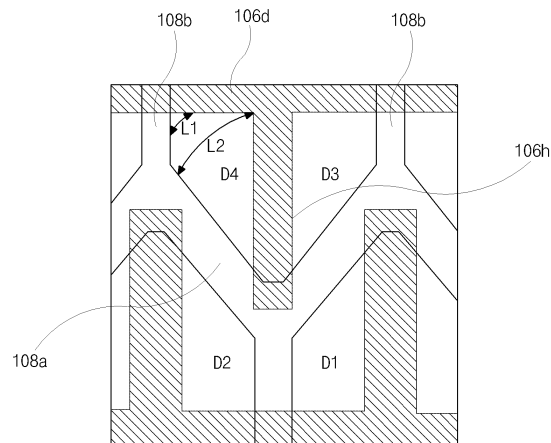
도면3



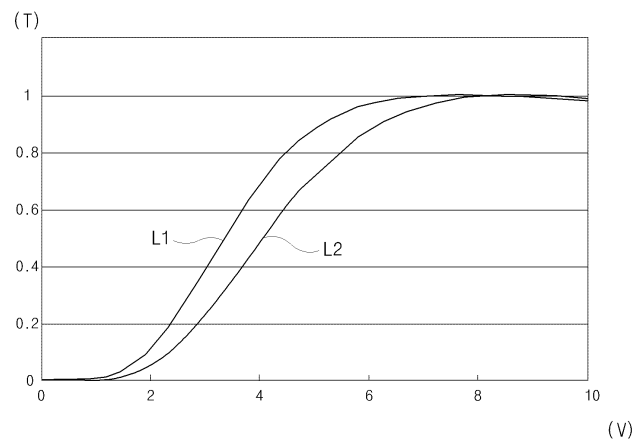
도면4a



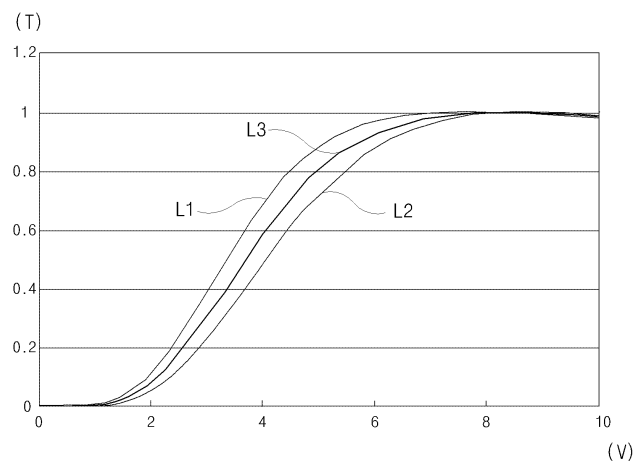
도면4b



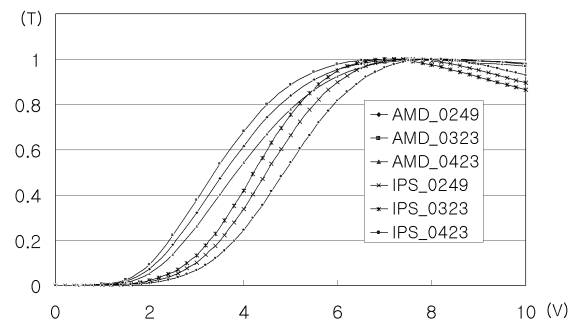
도면5a



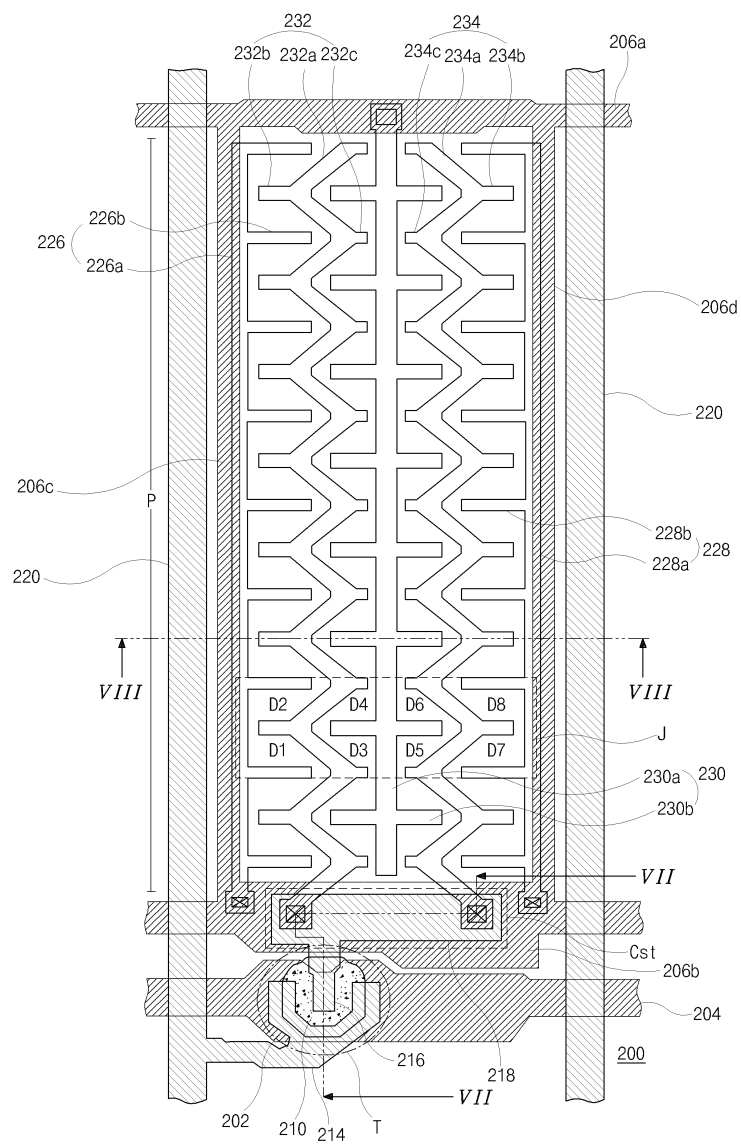
도면5b



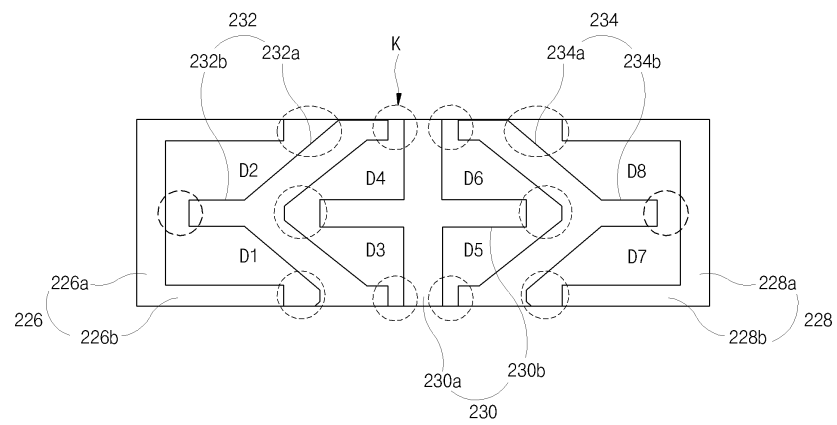
도면6



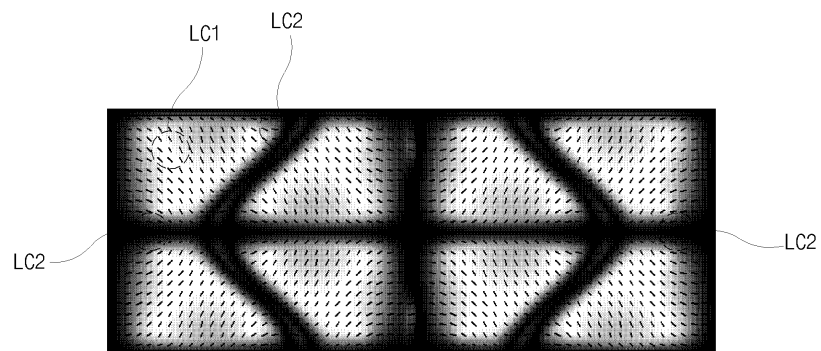
도면7



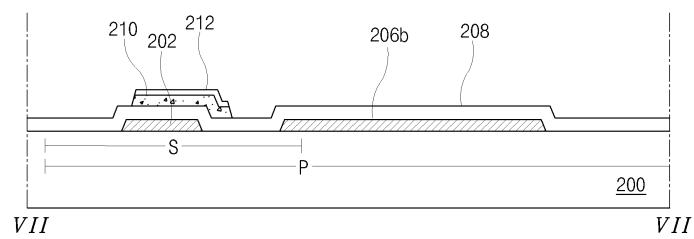
도면8a



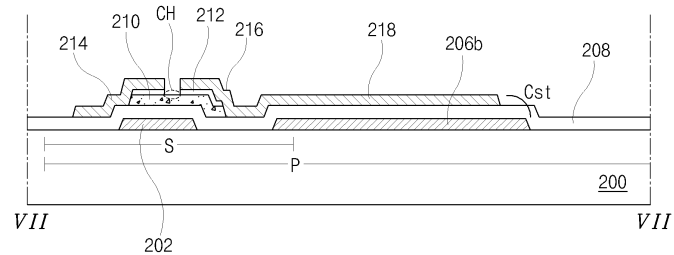
도면 8b



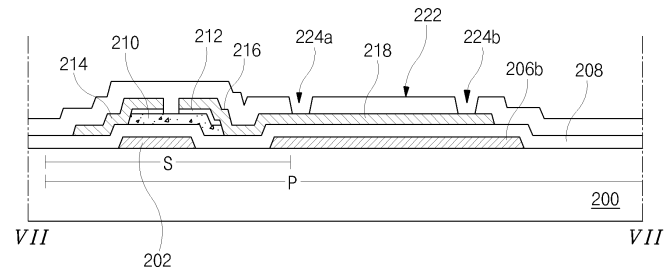
도면9a



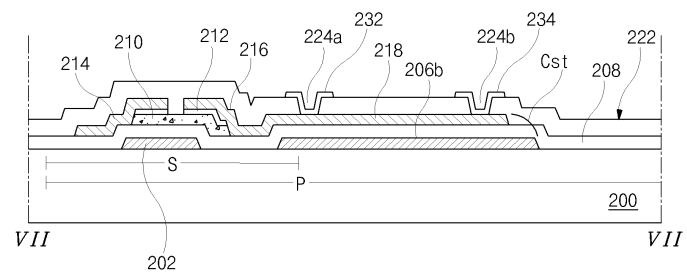
도면9b



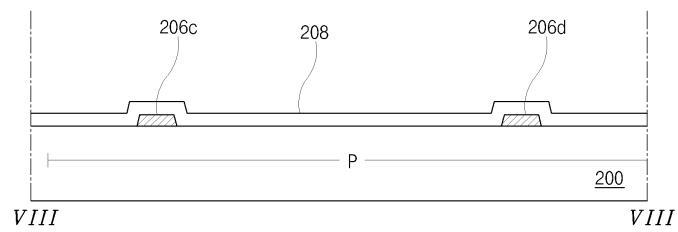
도면9c



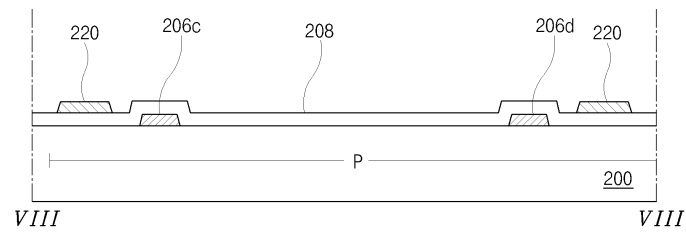
도면9d



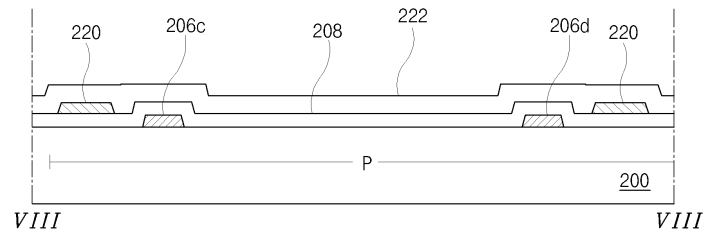
도면10a



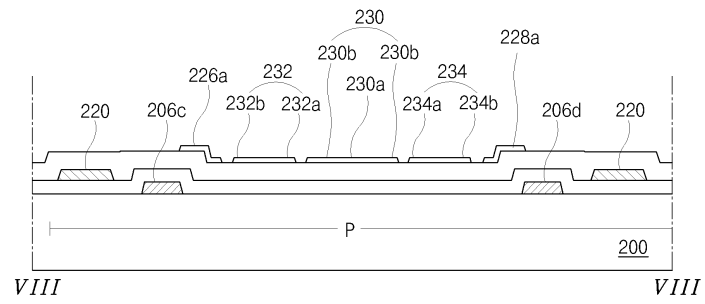
도면10b



도면10c



도면10d



专利名称(译)	用于横向电场型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR1020080076444A	公开(公告)日	2008-08-20
申请号	KR1020070016371	申请日	2007-02-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE WON HO		
发明人	LEE, WON HO		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363		
其他公开文献	KR101307965B1		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器的面内切换模阵列基板的结构，尤其是视角，可以获得最大的透射率，缩短掩模工艺及其制造方法，作为液晶显示器。由于本发明通过公共电极和像素电极的多畴（多畴）形成使色移现象最小化，因此可以改善视角。而且，不产生光源，并且具有高对数的高清晰度。

