



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0057501
(43) 공개일자 2008년06월25일

(51) Int. Cl.

G02F 1/133 (2006.01) G09G 3/36 (2006.01)

G02F 1/136 (2006.01)

(21) 출원번호 10-2006-0130863

(22) 출원일자 2006년12월20일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

송석천

경기 수원시 영통구 영통동 황골마을1단지아파트
125동 1201호

이준영

경기 용인시 기흥읍 보라리 민속마을쌍용아파트
101동 1804호

강성욱

서울 서초구 서초동 1357-63 202호

(74) 대리인

권혁수, 송윤호, 오세준

전체 청구항 수 : 총 17 항

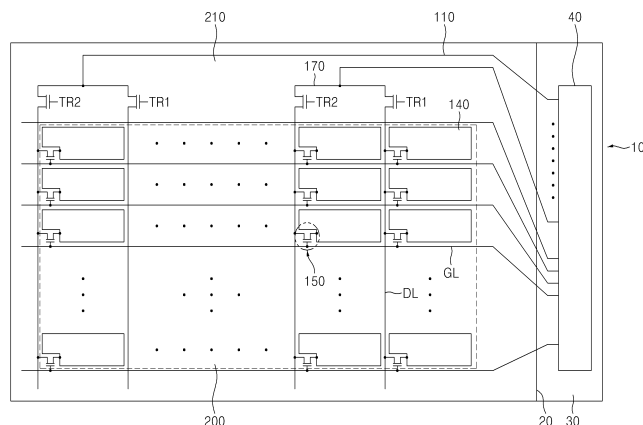
(54) 액정표시장치 및 이의 구동방법

(57) 요약

본 발명은 액정패널의 데이터 전압 공급라인의 수를 줄여 그 크기를 줄인 액정표시장치 및 이의 구동방법에 관한 것이다.

이를 위하여, 본 발명은 기판 위에 다수의 서브 화소가 반복배열된 컬럼, 상기 컬럼이 반복 배열되어 정의된 표시영역에 상기 컬럼마다 컬럼방향으로 상기 다수의 서브 화소와 공통으로 접속된 데이터 라인, 상기 데이터 라인과 교차하며, 상기 다수의 서브 화소 각각과 별도로 접속된 게이트 라인, 상기 표시영역의 외곽의 비표시영역에 형성되며, 외부로부터의 상기 데이터 전압을 공급받아 상기 데이터 라인에 공급하는 데이터 전압 공급라인, 상기 데이터 전압 공급라인으로부터 다수로 분기된 분기라인 및 상기 다수의 분기라인 각각과 다수의 데이터 라인 사이에 형성되어 상기 분기라인과 상기 데이터 라인을 선택적으로 연결하는 스위칭 소자를 포함하는 액정표시장치 및 이의 구동방법을 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

기관 위에 다수의 서브 화소가 배열된 컬럼;

상기 컬럼이 반복 배열되어 정의된 표시영역에 상기 컬럼마다 컬럼방향으로 상기 다수의 서브 화소와 공통으로 접속된 데이터 라인;

상기 데이터 라인과 교차하며, 상기 다수의 서브 화소 각각과 별도로 접속된 게이트 라인;

외부로부터의 상기 데이터 전압을 공급받아 상기 데이터 라인에 공급하는 데이터 전압 공급라인;

상기 데이터 전압 공급라인으로부터 다수로 분기된 분기라인; 및

상기 다수의 분기라인 각각과 다수의 데이터 라인 사이에 형성되어 상기 분기라인과 상기 데이터 라인을 선택적으로 연결하는 스위칭 소자를 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 다수의 서브 화소는 상기 게이트 라인 및 데이터 라인 각각과 접속된 박막 트랜지스터; 및

상기 박막 트랜지스터에 접속된 화소 전극을 포함하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 하나의 데이터 전압 공급라인에서 분기된 상기 분기라인들과 이와 선택적으로 연결되는 데이터 라인들 사이에 형성된 스위칭 소자들 중 어느 하나가 턴온되면 나머지는 모두 턴오프 되는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 스위칭 소자는 상기 기관에 집적되어 형성된 것을 특징으로 하는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 스위칭 소자는 상기 표시영역 외곽의 비표시영역에 형성된 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 데이터 전압 공급라인은 상기 비표시영역에 형성된 것을 특징으로 하는 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 컬럼에 형성된 다수의 서브 화소는 적, 녹, 청의 순으로 배열된 것을 특징으로 하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 게이트 라인이 형성된 방향과 나란하게 배열된 상기 다수의 서브 화소는 동일한 색을 표시하는 것을 특징으로 하는 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 게이트 라인에 게이트 온 전압 및 게이트 오프 전압을 공급하는 게이트 구동부;

상기 게이트 온 전압이 공급될 때마다 상기 데이터 전압 공급라인에 상기 데이터 전압을 공급하는 데이터 구동부;

상기 게이트 구동부 및 데이터 구동부 각각에 제어신호를 공급하며, 상기 스위칭 소자를 턴온 및 턴오프 시키는 스위칭 제어신호를 공급하는 타이밍 컨트롤러; 및

상기 게이트 구동부 및 데이터 구동부에 구동전압을 생성하여 공급하는 전원부를 포함하는 액정표시장치.

청구항 10

제 9 항에 있어서,

상기 게이트 구동부, 데이터 구동부, 타이밍 컨트롤러 및 전원부는 단일 구동 집적회로로 형성되어 상기 기판에 실장된 것을 특징으로 하는 액정표시장치.

청구항 11

제 9 항에 있어서,

상기 게이트 구동부는 상기 기판의 비표시영역에 집적되어 형성된 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 데이터 구동부, 타이밍 컨트롤러 및 전원부는 단일 구동집적회로로 형성되어 상기 기판에 실장된 것을 특징으로 하는 액정표시장치.

청구항 13

다수의 서브 화소 각각과 별도로 접속된 게이트 라인에 순차적으로 게이트 온 전압을 공급하는 단계;

상기 게이트 온 전압이 공급되는 동안 상기 게이트 온 전압이 공급되는 시간을 데이터 전압 공급라인에서 분기된 분기라인의 개수로 나눈 시간 동안 다수의 데이터 라인에 데이터 전압을 순차적으로 공급하는 단계를 포함하는 액정표시장치의 구동방법.

청구항 14

제 13 항에 있어서,

상기 데이터 전압을 순차적으로 공급하는 단계는

상기 분기라인과 상기 데이터 라인 사이에 형성된 스위칭 소자를 순차적으로 턴온 및 턴오프 시키는 단계를 포함하는 액정표시장치의 구동방법.

청구항 15

제 14 항에 있어서,

상기 스위칭 소자를 순차적으로 턴온 및 턴오프 시키는 단계는

임의의 프레임 동안 상기 스위칭 소자가 순차적으로 턴온 및 턴오프되면, 다음 프레임에서 상기 스위칭 소자는 역순으로 턴온 및 턴오프 시키는 단계를 포함하는 액정표시장치의 구동방법.

청구항 16

제 13 내지 제 15 항 중 어느 한 항에 있어서,

데이터 구동부는 상기 분기라인의 수만큼의 적색 데이터 전압을 순차적으로 출력하는 단계;

상기 적색 데이터 전압의 출력단계 후 상기 분기라인의 수만큼의 녹색 데이터 전압을 순차적으로 출력하는 단계; 및

상기 녹색 데이터 전압의 출력단계 후, 상기 분기라인의 수만큼의 청색의 데이터 전압을 순차적으로 출력하는 단계를 더 포함하는 액정표시장치의 구동방법.

청구항 17

제 14 항 또는 제 15 항에 있어서,

상기 스위칭 소자를 턴온 및 턴오프 시키는 단계는

타이밍 컨트롤러에서 상기 스위칭 소자를 제어하는 스위치 제어신호를 공급하여 상기 스위칭 소자를 순차적으로 턴온 및 턴오프 시키는 단계를 포함하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 액정표시장치 및 이의 구동방법에 관한 것으로, 특히 액정패널의 데이터 전압 공급라인의 수를 줄여 그 크기를 줄인 액정표시장치 및 이의 구동방법에 관한 것이다.
- <19> 일반적으로 액정표시장치는 컬러 필터 기판과, 액정을 사이에 두고 컬러 필터 기판과 대향하는 박막 트랜지스터 기판을 구비한 액정패널에 전계를 인가하고 인가된 전계의 크기에 따라 액정을 회전시켜 광투과율을 조절하여 화상을 표시하는 평판형 표시장치이다.
- <20> 이러한 액정표시장치는 기존의 CRT(Cathod Ray Tube) 모니터 방식과 대비하여 두께가 얇고, 무게가 작으며 저소비전력 특성 및 표시특성이 우수하다.
- <21> 도 1은 종래 액정표시장치를 개략적으로 도시한 도면이다.
- <22> 도 1을 참조하면, 종래 액정표시장치는 게이트 라인(GL)과 데이터 라인(DL), 게이트 라인(GL)과 데이터 라인(DL)이 교차하여 형성된 적, 녹, 청의 서브 화소 영역과, 서브 화소영역마다 형성된 박막 트랜지스터(TFT), 박막 트랜지스터(TFT)와 접속된 화소 전극(3)이 형성된 액정패널(6)과 액정패널(6)을 구동하는 게이트 구동부(4) 및 데이터 구동부(5)를 포함한다. 이때, 서브 화소는 적, 녹, 청의 화소 영역이 수평방향으로 배열되고, 수직방향으로는 동일한 색의 서브 화소영역이 배열된다. 서브 화소 각각은 게이트 구동부(4)에서 게이트 라인(GL)으로 공급되는 스캔신호에 따라 데이터 구동부(5)에서 데이터 라인(DL)으로 공급되는 데이터 전압이 화소 전극(3)에 충전되어 구동된다. 여기서, 데이터 라인(DL)과 데이터 구동부(5) 사이에 데이터 전압 공급라인(도시하지 않음)이 형성되어 데이터 전압을 데이터 라인(DL)에 공급한다. 데이터 전압 공급라인은 액정패널(6)의 비표시영역에 형성된다. 이때, 데이터 구동부(5)가 액정패널의 측면에 형성될 때, 데이터 전압 공급라인은 데이터 라인(DL)의 수와 동일하게 형성되어야 한다. 그리고 데이터 전압 공급라인은 신호간섭을 방지하기 위하여 서로 적당한 거리(약 3 내지 5 μ m)를 두고 이격되어 형성된다. 액정패널의 해상도가 높아지면 데이터 라인의 수가 증가하고 이에 따라 데이터 전압 공급라인의 수도 증가하여야 한다. 데이터 전압 공급라인의 수가 증가되면 데이터 전압 공급라인이 형성되는 영역의 크기가 더 넓어지므로 액정패널(6)의 비표시영역의 크기가 커져 액정표시장치의 크기가 커지는 문제점이 발생한다.

발명이 이루고자 하는 기술적 과제

- <23> 따라서, 본 발명의 이루고자 하는 기술적 과제는 비표시영역에 형성된 데이터 전압 공급라인의 수를 줄여 그 크기를 줄인 액정표시장치 및 이의 구동방법을 제공하는 데 있다.

발명의 구성 및 작용

- <24> 상기의 기술적 과제를 해결하기 위하여, 본 발명은 기관 위에 다수의 서브 화소가 반복배열된 컬럼; 상기 컬럼이 반복 배열되어 정의된 표시영역에 상기 컬럼마다 컬럼방향으로 상기 다수의 서브 화소와 공통으로 접속된 데이터 라인; 상기 데이터 라인과 교차하며, 상기 다수의 서브 화소 각각과 별도로 접속된 게이트 라인; 외부로부터의 상기 데이터 전압을 공급받아 상기 데이터 라인에 공급하는 데이터 전압 공급라인; 상기 데이터 전압 공급라인으로부터 다수로 분기된 분기라인; 및 상기 다수의 분기라인 각각과 다수의 데이터 라인 사이에 형성되어 상기 분기라인과 상기 데이터 라인을 선택적으로 연결하는 스위칭 소자를 포함하는 액정표시장치를 제공한다.
- <25> 여기서, 상기 서브 화소는 상기 게이트 라인 및 데이터 라인 각각과 접속된 박막 트랜지스터; 및 상기 박막 트랜지스터에 접속된 화소 전극을 포함한다.
- <26> 그리고 상기 하나의 데이터 전압 공급라인에서 분기된 상기 분기라인들과 이와 선택적으로 연결되는 데이터 라인들 사이에 형성된 스위칭 소자들 중 어느 하나가 턴온되면 나머지는 모두 턴오프된다.
- <27> 이때, 상기 스위칭 소자는 상기 기관에 집적되어 형성된다.
- <28> 그리고 상기 스위칭 소자는 상기 비표시영역에 형성된다.
- <29> 또한, 상기 데이터 전압 공급라인은 상기 비표시영역에 형성된다.
- <30> 그리고 상기 컬럼에 형성된 다수의 서브 화소는 적, 녹, 청의 순으로 배열된다.
- <31> 여기서, 상기 게이트 라인이 형성된 방향과 나란하게 배열된 상기 서브 화소는 동일한 색을 표시한다.
- <32> 그리고 상기 게이트 라인에 게이트 온 전압 및 게이트 오프 전압을 공급하는 게이트 구동부; 상기 게이트 온 전압이 공급될 때마다 상기 데이터 전압 공급라인에 상기 데이터 전압을 공급하는 데이터 구동부; 상기 게이트 구동부 및 데이터 구동부 각각에 제어신호를 공급하며, 상기 스위칭 소자를 턴온 및 턴오프 시키는 스위치 제어신호를 공급하는 타이밍 컨트롤러; 및 상기 게이트 구동부 및 데이터 구동부에 전원신호를 공급하는 전원부를 포함한다.
- <33> 이때, 상기 게이트 구동부, 데이터 구동부, 타이밍 컨트롤러 및 전원부는 단일 구동 집적회로로 형성되어 상기 기관에 실장된다.
- <34> 한편, 상기 게이트 구동부는 상기 기관의 일측 비표시영역에 집적되어 형성된다.
- <35> 그리고 상기 데이터 구동부, 타이밍 컨트롤러 및 전원부는 단일 구동집적회로로 형성되어 상기 기관에 실장될 수 있다.
- <36> 그리고 상기의 기술적 과제를 해결하기 위하여, 본 발명은 다수의 서브 화소 각각과 별도로 접속된 게이트 라인에 순차적으로 게이트 온 전압을 공급하는 단계; 상기 게이트 온 전압이 공급되는 동안 상기 게이트 온 전압이 공급되는 시간을 데이터 전압 공급라인에서 분기된 분기라인의 개수로 나눈 시간 동안 다수의 데이터 라인에 데이터 전압을 순차적으로 공급하는 단계를 포함하는 액정표시장치의 구동방법을 제공한다.
- <37> 여기서, 상기 데이터 전압을 순차적으로 공급하는 단계는 상기 분기라인과 상기 데이터 라인 사이에 형성된 스위칭 소자를 순차적으로 턴온 및 턴오프 시키는 단계를 포함한다.
- <38> 이때, 상기 스위칭 소자를 순차적으로 턴온 및 턴오프 시키는 단계는 임의의 프레임 동안 상기 스위칭 소자가 순차적으로 턴온 및 턴오프되면, 다음 프레임에서 상기 스위칭 소자는 역순으로 턴온 및 턴오프 되는 단계를 포함한다.
- <39> 또한, 데이터 구동부는 상기 분기라인의 수만큼의 적색 데이터 전압을 순차적으로 출력하는 단계; 상기 적색 데이터 전압의 출력단계 후 상기 분기라인의 수만큼의 녹색 데이터 전압을 순차적으로 출력하는 단계; 및 상기 녹색 데이터 전압의 출력단계 후, 상기 분기라인의 수만큼의 청색의 데이터 전압을 순차적으로 출력하는 단계를 더 포함한다.
- <40> 그리고, 상기 스위칭 소자를 턴온 및 턴오프 시키는 단계는 타이밍 컨트롤러에서 상기 스위칭 소자를 제어하는 제어신호를 공급하여 상기 스위칭 소자를 순차적으로 턴온 및 턴오프 시키는 단계를 포함한다.
- <41> 상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <42> 이하, 본 발명의 바람직한 실시 예들을 첨부한 도면들을 참조하여 상세하게 설명하기로 한다.

- <43> 도 2는 본 발명의 실시 예에 따른 액정표시장치를 개략적으로 도시한 블록도이다.
- <44> 도 2를 참조하면, 본 발명에 따른 액정표시장치는 화상을 표시하는 액정패널(10), 액정패널(10)의 게이트 라인(GL)을 구동하는 게이트 구동부(60), 액정패널(10)의 데이터 라인(DL)을 구동하는 데이터 구동부(50), 게이트 구동부(60) 및 데이터 구동부(50)에 제어신호를 공급하는 타이밍 컨트롤러(70), 게이트 구동부(60) 및 데이터 구동부(50)에 전원신호를 공급하는 전원부(80)를 포함한다. 이때, 데이터 구동부(50)는 하나의 출력라인을 통해 복수의 데이터 전압이 순차적으로 공급된다. 이를 위하여, 액정패널(10)의 박막 트랜지스터 기관(30)은 데이터 구동부(50)의 출력과 데이터 라인(DL)을 연결하는 데이터 전압 공급라인(110)이 형성되고, 데이터 전압 공급라인(110)의 끝단은 다수의 데이터 라인(DL)의 연결을 위하여 다수의 분기라인(170)이 형성되며, 분기라인(170)과 데이터 라인(DL)의 사이에는 선택적으로 턴온 및 턴오프 되는 스위칭 소자(TR1, TR2)가 형성된다.
- <45> 구체적으로, 액정패널(10)은 컬러필터 어레이가 형성된 컬러 필터 기관(20), 컬러 필터 기관(20)과 액정을 사이에 두고 마주하며 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기관(30)을 포함한다. 여기서, 적, 녹, 청의 서브 화소는 컬럼방향으로 반복적으로 배열된다.
- <46> 이러한 액정패널(10)을 구동하기 위하여, 게이트 구동부(60), 데이터 구동부(50), 타이밍 컨트롤러(70) 및 전원부(80)를 포함한다.
- <47> 전원부(80)는 입력된 구동 전압을 이용하여 아날로그 구동 전압(AVDD), 게이트 온 전압(VON), 게이트 오프 전압(VOFF)을 생성하여 출력한다. 이때, 아날로그 구동 전압(AVDD)은 데이터 구동부(50)로, 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)은 게이트 구동부(60)로 공급된다.
- <48> 타이밍 컨트롤러(70)는 외부로부터 입력된 R, G, B의 화상 데이터 신호를 정렬하여 데이터 구동부(50)로 공급한다. 그리고 타이밍 컨트롤러(70)는 외부로부터 화상 데이터 신호와 함께 입력된 다수의 동기 신호들, 예를 들면 도트 클럭, 데이터 이네이블 신호, 수직 동기 신호, 수평 동기 신호 등을 이용하여 데이터 구동부(50)와 게이트 구동부(60)의 구동 타이밍을 제어하는 다수의 제어 신호들을 생성하여 공급한다. 예를 들면 타이밍 컨트롤러(70)는 게이트 구동부(60)에 공급되는 게이트 스타트 펄스(STV), 게이트 쉬프트 클럭(CPV), 출력제어신호(OE) 등을 포함하는 게이트 제어신호(G_CS)들을 생성하여 공급한다. 또한, 타이밍 컨트롤러(70)는 데이터 스타트 펄스(D_STV), 데이터 쉬프트 클럭(D_CPV), 극성 제어 신호(POL) 등을 포함하는 데이터 제어신호(C_CS)들을 생성하여 데이터 구동부(50)로 공급한다. 그리고, 타이밍 컨트롤러(70)는 제1 및 제2 스위칭 소자(TR1, TR2)를 턴온 또는 턴오프 시키는 스위칭 제어신호(S_CS)를 생성하여 공급한다. 여기서, 스위칭 제어신호(S_CS)는 게이트 구동부(60)와, 데이터 구동부(50)에 공급되는 게이트 제어신호(G_CS) 및 데이터 제어신호(D_CS)와 동기되어 제1 및 제2 스위칭 소자(TR1, TR2)에 공급된다. 즉, 타이밍 컨트롤러(70)는 게이트 구동부(60)에 게이트 제어신호(G_CS)를 공급하여 게이트 온 전압(VON)이 게이트 라인(GL)으로 출력될 때와 데이터 구동부(50)에 데이터 제어신호(D_CS)를 공급하여 데이터 전압이 데이터 전압 공급라인(110)으로 출력되는 동안 게이트 온 전압(VON)의 1/2주기로 반전되는 신호 즉, 스위칭 제어신호(S_CS)를 제1 및 제2 스위칭 소자(TR1, TR2)로 공급한다. 이에 따라, 제1 및 제2 스위칭 소자(TR1, TR2)가 순차적으로 턴온 및 턴오프 된다. 또한, 타이밍 컨트롤러(70)는 임의의 프레임에 구동한 후 다음 프레임의 구동시 이전 프레임과 위상이 반전된 스위칭 제어신호(S_CS)를 공급하여 이전 프레임과 역순으로 제1 및 제2 스위칭 소자(TR1, TR2)의 턴온 및 턴오프 되도록 제어한다.
- <49> 데이터 구동부(50)는 타이밍 컨트롤러(70)로부터의 데이터 제어신호(D_CS)에 응답하여 디지털 데이터를 아날로그 데이터 신호로 변환하여 액정패널(10)의 게이트 라인(GL)에 게이트 온 전압(VON)이 공급될 때마다 아날로그 신호로 변환된 데이터 전압을 데이터 라인(DL)으로 공급한다. 데이터 구동부(50)는 쉬프트 레지스터, 래치부, 디지털-아날로그 변환부, 출력 버퍼부를 포함한다. 쉬프트 레지스터는 타이밍 컨트롤러(70)로부터의 데이터 스타트 펄스(D_STV)를 데이터 쉬프트 클럭(D_CPV)에 따라 순차적으로 쉬프트시키면서 샘플링 신호를 발생한다. 래치부는 샘플링 신호에 응답하여 타이밍 컨트롤러(70)로부터 입력되는 R, G, B의 데이터 신호를 순차적으로 래치하여 한 수평 라인분의 데이터가 래치되면 디지털-아날로그 변환부로 동시에 출력한다. 디지털-아날로그 변환부는 다수의 감마 전압 중 래치부로부터의 데이터에 해당되는 감마 전압을 선택하여 아날로그 데이터 전압으로 출력하고, 출력 버퍼부는 디지털-아날로그 변환부로부터의 데이터 신호를 완충하여 데이터 전압 공급라인(110)으로 공급한다. 여기서, 데이터 구동부(50)의 출력버퍼부는 데이터 전압을 시분할 하는 스위치가 형성되어 디지털-아날로그 변환부에서 공급되는 데이터 전압을 순차적으로 타이밍에 맞게 순차적으로 데이터 전압 공급라인(110)으로 공급한다. 예를 들어, 출력버퍼부는 디지털-아날로그 변환부에서 제1 컬럼과 제2 컬럼에 공급되는 적, 녹, 청색 각각의 아날로그 변환된 데이터 전압을 제1 컬럼의 적색 화소, 제2 컬럼의 적색화소, 제1 컬럼의 녹색 화소, 제2 컬럼의 녹색 화소, 제1 컬럼의 청색화소, 제2 컬럼의 청색화소의 순으로 배열되도록 스위

칭하여 제1 컬럼과 제2 컬럼의 데이터 라인(DL)과 선택적으로 연결되는 하나의 데이터 전압 공급라인(110)으로 출력한다. 이와 동시에, 나머지 데이터 전압 공급라인(110)에도 같은 순서로 데이터 전압을 공급한다.

- <50> 한편, 디지털-아날로그 변환부는 타이밍 컨트롤러(70)로부터의 극성 제어 신호(POL)에 따라 정극성 또는 부극성 감마 전압을 선택하여 아날로그 데이터 전압으로 출력한다. 특히 수직 인버전 방식에 대응하는 극성 제어 신호(POL)에 응답하여 디지털-아날로그 변환부는 좌우로 인접한 출력 채널에는 상반된 극성의 데이터 신호가 출력되게 하고, 그 출력 채널을 통해 공급되는 데이터 신호의 극성이 수평기간 단위로 반전되게 한다.
- <51> 여기서, 게이트 구동부(60), 데이터 구동부(50), 전원부(80) 및 타이밍 컨트롤러(70)는 집적된 구동IC(40)에 집적되어 형성될 수 있으며, 타이밍 컨트롤러(70)를 제외한 나머지가 구동IC(40)에 집적되어 형성될 수 있다. 또한, 게이트 구동부(60) 및 데이터 구동부(50)는 박막 트랜지스터 기관(30)에 집적되어 형성되고, 전원부 및 타이밍 컨트롤러(70)가 구동IC(40)에 집적되어 형성될 수도 있다.
- <52> 도 3은 본 발명의 제1 실시 예에 따른 액정표시장치의 액정패널을 개략적으로 도시한 평면도이고, 도 4는 도 3에 도시된 액정표시장치의 박막 트랜지스터 기관을 도시한 평면도이다.
- <53> 컬러 필터 기관(20)은 상부 기관 위에 화소 영역을 구획하는 블랙매트릭스, 블랙매트릭스로 구획된 화소 영역에 형성되어 색을 표시하는 컬러 필터, 컬러 필터 위에 공통전압이 인가되는 공통전극이 형성된다. 이때, 컬러 필터는 적, 녹, 청의 색필터가 컬럼방향으로 반복적으로 배열된다.
- <54> 박막 트랜지스터 기관(30)은 게이트 라인(GL) 및 데이터 라인(DL)의 교차로 형성된 서브 화소 영역, 서브 화소 영역 각각에 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 박막 트랜지스터(150), 서브 화소 영역 각각에 박막 트랜지스터(150)와 접속된 화소 전극(140)을 포함한다. 이때, 적, 녹, 청의 서브 화소 영역은 컬러 필터 기관(20)의 컬러 필터와 대응되어 컬럼방향으로 반복적으로 배열된다.
- <55> 박막 트랜지스터(150)는 게이트 라인(GL)으로부터 공급된 게이트 온 전압(VON)에 의해 턴온되어 데이터 라인(DL)으로부터 공급된 데이터 전압을 화소 전극(140)에 공급한다. 이러한 박막 트랜지스터(150)는 게이트 전극, 게이트 전극 위에 형성된 게이트 절연막, 게이트 절연막 위에 형성된 반도체층 및 오믹 콘택층과, 오믹 콘택층 위에 서로 마주하여 형성된 소스 전극 및 드레인 전극을 포함한다.
- <56> 게이트 전극은 게이트 라인(GL)으로부터 돌출되어 게이트 라인(GL)과 전기적으로 접속된다. 이러한 게이트 전극은 게이트 라인(GL)과 동일한 금속으로 동일한 평면상에 형성된다. 게이트 절연막은 Si_nO_x 또는 SiO_x 등의 무기절연막으로 게이트 라인(GL) 및 게이트 전극이 형성된 기관 전영역에 형성된다. 게이트 절연막은 게이트 라인(GL) 및 게이트 전극이 다른 신호라인 또는 전극과 직접 접속되는 것을 방지한다. 반도체층은 게이트 전극과 중첩되어 게이트 절연막 위에 형성된다. 반도체층은 아몰포스 실리콘(Amorphous-Silicon; a-Si)으로 형성되며 박막 트랜지스터(150)의 채널을 형성한다. 그리고 박막 트랜지스터(150)는 반도체층과 소스 전극과 드레인 전극 사이에 오믹 접촉을 위한 오믹 콘택층을 포함한다. 오믹 콘택층은 불순물 도핑된 아몰포스 실리콘(n^+ a-Si)으로 형성된다. 소스 전극은 반도체층과 중첩되어 오믹 콘택층 위에 형성된다. 소스 전극은 데이터 라인(DL)과 전기적으로 접속되어 박막 트랜지스터(150)가 턴-온 되면 데이터 라인(DL)으로부터 공급되는 화소 데이터 전압을 드레인 전극으로 공급한다. 이러한 소스 전극은 데이터 라인(DL)과 동일한 금속으로 동일 평면상에 형성된다. 드레인 전극은 반도체층과 중첩되어 오믹 콘택층 위에 소스 전극과 마주하여 형성된다. 이러한 드레인 전극은 데이터 라인(DL) 및 소스 전극과 동일한 금속으로 동일한 평면상에 형성된다.
- <57> 서브 화소 영역은 게이트 라인(GL)과 데이터 라인(DL)이 서로 교차하여 형성된다. 적, 녹, 청의 서브 화소들은 도 3에 도시된 바와 같이 게이트 라인(GL)을 따라 동일한 색을 갖는 서브 화소 영역들이 형성되고, 컬럼방향으로 적, 녹, 청의 서브 화소 영역이 반복적으로 형성된다. 따라서, 적, 녹, 청의 서브 화소 영역으로 이루어지는 화소 영역은 3개의 게이트 라인(GL)과 하나의 데이터 라인(DL)이 접속되어 구동되도록 한다. 다시 말하면, 적색 화소 영역에 제1 게이트 라인(GL)이 접속되고, 녹색 화소 영역에 제2 게이트 라인(GL)이 접속되며, 청색 화소 영역에 제3 게이트 라인(GL)이 접속된다. 그리고 제1 내지 제3 게이트 라인은 반복적으로 수평방향을 따라 형성된다. 이에 따라, 하나의 게이트 라인(GL)은 동일한 색상을 표시하는 화소 영역에 형성된 박막 트랜지스터(150)와 접속된다. 그리고 데이터 라인(DL)의 하나의 컬럼에 형성된 서브 화소 영역들 각각에 형성된 박막 트랜지스터(150)와 공통으로 접속된다.
- <58> 이에 따라, 게이트 라인(GL)의 개수는 종래와 대비하여 3배가 증가되지만, 데이터 라인(DL)의 개수는 종래와 대비하여 3배 감소된다.
- <59> 데이터 전압 공급라인(110)은 데이터 구동부(50)로부터 공급되는 데이터 전압을 데이터 라인(DL)에 공급한다.

데이터 전압 공급라인(110)은 그 일측이 데이터 라인(DL)과 접속되도록 형성되며, 타측은 데이터 라인(DL)과 접속되도록 형성된다. 이때, 데이터 전압 공급라인(110)은 표시영역(200)의 상부 또는 하부 중 어느 일측의 비표시영역(200)에 형성된다. 이때, 임의의 데이터 전압 공급라인(110)과 인접한 다른 데이터 전압 공급라인(110) 사이의 신호 간섭을 피하기 위하여 데이터 전압 공급라인(110)들의 사이는 적당한 사이의 간격으로 이격시켜 형성한다. 이때, 데이터 전압 공급라인(110)들 사이의 이격거리는 3.5 내지 5 μ m로 형성되는 것이 바람직하다. 여기서, 액정표시장치의 해상도가 증가함에 따라 데이터 라인(DL)의 수는 3배로 증가되기 때문에 데이터 라인(DL)에 데이터 전압을 공급하는 데이터 전압 공급라인(110)의 개수 역시 데이터 라인(DL)의 수 만큼 증가하여 액정패널의 비표시영역(200)의 크기가 커지는 문제점을 해결해야한다. 따라서, 하나의 데이터 전압 공급라인(110)을 다수개로 분기하는 분기라인(170)과, 다수로 분기라인(170)과 다수의 데이터 라인(DL)들 각각을 연결하여 데이터 전압을 공급한다. 이때, 하나의 데이터 전압 공급라인(110)을 통해 공급되는 데이터 전압은 직렬로 순차적으로 공급되므로 도 3에 도시된 바와 같이 분기라인(170)과 데이터 라인(DL) 사이에 선택적으로 데이터 라인(DL)에 데이터 전압을 공급하는 스위칭 소자(TR1, TR2)가 형성된다.

<60> 본 발명의 실시 예에서는 설명의 편의상 하나의 데이터 전압 공급라인(110)이 2로 분기된 분기라인(170)을 갖고, 하나의 데이터 전압 공급라인(110)을 통해 2개의 데이터 라인(DL)에 데이터 전압이 공급되는 것을 설명하기로 한다.

<61> 구체적으로, 데이터 전압 공급라인(110)에서 2개의 출력라인으로 분기된 분기라인(170) 각각과 제1 컬럼 및 제2 컬럼을 따라 형성된 제1 및 제2 데이터 라인(DL)이 제1 및 제2 스위칭 소자(TR1, TR2)를 통해 연결된다. 여기서, 제1 및 제2 컬럼은 반복적으로 형성되며, 데이터 전압 공급라인(110)은 데이터 전압 공급라인(110)에서 2분기된 분기라인(170)과 제1 및 제2 컬럼에 형성된 제1 및 제2 데이터 라인(DL) 사이의 제1 및 제2 스위칭 소자(TR1, TR2)를 통해 연결된다. 이때, 제1 데이터 라인(DL)은 제1 스위칭 소자(TR1)와 연결되고, 제2 데이터 라인(DL)은 제2 스위칭 소자(TR2)와 연결된다. 여기서, 제1 및 제2 스위칭 소자(TR1, TR2)는 어느 하나가 턴온되면 나머지 하나는 턴오프 된다. 즉, 하나의 데이터 전압 공급라인(110)으로 공급되는 데이터 전압은 게이트 라인(GL)과 접속된 해당 화소의 게이트 온 전압이 공급되는 동안에 데이터 전압이 공급되어야 한다. 따라서, 제1 스위칭 소자(TR1)가 턴온되면 제1 컬럼의 화소 영역을 구동하는 제1 데이터 라인(DL)에 데이터 전압이 공급되고 제2 스위칭 소자(TR2)가 턴오프 되어 제2 데이터 라인(DL)에는 데이터 전압이 공급되지 않는다. 이러한 제1 및 제2 스위칭 소자(TR1, TR2)는 어느 하나가 NMOS형 트랜지스터로 형성되면 나머지 하나는 PMOS형 트랜지스터로 형성되어 스위칭 제어신호(S_CS)가 공급되면 어느 하나가 턴온 될 때 나머지 하나는 턴오프 되도록 한다. 여기서, 스위칭 제어신호(S_CS)는 타이밍 컨트롤러(70)에서 공급된다.

<62> 상술한 바와 같이, 본 발명의 제1 실시 예에 따른 액정표시장치의 박막 트랜지스터 기관(30)은 데이터 전압 공급라인(110)을 종래와 대비하여 1/6배 줄여 데이터 전압 공급라인(110)이 형성되는 비표시영역(200)을 줄임으로써 박막 트랜지스터 기관(30)의 크기를 줄일 수 있다. 또한, 스위칭 소자(TR1, TR2)를 다수개를 사용하여 데이터 전압 공급라인의 수를 더 줄일 수 있다. 예를 들어, 스위칭 소자가 3개 이면 데이터 전압 공급라인(110)의 수는 종래와 대비하여 1/9배로 줄어들고 스위칭 소자가 4개이면 데이터 전압 공급라인(110)의 수는 종래와 대비하여 1/12배로 줄어든다. 따라서, 스위칭 소자의 개수에 따라 데이터 전압 공급라인의 수를 줄일 수 있다.

<63> 도 5는 본 발명의 제2 실시 예에 따른 액정표시장치를 도시한 평면도이다. 도 5는 도 3과 대비하여 게이트 구동부(60)가 박막 트랜지스터 기관(30)에 집적되어 형성된 것을 제외하고는 동일한 구성요소를 구비하므로 동일한 구성요소에 대한 중복된 설명은 생략하기로 한다.

<64> 도 5를 참조하면, 게이트 구동부(60)는 박막 트랜지스터 기관(30)의 일측 비표시영역(200)에 형성된다. 이때, 게이트 구동부(60)는 구동IC(40)로부터 게이트 온 전압(VON), 게이트 오프 전압(VOFF), 게이트 제어신호(G_CS)를 공급받아 게이트 라인(GL)에 게이트 온/오프 전압(VON, VOFF)을 순차적으로 공급한다. 이러한 게이트 구동부(60)는 박막 트랜지스터 기관(30)에 집적되어 형성된다. 즉, 게이트 구동부(60)는 ASG(Amorphous Silicon Gate) 형태로 박막 트랜지스터 기관(30)의 일측에 형성된다. 특히, ASG(180)는 구동IC(40)와 표시영역(200)의 사이 비표시영역(200)에 형성되는 것이 바람직하다. 이러한 ASG(180)는 다수의 트랜지스터가 집적되어 하나의 쉬프트 레지스터가 하나의 게이트 라인(GL)에 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)을 공급한다. 그리고 다수의 쉬프트 레지스터가 직렬로 형성된다. ASG(180)에 포함된 트랜지스터는 박막 트랜지스터 기관(30)에 형성된 박막 트랜지스터(150)가 형성될 때 동시에 형성된다.

<65> 여기서, 구동IC(40)는 데이터 구동부(50), 전원부(80) 및 타이밍 컨트롤러(70)가 하나의 칩에 형성되거나, 데이터 구동부(50) 및 전원부(80)가 구동IC(40)에 집적되고 타이밍 컨트롤러(70)는 별도의 칩으로 형성될 수 있다.

- <66> 도 6 및 도 7은 본 발명의 실시 예에 따른 액정표시장치의 구동방법을 설명하기 위한 타이밍도이다.
- <67> 도 6 및 도 7을 참조하면, 제1 컬럼의 적색 화소 영역에 형성된 박막 트랜지스터와 연결된 제1 게이트 라인(GL)에 게이트 온 전압이 공급되면, 제1 스위칭 소자(TR1)가 턴온되어 제1 데이터 라인(DL)에 데이터 전압을 공급하고, 제2 스위칭 소자(TR2)는 턴오프 되어 제2 데이터 라인(DL)에 데이터 전압을 공급하지 않는다. 이때, 제1 스위칭 소자(TR1)는 게이트 온 전압(VON)의 반주기동안 턴온되고 다음 턴오프 된다. 제1 스위칭 소자(TR1)가 턴오프됨과 동시에 제2 스위칭 소자가 턴온되어 제2 데이터 라인(DL)에 데이터 전압이 공급된다. 여기서는 제1 및 제2 컬럼에 대하여 설명하고 있지만 나머지 컬럼들도 마찬가지로 구동된다. 다음으로, 제2 게이트 라인(GL)에 게이트 온 전압(VON)이 공급되면 제1 게이트 라인(GL)에는 게이트 오프 전압(VOFF)이 공급되어 화소 영역에 형성된 박막 트랜지스터를 턴오프 시킨다. 그리고 제2 게이트 라인(GL)에 게이트 온 전압(VON)이 공급되면 제1 스위칭 소자가 턴온되어 데이터 전압 공급라인(110)으로부터 공급되는 데이터 전압을 제1 데이터 라인(DL)에 공급하여 제1 컬럼의 녹색 화소 영역에 형성된 박막 트랜지스터를 턴온시켜 화소전극을 충전한다. 이때, 제1 스위칭 소자(TR1)는 제2 게이트 라인(GL)의 반주기 동안만 온 상태를 유지한 다음 턴오프된다. 그리고 제1 스위칭 소자(TR1)가 턴오프 되면 제2 스위칭 소자(TR2)가 턴온되어 제2 컬럼의 녹색 화소 영역에 형성된 박막 트랜지스터(150)에 데이터 전압을 인가한다. 그리고 제3 게이트 라인(GL)에 게이트 온 전압(VON)이 공급되면 제1 스위칭 소자(TR1)가 턴온되어 제1 컬럼의 청색 화소 영역에 형성된 박막 트랜지스터(150)를 턴온시킨다. 이때, 제1 스위칭 소자(TR1)가 다시 턴온되어 데이터 전압 공급라인(110)으로부터 공급된 데이터 전압을 제1 데이터 라인(DL)에 공급하여 박막 트랜지스터와 접속된 화소 전극에 데이터 전압을 충전시킨다. 다음으로, 게이트 온 전압(VON)의 반주기 후에 제1 스위칭 소자(TR1)는 턴오프 되고 이와 동시에 제2 스위칭 소자(TR2)가 턴온되어 제2 컬럼의 청색 화소 영역에 형성된 박막 트랜지스터(150)에 화소 전압을 공급하여 화소 전극(140)에 데이터 전압을 충전시킨다. 상술한 바와 같이, 제1 및 제2 스위칭 소자(TR1, TR2)는 게이트 온 전압(VON)의 반주기동안 교번적으로 턴온 및 턴오프하여 제1 및 제2 데이터 라인(DL)에 데이터 전압을 공급하여 액정표시장치를 구동한다. 이때, 다음 프레임에서는 상술한 바와 반대로 액정표시장치가 구동된다. 도 7에 도시된 바와 같이, 제1 게이트 라인(GL)이 구동되는 동안 제2 스위칭 소자(TR2)가 먼저 턴온된 후 제1 스위칭 소자(TR1)가 턴온되어 이전프레임의 제1 및 제2 스위칭 소자(TR1, TR2)의 역순으로 턴온 및 턴오프 된다. 이를 위하여, 타이밍 컨트롤러(70)는 이전 프레임과 역순으로 제1 및 제2 스위칭 소자(TR1, TR2)가 구동되도록 스위칭 제어신호(S_CS)를 공급한다. 이에 따라, 다음 프레임에서는 제2 컬럼이 제1 컬럼보다 먼저 구동된다.
- <68> 한편, 본 발명의 실시 예에 따른 액정표시장치는 도트 인버전, 프레임 인버전, 라인 인버전, 컬럼 인버전 등의 인버전 방식으로 구동될 수 있다.

발명의 효과

- <69> 상술한 바와 같이, 본 발명에 따른 액정표시장치 및 이의 구동방법은 데이터 전압 공급라인과 데이터 전압 공급라인에서 분기된 분기라인, 분기라인 별로 접속되는 데이터 라인 및 분기라인과 데이터 라인 사이에 형성된 스위칭 소자를 구비하여 박막 트랜지스터 기관의 비표시영역에 형성되는 데이터 전압 공급라인의 수를 줄여 박막 트랜지스터 기관의 크기를 줄일 수 있다.
- <70> 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

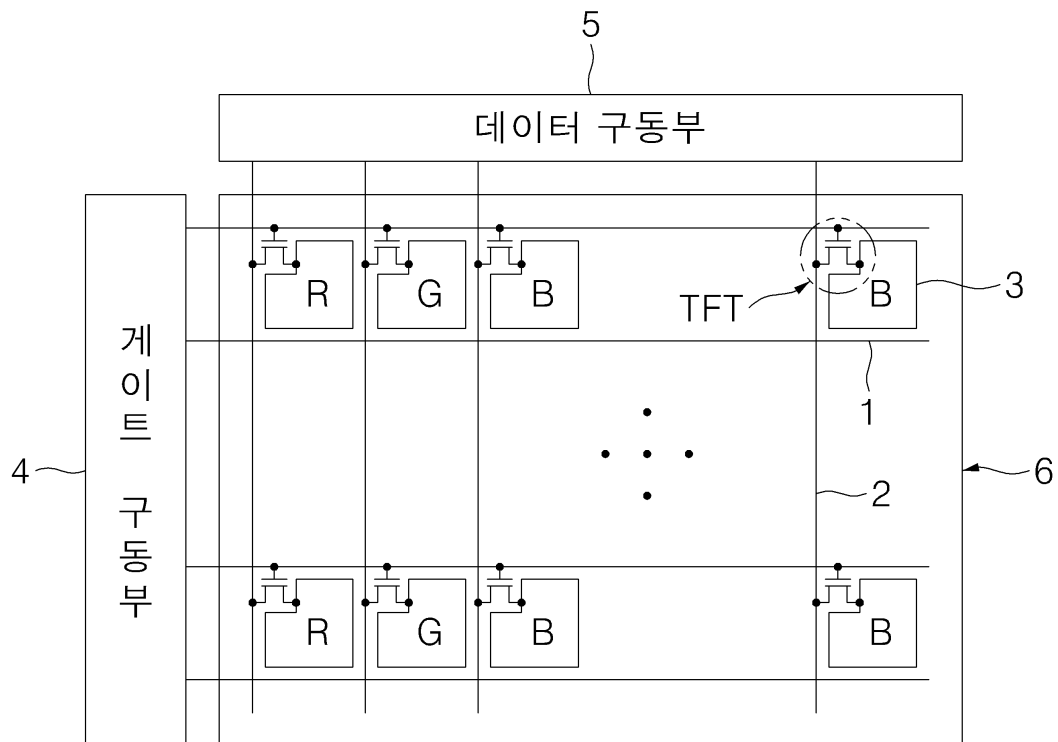
도면의 간단한 설명

- <1> 도 1은 종래 액정표시장치를 개략적으로 도시한 블록도이다.
- <2> 도 2는 본 발명의 액정표시장치를 개략적으로 도시한 블록도이다.
- <3> 도 3은 본 발명의 제1 실시 예에 따른 액정표시장치의 박막 트랜지스터 기관을 평면도이다.
- <4> 도 4는 도 3에 도시된 액정표시장치의 화소영역을 구체적으로 도시한 평면도이다.
- <5> 도 5는 본 발명의 제2 실시 예에 따른 액정표시장치를 개략적으로 도시한 평면도이다.
- <6> 도 6 및 도 7은 본 발명의 실시 예에 따른 액정표시장치의 구동방법을 설명하기 위한 타이밍도이다.

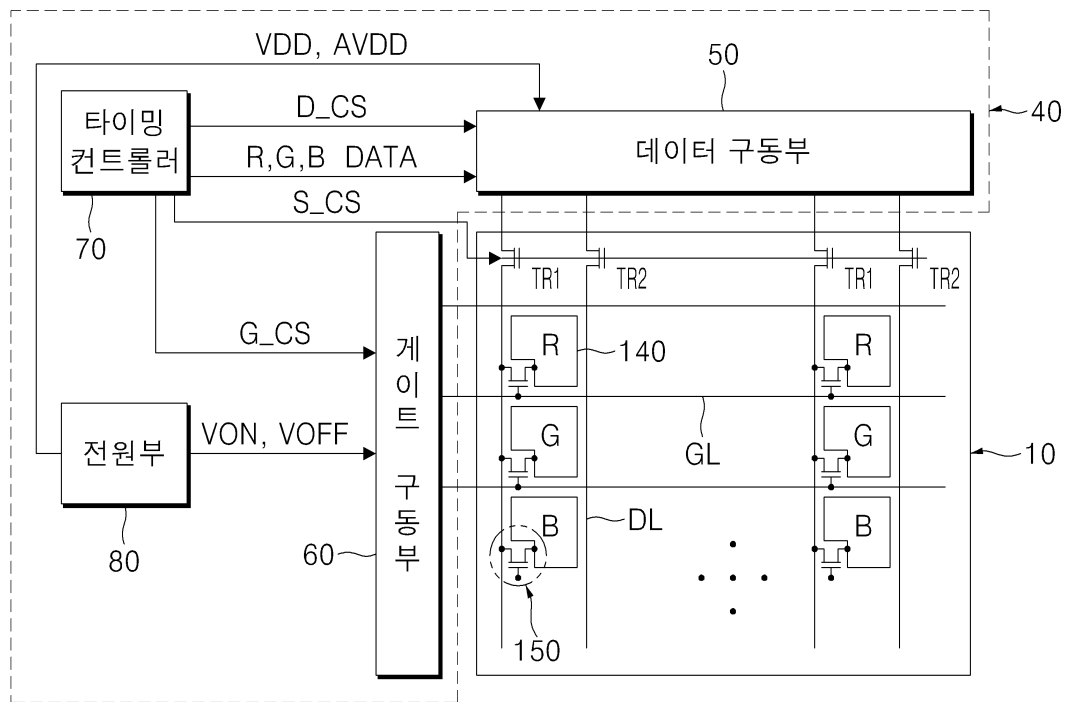
- | | | |
|------|--------------------------|--------------|
| <7> | <도면부호의 간단한 설명> | |
| <8> | 10: 액정패널 | 20: 컬러 필터 기판 |
| <9> | 30: 박막 트랜지스터 기판 | 40: 구동IC |
| <10> | 50: 데이터 구동부 | 60: 게이트 구동부 |
| <11> | 70: 타이밍 컨트롤러 | 80: 전원부 |
| <12> | 110: 데이터 전압 공급라인 | 140: 화소 전극 |
| <13> | 150: 박막 트랜지스터 | 170: 분기라인 |
| <14> | 180: ASG | 200: 표시영역 |
| <15> | 210: 비표시영역 | |
| <16> | GL: 게이트 라인 | DL: 데이터 라인 |
| <17> | TR1, TR2: 제1 및 제2 스위칭 소자 | |

도면

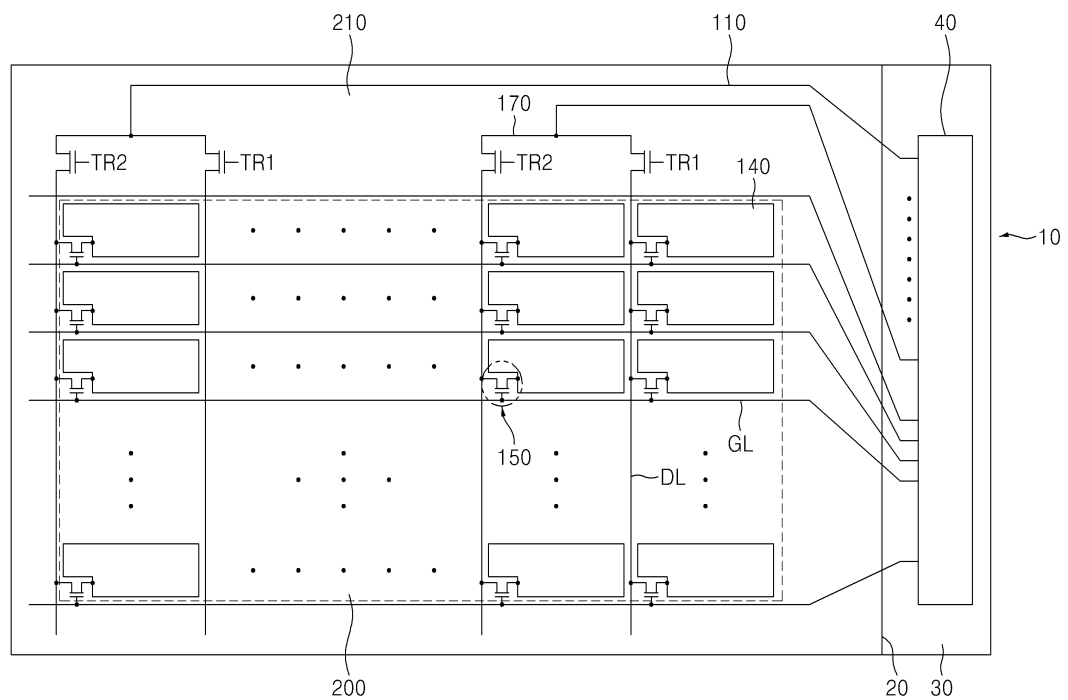
도면1



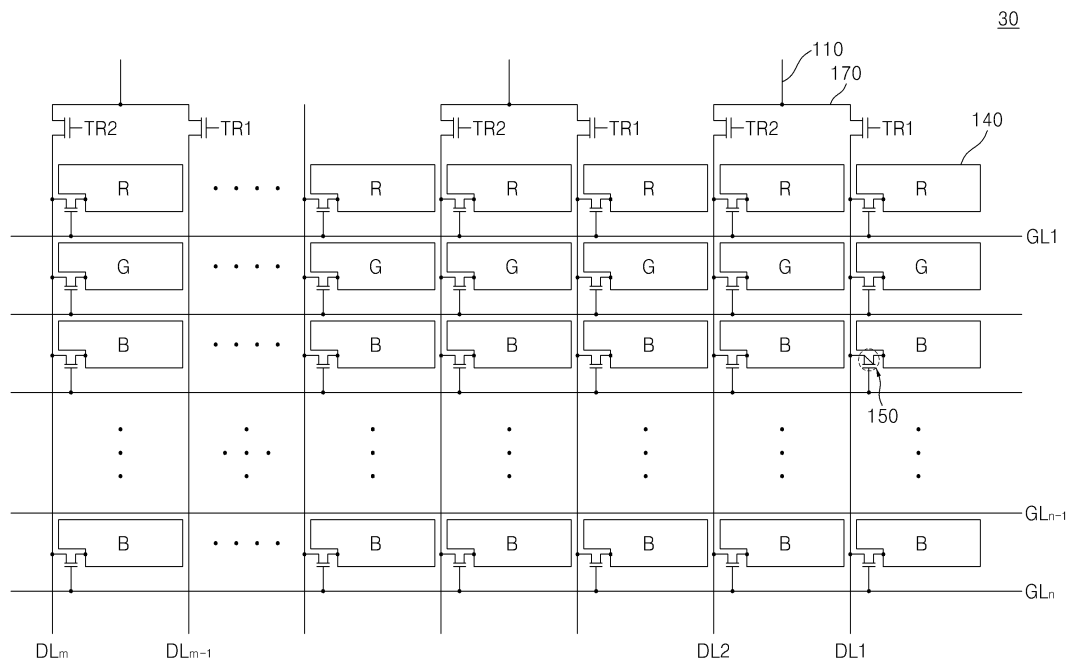
도면2



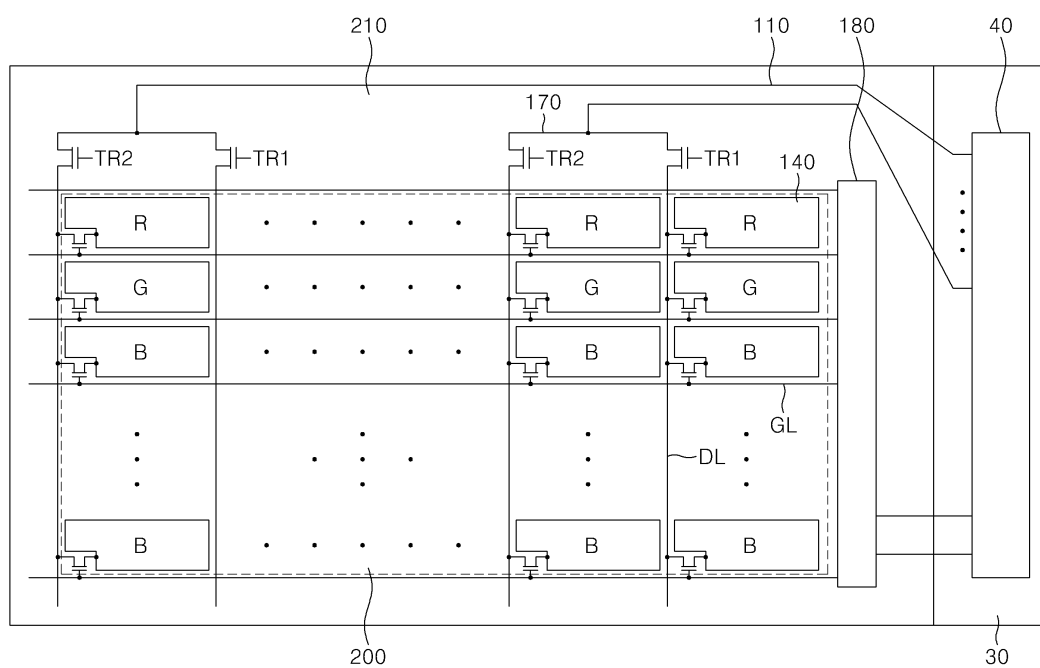
도면3



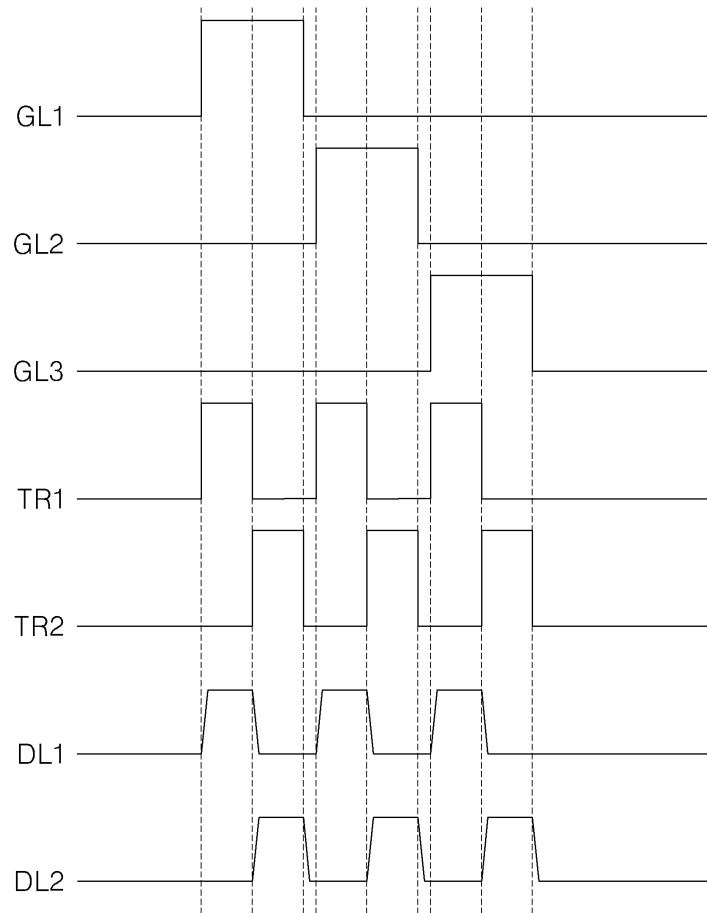
도면4



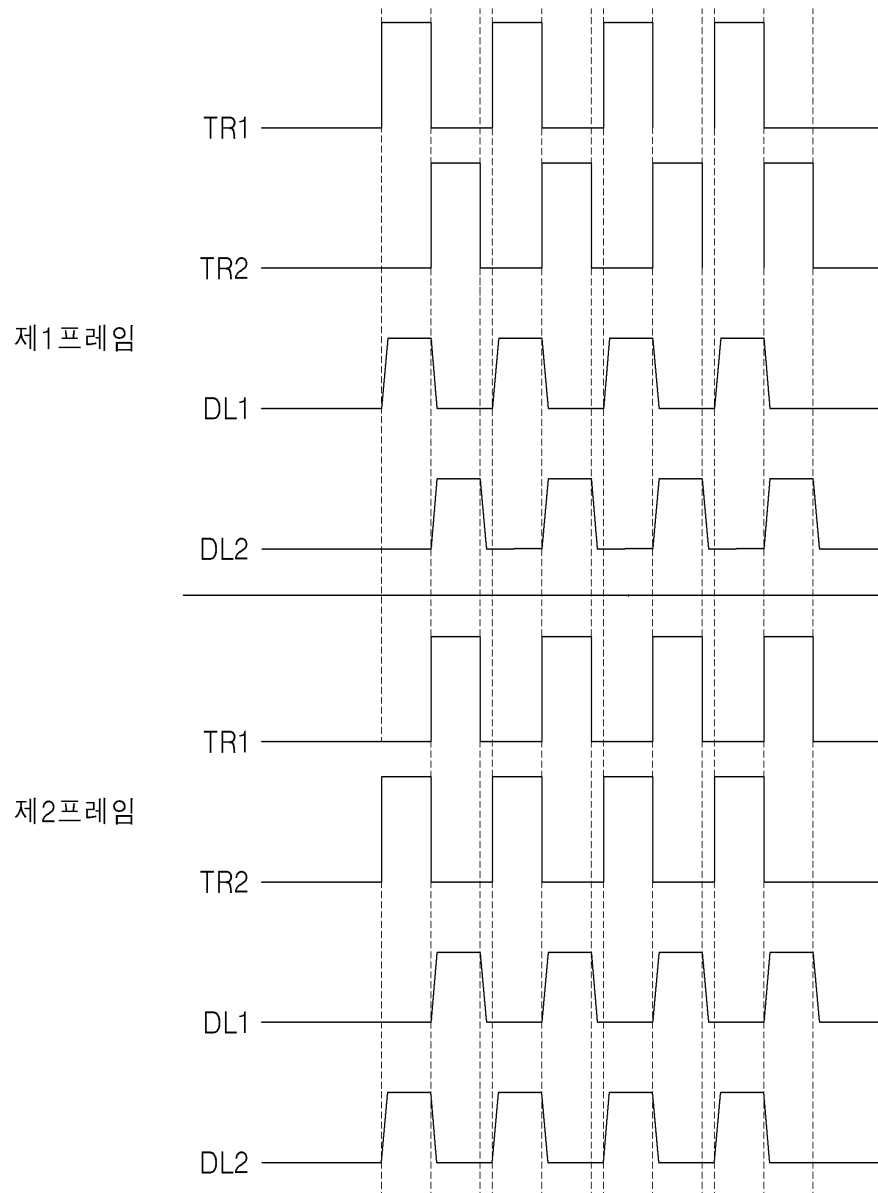
도면5



도면6



도면7



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020080057501A	公开(公告)日	2008-06-25
申请号	KR1020060130863	申请日	2006-12-20
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	SONG SEOCK CHEON 송석천 LEE JUN YOUNG 이준영 KANG SUNG WOOK 강성욱		
发明人	송석천 이준영 강성욱		
IPC分类号	G02F1/133 G09G3/36 G02F1/136		
CPC分类号	G09G3/3648 G09G3/3688 G09G2310/0297 G09G2310/08 G09G2310/0278		
代理人(译)	KWON, HYUK SOO SE JUN OH 宋, 云何		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器及其驱动方法，减少了液晶面板的数据电压供应线的数量和尺寸。为此，本发明提供了液晶显示器及其驱动方法，包括与列交叉的开关元件，其中多个子像素重复地排列在基板数据线上，基板数据线共同连接到列为显示区域的显示区域。重复排列并且在列方向上定义具有多个子像素的列，并且数据线和数据线形成在独立于多个子像素连接的栅极线中，并且显示区域外部的非显示区域它从外部提供数据电压，并在数据电压供应线和分支线之间形成，数据电压供应线提供数据线，分支线从数据电压供应线分支多条分支和多条数据线并选择性地连接分支线和数据线。

