

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
G09G 3/36(11) 공개번호 10-2005-0015338
(43) 공개일자 2005년02월21일(21) 출원번호 10-2003-0054117
(22) 출원일자 2003년08월05일(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416(72) 발명자 문희식
경기도화성군태안읍반월리860번지신영통현대APT301동1203호

(74) 대리인 박영우

심사청구 : 없음

(54) 액정 표시 장치와 이의 구동 방법

요약

저계조에서 풀-고계조로 또는 고계조에서 풀-저계조로 디스플레이되는 계조가 변할 때 액정의 응답 속도를 고속화하기 위한 액정 표시 장치와 이의 구동 방법이 개시된다. 타이밍 제어부는 현재 프레임의 데이터가 입력됨에 따라, 액정의 응답 속도를 고속화하기 위해 이전 프레임의 데이터와의 비교를 통해 보정 데이터를 출력하되, 확장된 계조 범위의 보정 데이터를 출력한다. 스캔 드라이버부는 스캔 신호를 액정 패널에 순차적으로 출력하며, 데이터 드라이버부는 보정 데이터에 대응한 데이터 전압을 액정 패널에 출력한다. 이에 따라, 이전 프레임이 블랙 계조를 디스플레이하고, 현재 프레임의 풀-화이트 계조를 디스플레이하더라도 계조 데이터에 의해 디스플레이되는 계조 범위를 확장하므로써, 풀-화이트 계조 데이터에 대해서는 응답 속도를 고속화할 수 있다.

대표도

도 1

색인어

액정, 응답 속도, 고속화, 풀-화이트, 풀-블랙, 보정, 비트수

명세서

도면의 간단한 설명

도 1은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 2는 입력되는 계조 데이터와 출력되는 계조 데이터를 설명하기 위한 도면이다.

도 3은 상기한 도 1의 데이터 드라이버부의 일례를 설명하기 위한 도면이다.

도 4는 본 발명의 다른 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

<도면의 주요부분에 대한 부호의 설명>

100 : 액정 패널 200 : 스캔 드라이버부

300 : 데이터 드라이버부 400, 500 : 타이밍 제어부

410, 530 : 계조 확장부 420, 510 : 프레임 메모리

430, 520 : 데이터 보정부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치와 이의 구동 방법에 관한 것으로, 보다 상세하게는 저계조에서 풀-고계조로 또는 고계조에서 풀-저계조로 디스플레이되는 계조가 변할 때 액정의 응답 속도를 고속화하기 위한 액정 표시 장치와 이의 구동 방법에 관한 것이다.

일반적으로 액정의 응답 속도를 고속화하기 위해서는 계조가 변할 때 목표 전압보다 높은 전압을 1 프레임동안 인가하여 액정의 응답 속도를 강제적으로 고속화하고 있다. 즉, 최종 목표 전압 레벨보다 높은 전압 레벨을 인가하여 강제 걸인 구동시키는 것인데, 이는 타이밍 제어부에서 원래의 원시 계조 데이터 대신 보정된 보다 높은 계조 데이터를 데이터 드라이버에 전송시키므로써 이루어진다.

하지만, 상기한 방식을 사용할 경우 상기 최종 목표 전압 레벨이 구동 가능한 최고치를 갖는다면, 보정된 보다 높은 계조 데이터는 존재하지 않는 문제점이 있다.

예를들어, 8비트 디지털-아날로그 변환기(DAC)의 구조를 갖는 데이터 드라이버에는 2^8 (즉, 256)-계조 부근의 계조값에는 256-계조보다 더 이상 높은 계조로 보정을 해줄 수 없기 때문에 액정의 응답 속도를 고속화시킬 수 없다. 특히, 블랙 계조에서 화이트 계조로 변경할 때의 응답 속도는 상기한 액정 고속화 방식을 적용하지 않는 것과 동일하다.

하기하는 표 1은 블랙-계조와 같은 저계조에서 화이트-계조와 같은 고계조로 변할 때 액정의 응답 속도를 설명한다.

표 1.

계조	8	16	24	32	40	48	56	64
1	0.0	0.0	10.6ms	10.8ms	11.3ms	11.9ms	26.2ms	28.2ms
8	-	0.0	13.4ms	13.6ms	12.3ms	11.4ms	12.1ms	22.0ms
16	-	-	13.5ms	12.5ms	12.9ms	11.7ms	11.9ms	22.4ms
24	-	-	-	12.5ms	12.6ms	12.4ms	11.7ms	18.6ms
32	-	-	-	-	11.7ms	11.2ms	10.8ms	13.7ms
40	-	-	-	-	-	10.1ms	9.9ms	11.6ms
48	-	-	-	-	-	-	9.6ms	10.5ms
56	-	-	-	-	-	-	-	9.8ms

상기한 표 1에서 확인할 수 있듯이, 64-계조를 풀-계조(100%)로 할 경우 블랙 계조에서 48-계조까지의 응답 시간은 12ms 이내이지만, 56-계조 이상의 계조에서는 응답 시간이 20ms를 초과하고 있다. 즉, 1 프레임 시간인 16.7ms를 초과하게 되어 화면상에서 이전 프레임에 대응하는 화상이 다음 프레임까지 영향을 미쳐 사용자에게는 화면 끝림 현상이 발생하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

이에 본 발명의 기술과 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 블랙 계조에서 풀-화이트 계조 또는 화이트 계조에서 풀-블랙 계조로 디스플레이할 때, 장애가 되는 계조 보정 범위를 극복하여 액정의 응답 속도를 고속화하기 위한 액정 표시 장치를 제공하는 것이다.

또한, 본 발명의 다른 목적은 상기한 액정 표시 장치의 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

상기한 본 발명의 목적을 실현하기 위해 타이밍 제어부는 현재 프레임의 데이터가 입력됨에 따라, 액정의 응답 속도를 고속화하기 위해 이전 프레임의 데이터와의 비교를 통해 보정 데이터를 출력하되, 확장된 계조 범위의 보정 데이터를 출력하고, 스캔 드라이버부는 스캔 신호를 순차적으로 출력한다. 데이터 드라이버부는 상기 보정 데이터에 대응한 데이터 전압을 출력하고, 액정 패널은 상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 라인과 데이터 라인간에 형성된 스위칭 소자를 구비한다.

또한, 상기한 본 발명의 다른 목적을 실현하기 위해 다수의 게이트 라인과, 상기 게이트 라인과 절연되어 교차하는 다수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 갖고서 행렬 형태로

배열된 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에서, (a) 상기 게이트 라인에 스캔 신호를 순차적으로 공급하고, (b) 외부로부터 입력되는 현재 프레임의 데이터의 비트수를 확장하여 확장 데이터를 생성하며, (c) 현재 프레임의 확장 데이터와 이전 프레임의 확장 데이터를 고려하여 보정 데이터를 생성한 후, (d) 상기 보정 데이터에 대응하는 데이터 전압을 상기 데이터 라인에 공급한다.

또한, 상기한 본 발명의 다른 목적을 실현하기 위해 다수의 게이트 라인과, 상기 게이트 라인과 절연되어 교차하는 다수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 갖고서 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에서, (a) 상기 게이트 라인에 스캔 신호를 순차적으로 공급하고, (b) 현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하며, (c) 상기 제1 보정 데이터에 보상 비트를 합산하여 제2 보정 데이터를 생성한 후, (d) 상기 제2 보정 데이터에 대응하는 데이터 전압을 상기 데이터 라인에 공급한다.

이러한 액정 표시 장치와 이의 구동 방법에 의하면, 이전 프레임이 블랙 계조를 디스플레이하고, 현재 프레임의 풀-화이트 계조를 디스플레이하더라도 계조 데이터에 의해 디스플레이되는 계조 범위를 확장하므로써, 풀-화이트 계조 데이터에 대해서는 응답 속도를 고속화할 수 있다.

이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

도 1은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다. 도 2는 입력되는 계조 데이터와 출력되는 계조 데이터를 설명하기 위한 도면이다.

도 1을 참조하면, 본 발명의 일실시예에 따른 액정 표시 장치는 액정 패널(100), 스캔 드라이버부(200), 데이터 드라이버부(300) 및 타이밍 제어부(400)를 포함한다. 여기서, 스캔 드라이버부(200), 데이터 드라이버부(300) 및 타이밍 제어부(400)는 그래픽 콘트롤러와 같은 외부의 호스트로부터 제공되는 원시 계조 데이터를 액정 패널(100)에 적응하도록 변환하여 출력하는 액정 표시 장치의 구동 장치로서 동작을 수행한다.

액정 패널(100)에는 게이트 온 신호를 전달하기 위한 다수의 게이트 라인(주사 라인 또는 스캔 라인)이 형성되어 있으며, 보정된 데이터 전압을 전달하기 위한 데이터 라인(또는 소오스 라인)이 형성되어 있다. 상기 게이트 라인과 상기 데이터 라인에 의해 둘러싸인 영역은 각각 화소를 이루며, 각 화소는 상기 게이트 라인과 상기 데이터 라인에 각각 게이트 전극 및 소스 전극이 연결되는 박막 트랜지스터(110)와, 상기 박막 트랜지스터(110)의 드레인 전극에 연결되는 액정 캐패시터(CI)와, 스토리지 캐패시터(Cst)를 포함한다.

스캔 드라이버부(200)는 상기 게이트 라인에 순차적으로 게이트 온 전압(S1, S2, S3, ..., Sn)을 인가하여, 상기 게이트 온 전압이 인가된 게이트 라인에 게이트 전극이 연결되는 박막 트랜지스터(110)를 턴-온시킨다.

스캔 드라이버부(200)는 별도의 인쇄 회로 기판이나 연성 인쇄 회로 기판(FPC, Flexible Printed Circuit Board)을 통해 구현될 수도 있고, 액정 패널(100)에 박막 트랜지스터(110)를 형성할 때 상기 박막 트랜지스터(110)가 형성되는 기판과 동일한 기판 상에 형성될 수도 있다. 특히, 동일한 기판 상에 형성되는 스캔 드라이버부(200)는 다수의 스테이지들이 연결되어, 각 스테이지들의 출력단이 액정 패널(100)의 게이트 라인들에 각각 연결된 쉬프트 레지스터로 구현된다.

데이터 드라이버부(300)는 상기 데이터 계조 신호 보정부(400)로부터 수신된 보정 계조 데이터(Gn)를 해당 아날로그 계조 전압(또는 데이터 전압)으로 변경한 데이터 신호(D1, D2, ..., Dm)를 각각 데이터 라인에 인가한다.

타이밍 제어부(400)는 외부로부터 제1 타이밍 신호(Vsync, Hsync, DE, MCLK)가 인가됨에 따라, 제2 타이밍 신호(Gate Clk, STV)를 스캔 드라이버부(200)에 출력하고, 제3 타이밍 신호(LOAD, STH)를 데이터 드라이버부(300)에 출력한다.

또한, 타이밍 제어부(400)는 계조 확장부(410), 프레임 메모리(420) 및 데이터 보정부(430)를 포함한다. 동작시, 현재 프레임의 원시 계조 데이터(Gn)가 인가됨에 따라 상기 원시 계조 데이터(Gn)의 계조 레벨을 확장하여 확장 계조 데이터(G'n)를 생성하고, 현재 프레임의 확장 계조 데이터(G'n)와 이전 프레임의 확장 계조 데이터(G'n-1)를 고려하여 생성한 보정 계조 데이터(G'n)를 데이터 드라이버부(300)에 출력한다. 예를들어, 입력되는 원시 계조 데이터(Gn)가 8비트라면, 확장 계조 데이터(G'n) 및 보정 계조 데이터(G'n)는 9비트 또는 10비트이다. 상기 8비트의 계조 데이터는 256-계조의 디스플레이가 가능하다면, 상기 9비트의 계조 데이터는 512-계조의 디스플레이가 가능하다.

구체적으로, 계조 확장부(410)는 외부로부터 제공되는 원시 계조 데이터(Gn)와 보상 데이터를 합산하여 확장 계조 데이터(G'n)를 생성하고, 생성된 확장 계조 데이터(G'n)를 프레임 메모리(410) 및 데이터 보정부(420)에 제공한다. 예를들어, 도 2에 도시한 바와 같이, 그래픽 콘트롤러 등으로부터 제공되는 원시 계조 데이터(Gn)가 256-계조 레벨의 디스플레이가 가능한 계조 데이터(즉, 2^8)로 입력되면, 상기 확장 계조 데이터(G'n)는 512-계조 레벨의 디스플레이가 가능한 계조 데이터(즉, 2^9)를 출력한다.

이처럼, 입력되는 원시 계조 데이터(Gn)의 비트보다 큰 비트의 확장 계조 데이터(G'n)를 출력하기 위해 계조 확장부(410)는 일종의 합산기의 기능을 수행하며, 상기 합산기는 제1 입력단을 통해 입력되는 원시 계조 데이터(Gn)와 제2 입력단을 통해 입력되는 보상 데이터를 합산하여 출력단을 통해 확장 계조 데이터(G'n)를 프레임 메모리(410) 및 데이터 보정부(420)에 출력한다.

프레임 메모리(420)는 입력되는 한 프레임만큼의 확장 계조 데이터($G'n$)를 저장한다. 프레임 메모리(420)는 일례로 상기 현재 프레임의 확장 계조 데이터($G'n$)가 입력됨에 따라, 기저장된 이전 프레임의 확장 계조 데이터($G'n-1$)를 출력하고, 상기 현재 프레임의 확장 계조 데이터($G'n$)를 저장하는 SDRAM이다.

데이터 보정부(430)는 룩업 테이블(LUT) 형태로 정의되어, 계조가 변화할 때 목표 화소 전압보다는 높거나 낮은 데이터 전압이 출력되도록 제어하는 다수의 보정 계조 데이터($G'n$)들을 저장한다. 여기서, 상기 보정 계조 데이터($G'n$)들은 액정의 라이징 타임이나 폴링 타임을 최적화할 수 있는 데이터이다.

구체적으로, 데이터 보정부(430)는 이전 프레임의 확장 계조 데이터($G'n-1$)와 현재 프레임의 확장 계조 데이터($G'n$)가 동일한 경우에는 보정하지 않으나, 이전 프레임의 확장 계조 데이터($G'n-1$)가 블랙 계조에 대응하고, 현재 프레임의 확장 계조 데이터($G'n$)가 밝은 계조 또는 화이트 계조에 대응하는 계조라면 상기 블랙 계조보다는 높은 계조가 형성될 수 있도록 보정 계조 데이터($G'n$)를 출력한다.

즉, 현재 프레임의 확장 계조 데이터($G'n$)와 이전 프레임의 확장 계조 데이터($G'n-1$)와의 비교를 통해 오버슈트(over shoot) 과형 형성을 위한 보정 계조 데이터($G'n$)를 출력한다. 또한, 이전 프레임의 확장 계조 데이터($G'n-1$)가 화이트 계조에 대응하고, 현재 프레임의 확장 계조 데이터($G'n$)가 어두운 계조 또는 블랙 계조에 대응하는 계조라면 상기 화이트 계조보다는 낮은 계조가 형성될 수 있도록 언더슈트(under shoot) 과형 형성을 위한 보정 계조 데이터($G'n$)를 출력한다.

도면상에서는 타이밍 제어부(400)가 원시 계조 데이터(G_n)를 입력받아 상기 보정 계조 데이터($G'n$)를 출력하는 기능을 갖는 것을 도시하였으나, 상기한 보정 계조 데이터($G'n$)를 출력하는 기능을 별도의 스탠드 얼론(Stand-alone) 유닛으로 분리할 수도 있고, 외부의 그래픽 카드나 데이터 드라이버부 등에 상기 기능이 통합되도록 구현할 수도 있다.

이상에서 설명한 바와 같이, 액정 표시 장치를 오프 상태에서 온 상태로 또는 온 상태에서 오프 상태로 구동하는 것과 같이 블랙 계조 또는 어두운 계조에서 풀-화이트 계조로 데이터가 급격히 변환할 때 상기 풀-화이트 계조보다 높은 전압의 오버슈트 과형을 발생시킬 수 있으므로 액정 패널에 구비되는 액정층의 응답 속도를 고속화할 수 있다. 또는 화이트 계조 또는 밝은 계조에서 풀-블랙 계조로 데이터가 급격히 변환할 때 상기 풀-블랙 계조보다 낮은 전압의 언더슈트 과형을 발생시킬 수 있으므로 액정 패널에 구비되는 액정층의 응답 속도를 고속화할 수 있다.

그러면, 타이밍 제어부(400)로부터 출력되는 보정 계조 데이터($G'n$)의 비트가 1비트 추가됨에 따라 변경된 데이터 드라이버부의 일례를 첨부하는 도면을 참조하여 설명한다. 특히, 외부의 호스트로부터 제공되는 8비트의 원시 계조 데이터(G_n)에 1비트의 보상 데이터가 추가된 보정 계조 데이터($G'n$)가 입력되는 일례를 설명한다.

도 3은 상기한 도 1의 데이터 드라이버부의 일례를 설명하기 위한 도면이다.

도 1 및 도 3을 참조하면, 본 발명에 따른 데이터 드라이버부(300)는 시프트 레지스터부(310), 데이터 래칭부(320), 디지털-아날로그 변환부(330) 및 출력 버퍼부(340)를 구비하고 있으며, 타이밍 제어부(400)로부터 도트 클럭에 맞춘 순차적으로 들어오는 RGB 각각의 데이터를 래칭하여 점순차 방식의 타이밍 체계를 선순차 방식으로 변경하여 액정 패널(100)의 데이터 라인측에 데이터 전압을 출력한다.

동작시, 다수의 시프트 레지스터로 이루어지는 시프트 레지스터부(310)는 타이밍 제어부(400)로부터 전송되는 R,G,B 각각의 계조 데이터를 시프트 클럭에 동기하여 차례대로 시프트시키면서 저장한다.

디지털-아날로그 변환부(330)는 다수의 디지털-아날로그 변환기로 이루어져, 시프트 레지스터부(310)에 저장된 데이터 신호가 데이터 래칭부(320)를 경유하여 제공됨에 따라 이에 대응하는 아날로그 계조 전압 값으로 변환시킨다. 즉, 디지털-아날로그 변환부(330)는 계조 전압 발생부(미도시)로부터 출력되는 계조 전압과 시프트 레지스터부(310)로부터 출력되는 데이터 신호를 수신하여, 시프트 레지스터부(310)에 저장된 데이터 신호에 대응하는 아날로그 계조 전압값을 출력한다. 특히, 상기한 디지털-아날로그 변환부(330)는 외부에서 가해주는 다수의 감마 기준전압(VGMA1, ..., VGMA18)을 바탕으로 데이터 래칭부(320)로부터 입력되는 RGB 각각의 계조 데이터를 아날로그 계조 전압으로 변환한다. 여기서, 디지털-아날로그 변환기의 수는 보정 계조 데이터($G'n$)의 비트 수를 2의 멍수로 정의하는 수이다. 즉, 상기 확장 계조 데이터($G'n$)의 비트수가 9비트라면, 상기 디지털-아날로그 변환기의 수는 2^9 , 즉 512개이다.

출력 버퍼부(340)는 다수의 버퍼로 이루어져, 디지털-아날로그 변환부(330)로부터 출력되는 아날로그 계조 전압을 저장하고 있다가, 소정의 로드 신호가 인가되면 상기 아날로그 계조 전압을 데이터 드라이버(300)에 전기적으로 연결된 데이터 라인에 라인 단위로 인가한다.

이상에서는 타이밍 제어부(400)에 입력되는 원시 계조 데이터(G_n)가 8비트이고, 출력되는 보정 계조 데이터($G'n$)가 9비트이며, 상기 9비트의 보정 계조 데이터($G'n$)가 데이터 드라이버부(300)에 입력되는 것을 하나의 일례로서 설명하였으나, 타이밍 제어부에 입력되는 원시 계조 데이터(G_n)가 8비트이고, 출력되는 보정 계조 데이터($G'n$)가 10비트인 다른 일례도 가능하다. 즉, 상기 데이터 드라이버부(300)가 RSDS 신호 처리 방식을 채용한다면, 차동 신호 전송이 하나의 쌍으로 이루어지기 때문에 10비트 전체를 사용할 수도 있으나, 드라이버 IC의 가격 상승이 수반되므로 10번째 비트는 하이 또는 로우 레벨로 처리한다. 물론, 상기 10번째 비트는 디지털-아날로그 변환부(330)에 미입력된다.

도 4는 본 발명의 다른 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 4를 참조하면, 본 발명의 다른 실시예에 따른 액정 표시 장치는 액정 패널(100), 스캔 드라이버부(200), 데이터 드라이버부(300) 및 타이밍 제어부(500)를 포함하고, 상기한 도 1과 비교할 때 동일한 구성 요소에 대해서는 동일한 도면 번호를 부여하고 그 설명은 생략한다. 여기서, 스캔 드라이버부(200), 데이터 드라이버부(300) 및 타이밍 제어부(500)는 그래픽 콘트롤러와 같은 외부의 호스트로부터 제공되는 원시 계조 데이터를 액정 패널(100)에 적용하도록 변환하여 출력하는 액정 표시 장치의 구동 장치로서 동작을 수행한다.

타이밍 제어부(500)는 외부로부터 제1 타이밍 신호(Vsync, Hsync, DE, MCLK)가 인가됨에 따라, 제2 타이밍 신호(Gate Clk, STV)를 스캔 드라이버부(200)에 출력하고, 제3 타이밍 신호(LOAD, STH)를 데이터 드라이버부(300)에 출력한다.

또한, 타이밍 제어부(500)는 프레임 메모리(510), 데이터 보정부(520) 및 계조 확장부(530)를 포함하여, 현재 프레임의 원시 계조 데이터(G_n)가 인가됨에 따라 현재 프레임의 원시 계조 데이터(G_n)와 이전 프레임의 원시 계조 데이터(G_{n-1})를 고려하여 보정 계조 데이터($G'n$)를 생성하고, 상기 보정 계조 데이터($G'n$)에 의해 디스플레이 가능한 계조 레벨보다 큰 계조 레벨로 확장한 확장 계조 데이터($G''n$)를 데이터 드라이버부(300)에 출력한다. 예를 들어, 입력되는 원시 계조 데이터(G_n)가 8비트라면, 상기 확장 계조 데이터($G''n$)는 9비트 또는 10비트이다. 상기 8비트의 계조 데이터는 256-계조의 디스플레이가 가능하다면, 상기 9비트의 계조 데이터는 512-계조의 디스플레이가 가능하다.

구체적으로, 프레임 메모리(510)는 입력되는 한 프레임만큼의 원시 계조 데이터(G_n)를 저장한다. 프레임 메모리(510)는 일례로 상기 현재 프레임의 원시 계조 데이터(G_n)가 입력됨에 따라, 기저장된 이전 프레임의 원시 계조 데이터(G_{n-1})를 출력하고, 상기 현재 프레임의 원시 계조 데이터(G_n)를 저장하는 SDRAM이다.

데이터 보정부(520)는 일종의 룩업 테이블(LUT) 형태로 정의되어, 이전 프레임에 비해 현재 프레임의 계조가 변할 때 목표 화소 전압보다는 높거나 낮은 데이터 전압이 출력되도록 제어하는 다수의 보정 계조 데이터($G'n$)들을 저장한다. 여기서, 상기 보정 계조 데이터($G'n$)들은 액정의 라이징 타임이나 폴링 타임을 최적화할 수 있는 데이터이다.

구체적으로, 데이터 보정부(520)는 이전 프레임의 원시 계조 데이터(G_{n-1})와 현재 프레임의 원시 계조 데이터(G_n)가 동일한 경우에는 보정하지 않으나, 이전 프레임의 원시 계조 데이터(G_{n-1})가 블랙 계조에 대응하고, 현재 프레임의 원시 계조 데이터(G_n)가 밝은 계조 또는 화이트 계조에 대응하는 계조라면 상기 블랙 계조보다는 높은 계조가 형성될 수 있도록 보정 계조 데이터($G'n$)를 출력한다.

즉, 현재 프레임의 원시 계조 데이터(G_n)와 이전 프레임의 원시 계조 데이터(G_{n-1})와의 비교를 통해 오버슈트(over shoot) 과형 형성을 위한 보정 계조 데이터($G'n$)를 출력한다. 또한, 이전 프레임의 원시 계조 데이터(G_{n-1})가 화이트 계조에 대응하고, 현재 프레임의 계조 데이터(G_n)가 어두운 계조 또는 블랙 계조에 대응하는 계조라면 상기 화이트 계조보다는 낮은 계조가 형성될 수 있도록 언더슈트(under shoot) 과형 형성을 위한 보정 계조 데이터($G'n$)를 출력한다.

계조 확장부(530)는 데이터 보정부(520)로부터 제공되는 보정 계조 데이터($G'n$)와 보상 데이터를 합산하여 확장 계조 데이터($G''n$)를 데이터 드라이버부(300)에 출력한다. 상기한 도 2에서 설명한 바와 같이, 그래픽 콘트롤러 등으로부터 제공되는 원시 계조 데이터 또는 데이터 보정부(520)로부터 출력되는 상기 보정 계조 데이터($G'n$)가 256-계조 레벨의 디스플레이가 가능한 계조 데이터(즉, 2^8)로 입력되면, 데이터 드라이버부(300)에 출력되는 상기 확장 계조 데이터($G''n$)는 512-계조 레벨의 디스플레이가 가능한 계조 데이터(즉, 2^9)를 출력한다.

도면상에서는 타이밍 제어부(500)가 원시 계조 데이터를 입력받아 상기 확장 계조 데이터($G''n$)를 출력하는 기능을 갖는 것을 도시하였으나, 상기한 확장 계조 데이터($G''n$)를 출력하는 기능을 별도의 스탠드 얼론(Stand-alone) 유닛으로 분리할 수도 있고, 외부의 그래픽 카드나 데이터 드라이버부 등에 상기 기능이 통합되도록 구현할 수도 있다.

이상에서 설명한 바와 같이, 액정 표시 장치를 오프 상태에서 온 상태로 또는 온 상태에서 오프 상태로 구동하는 것과 같이 블랙 계조 또는 어두운 계조에서 풀-화이트 계조로 데이터가 급격히 변환할 때 상기 풀-화이트 계조보다 높은 전압의 오버슈트 과형을 발생시킬 수 있으므로 액정 패널에 구비되는 액정층의 응답 속도를 고속화할 수 있다. 또는 화이트 계조 또는 밝은 계조에서 풀-블랙 계조로 데이터가 급격히 변환할 때 상기 풀-블랙 계조보다 낮은 전압의 언더슈트 과형을 발생시킬 수 있으므로 액정 패널에 구비되는 액정층의 응답 속도를 고속화할 수 있다.

이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 액정 재료를 변경하지 않고서도 회로 구동을 통해 응답 속도를 고속화시킬 수 있다. 즉, 액정 표시 장치의 구동시, 블랙 계조에서 화이트 계조로 또는 그 역으로 계조 변경을 위해서는 일반적으로 액정의 재료적 접근이 필요하고, 이에 따라 장기간의 액정 재료의 개발과 함께 신뢰성을 포함한 특성 검증 작업 등이 필요한 반면, 본 발명에 따른 단기간에 가능한 드라이버 IC나 타이밍 제어부의 설계만을 필요하기 때문에 효과적인 선택이 될 수 있다.

또한, 실제로 액정의 응답 속도가 느려서 동화상 구현시 느낄 수 있는 화면의 끌림 문제를 개선할 수 있다.

(57) 청구의 범위

청구항 1.

현재 프레임의 데이터가 입력됨에 따라, 액정의 응답 속도를 고속화하기 위해 이전 프레임의 데이터와의 비교를 통해 보정 데이터를 출력하되, 확장된 계조 범위의 보정 데이터를 출력하는 타이밍 제어부;

스캔 신호를 순차적으로 출력하는 스캔 드라이버부;

상기 보정 데이터에 대응한 데이터 전압을 출력하는 데이터 드라이버부; 및

상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 라인과 데이터 라인간에 형성된 스위칭 소자를 구비한 액정 패널을 포함하는 액정 표시 장치.

청구항 2.

제1항에 있어서, 상기 타이밍 제어부는 현재 프레임의 데이터가 입력됨에 따라 확장된 계조로 디스플레이 가능하도록 확장 데이터를 생성하고, 상기 현재 프레임의 확장 데이터와 이전 프레임의 확장 데이터를 고려하여 상기 보정 데이터를 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제2항에 있어서, 상기 타이밍 제어부는,

상기 현재 프레임의 데이터에 의해 디스플레이 가능한 계조보다 큰 계조 범위의 확장 데이터를 출력하는 계조 확장부;

상기 확장 데이터를 저장하는 프레임 메모리; 및

상기 이전 프레임의 확장 데이터 및 현재 프레임의 확장 데이터를 고려하여 상기 보정 데이터를 출력하는 데이터 보정부를 포함하는 액정 표시 장치.

청구항 4.

제3항에 있어서, 상기 계조 확장부는 상기 제1 보정 데이터와 보상 데이터를 합산하여 상기 제2 보정 데이터를 생성하는 합산부인 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제3항에 있어서, 상기 현재 프레임의 데이터의 비트 수는 8비트이고, 상기 확장 데이터의 비트 수는 9비트이며, 상기 보정 데이터의 비트 수는 9비트인 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제1항에 있어서, 상기 타이밍 제어부는 현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하고, 상기 제1 보정 데이터에 의해 디스플레이 가능한 계조보다 큰 계조 범위의 제2 보정 데이터를 상기 보정 데이터로 하여 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제6항에 있어서, 상기 타이밍 제어부는,

이전 프레임의 데이터를 저장하는 프레임 메모리;

상기 이전 프레임의 데이터 및 현재 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하는 데이터 보정부; 및

상기 제1 보정 데이터를 근거로 상기 제2 보정 데이터를 출력하는 계조 확장부를 포함하는 액정 표시 장치.

청구항 8.

제7항에 있어서, 상기 현재 프레임의 데이터의 비트 수는 8비트이고, 상기 제1 보정 데이터의 비트 수는 8비트이며, 상기 제2 보정 데이터의 비트 수는 9비트 또는 10비트인 것을 특징으로 하는 액정 표시 장치.

청구항 9.

제6항에 있어서, 상기 타이밍 제어부는 외부로부터 제공되는 8비트의 원시 화상 데이터를 9비트 또는 10비트의 보정 화상 데이터로 변환하여 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 10.

제9항에 있어서, 상기 데이터 드라이버부는 상기 9비트 또는 10비트의 보정 화상 데이터를 데이터 전압으로 변환하여 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 11.

다수의 게이트 라인과, 상기 게이트 라인과 절연되어 교차하는 다수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 갖고서 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에서,

- (a) 상기 게이트 라인에 스캔 신호를 순차적으로 공급하는 단계;
- (b) 외부로부터 입력되는 현재 프레임의 데이터의 비트수를 확장하여 확장 데이터를 생성하는 단계;
- (c) 현재 프레임의 확장 데이터와 이전 프레임의 확장 데이터를 고려하여 보정 데이터를 생성하는 단계; 및
- (d) 상기 보정 데이터에 대응하는 데이터 전압을 상기 데이터 라인에 공급하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 12.

제13항에 있어서, 상기 보정 데이터의 비트수는 상기 입력되는 데이터의 비트수보다 많은 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 13.

다수의 게이트 라인과, 상기 게이트 라인과 절연되어 교차하는 다수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 갖고서 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에서,

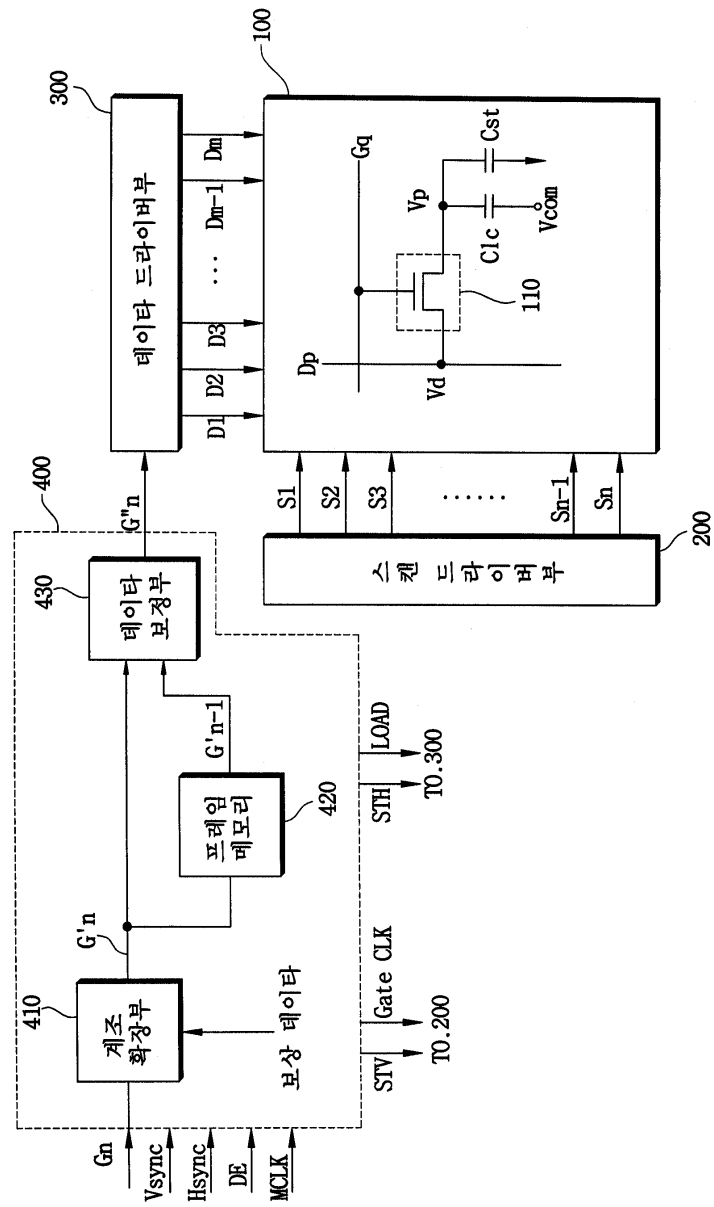
- (a) 상기 게이트 라인에 스캔 신호를 순차적으로 공급하는 단계;
- (b) 현재 프레임의 데이터와 이전 프레임의 데이터를 고려하여 제1 보정 데이터를 생성하는 단계;
- (c) 상기 제1 보정 데이터에 보상 비트를 합산하여 제2 보정 데이터를 생성하는 단계; 및
- (d) 상기 제2 보정 데이터에 대응하는 데이터 전압을 상기 데이터 라인에 공급하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 14.

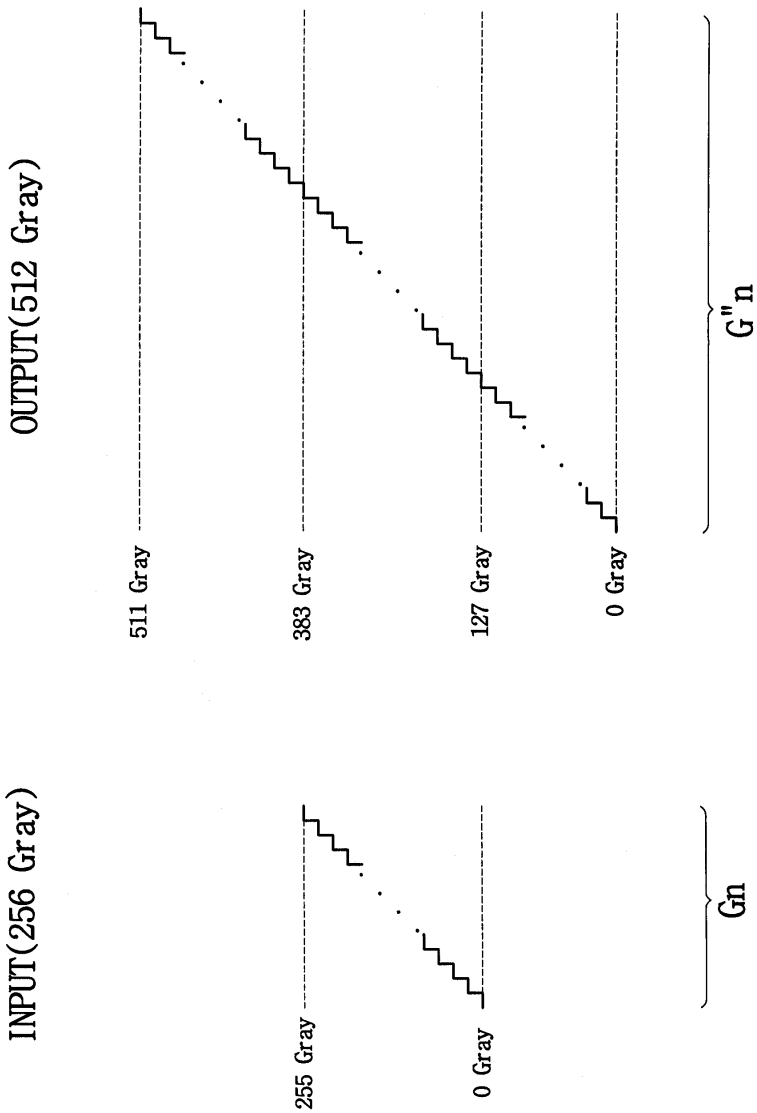
제13항에 있어서, 상기 제2 보정 데이터의 비트수는 상기 제1 보정 데이터의 비트수보다는 많은 것을 특징으로 하는 액정 표시 장치의 구동 방법.

도면

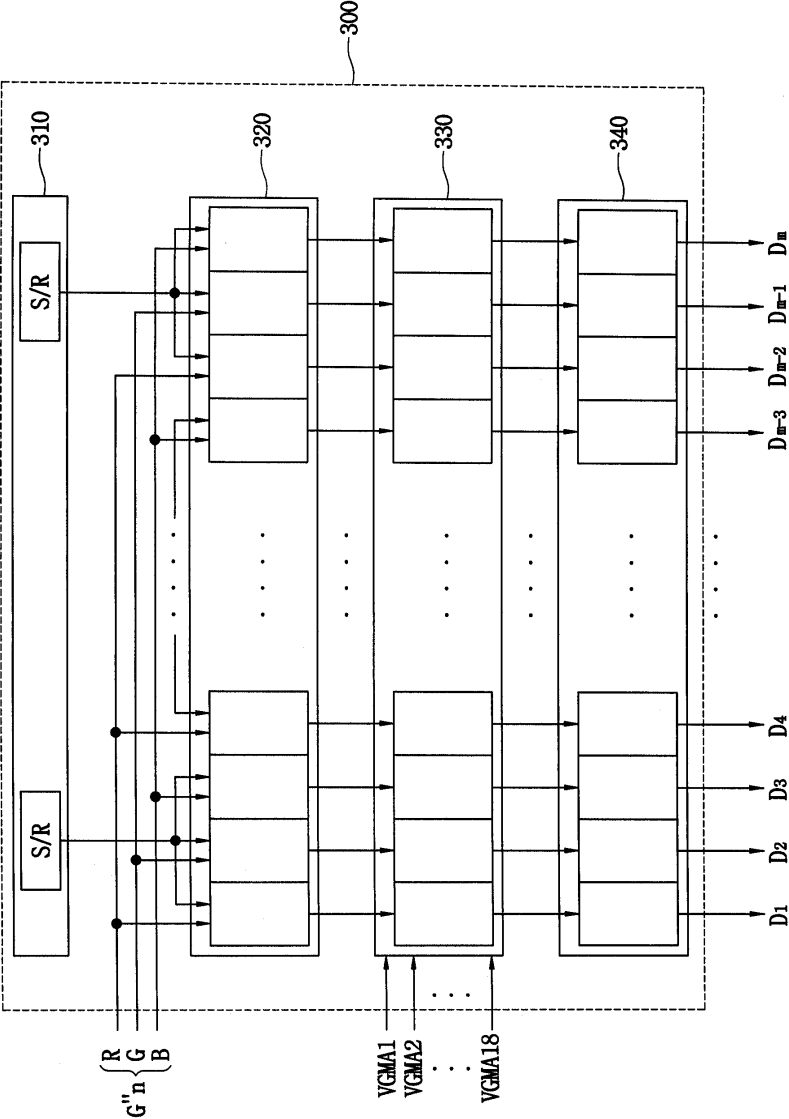
도면1



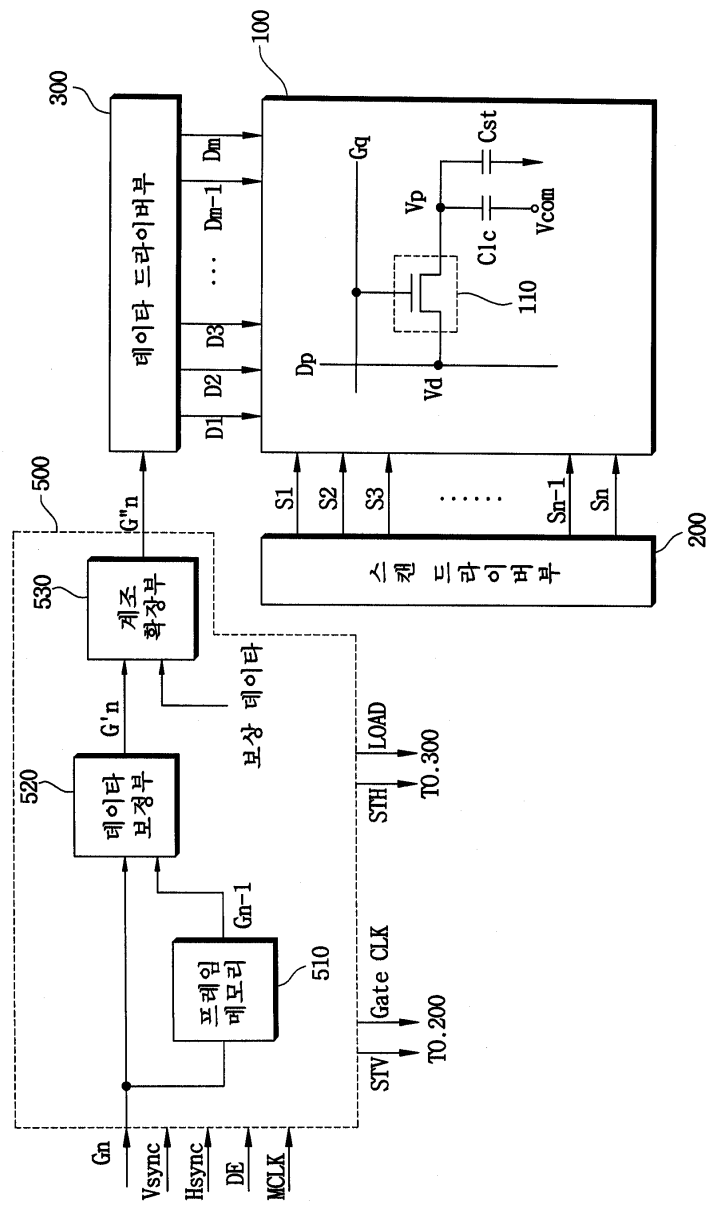
도면2



도면3



도면4



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020050015338A	公开(公告)日	2005-02-21
申请号	KR1020030054117	申请日	2003-08-05
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MOON HOISIK		
发明人	MOON,HOISIK		
IPC分类号	G09G3/36		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR100951909B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种液晶显示装置及其驱动方法，用于在以高灰度等级的全高等级或高等级的全低等级显示灰度时改善液晶的响应速度。当输入当前帧数据时，定时控制器通过与前一帧的数据比较输出校正数据，以便增加液晶的响应速度，并输出扩展的灰度范围的校正数据。扫描驱动器部分将扫描信号顺序输出到液晶面板，数据驱动器部分将对应于校正数据的数据电压输出到液晶面板。因此，即使前一帧显示黑色等级并显示当前帧的全白等级，也可以通过扩展由等级数据显示的等级范围来增加全白等级数据的响应速度。1 指数方面 LCD，响应速度，加速，全白，全黑，校正，位数

