(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. 7
G02F 1/1362

(11) 공개번호 특2003-0038345
(43) 공개일자 2003년05월16일

(21) 출원번호 10-2002-0051367
(22) 출원일자 2002년08월29일

(30) 우선권주장 JP-P-2001-00341369 2001년11월07일 일본(JP)

(71) 출원인 가부시키가이샤 히타치세이사쿠쇼
일본 도쿄토 치요다쿠 간다스루가다이 4쪼메 6반치

(72) 발명자 오노기꾸오
일본지바껭모바라시모바라716-1

오께류따로
일본지바껭모바라시하야노3550

오찌아이다까히로
일본지바껭모바라시하야노3550

이마야마히로따까
일본지바껭모바라시오시비705-30

(74) 대리인 장수길
구영창

심사청구 : 있음

(54) 액티브 매트릭스형 액정 표시 장치

요약

빗살 모양 전극의 투명 화소 전극의 하부에 절연막을 사이에 두고 불투명한 화소 전극, 다시 그 하부에 공통 전극을 배치하고, 상기 공통 전극과 불투명한 금속 전극 사이에 보유 용량을 형성한다. 화소를 4개 이상으로 분할하는 경우, 그 화소 전극과 공통 전극의 간격을 1화소 내에서 부등 피치 사이즈, 부등 전극 폭으로 함으로써 안정 동작으로 선명한 IPS 액정 표시 장치를 얻는다.

대표도

도 1

색인어

액정층, 드레인 배선, 게이트 배선, 화소 전극, 보유 용량

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 화소의 주요부 평면도.

도 2는 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 2-2'선을 따라 취한 화소의 주요부 단면도.

도 3은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 3-3'선을 따라 취한 화소의 주요부 단면도.

도 4는 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 4-4'선을 따라 취한 화소의 주요부 단면도.

도 5는 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 5-5'선을 따라 취한 화소의 주요부 단면도.

도 6은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 화소에서 게이트 배선, 드레인 배선 및 투명 화소 전극, 투명 공통 전극의 레이어만을 도시한 평면도.

도 7은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 화소에서 드레인 배선 및 투명 화소 전극, 투명 공통 전극, 금속 화소 전극, 전극 패드의 레이어만 을 도시한 평면도.

도 8은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 TFT 기판의 제1 포토 공정 후까지의 제조 방법을 설명하기 위한 단면도.

도 9는 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 TFT 기판의 제2 포토 공정 후까지의 제조 방법을 설명하기 위한 단면도.

도 10은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 TFT 기판의 제3 포토 공정 후까지의 제조 방법을 설명하기 위한 단면도.

도 11은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 TFT 기판의 제4 포토 공정 후까지의 제조 방법을 설명하기 위한 단면도.

도 12는 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 TFT 기판의 제5 포토 공정 후까지의 제조 방법을 설명하기 위한 단면도.

도 13은 TFT 유리 기판과 CF 유리 기판을 접착한 LCD 셀의 전체 평면도.

도 14는 LCD 셀에 PCB 기판과 TAB를 접속한 전체 평면도.

도 15는 LCD 셀의 TAB와 드레인측 인출 단자부 부근의 단면도.

도 16은 TFT-LCD의 개략적인 등가 회로를 도시하는 평면도.

도 17은 TFT-LCD의 화소의 구동 파형을 도시하는 타이밍차트.

도 18은 본 발명의 모듈 구성의 일례를 나타내는 설명도.

도 19는 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 평면도.

도 20은 본 발명의 다른 실시예를 나타내는 TFT 액정 표시 장치의 화소의 금 속 화소 전극과 공통 전극의 패턴을 도시하는 평면도.

도 21은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 평면도.

도 22는 본 발명의 다른 실시예에서의 인접하는 드레인선 사이를 가로 지르는 단면의 투과율 분포.

도 23은 본 발명의 다른 실시예를 나타내는 TFT 액정 표시 장치의 화소의 평면도.

도 24는 본 발명의 다른 실시예에서의 인접하는 드레인선 사이를 가로 지르는 단면의 투과율 분포, 도 23의 24-24'의 선을 따라 취한 주요부 단면도.

도 25는 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 25-25'선을 따라 취한 주요부 단면도.

도 26은 본 발명의 일 실시예에 따른 TFT 액정 표시 장치의 7-7'선을 따라 취한 화소의 주요부 단면도.

도 27은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 평면도.

도 28은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 평면도.

도 29는 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 BM과 CF의 배치를 설명하는 평면도.

도 30은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 BM과 CF의 배치를 설명하는 평면도.

도 31은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 BM과 CF의 배치를 설명하는 평면도.

도 32는 본 발명의 일 실시예에 따른 편광판과 초기 배향 방향의 관계를 설명하는 도면.

도 33은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 평면도.

도 34는 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 34-34'선을 따라 취한 주요부 단면도.

도 35는 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 BM과 CF의 배치를 설명하는 평면도.

도 36은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 BM과 CF의 배치를 설명하는 평면도.

도 37은 본 발명의 다른 실시예에 따른 반도체층과 DL의 접속을 도시하는 도면.

도 38은 본 발명의 다른 실시예에 따른 반도체층과 DL의 접속을 도시하는 도면.

도 39는 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소의 평면도.

도 40은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소와 CF의 배치를 설명하는 평면도.

도 41은 본 발명의 다른 실시예에 따른 TFT 액정 표시 장치의 화소와 CF의 배치를 설명하는 평면도.

<도면의 주요 부분에 대한 부호의 설명>

BM : 블랙 매트릭스

CJ : 커넥터부

CL : 공통 배선

CPAD : 검사 패드

CPM : 공통 금속 전극

CPT : 공통 투명 전극

CNT1 : 드레인 배선과 Si 아일런드를 연결하는 컨택트홀

CNT2 : 화소 금속 전극과 Si 아일런드를 연결하는 컨택트홀

CNT3 : 공통 배선과 전극 패드를 연결하는 컨택트홀

CNT4 : 공통 투명 전극과 전극 패드를 연결하는 컨택트홀

CNT5 : 화소 금속 전극과 투명 화소 전극을 연결하는 컨택트홀

CPM : 공통 금속 전극

CPT : 공통 투명 전극

DDC : 유리 기판 상의 드레인 분할 회로

DL : 드레인 배선

EPX : 에폭시 수지

CF : 컬러 필터층

FIL : 컬러 필터층

FPAS : 유기 보호막

GFPC : 게이트 FPC

GI : 게이트 절연막

GL : 게이트 배선

GLS1 : TFT 유리 기판

GLS2 : CF 유리 기판

IDC : 외장된 드레인 회로

INJ : 봉입구

ILI : 층간 절연막

LC : 액정(분자)

LCB : 도광판

MDL : 모듈

OC : 컬러 필터의 오버코트막

OLI : 배향막

PAD : 패드 전극

PAS : 보호 절연막

POL : 편광판

PSI : p-Si 아일런드

PSI(p) : p형 p-Si 반도체층

PSI(n^+) : n^+ 형 p-Si 반도체층

RM : 반사판

SPB : 확산 필름

SPC : 지주

SHD : 실드 케이스

SPM : 화소 금속 전극

SPT : 화소 투명 전극

SSC : 전원, 컨트롤 회로

TCP : 테이프 캐리어 패키지

ULS : 기초 절연막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 박막 트랜지스터(TFT) 방식 등의 액티브 매트릭스형 액정 표시 장치 및 그 제조 방법에 관한 것이다.

액정 표시 장치는 박형, 경량, 저소비 전력이라는 특장을 살려, 퍼스널 컴퓨터로 대표되는 정보 기기나 휴대형의 정보 단말기나 휴대 전화, 디지털 카메라나 카메라 일체형 VTR 기기 등의 비주얼 기기의 화상 정보, 문자 정보의 표시 기기로 서 폭넓게 이용되고 있다. 최근, DVD의 등장, 대용량 자기 드라이브의 급속한 진화에 의한 대용량 미디어의 보급이나 BS 디지털 방송의 개시에 수반하여, 퍼스널 컴퓨터와 영상 디지털 미디어의 융합이 진행되고 있으며, 이러한 용도에 대응할 수 있는 고화질의 화상 표시 장치에 대한 요구가 강해지고 있다. 액정의 상하 기판 사이의 액정 간극(갭)에 횡전계를 인가하는 인플레인 스위칭(IPS) 모드의 액정 디스플레이는, 이러한 높은 화질에 대한 요구를 만족시키는 것이 가능한 표시 방식인 것이 인정되고 있고, 그 화질의 한층 더한 개선을 위해 다양한 개량이 이루어져 왔다.

한편, 휴대 전화, 휴대 정보 단말기의 보급에 수반하여, 소비 전력이 매우 작은 중소형의 액정 표시 장치에 대한 요구도 강해지고 있다.

IPS 모드의 액정 표시 장치에서는, 특개평7-36058호에 개시되어 있는 바와 같이, 절연막을 사이에 두고 2층의 금속 전극 사이에 발생하는 횡전계에 의해 액정을 스위칭하는 방식이 가장 일반적이다. 이러한 구조의 결점으로서, 통상의 TN 방식의 표시 장치에 비해, 화소 개구율을 크게 하는 것이 곤란하여, 광 이용 효율이 낮다고 하는 결점이 있다. 이것을 보완하기 위해, 백 라이트 휘도를 증대시켜야만 하기 때문에, LCD 모듈 전체로서 노트북 타입의 퍼스널 컴퓨터나 휴대 단말기에 요구되는 저소비 전력화는 곤란하였다.

이러한 문제를 해결하기 위해, 특개평9-230378호에서는, 유기계의 수지 상에 화소 전극 및 공통 전극을 상기 수지에 개구한 관통 홀을 통해 배치시키는 방식이 제안되어 있다.

또한 스위칭시키기 위한 능동 소자로서, 비정질 실리콘을 이용한 TFT 이외에, 폴리실리콘을 이용한 TFT가 알려져 있다.

발명이 이루고자 하는 기술적 과제

IPS형 액정 표시 장치에서는, TN보다 개구율이 낮고 고개구율화가 필요하다는 과제가 있다. 또한 영상 디지털 미디어 대응을 위한 고휘도화의 실현이라는 과제가 있다. 또한, 저소비 전력화의 과제도 있다.

또한 발명자들은, 화소 전극이나 공통 전극의 일부를 예를 들면 인듐 주석 산화물(ITO) 등의 투명 도전체로 구성한 경우, 그 전극단으로부터 일정 폭은 광이 투과하여 실질적 개구율(투과율)을 향상시킬 수 있지만, 액정 재료를 포지티브형으로 한 경우, 전계 인가에 의해 단부의 액정 분자가 기판면에 대하여 일어나 투과광에 대하여 경사 성분을 가짐으

로써, 시야각이 좁아져, 넓은 시야각이라는 IPS형의 특징이 손상된다고 하는 새로운 과제를 발견하였다.

또한 본원에서는, 고휘도화 대응 시의 반도체 소자에의 광 조사량의 증대에 의해 발생하는 TFT 오프 시의 누설 전류 증가를 억제해야 하는 과제도 있다.

이상의 과제의 하나 혹은 복수를 해결하는 것이 본원의 목적이다. 그 목적 중 몇 개를 상세히 나타내면, 제1 목적은 저온 폴리실리콘 TFT를 화소 TFT에 이용한 IPS 방식의 액정 표시 장치에서, 개구율(투과율)을 떨어뜨리지 않고 보유 용량을 증가 배치시킨 TFT 액정 표시 장치를 제공하는 것에 있다. 또한 제2 목적은 IPS 방식의 액정 표시 장치에서, 유기 수지 상에 화소 전극 혹은 공통 전극을 배치한 경우, 화소 분할이 4분할 이상으로 개구율(투과율)을 상승시키거나, 혹은 보유 용량을 증가시키는 TFT 액정 표시 장치를 제공하는 것에 있다. 또한 제3 목적은 넓은 시야각 특성과 저전압 구동을 양립시킬 수 있는 TFT 액정 표시 장치를 제공하는 것에 있다.

본원의 다른 목적 및 해결할 과제는, 본원 명세서에서 명백해질 것이다.

발명의 구성 및 작용

본 발명에 의한 과제를 해결하기 위한 수단의 주된 예를 들면, 이하와 같다.

(수단 1)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며, 상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극 배선과, 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서, 상기 드레인 배선 상에 절연막을 사이에 두고 형성된 공통 전극과, 이 공통 전극과 동일한 층에 형성된 층을 갖는 빗살 형상의 화소 전극을 갖고, 이 화소 전극의 빗살 형상부의 적어도 하나는 다층으로 구성되며, 이 화소 전극 중 하층의 화소 전극과 상기 공통 전극 배선층에 의해 보유 용량을 형성한다.

(수단2)

수단 1에서, 상기 공통 전극 배선은 상기 게이트 배선과 거의 평행하게 형성 되고, 상기 공통 전극과 상기 공통 전극 배선은 상기 절연막을 포함하는 절연막의 개구부를 통해 접속되어 있다.

(수단 3)

수단 1 혹은 수단 2에서, 상기 하층의 화소 전극은 상기 화소 전극의 다른층과 절연막을 통해 구성된다.

(수단 4)

수단 1 내지 수단 3 중 어느 하나에서, 인접하는 드레인 배선간의 횡단선을 따르는 주투과부를 1화소 내에서 적어도 4개 이상 갖고, 화소 내에 상기 드레인선 상의 공통 전극과 상기 공통 전극 배선이 접속되는 관통 홀부를 가지며, 이 화소 내의 상기 관통 홀부로부터 먼 측의 드레인선에 가까운 측의 화소 전극이 상기 보유 용량을 형성한다.

(수단 5)

수단 1 내지 수단 4에서, 상기 박막 트랜지스터는 폴리실리콘으로 구성되고, 상기 보유 용량의 절연막은 상기 박막 트랜지스터의 게이트 배선을 피복하는 무기 절연막이다.

(수단 6)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며, 상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서, 상기 절연막 상에 동일한 층에서 형성된 공통 전극과 화소 전극을 갖고, 이 공통 전극과 이 화소 전극 사이의 간극에 절연막을 통해 평면적으로 중첩되는 부분을 가지며 상기 공통 전극

혹은 상기 화소 전극과 동일 전위가 인가된 금속 전극을 갖는다.

(수단 7)

수단 6에서, 상기 절연막 상에 배치된 화소 전극 및 공통 전극의 패턴 단부를 투명 전극으로 구성한다.

(수단 8)

수단 6에서, 상기 절연막을 아크릴 등의 유기계 절연막으로 구성한다.

(수단 9)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며, 상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서, 인접하는 드레인 배선간의 1화소 영역이, 상기 드레인 배선간에서 적어도 4개 이상으로 분할된 개구부를 갖고 있으며, 상기 분할된 각 개구부의 폭을 이 개구부의 양측의 전극의 폭의 합의 순으로 구성한다.

(수단 10)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 갖고, 상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과 공통 전극 배선과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서, 인접하는 드레인 배선간의 1화소 영역이, 상기 드레인 배선간에서 적어도 4개 이상으로 분할된 개구부를 갖고 있으며, 상기 드레인 배선 상에 절연막을 사이에 두고 형성된 공통 전극과, 빗살 형상이며 또한 이 공통 전극과 동일한 층에 형성된 층을 갖는 화소 전극을 갖고, 이 화소 전극의 적어도 하나는 다층으로 구성되며, 이 다층 중 하층의 화소 전극과 상기 공통 전극 배선층에 의해 보유 용량이 형성되어 있고, 이 보유 용량을 형성한 화소 전극과, 이 화소 전극에 인접하는 드레인 배선 상의 공통 전극 사이의 개구부 폭을 다른 개구부 폭보다 넓게 한다.

(수단 11)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며, 상기 복수의 게이트 배선 및 드레인 배선으로 둘 러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서, 상기 인접하는 드레인 배선 사이에 위치하는 1화소 영역이 드레인 배선간에서 4분할 이상으로 된 개구부를 갖고, 이 4분할된 개구부의 폭 각각을 서로 다르게 한다.

(수단 12)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며, 상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서, 드레인 배선 상에 절연막을 통해 그 상부에 공통 전극을 갖고, 이 공통 전극과 동일한 층에서 또한 이 공통 전극보다 폭이 좁은 투명 도전체에 의한 화소 전극을 가지며, 이 화소 전극의 폭 방향의 단부가 상기 절연막의 하부에 배치되고 또한 이 화소 전극과 동일한 전위가 인가된 금속 전극으로 차광한다.

(수단 13)

수단 12에서, 상기 투명 도전체에 의한 화소 전극의 폭보다 상기 금속 전극 폭을 넓게 한다.

(수단 14)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며, 상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서, 인접하는 드레인 배선간의 1화소 영역이, 상기 드레인 배선간에서 적어도 4개 이상으로 분할된 개구부를 갖고 있으며, 상기 개구부의 폭은 적어도 2개 이상의 서로 다른 폭을 갖고, 이 개구부의 양측의 전극의 폭의 합이 넓은 개구부의 폭이 상기 양측 전극의 폭의 합이 좁은 개구부의 폭보다 넓게 한다.

(수단 15)

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고, 상기 제1 기판 상에는 복수의 게이트 배선과, 이 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며, 상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡 전계형의 액정 표시 장치로서, 드레인 배선 상에 절연막을 통해 그 상부에 공통 전극을 갖고, 이 공통 전극과 동일한 층에서 또한 이 공통 전극보다 폭이 좁은 투명 도전체에 의한 화소 전극을 가지며, 이 화소 전극의 길이 방향의 단부가 상기 절연막의 하부에 배치되고 또한 이 화소 전극과 동일한 전위가 인가된 금속 전극으로 차광한다.

본 발명의 또 다른 수단은 예를 들면 이하와 같다.

본 발명의 제1 목적을 달성하는 수단은, IPS형 표시 장치에서, 표시용 전계의 형성부로 되는 가늘게 연장되는 화소 전극과, 이 화소 전극과 절연막을 사이에 두고 중첩된 공통 전극 전위부를 형성하고, 이 가늘게 연장되는 화소 전극과 공통 전극 전위부 사이에 보유 용량을 형성하는 것에 있다.

상기 보유 용량의 공통 전극은 상기 화소 전극에 대하여, 한쪽 절연막을 통해 하부로 연장되고, 또한 다른쪽 절연막을 통해 상부로 연장됨으로써, 보유 용량 증가를 더 도모할 수 있다.

상기 화소 전극의 다른쪽 절연막을 통해 상부로 연장되는 공통 전극을 투명 전극으로 하고, 상기 연장되는 화소 전극의 적어도 한쪽 단부를 피복하여 돌출시킴으로써 개구율을 희생시키지 않고 보유 용량의 증가가 실현된다.

또한, 드레인선 상의 공통 전극과 드레인선보다 하층의 공통 전극 혹은 기준 신호선 사이를 관통 홀로 접속하는 접속 영역을 갖고, 1화소 영역에 4개 이상의 빗살 모양의 개구부를 갖는 구성에서, 상기 접속 영역과 반대측의 빗살 형상의 화소 전극과 공통 전극으로 보유 용량을 구성함으로써 달성된다.

본 발명의 제2 목적을 달성하는 수단은, IPS 표시 장치의 주개구 영역이 4개 이상 존재하는 구성에서, 상기 주투과부의 액정을 구동하기 위한 전위로서 드레인선 상의 공통 전극의 전위, 상기 공통 전극과 연결된 드레인선 상을 피복하지 않는 공통 전극의 전위, 드레인선 상의 공통 전극과 동일한 층의 화소 전극의 전위를 형성하는 것이다. 상기 공통 전극, 상기 화소 전극의 적어도 한쪽이나, 양방이 투명 전극인 것에 의해 그 효과가 높아진다. 또한 본 발명의 제2 목적을 달성하는 수단은, 인접하는 드레인선 사이의 IPS 표시 장치의 광 투과 영역을 4개 이상으로 하는 경우, 이 투과 영역의 폭을 전부 다르게 한 것이다. 특히, 투과 영역 양측의 빗살 모양의 폭의 합의 역순으로 투과 영역의 폭을 구성함으로써, 실효적인 투과율을 최대로 할 수 있다. 또한, 화소 전극의 폭으로서는, 상기 빗살 모양 중에서도 보유 용량을 구성한 부분의 빗살 모양 폭을 넓게 설정함으로써 용량의 최대화도 실현한다. 드레인선 상에 절연막을 사이에 두고 상부에 형성된 공통 전극과, 보유 용량을 형성한 화소 전극 빗살 모양의 간격을 가장 넓게 형성함으로써, 제2 목적을 최대한 달성할 수 있다.

본 발명의 제3 목적을 달성하는 수단은, 절연막 상에 배치된 화소 전극 혹은 공통 전극의 적어도 한쪽이 투명 전극에 의해 구성되고, 또한 연장되는 빗살 모양 의 적어도 한쪽 단부가, 상기 투명 전극으로부터 절연막을 사이에 두고 하층에 배치된 전극과 중첩부를 가지며, 이 전극이 상기 투명 전극과 동일 전위가 인가된 차광 금속 전극으로 차광되어 있는 것에 의해 실현된다.

본 발명의 또 다른 수단은 이하의 발명의 실시 형태 중에서 명백해질 것이 다.

본 발명의 특징을 나타내는 대표적인 구조를 이하 실시예에 의해 설명한다.

(실시예 1)

도 1 도 5는 본 발명의 일 실시예의 액정 표시 장치에 따른 화소의 평면 및 단면도이다. 도 2, 도 3, 도 4, 도 5는 각

각 도 1에서의 2-2', 3-3', 4-4', 5-5'로서 일점쇄선으로 나타낸 절단선을 따라 취한 단면을 도시한다. 도면에서는 절단부를 알기 쉽게 하기 위해, 숫자를 ○로 둘러싸서 절단부를 표시하고 있다. 또한 도면은 설명용으로 주요부를 기재한 것으로, 배향막이 생략되어 있는 도면도 있다. 또한 대향 기판측의 구성도 생략되어 있는 도면도 있다. 이하, 순서대로 설명한다.

도 1은 화소의 모식 평면 패턴을 도시한다. 인접하는 게이트 배선 GL, 인접하는 드레인 배선 DL로 둘러싸여 1화소를 구성한다. 게이트 배선 GL은 폴리실리콘 PSI로 구성된 TFT의 게이트 전극으로서도 작용하며, TFT를 온시키는 전압을 공급한다. 드레인선은 폴리실리콘 PSI로의 전류를 공급하는, 즉 상기 게이트 전압 GL이 온 전압을 공급한 타이밍에서 인가된 영상 전압(드레인 전압)을 1화소의 액정 용량, 보유 용량에 급전하고, 결과적으로 금속 화소 전극 SPM 및 이것에 연결된 투명 화소 전극 SPT의 전위가 영상 전위로 된다.

상기 전류의 흐름은 드레인 배선 DL로부터 제1 컨택트홀 CNT1을 통해 폴리실리콘 PSI로 이어지고, 이 폴리실리콘 내의 전류는 제2 컨택트홀 CNT2를 통해 금속 화소 전극 SPM으로 흐른다. 또한 금속 화소 전극 SPM으로부터 제5 컨택트홀 CNT5 를 통해 절연막 상의 투명 화소 전극 SPT에 이른다.

도 1에서는, DL과 PSI의 컨택트홀 CNT1의 주위에서 DL을 국부적으로 굵게 구성하였다. 이에 의해, CNT1의 접속 저항의 저감과 안정된 컨택트가 실현된다. 물론, 컨택트가 정상적으로 이루어지면 DL의 굵기는 동일해도 된다.

화소 전극과 함께 액정 용량 혹은 보유 용량을 구성하는 다른 한쪽 전극의 공통 전극 전위는 이하의 경로를 갖고 인가된다. 인접하는 게이트 배선 사이의 거의 중앙에 배치된 공통 전극 배선 CL에 우선 공통 전위가 인가된다. 이 전위는, 프레임마다 교류화되는 화소 전위의 거의 중점 전위가 설정된다(도 17에서 재차 상세를 설명한다). 상기 공통 전극 배선의 전위는, 우선 제3 컨택트홀 CNT3을 통해 전극 패드 PAD에 연결된다. 또한 상기 전극 패드는 상부의 절연막을 통해, 드레인 배선 DL, 게이트 배선 GL을 피복하는 투명 공통 전극 CPT에 최종적으로 전위를 공급한다. 이 화소 전극 전위와 공통 전극 전위에 의해 액정 용량 혹은 보유 용량이 구성됨과 함께, 이 전위간의 전위차에 의해 전계를 액정층 내에 발생시켜, 상기 드레인 배선 DL로부터 공급된 영상 전압과 상기 공통 전압으로 영상을 표시한다. 도 1에서의 주된 투과부는 2-2'선을 따른 4개의 개구부이다.

이하, 각 부의 구성을 단면도를 이용하여 상세히 설명한다. 도 2는 도 1의 2-2'선을 따라 취한 단면도로, 인접하는 드레인선 DL 사이의 1화소 영역을 가로 지르는 부분이다. 왜곡점 약 670℃의 무알칼리 TFT 유리 기판 GLS1 상에 막 두께 50㎚의 Si_3N_4 막과 막 두께 120㎚의 SiO_2 막으로 이루어지는 기초 절연막 ULS가 형성되어 있다. 기초 절연막 ULS는 TFT 유리 기판 GLS1로부터의 Na 등의 불순물의 확산을 방지하는 역할을 갖는다. 기초 절연막 ULS 상에는, SiO_2 로 이루어지는 게이트 절연막 GI가 성막되어 있다. GI막 상에는 예를 들면 Mo 혹은 MoW 등의 금속 공통 전극 CPM이 형성되어 있다. 이 금속 공통 전극 CPM은 도 1의 게이트 배선 GL, 공통 전극 배선 CL과 동일 공정, 동일 재료로 이루어지고, 상기 공통 전극 배선 CL로부터 분기되어 패터닝되어 있다.

상기 부재 전부를 피복하도록 SiO_2 로 이루어지는 층간 절연막 ILI가 형성되고, 층간 절연막 ILI 상에는 Ti/Al/Ti와 같이 3층 금속막으로 이루어지는 드레인 배선 DL이 형성되어 있다.

그 상층에는 막 두께 200㎚의 Si_3N_4 로 이루어지는 보호 절연막 PAS와 막 두께 2㎛의 아크릴계 수지를 주성분으로 하는 유기 보호막 FPAS로 피복되어 있다. 유기 보호막 FPAS 상에서는, 우선 드레인 배선 DL의 폭보다 넓고, 인듐-주석 산화물(ITO)로 이루어지는 투명 공통 전극 CPT가 형성되어 있다. 동일 공정, 동일 재료로 제작된 ITO로 이루어지는 투명 화소 전극 SPT도 상기 유기 절연막 FPAS 상에 형성되어 있다.

상기 설명 중, 배선 재료는 특별히 한정되는 것은 아니다.

주된 투과 영역은, (1) 드레인선 DL 상의 투명 공통 전극 CPT와 투명 화소 전극 SPT 사이, (2) 상기 투명 화소 전극 SPT와 도 1의 평면도에서 상하의 게이트 배선 GL로부터 공통 전극 배선 CL측으로 연장된 투명 공통 전극 CPT 사이, (3) 상 기 투명 공통 전극과 금속 공통 전극 CPM과 금속 화소 전극 SPM을 피복하도록 상기 유기 보호막 FPAS 상에 배치된 투명 화소 전극 SPT 사이, (4) 상기 투명 화소 전극 SPT와 드레인 배선 DL 상의 투명 공통 전극 CPT 사이의 4개의 영역이다. 상기 투명 화소 전극 SPT, 투명 공통 전극 CPT가 액정을 구동하는 전극이다.

한편, 액정 LC를 밀봉하는 대향 기판은 컬러 필터(CF) 기판 GLS2이다. CF 유리 기판 GLS2는, 액정측에 색 표시를 행하는 안료를 분산한 유기막 재료로 구성된 색 필터(FIL)가 그 화소마다 할당된 색에 따라, 청(B), 적(R), 녹(G)의 투과광을 표현하는 색 필터(적색에서는 FIL(R))로 되어 있다. 그 내측에는 유기 재료로 이루어지는 오버코트막 OC막이 형성되어 있다. OC막은 없어도 되지만, 평탄성을 향상시키는 목적에서는 있는 쪽이 바람직하다. CF 기판 GLS2 및 TFT 기판 GLS1의 액정 LC에 대하여 접하고 있는 면에는 배향막 OLI가 인쇄되어 소정의 러빙이 실시되어, 초기 배향 방향을 제어하고 있다. 또한 상기 CF 유리 기판 GLS2 및 TFT 유리 기판 GLS1의 외측 면에는 각각 편광판 POL이 부착된다. 이 편광판은 서로의 유리 기판 사이에서 편향축이 직교하는 소위 크로스니콜 상태가 형성되어 있다.

러빙 방향과 편광판의 각도의 관계를 도 32에 도시한다. 편광축의 한쪽 PD2는 GL과 같은 방향이고, 다른쪽 PD1은 GL과 직교하는 방향으로 되어 있다. 또한 러빙 방향 RD는 상하 기판 모두 GL과 직교하는 방향으로 하였다. 이에 의해 노멀 블랙 모드의 배치가 되고, 또한 도 1과 같은 굴곡 형상의 화소 패턴에 의해 멀티 도메인화을 행하고 있다. 물론, 비멀티 도메인인 경우에도 본원의 범위에 포함되며, 그 경우에도 편광판 배치가 크로스니콜로 되도록 하는 것이 필요하다.

본 단면 구조의 특징 중 하나는, 유기 절연막 FPAS 상의 투명 화소 전극 SPT 및 투명 공통 전극 CPT에 의해 액정 LC에 대하여, 1화소가 적어도 4분할된 개구(주된 투과 영역)를 갖는 것이다.

또한 다른 특징은, 투명 화소 전극 SPT의 빗살 모양의 형성 영역에서, 그 하부의 금속 화소 전극 SPM이 절연막 ILI를 통해 그 하부의 금속 공통 전극 CPM 사이에 보유 용량 Cstg를 구성하고 있는 점에 있다. 이 보유 용량 Cstg 영역은 금속 전극을 주체로 하여 형성되어 있기 때문에, 그 용량값을 증가시키면 개구율이 저하되는 문제가 있다. 도 1에 도시한 화소는 색 필터가 소위 세로 스트라이프이기 때문에, 인접하는 게이트선 GL 간격은 인접하는 드레인선 DL 간격의 3배이다. 따라서, 도 1에 도시한 드레인선 DL의 내측에서 개구부를 사이에 두고 드레인선 DL에 평행하여 연장되는 투명 화소 전극 SPT의 하부에 보유 용량 Cstg를 형성함으로써 개구율을 저하시키지 않고 큰 용량값을 형성할 수 있다.

또한 이 연장되는 보유 용량 Cstg는, 화소 내에서 투명 공통 전극 CPT와 공통 전극 배선 CL을 연결하는 전극 패드 PAD에 대하여, 먼 위치의 투명 화소 전극 SPT의 하부에 배치되는 것이 바람직하다. 이것은, TFT의 제2 컨택트홀 CNT2로부터 보유 용량 Cstg 하부로 연장되는 금속 화소 전극 SPM과 전극 패드 PAD는 동일 공정, 동일 재료로 구성되어 있기 때문에, 전극 패드 PAD에 대하여 먼 위치의 투명 화소 전극 SPT의 하부에 배치함으로써 레이아웃의 간섭을 피할 수 있어, 보유 용량 Cstg로서 보다 큰 값을 실현하는 것이 가능해진다.

도 3은 도 1의 3-3'의 선을 따라 취한 단면도이다. 본 단면도는 도 1의 평 면도에서 드레인 배선 DL 제1 컨택트홀 CNT1 TFT의 폴리실리콘층 PSI 제2 컨택트홀 CNT2 공통 전극 배선 CL 상에 형성된 전극 패드 PAD 제4 컨택트홀 CNT4와 투명 공통 전극 CPT의 접속 부분의 단면을 도시한다. 도 3의 단면도의 좌측은 TFT의 단면이다. 드레인 배선 DL, 금속 화소 전극 SPM을 소위 드레인 전극, 소스 전극으로 하고, 게이트 배선 GL을 게이트 전극으로 하여, 게이트 절연막 GI를 갖는 소위 MOS형 TFT이다. ULS 상에 p-Si층이 있고, 드레인 배선 DL 및 금속 화소 전극 SPM은 게이트 절연막 GI 및 층간 절연막 ILI에 개공된 제1 컨택트홀 CNT1 및 제2 컨택트홀 CNT2를 각각 통해, 저온 폴리실리콘 PSI의 인이 불순물로서 도핑된 고농도 n형층 PSI(n^+)에 접속되어 있다. 이 고농도 n형층 PSI(n^+)는 도전성이 높고, 의사적으로 배선부로서 기능한다. 한편 GL 아래의 PSI는 붕소가 불순물로서 도핑된 p형층 PSI(p)로 되어 있어, 소위 반도체층으로서 기능하고, GL에 ON 전위에서 도통 상태, OFF 전위에서 비도통 상태로 되는 스위칭 동작을 보인다. 게이트 배선 GL에 온 전압이 인가된 경우, 게이트 배선 GL 하부에서 게이트 절연막 GI 하부이며, 붕소가 불순물로서 도핑된 p형층 PSI(p)의 게이트 절연막 GI 계면의 포텐셜이 반전되어 채널층이 형성되고, n형화되어 TFT에 온 전류가 흐르고, 결과적으로 금속 화소 전극 SPM으로 전류가 흘러 액정 용량 및 보유 용량이 충전된다.

도 1에서 PSI는 GL과 직선 형상으로 교차하도록 구성되어 있다. DL이 GL에 대하여 경사지게 교차하는 것과는 대조적인 구조로 되어 있다. 이것은, PSI와 GL이 경사지게 교차하면, PSI의 채널부의 단면적이 필요 이상으로 확대되게 되어, 누 설 전류의 증가에 의한 보유 특성의 열화가 발생하는 경우가 있기 때문이다. 따라서 도 1의 구조에서는 거의 직교하도록 배치하여, 구조적으로 누설을 최소화하였다.

도 4는 도 1의 4-4'선을 따라 취한 단면도이다. 본 단면도는 주로 보유 용량 Cstg를 구성하는 측의 투명 화소 전극 SPT을 따른 단면도이다. 보유 용량은 공통 전극 배선 CL로부터 분기된 금속 공통 전극 CPM 및 공통 전극 배선 CL을 한쪽 전극으로 하고, 다른쪽 전극을 TFT에 접속되는 금속 화소 전극 SPM으로 하며, 절연막으로서 층간 절연막 ILI를 이용함으로써 형성되어 있다. 투명 화소 전극 SPT는 유기 절연막 FPAS 및 보호막 PAS에 개공된 제5 컨택트홀 CNT5부에서 금속 화소 전극 SPM에 접속된다.

또한 CPM과 SPM과 SPT의 중첩부는, 3층 이상의 도전층이 중첩되고, 또한 상층만큼 넓은 폭으로 구성되어 있다. 이와 같이 구성함으로써, 하층 전위의 영향을 상층에서 확실하게 실드하여, 하층의 영향이 액정층에 미치는 것을 방지할 수 있어, 고화질의 액정 표시 장치가 실현된다.

도 5는 도 1의 5-5'선을 따라 취한 단면도이다. 본 단면 구조부는 공통 전극 배선 CL의 전위를 제3 컨택트홀 CNT3으로부터 전극 패드 PAD로 연결하고, 또한 전극 패드와 유기 보호막 FPAS 상의 투명 공통 전극 CPT에 접속하는 부분이다. 전극 패드 PAD는 본 구조의 경우, 제4 컨택트홀 CNT4에서 투명 공통 전극 CPT와 공통 전극 배선 CL을 직접 접속한 경우, 컨택트홀의 깊이가 커지게 되어, 에칭 선택비가 저하되므로, 투명 공통 전극 CPT가 단선되는 비율이 높아진다고 하는 문제가 있다. 따라서 본원에서는 드레인 배선 DL과 동일 공정, 동일 재료로 구성된 전극 패드 PAD를 사이에 둠으로써, 투명 공통 전극 CPT와 공통 전극 배선 CL을 안정적으로 접속할 수 있도록 하였다.

도 26은 도 1의 7-7'선을 따라 취한 단면도이다. 금속성의 공통 전극 CPM의 단부와, 투명 전극성의 공통 전극 CPT의 단부가 중첩되어 구성되어 있다. 이와 같이 구성함으로써, CPT 단부로부터 CL에 이르는 영역에서 SPT와 단락을 발생시키기 않고서 빗살 형상의 공통 전위를 구성하는 것이 가능해지고, 실효적 광 투과 영역이 확대되어, 개구율이 확대되는 효과를 발휘할 수 있다.

도 6 및 도 7은 실시예 1의 특징을 명백하게 하기 위한 화소의 평면도로, 도 6은 화소를 구성하는 복수의 레이어, 부재 중에서 게이트 배선 GL과 드레인 배선 DL 및 유기 보호막 FPAS에 배치된 투명 화소 전극 SPT 및 투명 공통 전극 CPT의 패턴만을 추출하여 기재한 것이다. 본 실시예에서 설명하고 있는 구조는, 도 2에서도 명백해진 바와 같이, 투명 화소 전극 SPT와 투명 공통 전극 CPT가 모두 유기 보호막 FPAS 상에 있다. 이에 의해 절연막을 화소 전극과 공통 전극 사이에 두고, 이 전극 사이에서만 표시용 전계를 형성하는 구조에 비해, 구동 전압을 저감할 수 있는 효과가 있다. 절연막에 의한 손실분을 해소할 수 있기 때문이다. 그러나, 이 투명 화소 전극 SPT와 투명 공통 전극 CPT는 동일 공정, 동일 재료로 구성되어 있기 때문에, 단락 방지를 위해 서로를 분리된 패턴으로 할 필요가 있다. 효율적으로 레이아웃하기 위해서는, 4분할 이상인 경우, 게이트 배선을 피복하는 투명 공통 전극으로부터 내측으로 투명 화소 전극 CPT를 연장시켜, CPT와 접속하지 않도록 그 사이에 투명 화소 전극 SPT를 배치하면 된다. 4분할인 경우에는, 도 6과 같이 X자 형상으로 투명 화소 전극 SPT를 배치하면 된다.

또한 본 구조에서는, 각 화소에서의 FPAS의 투명 전극으로부터의 노출부가 연속된 영역으로서 형성된다. 이에 의해, 투명 전극 에칭 시에 에칭액의 농도 차가 화소 내에서 국소적으로 다른 것을 방지할 수 있다. 화소 내에서 순환할 수 있기 때문이다. 이에 의해, 투명 전극의 에칭성이 향상되고, 치수 변동의 저감에 의해 휘도 얼룩의 저감이 실현된다. 또한 각 화소에서 내부에 절곡 패턴을 갖는 영역을 내재하고, 그 외주에 연속된 유기막 노출 영역을 갖게 함으로써, 배향막의 밀착성이 향상되어, 박리가 발생하기 어렵고 신뢰성이 높은 구조로 할 수 있다.

또한 본 실시예에서는 게이트선 GL에 대하여 거의 수직 방향으로 초기 배향 처리를 예를 들면 러빙으로 행한다. 드레인선 DL 및 빗살 모양 전극은 평면도의 상하의 수직선에 대하여, 대략 10 15 ° 의 각도로 굽어져 있다. 이에 의해 도 6의 상하 방향으로 초기 배향된 액정 분자가 화소 전극과 공통 전극 사이에 전압 차를 인가함으로써 횡전계를 발생하고, 또한 그 때의 전계 방향이 빗살 모양 전극의 상하로 굽어져 있으므로 도 6의 상측 영역과 하측 영역에서 다른 방향으로 회전하여, 멀티 도메인 효과를 실현한다. 그러나, 도 6의 ○로 둘러싼 영역은, 투명 화소 전극 SPT와 투명 공통 전극이 분리되고, 게이트선 방향 GL을 따른 전계가 아니라, 상하(수직) 방향의 전계가 걸리기 때문에 액정 분자의 회전이 흐트러져, 소위 디스클리네이션(disclination)이 발생하여, 투과율이 저하되거나, 응답이 늦어지는 원인이 된다. 따라서 본원에서는, 게이트선 GL 방향의 성분을 갖는 횡전계를 이 부분 에도 인가하여, 디스클리네이션의 발생을 억제하였다. 이 때문에, 도 6의 ○로 둘러싼 SPT와 CPT의 이격 대향 영역을, 유기 보호막 FPAS 하부의 금속 화소 전극 SPM이나 금속 공통 전극 CPM으로 이것을 차광하여 막음으로써 디스클리네이션의 발생을 방지하여, 투과율을 향상시켜, 실효 개구율을 크게 하였다. 보다 효과를 확대하기 위해서는, 차광하는 전극으로서 투명한 빗살 모양 전극 SPT 혹은 CPT와 동일한 전위의 금속 전극을 이용하면 더욱 효과가 높다. 즉, 빗살 모양 단부와 동일한 전위의 금속 전극으로 연장부를 형성하여, 차광함으로써, 마치 빗살 모양 전극이 그대로 연장된 것처럼 동작하기 때문에, 유효하게 동작하는 영역을 확대할 수 있는 것이다.

또한 이것은 상층 전극과 하층 전극에 의해 동일한 전극을 구성한 것이다. 이에 의해, 동일 전극에 대하여 B-V 커브가 다른 2영역을 구성할 수 있기 때문에, 제조 변동 등의 영향을 저감할 수 있어, 제품 사이의 변동 및 면 내에서의 가공 변동의 영향을 저감할 수 있으므로, 휘도 얼룩이 적은 표시 장치를 실현할 수 있다.

또한, 상층 전극과 하층 전극은 관통 홀에 의한 급전 이외에, 용량 결합에 의해서도 급전된다. 이에 의해, 만일 관통 홀을 넘어 단선이 발생하여, 관통 홀 경유로의 급전이 정지되어도, 용량 결합에 의해 빗살 모양 전극에 정상적인 전위를 공급할 수 있기 때문에, 용장 구조로 되어 수율의 개선도 실현된다.

도 7은 차광 전극으로서도 기능하는 금속 화소 전극 SPM의 배치를 도시하는 평면도이다. 금속 화소 전극 SPM은 TFT로부터의 전위를 투명 화소 전극 SPT의 하부를 연장하는 형태로 자단의 게이트 배선 GL을 피복하는 투명 공통 전극 CPT와 투 명 화소 전극 SPT 사이를 차광하고, 1개의 투명 화소 전극 SPT의 하부를 거쳐, 다음 단의 게이트 배선 GL을 피복하는 투명 공통 전극 CPT와 투명 화소 전극 SPT 사이를 차광하도록 레이아웃된다. 이 연장되는 금속 화소 전극 SPM은 상술한 바와 같이 보유 용량 Cstg를 크게 하는 효과가 있다. 또한 이 우회하는 금속 화소 전극 SPM은 전극 패드 PAD와의 패턴 간섭을 피하는 배치로 되어 있기 때문에, Cstg를 더 크게 할 수 있다. 또한 단락을 피할 수 있어, 수율 향상에도 기여한다.

또한 PAD가 차광성의 금속 재료로 구성되어 있음으로써, TH 주위의 광 누설도 차광할 수 있어, 콘트라스트비의 향상이 실현된다.

다음으로, 도 3에 도시한 바와 같은 NMOS형 TFT의 제조 공정을 도 8 도 12 및 도 3을 이용하여 설명한다.

두께 0.7㎜, 사이즈 730㎜×920㎜의 왜곡점 약 670℃의 무알칼리 TFT 유리 기판 GLS1을 세정한 후, SiH_4와 NH_3과 N_2의 혼합 가스를 이용한 플라즈마 CVD법에 의해 막 두께 50㎚의 Si_3N_4막과, 계속해서, 테트라에톡시실란과 O_2의 혼합 가스를 이용한 플라즈마 CVD법에 의해, 막 두께 120㎚의 SiO_2막의 적층인 기초 절연막 ULS를 형성한다. 본 절연막 ULS는 다결정 실리콘막에의 TFT 유리 기판 GLS1로부터의 Na 확산을 방지하기 위한 것이다. Si_3N_4, SiO_2 모두 형성 온도는 400℃이다. 또한, 본원에서 반도체층은 다결정 실리콘을 대표적으로 설명하였지만, 거대 결정 실리콘, 연속 입계 실리콘, 비정질 실리콘이라도 된다.

다음으로, 위에 SiH_4, Ar의 혼합 가스를 이용한 플라즈마 CVD법에 의해 거의 진성의 수소화 비정질 실리콘막을 50㎚ 형성한다. 성막 온도는 400℃이고, 성막 직후 수소량은 약 5at%이다. 다음으로 기판을 450℃에서 약 30분 어닐링함으로써, 수소화 비정질 실리콘막 내의 수소를 방출시킨다. 어닐링 후의 수소량은 약 1at%이다.

다음으로, 파장 308㎚의 엑시머 레이저광 LASER를 상기 비정질 실리콘막에 플루언스 400�mJ/㎠로 조사하여, 비정질 실리콘막을 용융 재결정화시켜, 거의 진성의 다결정 실리콘막을 얻는다. 이 때 레이저 빔은 폭 0.3㎜, 길이 200㎜의 세선 형상이고, 빔의 길이 방향과 거의 수직인 방향으로 기판을 10㎛ 피치로 이동시키면서 조사하였다. 조사 시에는 질소 분위기로 하였다.

통상의 포토리소그래피법에 의해 소정의 레지스트 패턴을 다결정 실리콘막 상에 형성하고 CF_4와 O_2의 혼합 가스를 이용하거나 액티브 이온 에칭법에 의해 다결정 실리콘막 PSI를 소정의 형상으로 가공한다(도 8).

다음으로, 테트라에톡시실란과 산소의 혼합 가스를 이용한 플라즈마 CVD법에 의해 막 두께 100㎚의 SiO_2를 형성하여 게이트 절연막 GI를 얻는다. 이 때의 테트라에톡시실란과 O_2의 혼합비는 1 : 50, 형성 온도는 400℃이다. 계속해서 이온 주입법에 의해 B 이온을 가속 전압 33KeV, 도우즈량 1E12(㎝$^{-2}$)로 주입하여, n형 TFT의 채널 영역의 폴리실리콘막 PSI(p)를 형성한다.

다음으로 스퍼터링법에 의해, 금속 배선, 예를 들면 Mo 혹은 MoW막을 200㎚ 형성한 후, 통상의 포토리소그래피법에 의해 소정의 레지스트 패턴을 Mo막 상에 형성하고, 혼합산을 이용한 웨트 에칭법에 의해 Mo막을 소정 형상으로 가공하여 주사 배선 GL 및 제2 공통 전극 배선 CL을 얻는다.

에칭에 이용한 레지스트 패턴을 그대로 남긴 상태에서, 이온 주입법에 의해 P 이온을 가속 전압 60KeV, 도우즈량 1E15(㎝$^{-2}$)로 주입하여, n형 TFT의 소스, 드레인 영역 PSI(n^+)를 형성한다(도 9). 상기에서 n형 TFT의 소스, 드레인이 n^+형인 저온 폴리실리콘막 PSI(n^+) 및 p형 채널 영역의 폴리실리콘막 PSI(p)를 완성하였지만, 이하와 같이 p형과 n^+형 사이에 P 이온 농도가 n^+형보다 적은 n형의 LDD 영역을 형성하여, TFT의 누설 전류를 저감할 수 있다(도시 생략). 즉, 에칭에 이용한 레지스트 패턴을 제거한 후, 재차 이온 주입법에 의해 P 이온을 가속 전압 65KeV, 도우즈량 2E13(㎝$^{-2}$)로 주입하여, n형 TFT의 LDD 영역을 형성한다. LDD 영역의 길이는 Mo를 웨트 에칭했을 때의 사이드 에칭량으로 정해진다. 본 실시예의 경우 약 0.8㎛이다. 이 길이는 Mo의 오버 에칭 시간을 변화시킴으로써 제어할 수 있다.

다음으로, 기판에 엑시머 램프 또는 메탈 할로겐 램프의 광을 조사하는 래피드 서멀 어닐링(RAT)법에 의해 주입된 불순물을 활성화한다. 엑시머 램프 또는 메탈 할로겐 램프 등의 자외광을 많이 포함하는 광을 이용하여 어닐링함으로써, 다결정 실리콘층 PSI만을 선택적으로 가열할 수 있어, 유리 기판이 가열되는 것에 의한 손상을 피할 수 있다. 불순물의 활성화는, 기판 수축이나 굴곡 변형 등이 문제가 되지 않는 범위에서, 450℃ 정도 이상의 온도에서의 열 처리에 의해서도 가능하다(도 9).

다음으로, 테트라에톡시실란과 산소의 혼합 가스를 이용한 플라즈마 CVD법에 의해 막 두께 500㎚의 SiO_2를 형성하여 층간 절연막 ILI를 얻는다. 이 때의 테트라에톡시실란과 O_2의 혼합비는 1 : 5, 형성 온도는 350℃이다.

다음으로, 소정의 레지스트 패턴을 형성한 후, 혼합산을 이용한 웨트 에칭법에 의해, 상기 층간 절연막에 제1 컨택트 관통 홀 CNT1, 제2 컨택트홀 CNT2 및 도 1의 평면도의 제3 컨택트홀 CNT3을 개공한다(도 10).

계속해서, 스퍼터링법에 의해, Ti를 50㎚, Al-Si 합금을 500㎚, Ti를 50㎚로 순차적으로 적층 형성한 후에 소정의 레지스트 패턴을 형성하고, 그 후 BCl_3과 Cl_2의 혼합 가스를 이용하거나 액티브 이온 에칭법에 의해 일괄 에칭하여, 드레인 배선 DL과 금속 화소 전극 SPM, 전극 패드 PAD를 얻는다(도 11).

SiH_4와 NH_3과 N_2의 혼합 가스를 이용한 플라즈마 CVD법에 의해 막 두께 300㎚의 Si_3N_4막인 보호막 PAS를 형성하고, 또한, 스핀 도포법에 의해 아크릴계 감광성 수지를 약 3.5㎛의 막 두께로 도포하고, 소정의 마스크를 이용하여 노광, 현상하여 상기 아크릴계 수지에 관통 홀을 형성한다. 다음으로 230℃에서 20분 베이킹함으로써, 아크릴 수지를 소성하여, 막 두께 2.0㎛의 평탄화 유기 보호막 FPAS를 얻는 다. 계속해서, 상기 유기 보호막 FPAS에 형성한 관통 홀 패턴을 마스크로 하여 하층의 Si_3N_4막을 CF_4를 이용한 리액티브 이온 에칭법에 의해 가공하여, Si_3N

$_4$ 막에 제4 컨택트홀 CNT4를 형성한다(도 12).

이와 같이 유기 보호막 FPAS를 마스크로서 이용하여 하층의 절연막을 가공함으로써, 1회의 포토리소그래피 공정으로 2층의 막을 패터닝할 수 있어, 공정을 간략화할 수 있다.

마지막으로 스퍼터링법에 의해 ITO막 등의 투명 도전막을 70㎚ 형성하고, 혼합산을 이용한 웨트 에칭에 의해 소정의 형상으로 가공하여 투명 공통 전극 CPT 및 도 1의 평면도에 도시한 투명 화소 전극 SPT를 형성하여 액티브 매트릭스 기판이 완성된다(도 3). 이상 6회의 포토리소그래피 공정으로 다결정 실리콘 TFT가 형성된다.

다음으로 액정 패널의 개관적인 평면 구조에 대하여 설명한다. 도 13은 상하의 유리 기판 GLS1, GLS2를 포함하는 표시 패널의 매트릭스(AR) 주변의 주요부 평면을 도시하는 도면이다. 이 패널의 제조에서는, 작은 사이즈이면 처리량 향상을 위해 1매의 유리 기판으로 복수개분의 디바이스를 동시에 가공하고 나서 분할하고, 큰 사이즈이면 제조 설비의 공용을 위해 어떤 품종이라도 표준화된 크기의 유리 기판을 가공하고 나서 각 품종에 맞는 사이즈로 작게 하고, 어떠한 경우에도 1가지의 공정을 거치고 나서 유리를 절단한다.

도 13은 후자의 예를 나타내는 것으로, 상하 기판 GLS1, GLS2의 절단 후를 도시하고 있다. 어느 경우에도, 완성 상태에서는 외부 접속 단자군 Tg, Td가 존재하는(도면에서 윗변) 부분은 이들이 노출되도록 상측 기판 GLS2의 크기가 하측 기판 GLS1보다 내측으로 제한되어 있다. 단자군 Tg, Td는 각각 후술하는 TFT 유리 기판 GLS1 상에서 표시부 AR의 좌우에 배치된 저온 폴리실리콘 TFT의 주사 회로 GSCL에 공급하는 전원 및 타이밍 데이터에 관한 접속 단자, 표시 영역 AR의 상부에서 TFT 유리 기판 GLS1 상에 저온 폴리실리콘 TFT의 영상 신호 회로 DDC로의 영상 데이터 혹은 전원 데이터를 공급하기 위한 단자 Td이다. 인출 배선부를 집적 회로 칩 CHI가 탑재된 테이프 캐리어 패키지 TCP(도 14)의 단위로 복수개 통합하여 명명한 것이다. 각 군의 매트릭스부로부터 영상 신호 회로 DDC를 거쳐 외부 접속 단자부에 이르기까지의 인출 배선은, 양단에 근접함에 따라 경사져 있다. 이것은 패키지 TCP의 배열 피치 및 각 패키지 TCP에서의 접속 단자 피치에 표시 패널의 영상 신호 단자 Td를 정합시키기 위해서이다.

투명 유리 기판 GLS1, GLS2 사이에는 그 가장자리를 따라, 액정 봉입구 INJ를 제외하고, 액정 LC를 밀봉하도록 시일 패턴 SL이 형성된다. 시일재는 예를 들면 에폭시 수지로 이루어진다.

도 2의 단면 구조로 도시한 배향막 ORI층은, 시일 패턴 SL의 내측에 형성된다. 액정 LC는 액정 분자의 방향을 설정하는 하부 배향막 ORI와 상부 배향막 ORI 사이에서 시일 패턴 SL로 구획된 영역에 봉입되어 있다.

이 액정 표시 장치는, 하부 투명 TFT 유리 기판 GLS1측, 상부 투명 CF 유리 기판 GLS2측에서 별개로 다양한 층을 겹쳐 쌓아, 시일 패턴 SL을 기판 GLS2측에 형 성하고, 하부 투명 유리 기판 SUB1과 상부 투명 유리 기판 CLS2를 중첩시켜, 시일재 SL의 개구부 INJ로부터 액정 LC을 주입하고, 주입구 INJ를 에폭시 수지 등으로 밀봉하여, 상하 기판을 절단함으로써 완성된다.

도 14는 도 13에 도시한 표시 패널에 영상 신호 구동 IC를 탑재한 TCP와 TFT 기판 GLS1 상에 저온 폴리실리콘 TFT로 형성된 신호 회로 DDC와의 접속 및 TFT 기판 GLS1에 저온 폴리실리콘 TFT로 형성된 주사 회로 GSCL과 외부를 접속한 상태를 도시하는 상면도이다.

TCP는 구동용 IC칩이 테이프 오토메이티드 본딩법(TAB)에 의해 실장된 테이프 캐리어 패키지이고, PCB1은 상기 TCP나 컨트롤 IC인 TCON, 그 밖의 전원용의 증폭기, 저항, 컨덴서 등이 실장된 구동 회로 기판이다. CJ는 퍼스널 컴퓨터 등으로부터의 신호나 전원을 도입하는 커넥터 접속 부분이다.

도 15는 테이프 캐리어 패키지 TCP를 액정 표시 패널의 신호 회로용 단자 Td에 접속한 상태를 도시하는 주요부 단면도이다. 테이프 캐리어 패키지 TCP는 이방성 도전막 ACF에 의해 액정 표시 패널에 접속된다. 패키지 TCP는, 전기적으로는 그 선단부가 패널측의 접속 단자 Td와 접속되면 되지만, 실제로는 TFT의 보호막 PAS, 유기 보호막 FPAS의 개구부를 피복하도록 형성된, 투명 공통 전극 CPT와 동일 공정으로 형성된 투명 전극 ITO와 접속되어 있다. 시일 패턴 SL의 외측의 상하 유리 기판의 간극은 세정 후 에폭시 수지 EPX 등에 의해 보호되며, 패키지 TCP와 상측 CF 기판 GLS2 사이에는 또한 실리콘 수지가 충전되어 보호가 다중화되어 있다(도시 생략). 또한 상하의 유리 기판 GLS2, GLS1의 액정 LC에 대한 갭은 유기막으 로 형성된 지주 SPC 혹은 화이버로 그 높이가 결정되어 있다.

표시 매트릭스부의 등가 회로와 그 주변 회로의 결선도를 도 16에 도시한다. 도 16에서, DL은 드레인선을 의미하며, DL1, DL2, DL3으로 그 숫자가 화면 좌측으로부터의 화면 내의 드레인 배선(영상 신호선)을 의미하고, 첨자 R, G 및 B가 각각 적, 녹 및 청의 화소에 대응하여 부가되어 있다. GL은 게이트 배선 GL을 의미하고, GL1, GL2, GL3으로 그 숫자가 화면 상부로부터의 화면 내의 게이트선을 의미한다. 첨자 1, 2는 주사 타이밍 순서에 따라 부가되어 있다. CL은 공통 전극 배선을 의미하고, CL1, CL2로 그 숫자가 화면 상부로부터의 화면 내의 공통 전극 배선을 의미한다.

게이트 배선 GL(첨자 생략)은 유리 기판 상의 주사 회로 GSCL에 연결되고, 그 주사 회로에의 전원 혹은 타이밍 신호는 유리 기판 외부의 PCB 상에 형성된 전원 및 타이밍 회로 SCC로부터 공급된다. 상기에서 저온 폴리실리콘 TFT로 구성된 유리 기판 상의 주사 회로는, 용장성을 높이기 위해 1개의 게이트선(주사선)에 대하여 좌우의 양측으로부터 급전되고 있지만, 화면 사이즈 등에 따라 편측으로부터 급전되어도 된다.

한편, 드레인 배선 DL에의 급전은 유리 기판 상의 저온 폴리실리콘 TFT로 구성된 신호 회로 DDC로부터 급전된다. 신호 회로 DDC는 유리 기판의 영상 신호 회로 IC로 구성된 회로로부터의 영상 데이터를 R, G, B의 색 데이터에 따라 분배하는 기능을 갖는다. 따라서, 유리 기판 상의 신호 회로로부터의 접속 단자수는 화면 내의 드레인 배선수의 3분의 일이다.

또한, 공통선 CL은 화면 내의 화소의 공통 전위를 인가하지만, 본 실시예 1의 각 전압의 구동 방식에서는 거의 일정한 전위를 인가하기 때문에, 이것은 화면의 좌우로 인출되어, 통합되어 결선되고, 전원 및 타이밍 회로 IC의 SCC에 결선된다.

화면 내의 저온 폴리실리콘 TFT는 n형의 TFT로, 게이트 배선 GL에 게이트 전압을 인가하고, 그 타이밍에서 드레인선 DL에 급전된 드레인 전압(데이터)을 공통 전극 배선 CL과의 사이의 액정 용량 Clc에 급전함으로써 표시를 행한다. 액정 용량 Clc의 전위를 표시 기간 동안 유지하는 능력을 향상시키기 위해, 공통 전극 배선 CL 혹은 금속 공통 전극 CPM과 도 4에 도시한 바와 같이 금속 화소 전극 SPM 사이에 보유 용량 Cstg를 형성한다. CC는 드레인 배선 DL의 단선을 검사하는 저온 폴리실리콘 TFT로 형성된 검사 회로이고, CPAD는 검사 단자이다.

도 17에 본 발명의 액정 표시 장치의 구동 파형을 도시한다. 공통 전극 전압 Vcom을 직류 전압으로 한 경우의 예를 도시한다. 게이트 전압 Vg는 1게이트선마다 순차적으로 주사되고, 드레인 전위 Vd에 대하여, 화소의 저온 폴리실리콘 TFT의 임계 전압을 추가로 가산한 전압이 인가되었을 때에 화소 TFT가 온 상태로 되어, 도 16에 도시한 액정 용량 Clc에 충전된다. 상기 공통 전극 전압 Vcom, 게이트 전압 Vg, 드레인 전압 Vd는 각각 도 16의 공통 전극 배선 CL, 게이트 배선 GL, 드레인 배선 DL에 인가된다. 본 실시예에서는, 드레인 전압 Vd는, 예를 들면, 노멀 블랙 모드로의 액정 표시에서 백 표시를 행하는 경우를 나타내고 있으며, 게이트선은 1라인마다 선택되고, 그 라인마다 공통 전극 전압 Vcom에 대하여 플러스, 마이너스로 극성이 반전된다. 화소 전위 Vp는 TFT를 통해 액정 용량 Clc에 충전되지만, 홀수, 짝수 프레임에서 공통 전극 전위 Vcom에 대하여 반전된다. 특정한 어드레스의 TFT의 게이트 배선 GL에 대하여, 게이트 배선이 선택되고 Vg가 Vd보다 커지면 액정 용량 Clc에 화상에 대응하는 전위가 충전되지만, 상기한 바와 같이 다음 프레임으로 되고, 공통 전극 전위 Vcom에 대하여 반전된 Vd가 인가되기까지 액정 용량 Clc의 전위는 보유되어야 한다. 이 보유율은 TFT의 오프(누설) 전류가 커지면 저하된다. 이것을 방지하기 위해서는, 도 16의 등가 회로의 보유 용량 Cstg를 크게 설정할 필요가 있다. 이 보유 용량 Cstg는, 도 1, 도 2, 도 4의 평면 및 단면 구조로부터 알 수 있는 바와 같이, 금속 화소 전극 SPM과 금속 공통 전극 CPM 사이의 층간 절연막 ILI로 구성되어 있다. 플래너 구조의 저온 폴리실리콘 TFT에서는 도 3의 단면 구조로부터 알 수 있는 바와 같이, 폴리실리콘층 PSI의 하부에 차광 금속이 없다. 따라서 본원에서는, 이 보유 용량 Cstg를 증가시킴으로써 누설 전류의 영향을 저하시켜, 보유율의 저하를 방지하였다.

도 18은 액정 표시 모듈 MDL의 각 구성 부품을 도시하는 분해 사시도이다. SHD는 금속판으로 이루어지는 프레임 형상의 실드 케이스(금속 프레임), LCW는 그 표시창, PNL은 액정 표시 패널, SPB는 광 확산판, LCB는 도광체, RM은 반사판, BL은 백 라이트 형광관, LCA는 백 라이트 케이스이고, 도 18에 도시한 바와 같은 상하의 배치 관계로 각 부재가 겹쳐 쌓여져 모듈 MDL이 조립된다.

모듈 MDL은, 실드 케이스 SHD에 설치된 갈고리와 후크에 의해 전체가 고정되도록 되어 있다. 백 라이트 케이스 LCA는 백 라이트 형광관 BL, 광 확산판 SPB, 도광체 LCB, 반사판 RM을 수납하는 형상으로 되어 있고, 도광체 LCB의 측면에 배치된 백 라이트 형광관 BL의 광을, 도광체 LCB, 반사판 RM, 광 확산판 SPB에 의해 표시면에서 균일한 백 라이트로 하여, 액정 표시 패널 PNL측으로 출사한다. 백 라이트 형광관 BL에는 인버터 회로 기판 PCB2가 접속되어 있어, 백 라이트 형광관 BL의 전원으로 되어 있다.

(실시예 2)

도 19는 본 발명의 제2 실시예를 나타내는 화소의 평면도이고, 도 20은 그 효과를 보다 명확하게 나타내기 위해 1화소의 평면 패턴 중, 공통 전극 배선 CL, 금속 공통 전극 CPM, 게이트 배선 GL 및 드레인 배선 DL, 금속 화소 전극 SPM의 패턴만을 도시한 것이다.

도 19는 실시예 1과 마찬가지로 드레인 배선 DL을 가로지르는 방향으로 주된 투과부를 4개 갖는 IPS 방식의 화소 패턴이다. 구성은 실시예 1에 가깝지만 큰 특징은 보유 용량 Cstg의 값을 실시예 1에 비해 1.5배로 크게 해도 개구율을 저하시키지 않는 구조로 되어 있는 점이다. 화소를 구동하는 TFT가 형성된 게이트 배선 GL(자단의 게이트 배선)의 TFT의 제2 컨택트홀 CNT2에 접속된 금속 화소 전극 SPM은 자단의 게이트 배선 GL 상을 피복하도록 배치된 투명

공통 전극 CPT의 하부를 통과하여, 화소 중심에 대하여 전극 패드 PAD의 대향 위치에 있는 투명 화소 전극 SPT 하부로 연장되고, 다음 단의 게이트 배선 GL 근방을 통과하여, 재차 다른 투명 화소 전극 SPT 하부로 연장된다. 한편, 자단의 게이트 배선 GL 부근의 금속 화소 전극 SPM은 분기되어, 전극 패드 부근을 향하여 투명 화소 전극 SPT의 하부로 연장 된다. 전극 패드 PAD와 상기 금속 화소 전극 SPM은 동일 공정, 동일 재료로 구성되어 있어, 서로 간섭하기 때문에 평면 패턴 상에는 공통 전극 배선 CL까지는 도달하지 않는다.

한편, 공통 전극 배선 CL로부터 금속 공통 전극 CPM은, 빗살 형상으로 연장된 금속 화소 전극과 중첩되도록 분기되어 연장된다.

도 20은 상기 패턴에서 보유 용량 Cstg를 구성하는 2개의 전극 패턴, 즉, 금속 화소 전극 SPM과 금속 공통 전극 CPM 및 공통 전극 배선 CL의 패턴을 나타내는 보유 용량 Cstg의 증가 상황을 나타낸다. 도 20에서의 해칭으로 표시한 영역은, 상기 금속 화소 전극 SPM과 금속 공통 전극 CPM 및 공통 전극 배선 CL의 중첩 부분이고, 이것은 도 4의 단면 구조로 도시하는 층간 절연막 ILI를 절연막으로 하는 보유 용량 Cstg 형성 부분이다. 실시예 1에서 설명한 제3 빗살 모양 KS3에 비해 새롭게 제1 빗살 모양 KS1 부근에 보유 용량 Cstg가 증량되었다. 패턴적인 특징은 제1 빗살 모양은 전극 패드 PAD와 금속 화소 전극 SPM이 동일 공정, 동일 재료로 형성되어 있기 때문에, 그 간섭에 의해 최적화 패턴으로 되어 있다.

즉, 인접하는 게이트 배선 GL로부터 공통 전극 배선 CL을 향하여 금속 화소 전극 SPM이 내측으로 연장되어, 공통 전극 배선 CL과 중첩되지 않는 패턴으로 되어 있다.

상기한 패턴으로 함으로써, 실시예 1에 비해, 빗살 형상의 투명 화소 전극 SPT 하부 전체(4분할된 경우에는 2개의 화소 전극 빗살 모양)에, 한쪽 전극을 금속 공통 전극 CPM으로 하고, 다른쪽 전극을 금속 전극 SPM으로 하는 보유 용량 Cstg를 구성할 수 있어 그 용량값을 크게 설정할 수 있다. 이에 의해, 텔레비전 용도도 포함하여 매우 큰 광원의 라이트의 저온 폴리실리콘 PSI에의 광 조사에 의한 누설 전류의 발생에 기인하는 액정 용량 및 보유 용량에 보유된 전하의 누설량을 상대적으로 저감할 수 있어, 보유 특성이 안정된 밝은 표시 장치를 제공할 수 있다.

(실시예 3)

도 21은 본 발명의 제3 실시예에서의 화소의 평면도, 도 22는 도 21의 평면도에서의 22-22'선을 따라 취한 단면 구조에서의 액정 표시 장치에서, TFT 유리 기판 GLS1의 하부측으로부터 백 라이트를 조사한 경우의 빗살 모양 전극 사이의 주된 투과부의 투과율 분포를 도시한다.

도 21의 화소의 평면 패턴은, 기본적으로는 실시예 1의 도 1의 평면 패턴과 마찬가지이다. 다른 것은 도면에서의 4분할된 주된 투과 영역의 빗살 모양 전극 사이의 치수인 L1, L2, L3, L4의 간격이 드레인 배선 DL 상의 투명 공통 전극 CPT 및 투명 화소 전극 SPT의 전극 폭에서 1화소 즉 액정 표시 장치로서 투과율을 최대로 하도록 배치되어 있는 점이다.

도 22는 도 21의 22-22' 방향의 선을 따라 취한 단면도에서의 투과율 분포이다. 도 22의 (a)는 실시예 1의 투과율 분포, 도 22의 (b)는 본 실시예의 투과율 분포이다. 투명 화소 전극 SPT 및 투명 공통 전극 CPT의 전극 폭 및 간격을 단위 ㎛로 기재하고 있다. 인접하는 드레인 배선 DL 사이의 치수는 88㎛이다.

도 22의 (a)의 치수와 투과율의 관계를 상세히 설명한다. 드레인 배선 DL은 폭이 8㎛이고, 이것을 유기 절연막 FPAS 상에서 피복하는 투명 공통 전극 CPT는 폭 이 16㎛이다. 이 폭은, 드레인 배선 DL로부터의 화소 전위에의 새어 들어감을 방지하기 위한 실드를 위해서도 드레인 배선 DL에 대하여 폭이 넓게 설정되어 있다. 투명 화소 전극 SPT와 투명 공통 전극 CPT 사이에 인가되는 전계로 액정 LC를 구동시킨다. 전극 간격은 4개의 주투과 폭인 L1, L2, L3, L4에서 동일하다. 전극 폭은 드레인 배선 DL 상의 투명 공통 전극 CPT 및 보유 용량 Cstg를 형성하는 투명 화소 전극 SPT를 제외하고 폭은 5㎛이다. 보유 용량 Cstg를 구성하는 투명 화소 전극 폭은 폭이 큰 것은 보유 용량을 구성하는 금속 전극의 정합을 고려한 경우로, 이에 의해 안정된 표시를 행할 수 있다. 투과율은 액정으로서 포지티브형 액정, 액정인가 전압을 5.5V로 한 경우, L1 및 L4 영역이 높고, 다음으로 L3 영역, 낮은 것은 L2 영역이다. 본 표시 장치는 무전계로 흑 표시의 소위 복굴절형의 노멀 블랙 표시 모드이다. 이것은 전압에 대하여, 투과율이 상승하여 최대값을 갖고, 그 이상의 전압 인가에서는 반대로 저하되는 특성이 된다. L1, L4의 투과 영역에 대해서는 거의 최대 투과율을 달성하고 있으며, L2 영역의 투과율을 올리기 위해 가령 인가 전압을 더 올려도 반대로 L1, L4의 투과율이 저하되어, 액정 표시 장치 자체의 밝기가 저하된다.

도 22의 (a)에서는, 투명 화소 전극 SPT 상의 영역 및 투명 공통 전극 CPT 상의 영역에서는 각 전극은 ITO의 투명 전극을 사용하고 있음에도 불구하고 투과율은 낮다. 이것은 IPS 표시 방식은 화소와 공통 전극 사이의 횡전계로 액정 분자를 회전시키는 방식이기 때문에, 전극 폭의 중앙 부근은 무전계 영역으로 되기 때문에 투과율이 저하된다. 단, 전극 단부에서는 횡전계가 프린지 형상으로 걸리기 때문 에 ITO 전극 상이어도 단부로부터 1.5㎛ 부근까지는 액정 분

자가 회전하여, 투과되기 때문에, 결과적으로 그 부분만 전극 자체를 투과 전극으로 함으로써 투과율이 향상된다.

도 22의 (b)에 도시한 실시예 3의 구성에서는 도 22의 (a)의 구성에 비해, 전극 폭을 변화시키지 않아도 투과율이 향상된다. 드레인 배선 DL 상의 투명 공통 전극 폭은 드레인선 DL의 실드의 역할도 하며, 그 폭은 16㎛로 넓다. 다음으로 보유 용량 Cstg를 구성하는 투명 화소 전극 SPT는 보유 용량 형성을 위해 8㎛이다. 다른 투명 전극은 5㎛로 좁다. 전극 폭이 넓을수록, 그 개구부에 걸리는 유효 전계는 커진다. 따라서, 보유 용량 Cstg를 구성하는 투명 화소 전극 SPT와 투명 공통 전극 CPT 사이의 거리 L4를 가장 넓게 설정할 수 있고, 5㎛의 전극 폭으로 규정된 L2의 간격을 가장 좁게 설정하면, 전극 폭을 변화시키지 않고도, 최대 인가 전압에 대하여 투과율이 최대로 되는 전압값을 일치시킬 수 있어, 개구율을 일정(전극 간격 L1 L4의 총계)하게 한 상태에서 투과율을 30%로 향상시킬 수 있었다. 또한 반대로 말하면, 투과율을 일정하게 한 설계에서는 구동 전압을 70%까지 저감할 수 있는 효과가 있었다. 즉, 4분할의 간격을 부등간격으로 함으로써 투과율, 구동 전압을 개선할 수 있었다. 특히, 드레인 배선 DL과 보유 용량 Cstg를 구성하는 화소 전극의 간격을 가장 넓게 설정할 수 있다.

이러한 관계를 충족시키기 위해서는, 각 화소에서의 전극간 개구부에서의 전극간의 거리를, 이 개구부의 양측의 전극 폭의 합의 순으로 되는 관계로 설정하면 된다. 도 22의 (b)의 예에서는, 양측의 전극의 합은 L1에 대하여 21, L2에 대하여 10, L3에 대하여 13, L4에 대하여 24로 되기 때문에, L2부<L3부<L1부<L4부로 된다. 따라서 전극간의 거리는 합의 순으로 즉 L2<L3<L1<L4로 하면 되고, 도 22의 (b)에서는 12.5<13.0<14.0<14.5로 하였다. 이에 의해, 전극 사이의 전계 강도를 일치시키는 것이 가능해져, 상술한 바와 같이 투과율 향상, 구동 전압 저감이 실현된다.

(실시예 4)

도 23은 본 발명의 제4 실시예에서의 1화소의 평면도, 도 24는 도 23의 24-24'선을 따라 취한 투과율 분포 및 단면 구조, 도 25는 도 23의 25-25'선을 따라 취한 단면 구조이다.

도 23의 화소는 드레인 배선 DL의 선에 대하여, IPS 표시 방식에서는 2분할의 투과 영역을 갖는다. 본 구조는 인접하는 드레인 배선 DL 사이의 거리가 작은 화소에 적합하고, 실시예 1보다 고정밀한 액정 표시 장치에의 대응을 용이하게 실현한다. 도 23은, 실시예 1에 대하여 각종 배선, 전극의 치수는 동일하고, 화소 피치가 좁은 경우를 도시하고 있다.

기본 구조는 실시예 1과 마찬가지이지만, 피치가 미세한 화소이기 때문에, 화소가 2분할된다. 즉, 액정의 구동은 드레인 배선 DL 상의 투명 공통 전극 CPT와 중앙의 투명 화소 전극 SPT 사이에서 형성되는 횡전계로 행한다. 또한 보유 용량 Cstg는 중앙의 투명 화소 전극 SPT 하부의 금속 공통 전극 CPM과 금속 화소 전극 SPM 사이의 층간 절연막으로 형성한다.

본 실시예와 같은 고정밀의 화소를 이용하는 액정 표시 장치는, 일례로서 저소비 전력을 필요로 하는 노트북 퍼스널 컴퓨터용으로 사용된다. 고정밀을 위해 사진 화질이 선명한 화상이 요구되므로 넓은 시야각 특성이 요구된다.

도 24는 도 23의 24-24'선 부분의 투과율 분포와 구조를, 각각 (a), (b)에 도시한다. 도 24의 (b)의 구조를 먼저 설명한다. 드레인 배선 DL 상에는 보호막 PAS와 유기 보호막 FPAS가 성막되고 그 상부에는 투명 공통 전극 CPT가 형성되어 있다. 중앙의 투명 화소 전극 SPT의 하부에는 금속 화소 전극 SPM과 다시 그 하부에는 층간 절연막 ILI를 통해 금속 공통 전극 CPM이 형성되어 있다. 금속 공통 전극 CPM과 금속 화소 전극 SPM 사이에서 보유 용량 Cstg를 구성하고 있다.

본 실시예의 특징은, 유기 보호막 FPAS 상의 투명 화소 전극 SPT의 그 전극 단부의 적어도 한쪽을 하부의 금속 화소 전극 SPM으로 차광하고 있는 점이며, 본 실시예에서는 양방을 차광하고 있다. 이 차광용으로 기능하는 전극은 IPS의 표시 원리상, 상층의 투명 전극과 동일한 전위가 인가되어 있는 것이 바람직하다. 이것은 표시 전계의 교란을 방지하기 위해서이다. 본 구조는 표시상 다음의 특징을 갖는다. 액정을 구동하는 것은 어디까지나 유기 보호막 상의 투명 화소 전극 SPT 및 투명 공통 전극 CPT에 걸리는 횡전계에 의한다. 따라서 투명 화소 전극 SPT 및 투명 공통 전극 CPT는 화소 전극과 공통 전극 사이에 절연막을 사이에 두지 않고 배치되어 있기 때문에, 구동 전압을 내릴 수 있어, 회로 전력을 작게 할 수 있다.

한편, 투명 화소 전극 SPT의 폭 W2보다, 하부의 금속 화소 전극 SPM의 폭 W1을 넓게 설정하고 있기 때문에, SPT부의 투과광을 차광하고 있다. 투명 화소 전극 SPT 단부 부근은, 도 24의 (b)에 도시한 바와 같이 세로 방향의 프린지 전계가 발생하고, 액정 분자 LC가 포지티브형인 경우 분자가 세로 방향의 전계에 의해 일어 서게 된다. 횡전계 방식의 넓은 시야각은, 액정 분자가 수평으로 회전함으로써 달성되는 것으로, 이 액정 분자가 일어 선 부분을 투과하는 광은 그 시야각 범위가 좁은 특성을 갖는다. 이 때문에, W1<W2의 경우에는, 액정 표시 장치 전체적으로 시야각 특성이 열화된다. 따라서 본원에서는, W1>W2로 함으로써, SPT부의 투과광을 차광하여, 시야각 특성의 열화를 방지하였다. 다시 말하면, 도 24의 (a)에 도시한 바와 같이, 화소 내에서 가장 좁은 투명 화소 전극의 단부 근변을 동일한 전위를 인

가하는 금속으로 차광함으로써, 시야각의 열화 없이 저전압 구동을 실현하였다.

여기서 도 24의 (b)로부터 명백해진 바와 같이, 투명 공통 전극 CPT의 단부는 DL로 차광하지 않는다. 즉, CPT의 단부는 광이 투과하는 영역으로서 설정되어 있다. 이것이 개구율을 향상시켜, 밝은 IPS형 액정 표시 장치를 실현하는 데에 있어서 중요한 포인트이다. 액정을 구동하는 전계는 CPT와 SPT 사이에서 형성된다. 이 때, 전극 폭이 넓은 쪽에서는 전극 상이라도 보다 횡전계에 가까운 전계로 되는 한편, 전극 폭이 좁은 전극 상의 전계는 종전계에 가까운 것이 된다. 이 때문에, 전극 폭이 좁은 쪽의 전극, 즉 이 경우 SPT의 단부만을 차광하면 시야각에 대한 영향의 대부분을 방지할 수 있고, 또한 CPT 단부를 오히려 차광하지 않음으로써 고개구율화, 고휘도화를 실현할 수 있어, 이들을 양립시킬 수 있다.

도 25는 인접하는 드레인 배선 DL을 가로지르는 단면도로, 공통 전극 배선 상을 도시한다. 투명 공통 전극 CPT는 공통 전극 배선 CL로부터 층간 절연막 ILI에 개구된 제3 컨택트홀 CNT3을 통해 전극 패드 PAD에서 우선 도통되고, 또한, 보 호막 PAS 및 유기 보호막 FPAS에 개구된 제4 컨택트홀 CNT4를 통해 공통 전극 전위를 액정에 공급한다. 한편, 투명 화소 전극 SPT는 금속 화소 전극 SPM으로부터 보호막 PAS 및 유기 보호막 FPAS에 개구된 제5 컨택트홀 CNT5를 통해 화소 전위를 액정에 공급한다.

(실시예 5)

도 27에 화소의 평면 구조를 도시한다. 도 1과의 차이는 SPM과 자단의 GL, 즉 SPM에 급전하는 스위칭 소자가 형성된 측의 GL과의 사이에 간극을 두어 구성하고, 그 간극을 피복하여 SPT가 형성되어 있는 점이다.

이에 의해 GL의 부하를 저감하여, 대형, 고정밀 대응의 액정 표시 장치에서도 휘도 얼룩의 발생을 피하는 것이 가능하게 되었다.

또한 타단의 GL 사이에 중첩부를 형성함으로써, Cadd로서의 기능을 갖게 하여, 파형 왜곡의 보정이 더욱 도모되어, 화질을 향상시킬 수 있었다.

또한 CPM과 GL 사이의 간극은 투명 전극인 CPT가 구성되어 있다. 따라서, 액정층에서는 동일한 전위로 되기 때문에, 노멀 블랙 모드로 함으로써, 투명 전극에 의한 차광이 실현된다. 따라서, 차광에 관해도 어떠한 문제점도 발생하지 않는 매우 정교한 구성을 실현하였다.

(실시예 6)

도 28에 화소의 평면 구조를 도시한다. 도 27과의 차이는 타단의 GL과의 사이도 SPM과 이격되어 있는 점에 있다.

이에 의해 순수한 Cstg 구조를 실현하여, GL의 부하를 최소화할 수 있기 때 문에, 더욱 대형 고정밀 대응이 용이하게 실현된다.

(실시예 7)

도 29에 본 실시예의 화소의 평면 구조를 도시한다. 도 1과의 차이는 BM과 CF의 구성에 있다.

본 실시예에서는, CF의 경계를 DL 상으로 하였다. 그리고 BM은 가로 방향으로만 형성한 스트라이프 형상 BM으로 구성하였다.

BL로부터의 광 조사량은 제품 설계 시에 BL의 휘도로서 정해지기 때문에 제어할 수 있는 값이다. 그리고, 그 값에 대하여 누설이 허용 범위에 들어가도록 설계함으로써, 보유 특성을 확보할 수 있다.

이에 비하여, 관찰자측, 혹은 화상 표시측으로부터의 외광은 환경에 따라 극단적으로 광량이 다르다. 어두운 장소의 사용에서는 0인 한편, 스포트라이트의 아래와 같은 초고광량 하에서의 사용도 있을 수 있다. 또한, 외광은 반드시 패널면 내에서 균일하게 조사된다고는 할 수 없다. 따라서, 예를 들면 면 내의 우측과 좌측에서 외광 강도가 극단적으로 변화되는 경우도 있다. 이러한 경우, 면 내에서 누설량에 차가 발생하여, 면 내에서의 휘도 차가 발생하는 경우가 있는 것이 판명되었다.

광량이 환경으로 변화되는 것 자체도 문제이기는 하지만, 외광이 강한 장소에서는 액정 표시 장치 표면에서의 반사광량이 증대되기 때문에, 상대적으로 화질, 콘트라스트는 저하되므로, 외광에 의한 화질 저하 자체는 그다지 눈에 띄지 않는 것으로 판명되었다. 그 반대로, 면 내에서 외광의 강도 차가 발생하면 누설량의 차에 의해 면 내의 휘도 차이로 되고, 이러한 휘도 차이는 동일한 시야 내에서 비교되기 때문에 매우 눈에 띄는 것으로 판명되었다.

따라서, 발명자들은 폴리실리콘 TFT에서도 관찰측으로부터의 광에 대한 차광층을 형성하는 것이 바람직하다고 하는 지견에 도달하였다.

도 29는 차광층 BM 형성에 의해 환경에 좌우되지 않고 안정된 표시를 실현함과 함께, 개구율 저하를 억제하기 위해, BM을 가로 스트라이프 형상으로 구성하였다. 이에 의해, 환경에 좌우되지 않는 멀티 사용의 고성능의 액정 표시 장치를 실현하였다.

(실시예 8)

도 30은 도 29의 차광층의 형상 차이이다. 도 30에서는 차광층을 섬 형상으로 형성하였다.

그 결과, PSI는 그 일부가 DL에 의해, 또한 별도의 일부가 GL에 의해 차광되고, 또한 DL과 GL로 차광되지 않고 남은 PSI 부분이 이 섬 형상의 BM으로 차광되기 때문에, 외부 환경에 좌우되지 않는 액정 표시 장치를 실현할 수 있었다.

(실시예 9)

도 31은 차광층이 형성되지 않은 예이다.

액정 모니터 및 액정 TV에 탑재하는 LCD 패널에 관해서는, 실내에서의 사용이 중심이 된다. 이 때문에, 특수한 업무용 용도 이외에는, 면 내에의 광 조사 강도는 비교적 균일한 것으로 되고, 또한 그 강도도 조명에 관한 조도의 기준이 JIS 이외의 규격으로 규격화되어 있는 관계로 비교적 한정된 범위에 들어가게 된다. 이러한 용도에서는, 차광층을 형성하지 않아도 실용상 큰 문제가 되지 않는 성능이 실현된다. 또한 그에 의해 저비용화를 도모할 수 있기 때문에, 해당 시장에서 매우 중요한 저가격을 실현할 수 있다.

(실시예 10)

도 33의 도 1에 대한 최대의 차이는, TFT 패턴의 차이이다. 도 33의 34-34'선을 따라 취한 단면도를 도 34에 도시한다. PSI층은 CNT1에 의해 DL과 접속하고, GL에 거의 평행하게 연장되며, 그리고 CNT2에 의해 SPM과 접속된다. 이에 의해 PSI로부터 굴곡부를 해소할 수 있기 때문에, 보유 기간에 비해 매우 짧은 시간인 TFT의 기입 시간에 전자가 흐르기 쉬워지기 때문에, 기입 특성이 향상된다. 따라서, 외부 드라이버 수의 저감에 의한 저비용화, 혹은 정밀도 향상이 실현된다.

또한 본 구조에서는 CNT1과 CNT2의 위치를 도 1의 경우보다 이격하는 것이 구조상 가능해진다. 관통 홀부에서는, 동일한 층의 관통 홀이 인접하면 양방의 관통 홀이 에칭 시에 일체로 되어 단락되는 불량이나, 반대로 에칭 시에 에칭 비산물의 밀도가 국소적으로 증대되어 에칭 불량으로 되어 관통 홀이 형성되지 않는 불량 등, 다양한 불량의 원인이 되기 쉽다. 본 구조에서는, 이러한 동일한 층의 관통 홀을 이격함으로써, 이러한 동일한 층의 관통 홀을 보다 안정적으로, 보다 고정밀도로 형성하는 것을 가능하게 하였다.

또한, PSI와 DL의 교차부 및 PSI와 GL의 교차부가 최소로 되기 때문에, DL의 부하의 저감에 의한 세로 방향의 휘도 얼룩의 레벨이 한층 더 개선되는 것이 실현된다. 또한 GL에 평행하게 연장함으로써, GL 단선 시의 수정용 바이패스선으로서 도 사용할 수 있다.

본 실시예에서는 이 GL과 거의 평행하게 연장되는 PSI 상에 CPT를 형성하였다. 이에 의해, 제조 공정 중의 러빙 등의 정전기에 의해 PSI의 특성이 변동되는 것을 방지할 수 있었다. 또한, 이 정전기에 대한 방어 구조는, 실시예 1 이외의 다른 구조에서도, PSI에 중첩되어 CPT를 구성하는 구조이면 그 효과를 발휘할 수 있다.

도 35는 CF의 경계를 DL 상으로 한 설명도이다.

도 36은 가로 스트라이프 형상의 BM을 구성한 예로, 실시예 7과 마찬가지의 효과를 발휘할 수 있다.

(실시예 11)

도 37 및 도 38은 DL과 PSI의 컨택트부를 도시한 도면이다. DL과 PSI의 컨택트는 컨택트홀 CNT에 의해 이루어진다. 따라서, 이 CNT의 가공 정밀도가 급전 면적에 영향을 준다. 또한, DL과 PSI층의 위치 어긋남이 크면 서로 어긋나게 되어, CNT를 통해 컨택트할 수 없게 된다. 따라서, 안정적으로 DL과 PSI의 컨택트를 실현하기 위해서는, DL층과 PSI층의 어긋남이 발생해도 CNT로부터 위치가 잘 어긋나지 않는 구조로 하는 것이 바람직하다.

도 1의 경우와 같이 CNT의 측면과 DL이 경사지게 교차하는 경우, CNT의 각 부가 DL로부터 어긋나기 쉬운 부분으로서 구성되는 것이 판명되었다. 따라서 본 실시예에서는, CNT의 일 측면을 DL과 거의 평행하게 되도록 구성하였다. 이에 의해, 오정렬이 있는 경우라도 컨택트 불량으로 이어지기 어려운 컨택트를 실현하였 다.

또한, 부수적으로, GL과 DL을 거의 직각으로 교차하여 구성하고, 이 직각으로 교차한 DL의 연장부에서 해당 컨택트홀을 구성함으로써, GL, DL 양방의 부하를 저감할 수 있다.

(실시예 12)

도 39는 도 38의 TFT 구조를 도 33의 화소에 적용한 도면이다. DL이 GL 근방에서 화소 내의 2개의 경사각과는 다른 제3 경사각으로서 GL에 거의 직각이 되고, 이 제3 경사 부분에서 PSI와의 컨택트홀 CNT1을 구성하였다.

도 40은 도 39의 CF의 배치를 설명하는 설명도이다. DL 상에 경계를 형성하고, 또한 DL과 거의 평행하게 형성하였다. 이에 의해, GL과 교차하는 영역에서는 DL과 GL이 수직으로 교차하기 때문에, CF 경계도 GL과 수직으로 교차하여 구성되었다.

본 실시예에서는 실시예 11의 효과를 특징적으로 발휘할 수 있다.

(실시예 13)

도 41은 도 40에 상당하는 도면이다.

도 40과의 차이는 GL 교차부에서의 CF의 경계부의 패턴으로, 본 실시예에서는 DL과 GL은 수직으로 교차하지만, CF와 GL은 비수직으로 교차하도록 구성하였다. 즉, 화소 내의 DL의 제1 각도 및 제2 각도 각각의 가상 연장선을 따라 그대로 CF를 형성하였다.

CF는 DL, GL, PSI와는 전기적 접속을 갖지 않기 때문에, CF 경계는 GL과 직 교 교차할 필요는 없다. 따라서, CF의 경계부는 GL과 표시 영역에서의 DL의 각도의 연장선 상의 각도로 교차하도록 하여, CF의 굴곡 횟수를 저감하였다.

CF는 유기 수지막이며, 또한 화소간에서 다른 색과의 경계를 갖도록 패터닝되어 있다. 따라서, 그 경계부의 형상은 혼식의 방지, 생산성 향상의 관점에서 매우 단순화하는 것이 바람직하고, CF의 굴곡 횟수를 DL의 굴곡 횟수보다 저감함으로써 생산성 향상을 실현하였다.

이상 각 실시예를 이용하여 본 발명의 사상을 상술하였지만, 상기 각 실시예 사상을 합하여 적용해도 되는 것은 물론이다.

발명의 효과

이상 상술한 바와 같이, 본 발명은 주로 저온 폴리실리콘 TFT로 구성된 IPS 표시 방식의 액정 표시 장치에 의해, 밝고, 구동 전압이 낮으며 저소비 전력이고, 환경에 대한 안정성이 높고, 생산성이 높으며, 수율이 높고, 휘도 균일성이 우수하여, 콘트라스트비가 높아, 고화질이며 신뢰성이 높은 액정 표시 장치를 제공할 수 있다.

(57) 청구의 범위

청구항 1.

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극 배선과, 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

상기 드레인 배선 상에 절연막을 통해 형성된 공통 전극과, 상기 공통 전극과 동일한 층에 형성된 층을 갖는 빗살 형상의 화소 전극을 갖고, 상기 화소 전극의 빗살 형상부의 적어도 하나는 다층으로 구성되며, 상기 화소 전극 중 하층의

화소 전극과 상기 공통 전극 배선층에 의해 보유 용량이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 2.
제1항에 있어서,

상기 공통 전극 배선은 상기 게이트 배선과 거의 평행하게 형성되고, 상기 공통 전극과 상기 공통 전극 배선은 상기 절연막을 포함하는 절연막의 개구부를 통해 접속되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 3.
제1항에 있어서,

상기 하층의 화소 전극은 상기 화소 전극의 다른층과 절연막을 통해 구성되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 4.
제2항에 있어서,

상기 하층의 화소 전극은 상기 화소 전극의 다른층과 절연막을 통해 구성되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 5.
제1항에 있어서,

인접하는 드레인 배선간의 횡단선을 따르는 주투과부를 1화소 내에서 적어도 4개 이상 갖고, 화소 내에 상기 드레인선 상의 공통 전극과 상기 공통 전극 배선이 접속되는 관통 홀부를 가지며, 그 화소 내의 상기 관통 홀부로부터 먼 측의 드레인선에 가까운 측의 화소 전극이 상기 보유 용량을 형성하고 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 6.
제2항에 있어서,

인접하는 드레인 배선간의 횡단선을 따르는 주투과부를 1화소 내에서 적어도 4개 이상 갖고, 화소 내에 상기 드레인선 상의 공통 전극과 상기 공통 전극 배선이 접속되는 관통 홀부를 가지며, 그 화소 내의 상기 관통 홀부로부터 먼 측의 드레인 선에 가까운 측의 화소 전극이 상기 보유 용량을 형성하고 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 7.
제3항에 있어서,

인접하는 드레인 배선간의 횡단선을 따르는 주투과부를 1화소 내에서 적어도 4개 이상 갖고, 화소 내에 상기 드레인선 상의 공통 전극과 상기 공통 전극 배선이 접속되는 관통 홀부를 가지며, 그 화소 내의 상기 관통 홀부로부터 먼 측의 드레인선에 가까운 측의 화소 전극이 상기 보유 용량을 형성하고 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 8.
제1항에 있어서,

상기 박막 트랜지스터는 폴리실리콘으로 구성되고, 상기 보유 용량의 절연막은 상기 박막 트랜지스터의 게이트 배선을 피복하는 무기 절연막인 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 9.
제2항에 있어서,

상기 박막 트랜지스터는 폴리실리콘으로 구성되고, 상기 보유 용량의 절연막은 상기 박막 트랜지스터의 게이트 배선을 피복하는 무기 절연막인 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 10.
제3항에 있어서,

상기 박막 트랜지스터는 폴리실리콘으로 구성되고, 상기 보유 용량의 절연막은 상기 박막 트랜지스터의 게이트 배선을 피복하는 무기 절연막인 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 11.
제5항에 있어서,

상기 박막 트랜지스터는 폴리실리콘으로 구성되고, 상기 보유 용량의 절연막은 상기 박막 트랜지스터의 게이트 배선을 피복하는 무기 절연막인 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 12.
투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

상기 절연막 상에 동일한 층에서 형성된 공통 전극과 화소 전극을 갖고, 상기 공통 전극과 상기 화소 전극 사이의 간극에 절연막을 사이에 두고 평면적으로 중첩하는 부분을 가지며 상기 공통 전극 혹은 상기 화소 전극과 동일 전위가 인가 된 금속 전극을 포함하는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 13.
제12항에 있어서,

상기 절연막 상에 배치된 화소 전극 및 공통 전극의 패턴 단부가 투명 전극으로 구성되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 14.
제12항에 있어서,

상기 절연막이 유기계 절연막으로 구성되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 15.
투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

인접하는 드레인 배선간의 1화소 영역이, 상기 드레인 배선간에서 적어도 4개 이상으로 분할된 개구부를 갖고 있으며, 상기 분할된 각 개구부의 폭이 해당 개구부의 양측의 전극의 폭의 합의 순으로 구성되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 16.
투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과 공통 전극 배선과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

인접하는 드레인 배선간의 1화소 영역이, 상기 드레인 배선간에서 적어도 4개 이상으로 분할된 개구부를 갖고 있으며,

상기 드레인 배선 상에 절연막을 통해 형성된 공통 전극과, 빗살 형상이며 또한 상기 공통 전극과 동일한 층에 형성된 층을 갖는 화소 전극을 가지며, 상기 화소 전극의 적어도 하나는 다층으로 구성되고, 상기 다층 중 하층의 화소 전극과 상기 공통 전극 배선층에 의해 보유 용량이 형성되어 있으며, 상기 보유 용량을 형성한 화소 전극과, 상기 화소 전극에 인접하는 드레인 배선 상의 공통 전극 사이의 개구부의 폭이 다른 개구부 폭보다 넓은 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 17.

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

상기 인접하는 드레인 배선 사이에 위치한 1화소 영역이 드레인 배선간에서 4분할 이상으로 된 개구부를 갖고, 상기 4분할된 개구부의 폭 각각이 서로 다른 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 18.

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

드레인 배선 상에 절연막을 통해 그 상부에 공통 전극을 갖고,

상기 공통 전극과 동일한 층에서 또한 상기 공통 전극보다 폭이 좁은 투명 도전체에 의한 화소 전극을 가지며, 상기 화소 전극의 폭 방향의 단부가 상기 절연막의 하층에 배치되고 또한 상기 화소 전극과 동일한 전위가 인가된 금속 전극으로 차광되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 19.

제18항에 있어서,

상기 투명 도전체에 의한 화소 전극의 폭보다 상기 금속 전극 폭이 넓은 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 20.

투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

인접하는 드레인 배선간의 1화소 영역이, 상기 드레인 배선간에서 적어도 4개 이상으로 분할된 개구부를 갖고 있으며, 상기 개구부의 폭은 적어도 2개 이상의 서로 다른 폭을 갖고, 상기 개구부의 양측의 전극의 폭의 합이 넓은 개구부의 폭이, 상기 양측의 전극의 폭의 합이 좁은 개구부의 폭보다 넓은 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 21.
투명한 제1 기판과 제2 기판 사이에 협지되는 액정층을 갖고,

상기 제1 기판 상에는 복수의 게이트 배선과, 그 복수의 게이트 배선과 매트릭스 형상으로 교차하는 복수의 드레인 배선을 가지며,

상기 복수의 게이트 배선 및 드레인 배선으로 둘러싸이는 영역에 의해 화소가 구성되고, 각 화소는 공통 전극과, 적어도 하나의 TFT 소자를 가지며, 상기 TFT 소자에 의해 상기 드레인 배선으로부터의 신호가 상기 게이트 배선의 신호에 의해 선택되어 전기적으로 공급되는 화소 전극을 갖는 횡전계형의 액정 표시 장치로서,

드레인 배선 상에 절연막을 통해 그 상부에 공통 전극을 갖고,

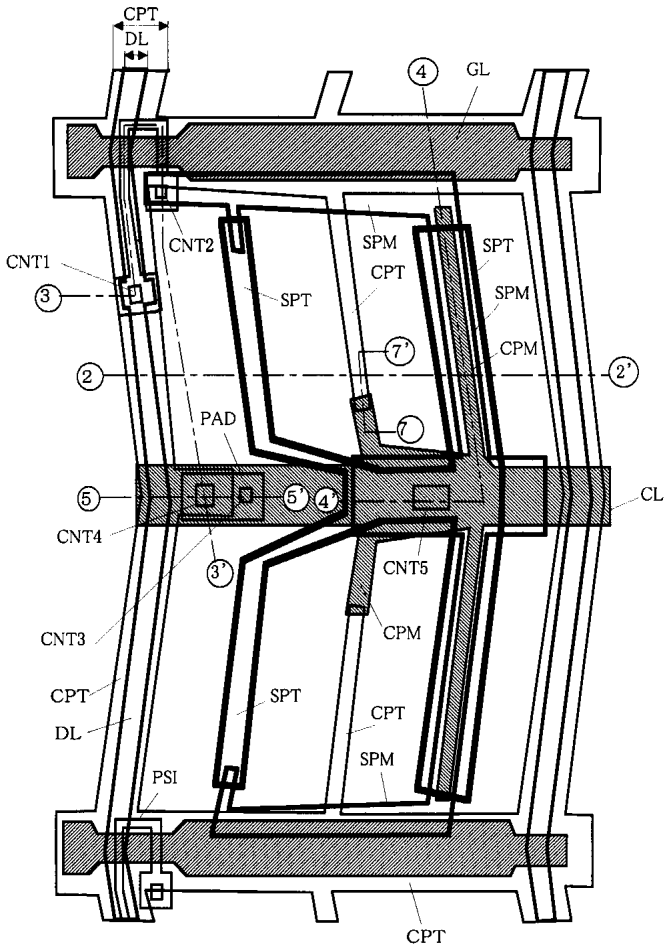
상기 공통 전극과 동일한 층에서 또한 상기 공통 전극보다 폭이 좁은 투명 도전체에 의한 화소 전극을 갖고, 상기 화소 전극의 길이 방향의 단부가 상기 절연막의 하층에 배치되며 또한 상기 화소 전극과 동일한 전위가 인가된 금속 전극으로 차광되어 있는 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

청구항 22.
제21항에 있어서,

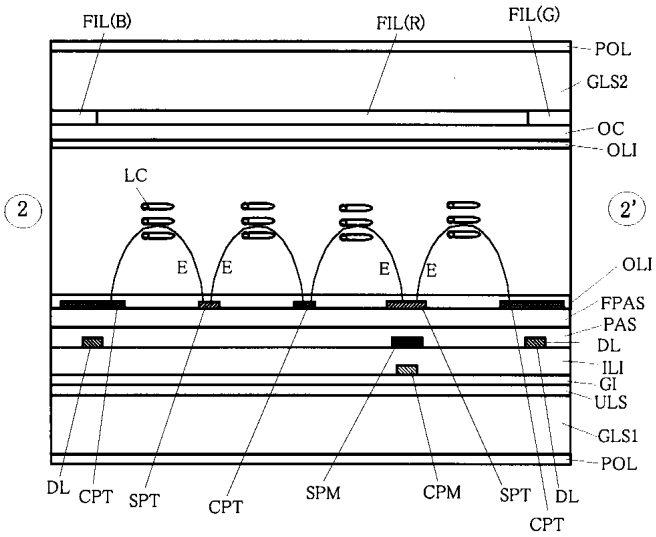
상기 투명 도전체에 의한 화소 전극의 폭보다 상기 금속 전극의 폭이 넓은 것을 특징으로 하는 액티브 매트릭스형 액정 표시 장치.

도면

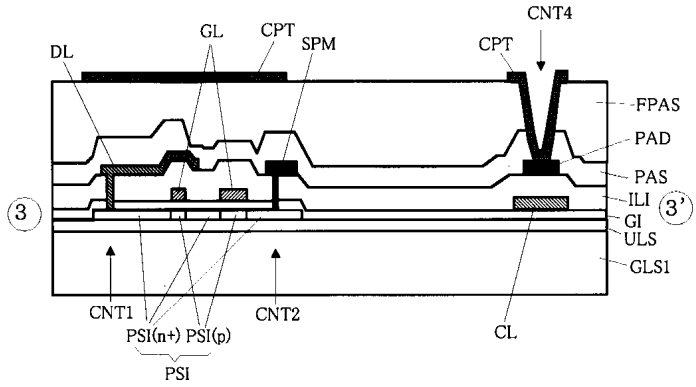
도면1


CPT
DL
4
GL
CNT2
SPM
SPT
CNT1
3
SPT
CPT
SPM
7'
CPM
2
2'
PAD
7
5
5'
4'
CL
CNT4
3'
CNT5
CNT3
CPM
CPT
SPT
CPT
DL
SPM
PSI
CPT

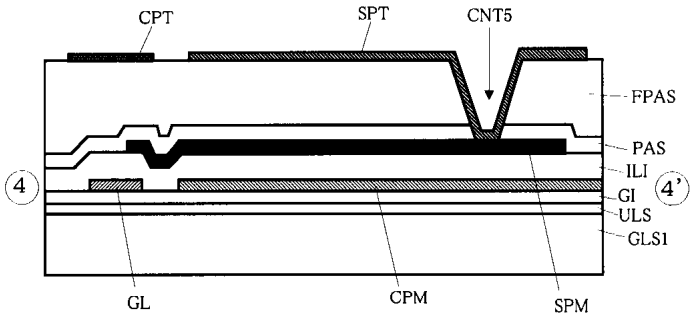
도면2


FIL(B)
FIL(R)
FIL(G)
POL
GLS2
OC
OLI
LC
2
2'
E
E
E
E
OLI
FPAS
PAS
DL
ILI
GI
ULS
GLS1
POL
DL
CPT
SPT
CPT
SPM
CPM
SPT
DL
CPT

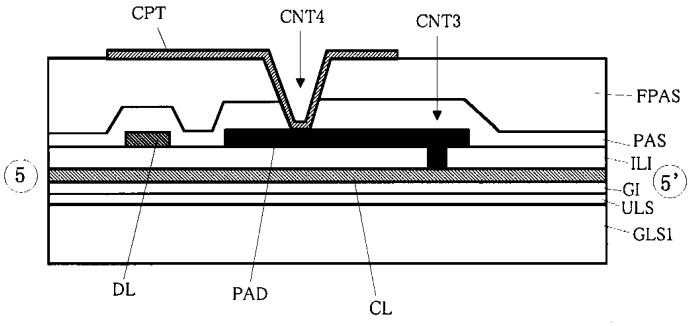
도면3


CNT4
GL
CPT
SPM
DL
CPT
FPAS
PAD
PAS
ILI
3'
3
GI
ULS
GLS1
CNT1
CNT2
CL
PSI(n+)
PSI(p)
PSI

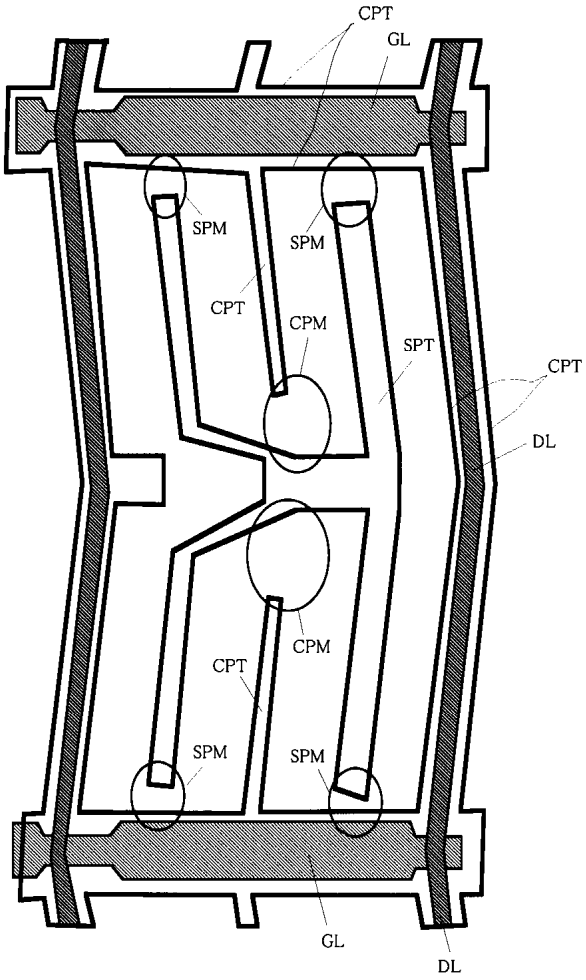
도면4


CPT
SPT
CNT5
FPAS
PAS
ILI
4
GI
4'
ULS
GLS1
GL
CPM
SPM

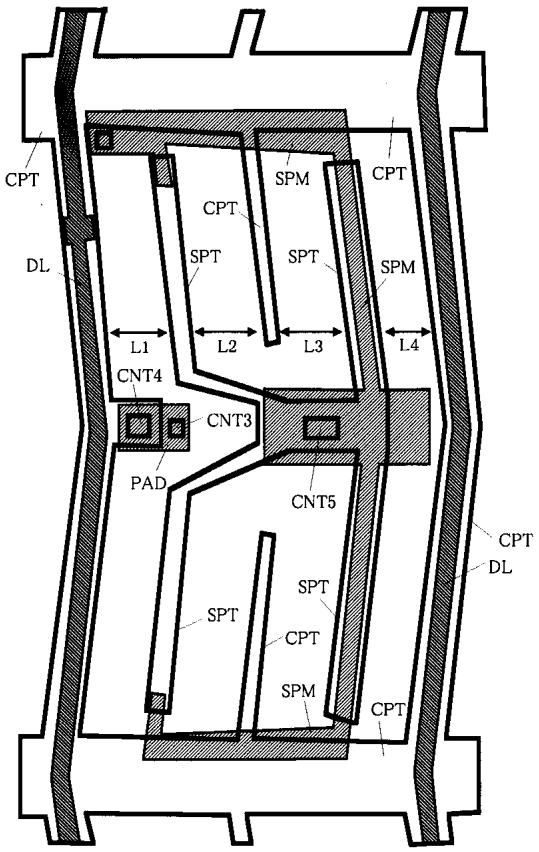
도면5


CPT
CNT4
CNT3
FPAS
PAS
ILI
5
GI
5'
ULS
GLS1
DL
PAD
CL

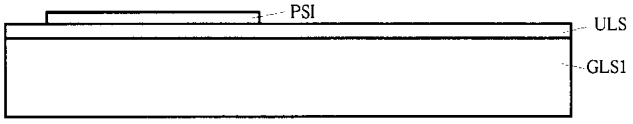
도면6



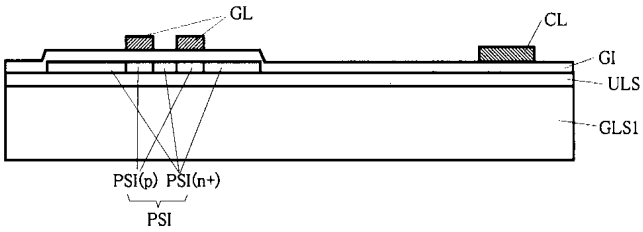
도면7



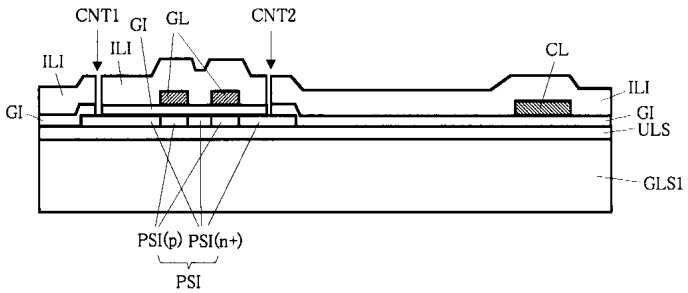
도면8



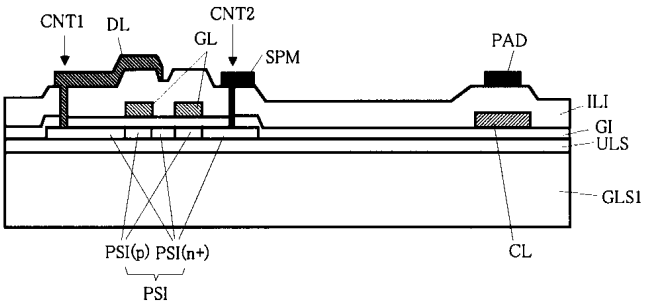
도면9



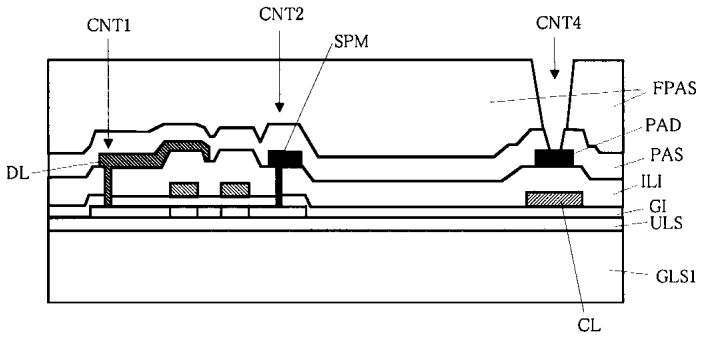
도면10



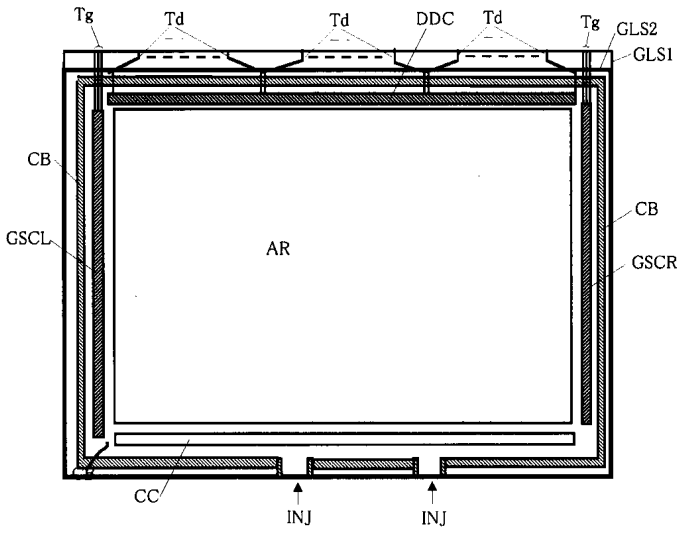
도면11



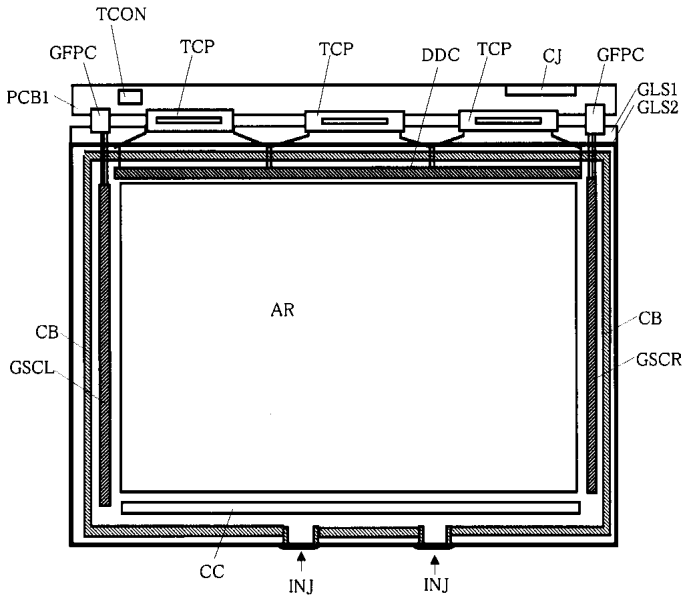
도면12



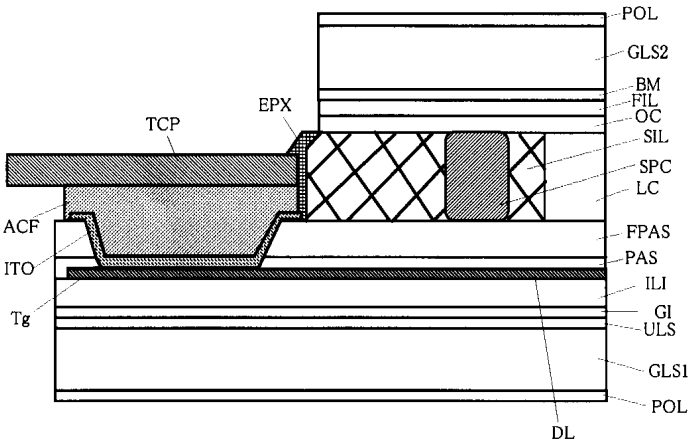
도면13



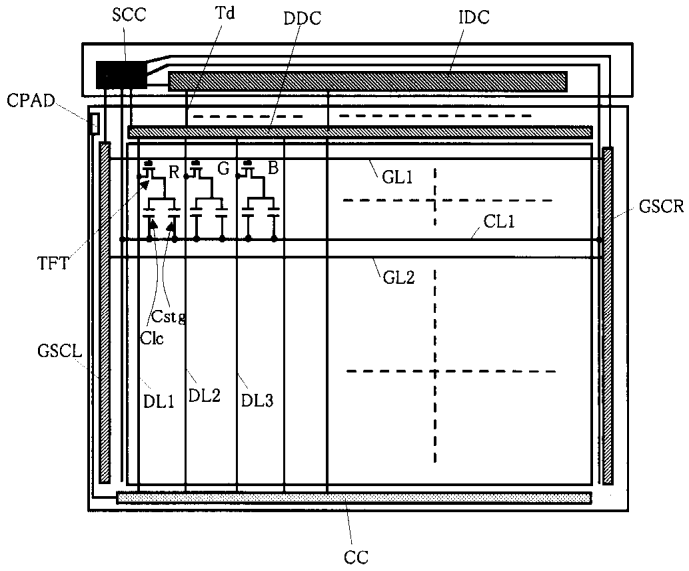
도면14



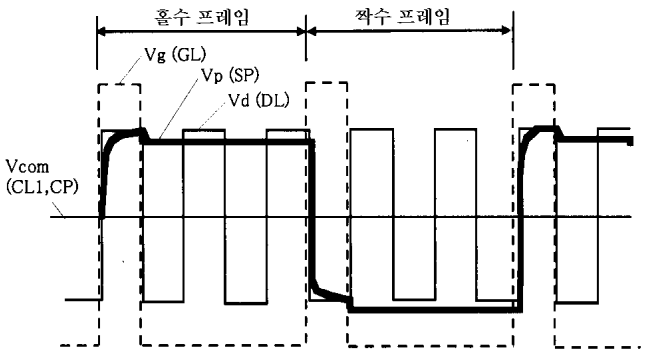
도면15



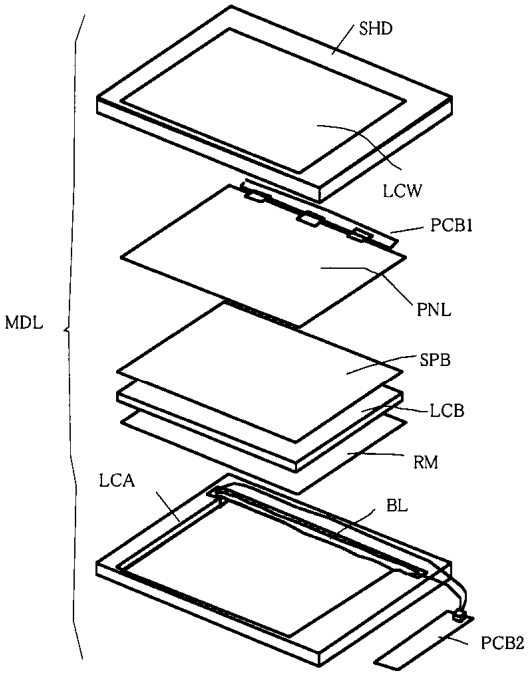
도면16



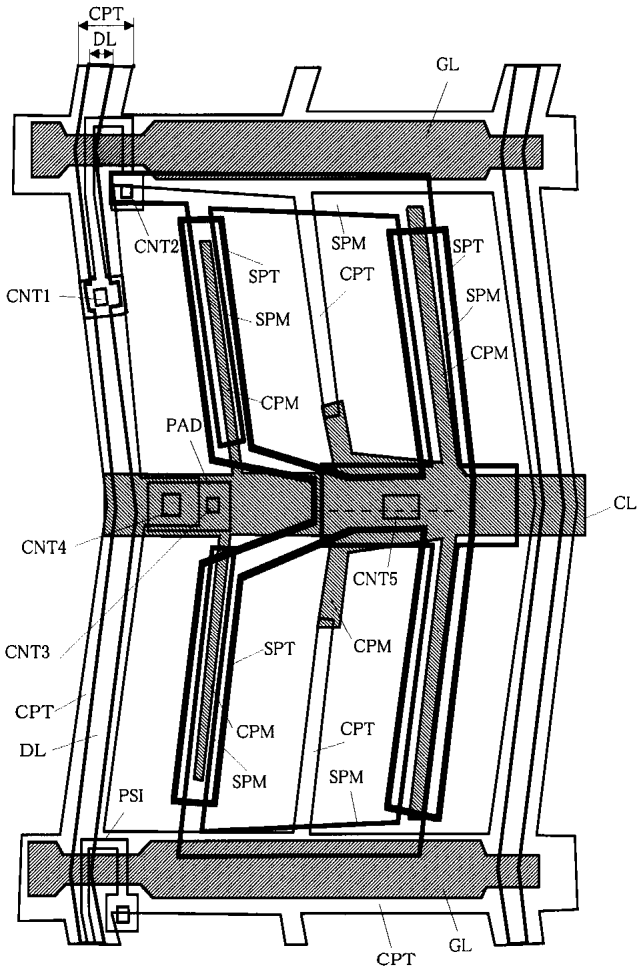
도면17


홀수 프레임
짝수 프레임
Vg (GL)
Vp (SP)
Vd (DL)
Vcom
(CL1,CP)

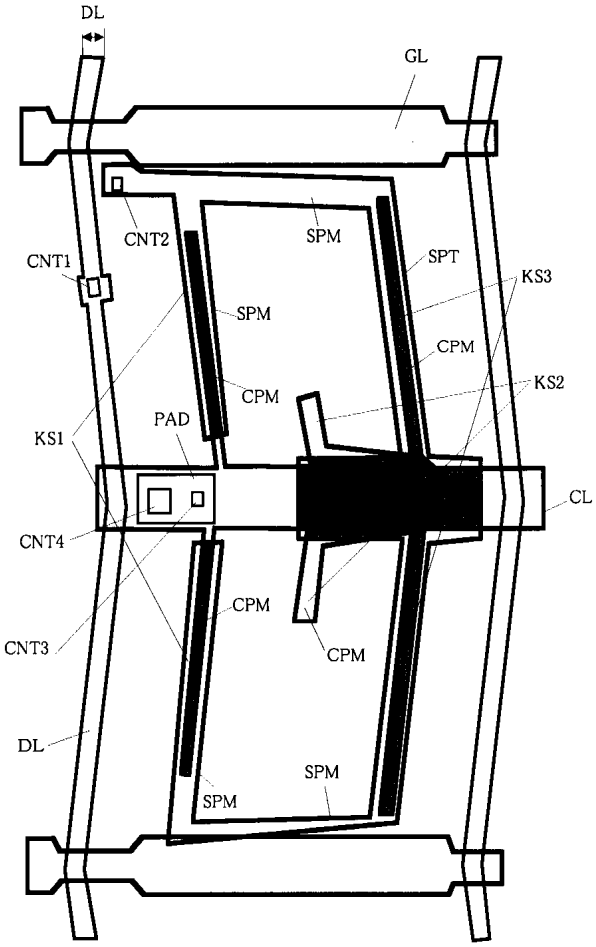
도면18


SHD
LCW
PCB1
PNL
MDL
SPB
LCB
RM
LCA
BL
PCB2

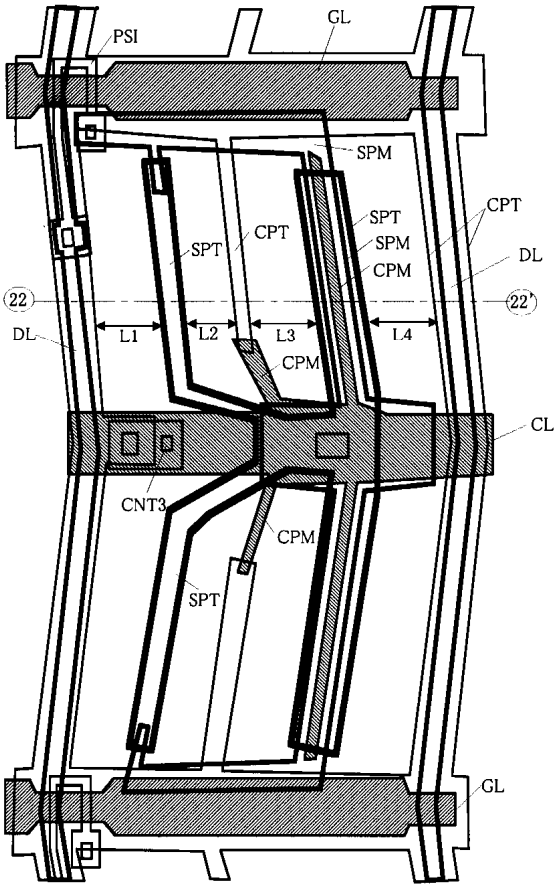
도면19


CPT
DL
GL
CNT2
SPT
SPM
CPT
SPT
SPM
CNT1
SPM
CPM
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
SPT
CPT
CPM
CPT
DL
SPM
SPM
PSI
CPT
GL

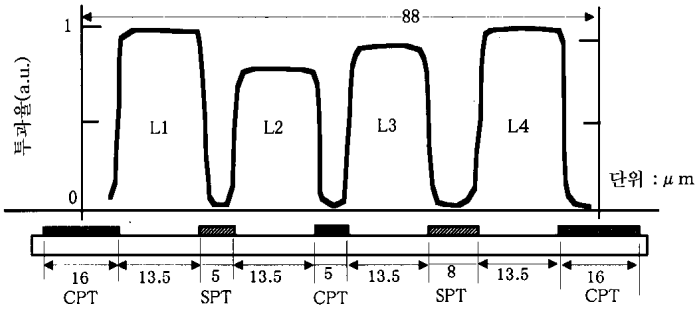
도면20


DL
GL
CNT2
SPM
SPT
KS3
CNT1
SPM
CPM
KS2
CPM
PAD
KS1
CL
CNT4
CPM
CNT3
CPM
DL
SPM
SPM

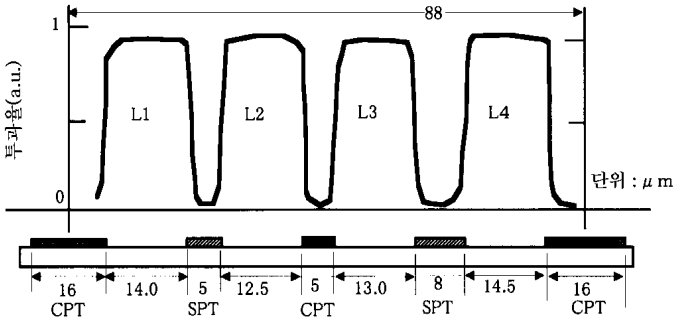
도면21



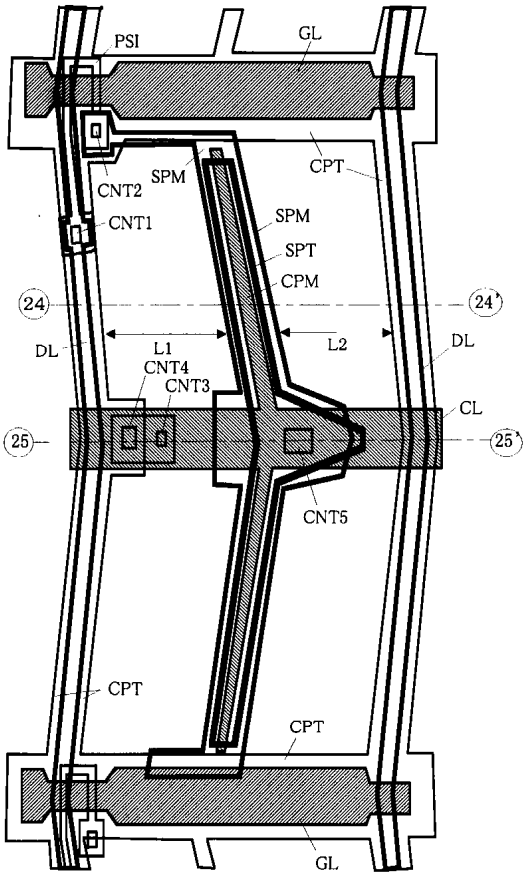
도면22a



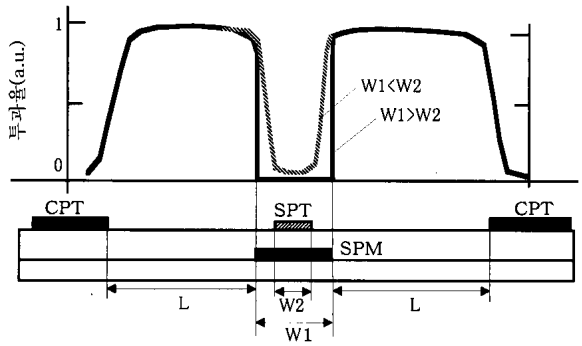
도면22b



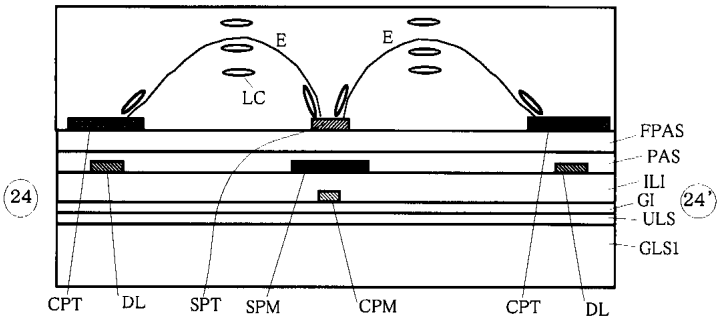
도면23



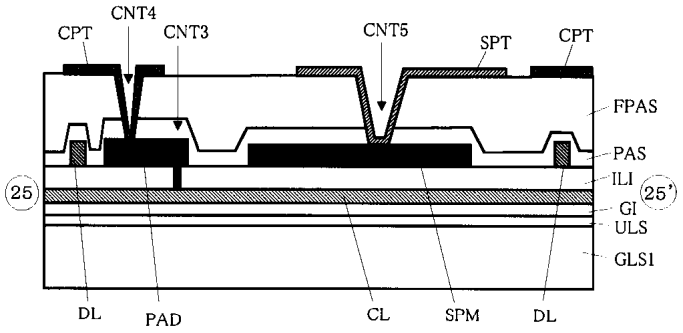
도면24a



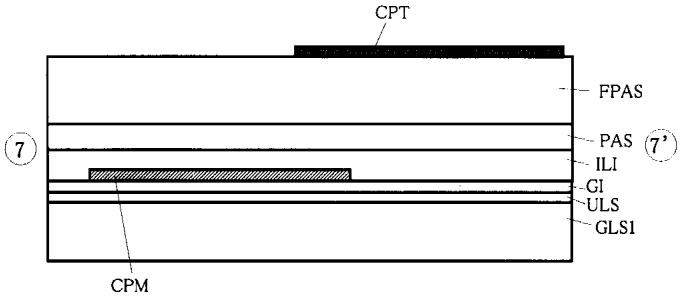
도면24b



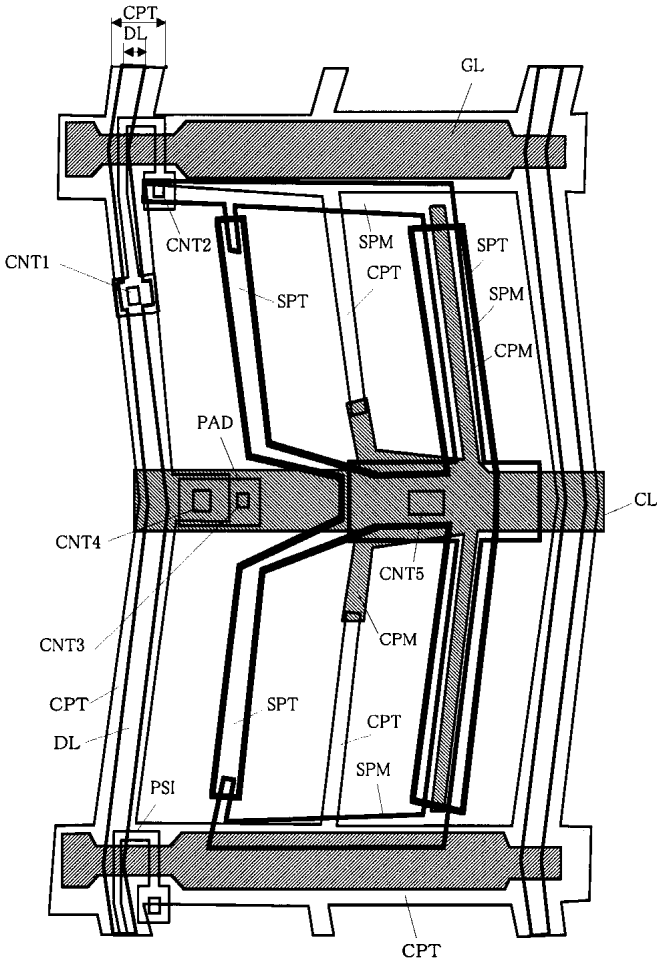
도면25



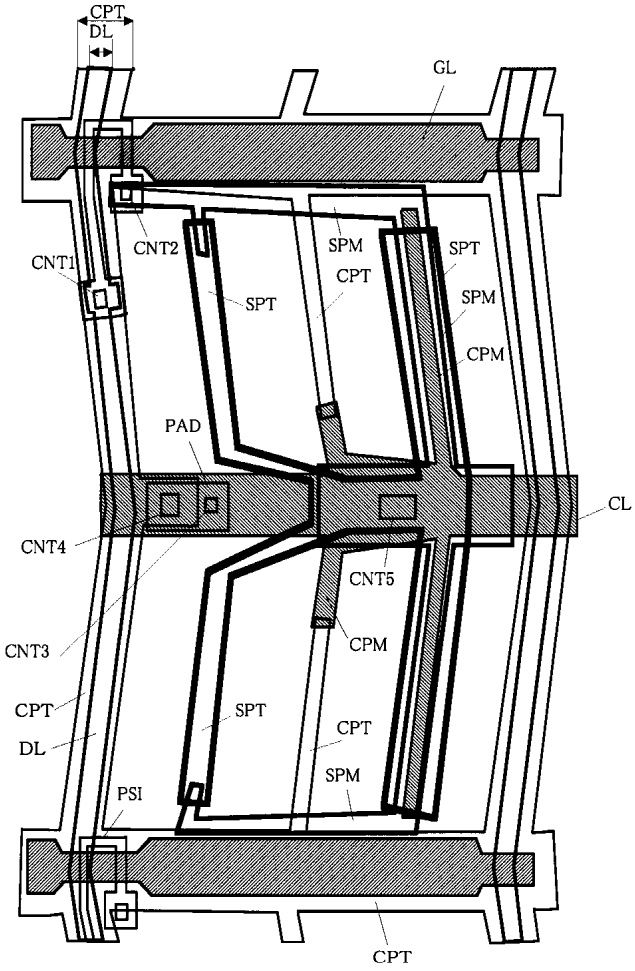
도면26



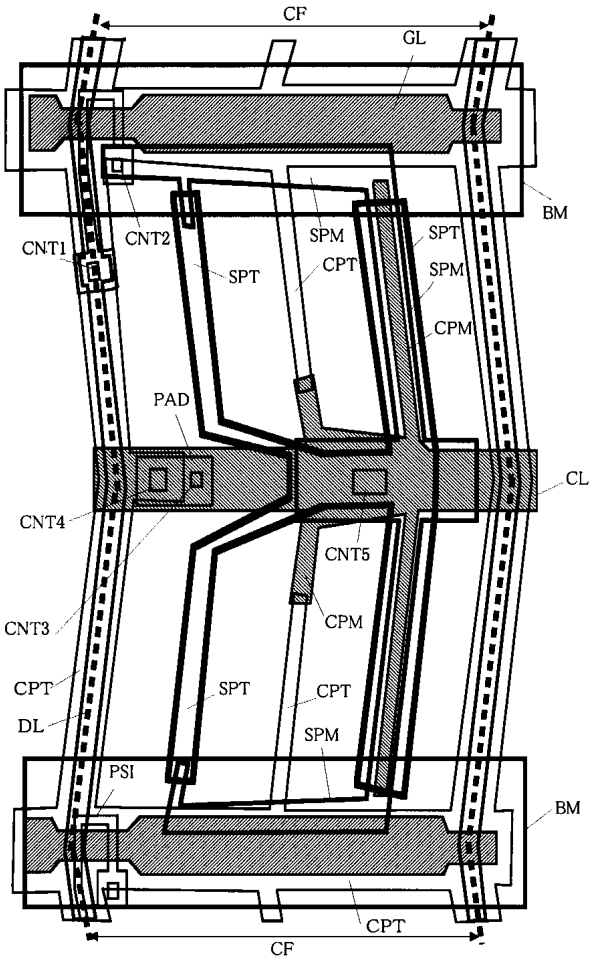
도면27



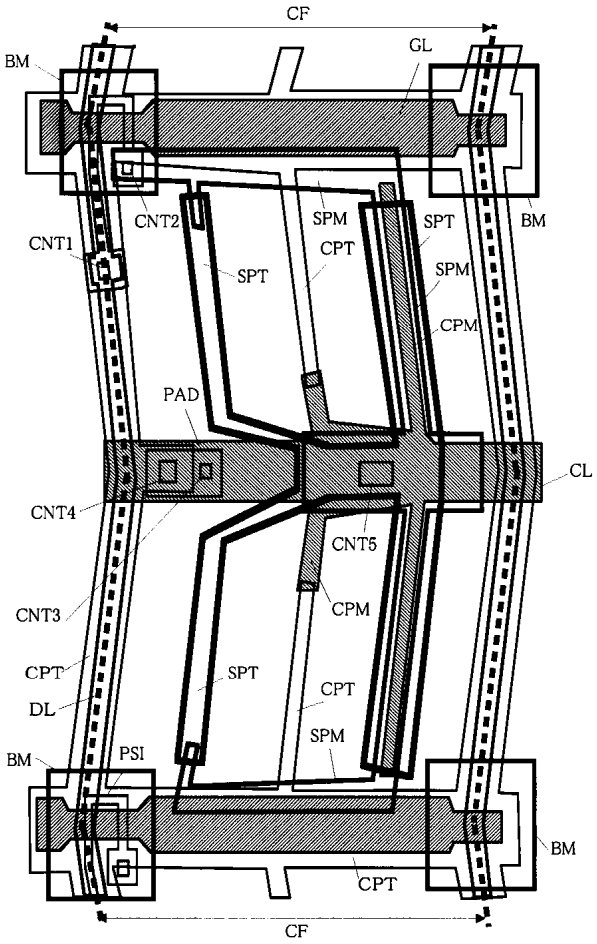
도면28


CPT
DL
GL
CNT1
CNT2
SPM
SPT
CPT
SPT
SPM
CPM
PAD
CL
CNT4
CNT5
CNT3
CPM
CPT
SPT
CPT
DL
SPM
PSI
CPT

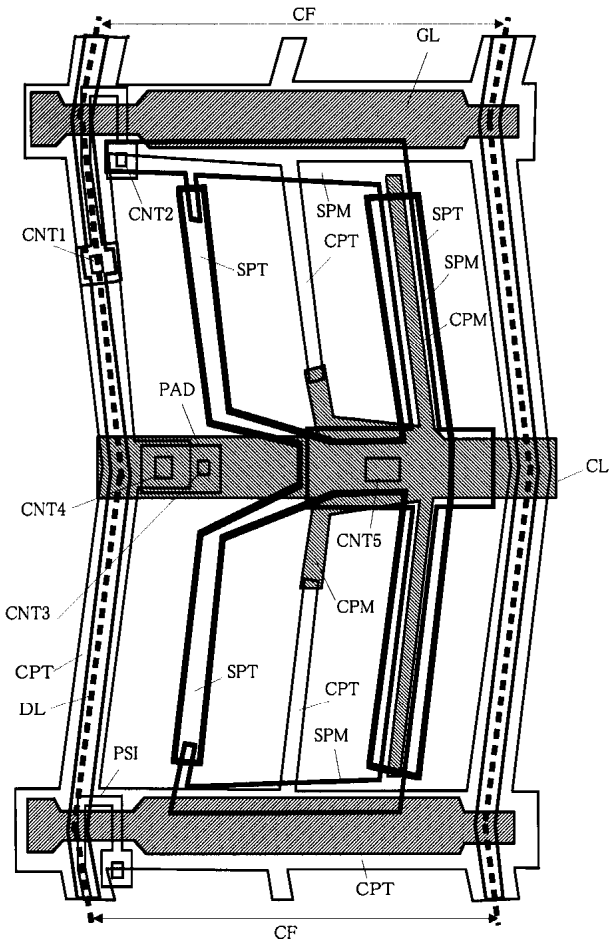
도면29


CF
GL
BM
CNT1
CNT2
SPM
SPT
SPT
CPT
SPM
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
PSI
BM
CPT
CF

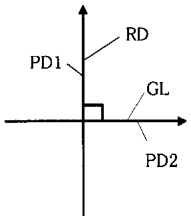
도면30


CF
GL
BM
CNT2
SPM
SPT
BM
CNT1
CPT
SPT
SPM
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
BM
PSI
BM
CPT
CF

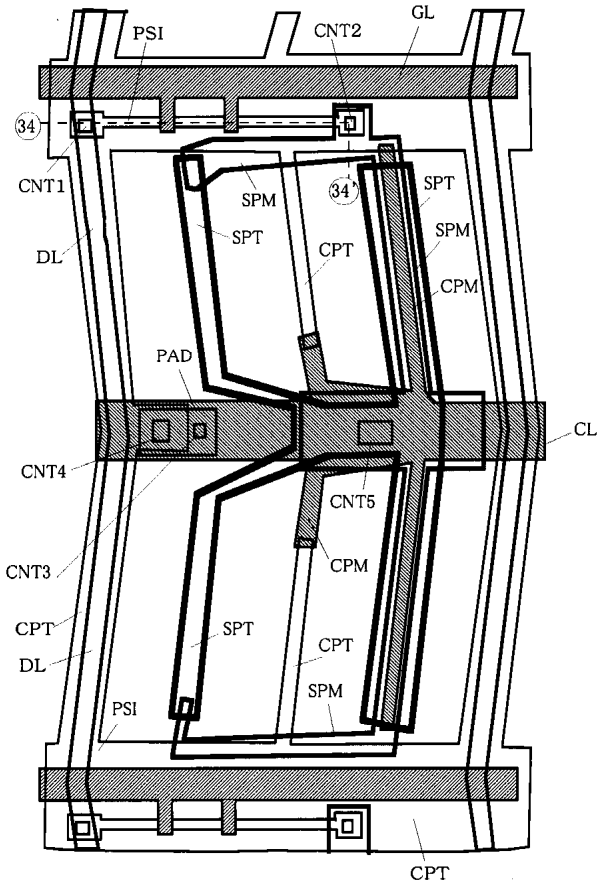
도면31


CF
GL
CNT2
SPM
SPT
CNT1
CPT
SPT
SPM
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
PSI
CPT
CF

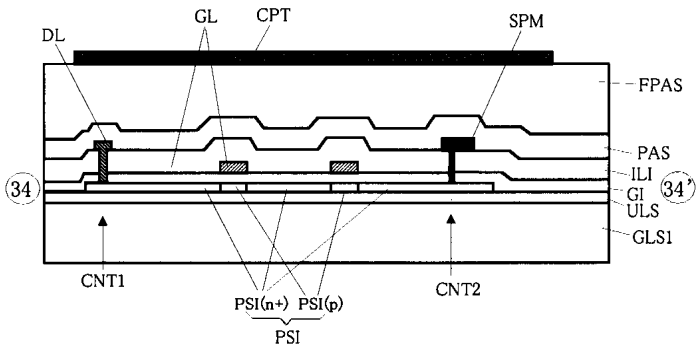
도면32


RD
PD1
GL
PD2

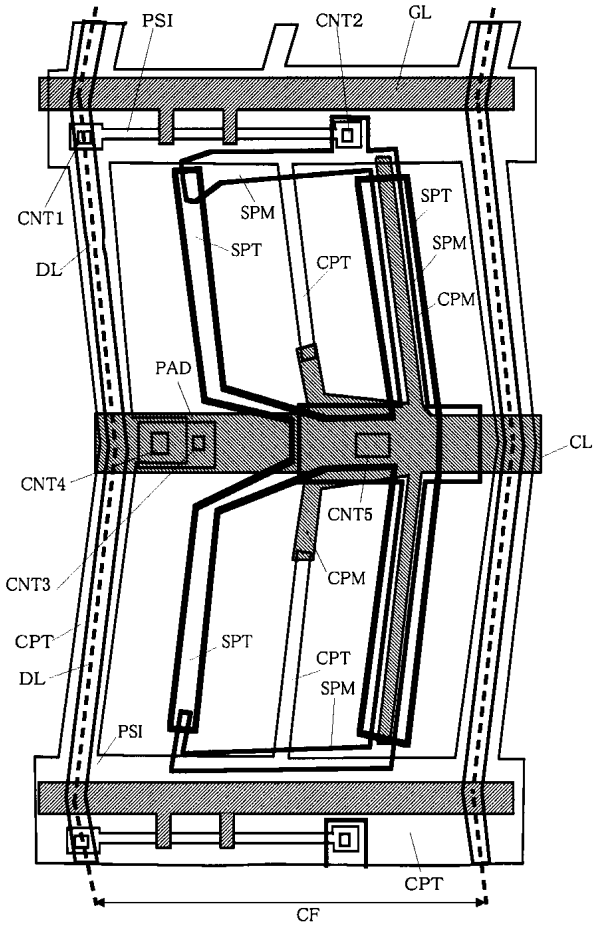
도면33


PSI
CNT2
GL
34
CNT1
SPM
34'
SPT
SPT
SPM
DL
CPT
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
PSI
CPT

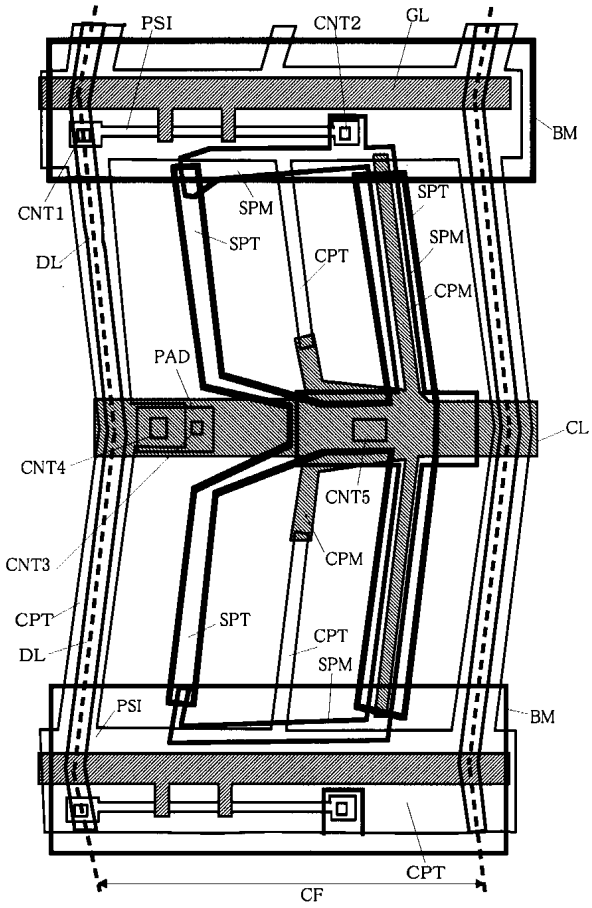
도면34


GL
CPT
SPM
DL
FPAS
PAS
ILI
34
GI
34'
ULS
GLS1
CNT1
CNT2
PSI(n+)
PSI(p)
PSI

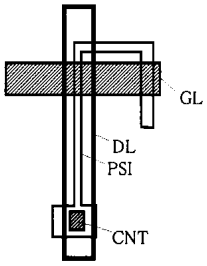
도면35


PSI
CNT2
GL
CNT1
SPM
SPT
SPT
SPM
DL
CPT
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
PSI
CPT
CF

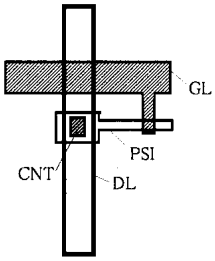
도면36



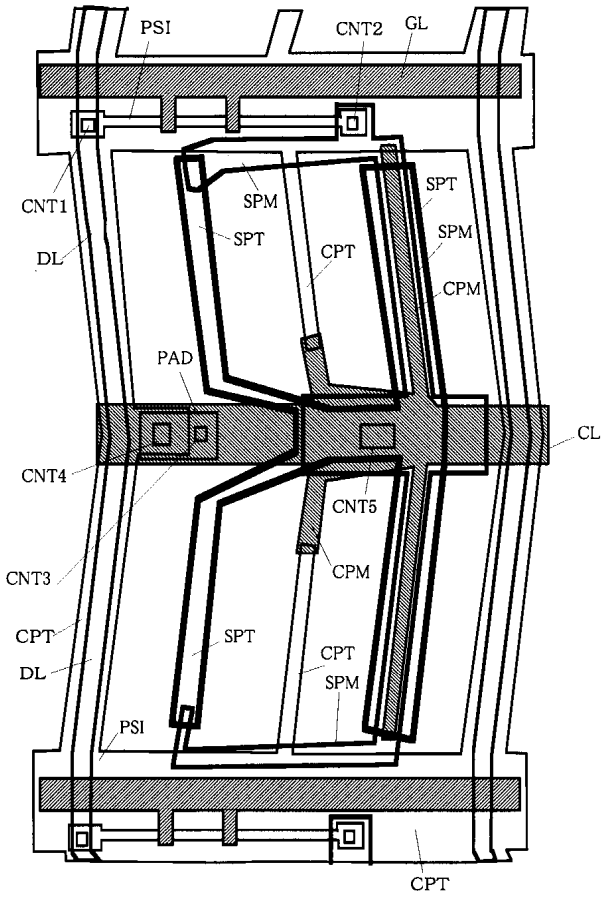
도면37



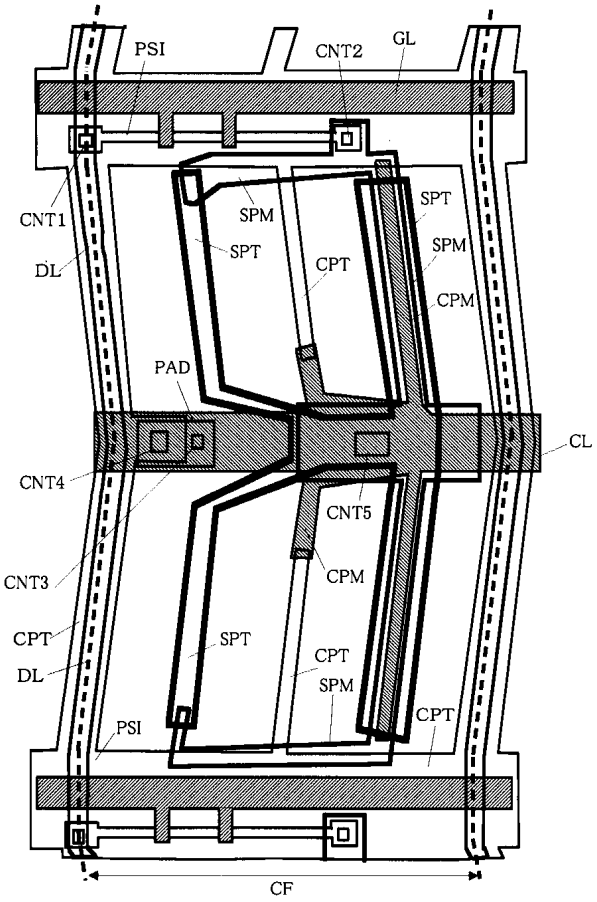
도면38



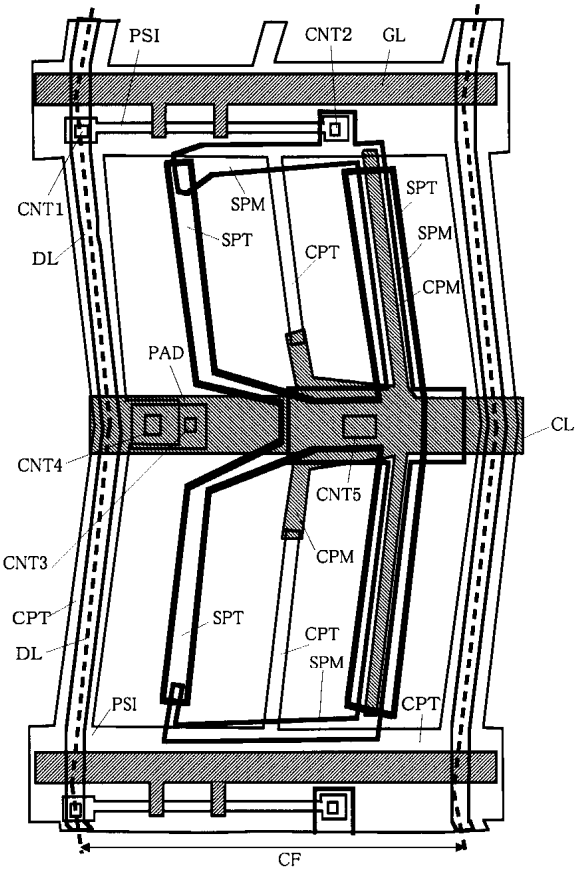
도면39


PSI
CNT2
GL
CNT1
SPM
SPT
SPT
SPM
DL
CPT
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
PSI
CPT

도면40


PSI
CNT2
GL
CNT1
SPM
SPT
SPT
SPM
DL
CPT
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
CPT
PSI
CF

도면41


PSI
CNT2
GL
CNT1
SPM
SPT
SPT
SPM
DL
CPT
CPM
PAD
CL
CNT4
CNT5
CPM
CNT3
CPT
SPT
CPT
DL
SPM
CPT
PSI
CF

专利名称(译)	有源矩阵型液晶显示器		
公开(公告)号	KR1020030038345A	公开(公告)日	2003-05-16
申请号	KR1020020051367	申请日	2002-08-29
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	ONO KIKUO 오노기꾸오 OKE RYUTARO 오께류따로 OCHIAI TAKAHIRO 오찌아이다까히로 IMAYAMA HIROTAKA 이마야마히로따까		
发明人	오노기꾸오 오께류따로 오찌아이다까히로 이마야마히로따까		
IPC分类号	G02F1/1343 G09F9/30 G02F1/1362 G09F9/35 G02F1/1368		
CPC分类号	G02F1/1362 G02F1/134309 G02F1/136286 G02F1/134363 G02F1/13452		
代理人(译)	CHANG, SOO KIL		
优先权	2001341369 2001-11-07 JP		
其他公开文献	KR100444538B1		
外部链接	Espacenet		

摘要(译)

绝缘层放置在梳形电极的透明像素电极的下部的间隔中，并且公共电极再次布置在具有像素电极的下部。在公共电极和不确定金属电极之间形成不确定的储备容量。IPS液晶显示器通过将公共电极和像素电极的间隙围绕像素超过4而在1像素中划分为非均匀间距尺寸而对于稳定操作是清楚的，并且可以获得非等效电极宽度。液晶层，漏极布线，栅极布线，像素电极，储备容量。