(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. 7
G02F 1/136

(11) 공개번호 특2001-0062198
(43) 공개일자 2001년07월07일

(21) 출원번호 10-2000-0074106
(22) 출원일자 2000년12월07일

(30) 우선권주장 99-349010 1999년12월08일 일본(JP)

(71) 출원인
미쓰비시덴키 가부시키가이샤
다니구찌 이찌로오, 기타오카 다카시
일본국 도쿄도 지요다쿠 마루노우치 2쵸메 2반 3고
세이코 엡슨 가부시키가이샤
구사마 사부로
일본 도쿄도 신주쿠구 니시신주쿠 2쵸메 4-1

(72) 발명자
아오키마사루
일본도쿄도지요다쿠마루노우치2쵸메2반3고미쓰비시덴키가부시키가이샤내
고바야시마사나오
일본나가노켄스와시오와3쵸메3-5세이코엡슨가부시키가이샤내

(74) 대리인
김창세

심사청구 : 있음

(54) 액정 표시 장치 및 TFT 패널

요약

본 발명에 의하면, a-Si를 p-Si화하는 레이저의 미스 쇼트(miss shot)가 있더라도, 표시 품위 열화의 가능성이 있는 배치를 피하여, 협 프레임화를 달성하는 액정 표시 장치가 얻어진다.

본 발명은, 구동 회로 영역의 복수의 구동 트랜지스터(30)의 게이트 배선(41)은, 평면적으로 보면, 상이한 2개의 방향의 2개의 선분과 굴곡부(90)를 갖는 절선을 따라 배치되고, 구동 트랜지스터의 채널 영역(31)은, 평면적으로 보면, 그 굴곡부와 중복하지 않도록, 그 2개의 선분을 따라 배치되어 있다.

대표도

도 6

명세서

도면의 간단한 설명

도 1은 실시예 1의 레이저 어닐링(laser annealing)에 이용한 레이저 광학 장치를 설명하는 구성도,

도 2는 TFT 기판에 성막된 비정질 실리콘(amorphous silicon)막을 엑시머 레이저빔(excimer laser beam)에 의해 어닐링하는 순서를 나타내는 개요도,

도 3은 레이저빔의 에너지 밀도의 분포를 나타내는 도면,

도 4는 레이저 어닐링에 있어서의 펄스 레이저빔의 직사각형 단면의 스캔 방향을 나타내는 도면,

도 5는 실시예 1에 있어서의 구동 트랜지스터의 배치를 나타내는 평면도,

도 6은 도 5의 구동 트랜지스터의 채널 영역에 레이저광의 미스 쇼트에 기인하는 특성 불완전 영역이 오버랩된 경우로서, 구동 트랜지스터의 시프트 피치(shift pitch) A가 레이저빔의 피치 P보다 큰 경우의 특성 불완전 영역의 각 구동 트랜지스터에 대한 배치를 나타내는 평면도,

도 7은 구동 트랜지스터의 시프트 피치 A가 레이저빔의 피치 P보다 적은 경우의 도 6에 상당하는 도면,

도 8은 도 5에 있어서의 Ⅷ-Ⅷ 단면도,

도 9는 실시예 1의 TFT의 제작에 있어서, 유리(glass) 기판 위에 하지막(under layer)을 형성한 단계의 단면도,

도 10은 도 9의 상태에, 비정질 실리콘막을 성막하고, 레이저 어닐링에 의해 폴리실리콘화한 후, 트랜지스터 형상으로 패터닝한 단계의 단면도,

도 11은 도 10의 상태에 대하여, 레지스트 마스크에 의해 용량부를 형성하는 하부 전극 이외를 피복하고, 하부 전극에 인(phosphorus) 이온을 주입한 단계의 단면도,

도 12는 도 11의 상태에 대하여 용량 절연막을 겸한 게이트 절연막을 성막한 단계의 단면도,

도 13은 도 12의 상태에 게이트 전극 및 공통 배선을 형성한 단계의 단면도,

도 14는 레지스트 마스크를 행하여 n형 트랜지스터에 인 이온을 주입하고 있는 단면도,

도 15는 레지스트 마스크를 제외하고, n형 트랜지스터에 LDD 형성을 위한 인 이온을 주입하고 있는 단면도,

도 16은 n형 트랜지스터에 레지스트 마스크를 실시하여, p형 트랜지스터의 소스, 드레인 영역에 붕소(boron) 이온을 주입하고 있는 단면도,

도 17은 도 16의 상태에 층간(層間) 절연막을 형성한 단계의 단면도,

도 18은 도 17의 상태에, 소스, 드레인 영역 위에 콘택트 홀을 개구한 단계의 단면도,

도 19는 도 18의 상태에, 소스, 드레인 전극을 형성한 단계의 단면도,

도 20은 TFT 어레이 기판으로부터 액정 표시 장치를 형성하는 프로세스를 나타내는 공정도,

도 21은 실시예 1의 구동 회로부의 각부(角部)에 있어서의 구동 트랜지스터의 배열을 나타내는 평면도,

도 22는 실시예 1의 구동 회로부의 다른 하나의 각부에 있어서의 구동 트랜지스터의 배열을 나타내는 평면도,

도 23은 실시예 2에 있어서의 구동 트랜지스터의 배치를 나타내는 평면도,

도 24는 실시예 3에 있어서의 구동 트랜지스터의 배치를 나타내는 평면도,

도 25는 실시예 4에 있어서의 구동 트랜지스터의 배치를 나타내는 평면도,

도 26은 실시예 5에 있어서의 구동 트랜지스터의 배치를 나타내는 평면도,

도 27은 도 26의 구동 트랜지스터의 채널 영역에 레이저 광의 미스 쇼트에 기인하는 특성 불완전 영역이 오버랩된 경우의 특성 불완전 영역의 각 구동 트랜지스터에 대한 배치를 나타내는 평면도,

도 28은 TFT 패널의 구성의 개요를 나타내는 평면도,

도 29는 종래예에 있어서, 미스 쇼트에 기인하는 특성 불완전 영역이 구동 트랜지스터의 채널 영역에 오버랩된 경우의 평면도,

도 30은 도 29의 종래예에 있어서의 구동 회로부의 각부에 있어서의 구동 트랜지스터의 배열을 나타내는 평면도,

도 31은 도 29의 종래예에 있어서의 구동 회로부의 다른 하나의 각부에 있어서의 구동 트랜지스터의 배열을 나타내는 평면도,

도 32는 다른 종래예에 있어서의 구동 트랜지스터의 배치를 나타내는 평면도,

도 33은 도 32의 종래예에 있어서의 구동 회로부의 각부에 있어서의 구동 트랜지스터의 배열을 나타내는 평면도,

도 34는 도 32의 종래예에 있어서의 구동 회로부의 다른 하나의 각부에 있어서의 구동 트랜지스터의 배열을 나타내는 평면도.

도면의 주요 부분에 대한 부호의 설명

60 : X-Y 스테이지61 : 윈도우

62 : 미러65 : 감쇠기

66 : 레이저 발진기67 : 챔버

70 : 레이저빔

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터(TFT : Thin Film Transistor)를 구비한 액티브 매트릭스(active matrix) 방식의 액정 표시 장치 및 TFT 패널에 관한 것이다.

도 28에 있어서, 이 TFT 패널에 있어서는, 투명 기판(101) 위에 표시 영역(102) 및 그 주변의 영역이 마련되어 있다. 주변의 영역은 X측 구동 회로부(111), Y측 구동 회로부(112) 및 외부 접속 단자부(117)로 구성되어 있다. 각 구동 회로부에는 구동 트랜지스터(도시하지 않음)가 배치되어, 표시 영역의 신호선과 주사선(모두 도시하지 않음)의 교차부에 배치된 화소트랜지스터(도시하지 않음)를 제어하여 구동한다. 액정 표시 장치는 얇고 또한 콤팩트(compact)한 점에 큰 특징이 있고, 수요자(需要者)도 이에 현혹되어 구입하는 경우가 많다. 각 구동 회로부에 배치된 구동 트랜지스터가 콤팩트(compact)하게 수납되면, 표시 화면의 가장자리를 작게 할 수 있어, 상품 가치를 높일 수 있다. 이 의미로, 도 28에 나타내는, 영역(115) 및 영역(116)에 있어서의 X측 구동 회로부(111)의 구동 트랜지스터의 배치는 중요하게 된다.

표시 영역 및 구동 회로 영역 일체형의 TFT 패널에 있어서는, 화소 트랜지스터는 어쨌든 간에, 적어도 구동 트랜지스터에는 다결정체 실리콘(이하, 「폴리실리콘」이라고 함)이 이용된다. TFT 패널의 표시 영역 및 구동 회로 영역에 일체적으로 폴리실리콘막을 형성하는 경우, 다음 방법이 일반적이다. 감압(減壓) CVD법 등에 의해 기판상에 비정질 실리콘을 성막하고, 그 후, 엑시머 레이저의 빔을 그 비정질 실리콘에 조사(照査)함으로써 어닐링하여 결정화시켜 폴리실리콘으로 한다. 이 엑시머 레이저의 빔은 에너지 밀도의 균일성을 확보하고, 또한 가능한한 넓은 범위를 조사할 필요가 있다. 이 때문에, 그 단면 형상이, 길이 150 300mm에서, 폭이 300㎛, 즉, 0.3mm의 선에 근접한 세장(細長) 형상의 빔을 이용하는 방법이 주류로 되어 있다. 면(面)을 조사할 때는, 상기의 빔의 긴 쪽의 방향을 도 28에 나타내는 좌표축의 Y 방향으로 하고, 또한 단면에 있어서의 가는 폭 방향을 X 방향으로 정렬시켜, 1 쇼트(shot)마다 5 50㎛씩 X 방향에 시프트시켜 놓으면서, 약 200 300㎐의 주기로 펄스 노광하여 스캐닝해 간다.

박막 반도체를 폴리실리콘으로 하는 이유는, 구동 트랜지스터에 있어서의 전하 캐리어(electrical carrier)의 이동도를 높게 해야 하기 때문이다. 비정질 실리콘에 있어서의 전하 캐리어의 이동도는 폴리실리콘에 있어서의 이동도에 비교하면, 각별히 낮기 때문에, 비정질 실리콘을 구동 트랜지스터에 이용하는 것은 가능하지 않다. 종래에, 표시 영역과 구동 회로 영역을 일체적으로 형성하지 않고 있던 경우에는, 화소 트랜지스터에는 비정질 실리콘을 이용하고, 다른 공정에서 제작하는 구동 트랜지스터에는 단결정 실리콘을 이용하고 있었다. 폴리실리콘에 있어서의 전하 캐리어의 이동도는 단결정에 있어서의 이동도보다 작지만, 결정 입경을 조대(粗大)화시킴으로써, 필요한 이동도를 확보할 수 있다. 따라서, 상기의 레이저빔의 에너지 밀도는, 비정질 실리콘을 다결정화한 후에 적절한 크기의 결정 입자 직경으로 하는 에너지 밀도가 아니면 안된다. 이 조건을 만족시키는 레이저빔의 에너지 밀도는 고저(高低)에 한계를 갖는 좁은 범위에 한정되지만, 실시에 큰 곤란을 발생시킬 정도는 아니다.

그러나, 상기의 레이저빔의 에너지 밀도의 쇼트 간의 균일성에 대해서는 요구 성능을 만족하지 않는 경우가 발생한다. 즉, 수만회에 한번 정도의 오더(order)에서 미스 쇼트가 발생하여, 상기의 범위내의 에너지 밀도로부터 낮은 측 또는 높은 측으로 벗어난다. 미스 쇼트의 악영향이 남아 있는 개소(箇所)는 스캔 1피치분의 폭, 예컨대 15㎛의 폭에서, 길이 150 300mm에 걸쳐 충분히 조대화한 결정 입경으로 되지 않는다. 이 결정 입경 조대화가 불충분하게 되는 현상은 레이저빔의 에너지 밀도가 지나치게 작더라도, 또한 지나치게 크더라도 발생한다. 이 때문에, TFT의 채널 폭 방향과 레이저빔 단면의 긴 쪽 방향이 평행하게 되는 배치로, 레이저빔을 채널 길이 방향으로 스캔한 경우, 다음과 같은 문제를 발생시킨다. 즉, 불량 쇼트가 TFT 채널 영역에서 발생하면, 결정화 불충분한 영역이 TFT의 채널 영역을 차단하여 형성되게 된다. 이 결과, 불량 트랜지스터가 그 불량 쇼트의 영역을 따라 연속하여 대량으로 형성되어, 표시 결함으로서 양품율의 저하를 초래한다. 도 29에, 이와 같은 사태가 발생할 가능성이 있는 종래예의 구동 트랜지스터의 평면 배열을 나타낸다. X측 구동 회로부의 복수의 구동 트랜지스터(130)에는 게이트 배선(141), 소스 배선(143) 및 드레인 배선(142)이 각 구동 트랜지스터에 걸쳐 연속하여 마련되어 있다. 이들의 배선과 구동 트랜지스터의 중복(重複)부에 게이트 전극, 소스 전극 및 드레인 전극이 마련되어 있다. 소스 전극과 드레인 전극은 각각 반도체 박막의 소스 영역(133) 및 드레인 영역(132)과 도통하는 콘택트부(137)가 마련되어 있다. 또한, 채널 영역(131)은 평면적으로 보면 게이트 전극과 대개 중복하고 있다. 도 29에 있어서, 채널의 폭(134)의 방향에 평행하게 레이저빔 단면의 긴 쪽의 방향을 배치하여, 펄스 레이저를 쇼트하면서 채널 길이(135)의 방향으로 스캔한다. 이 때, 또다시, 미스 쇼트가 채널 영역

에 오버랩되어 발생하면, 미스 쇼트중의 스캔 1피치분(140)은 채널 영역(131)을 완전히 차단한다. 도 29에 있어서, 사선(斜線)부는 채널 영역(131)과 레이저빔의 미스 쇼트 1피치분 P와의 중복부이다. 전하 캐리어는 이 사선부를 지나지 않고는 트랜지스터의 채널 영역을 통과할 수 없다. 미스 쇼트가 트랜지스터의 특성에 악영향을 미치게 하는 것은 미스 쇼트의 1피치분(140)이 채널 영역을 완전히 차단하여 형성되는 경우이고, 소스 영역이나 드레인 영역에 있어서, 미스 쇼트의 스캔 1피치분(140)이 완전히 차단하여 형성되더라도, 그 정도로 큰 악영향은 발생하지 않는다. 도 29의 배치의 경우, 게이트 배선에 연속해 있는 그 열의 구동 트랜지스터가 모두 열화하기 때문에, 액정 표시 장치의 표시 품위를 명확히 열화시키는 것 같은 악영향이 미치게 된다. 이 도 29와 같은 구동 트랜지스터의 배치의 경우에는, 도 30 및 도 31에 도시하는 바와 같이 영역(115 및 116)에 있어서, 구동 트랜지스터는 콘팩트하게 수납되어, 표시 화면의 프레임을 확대하는 일은 없다. X측 구동 회로부의 구동 트랜지스터(도시하지 않음)의 게이트 배선(131)은 영역(115) 및 영역(116)의 양쪽에 있어서는 연장되지 않는다. 이 때문에, 좌측의 프레임의 폭(118) 및 우측의 프레임의 폭(119)을 모두 확대할 필요가 없다. 또, X측 구동 회로부의 구동 트랜지스터에 있어서는, n형 트랜지스터와 p형 트랜지스터(모두 도시하지 않음)가 쌍(pair)으로 배치되지만, 특히 필요없는 경우는 쌍의 n형 트랜지스터와 p형 트랜지스터를 구별하지 않는다.

상기의 표시 품위 열화의 문제를 해결하기 위해서, 채널 폭 방향과 레이저빔 단면의 긴 쪽의 방향을 비평행으로 하는 제안되어 있었다(일본 특허 공개 평성 제 11-87720 호 공보). 또한, 비평행의 조건을, 채널 폭 W, 채널 길이 L, 레이저빔 단면의 단축(短軸) 방향으로의 스캔 피치 P, 레이저 광의 스캔 방향과 채널 폭 방향과의 각도 θ 등을 이용하여 한정하는 제안이 개시되어 있었다(일본 특허 공개 평성 제 11-87729 호 공보, 일본 특허 공개 평성 제 11-87670 호 공보). 즉, 도 32에 도시하는 바와 같이, 구동 트랜지스터를 레이저빔의 단면의 장축(長軸) 방향에 대하여 각도 θ를 갖도록 경사지게 하여, 채널부의 폭(134)을 W로 하고, 레이저빔의 스캔 피치를 P로 했을 때, W、sinθ > P를 만족하도록 한다. 이 조건을 부과함으로써, 채널 폭 W가 700㎛에 이르는 구동 트랜지스터의 경우, 미스 쇼트가 채널 영역에서 발생하더라도, 그 특성 불완전부를 가로지르는 일없이 채널 영역을 통과할 수 있는 부분이 여유를 갖고 발생한다. 즉, 특성이 양호한 영역만을 통과하는 전하 캐리어도 상당 정도있다. 이 결과, 트랜지스터의 특성이 레이저빔의 미스 쇼트에 의해서 열화하는 일이 없게 되어, 표시 품위가 실질적으로 열화하는 사태를 피할 수 있다.

발명이 이루고자 하는 기술적 과제

그러나, 표시 신호를 제어하는 구동 회로에 있어서는, 다수의 구동 트랜지스터가 연속하여 배열되기 때문에, 직사각형 화면의 변에 교차하는 일정 방향을 따라 직렬로 구동 트랜지스터를 배치하면, 구동 트랜지스터의 열이 표시 화면의 단(端)으로부터 크게 연장되어 버린다. 도 33 및 도 34에 있어서, 구동 트랜지스터(도시하지 않음)를 경사지게 하여 배치함으로써, 프레임의 폭(118 및 119)이 크게 확대되어 있는 것을 알 수 있다. 이러한 경사 배치는 액정 화면의 주변부의 협(狹) 프레임화에 역행하여, 오히려 구동 회로 영역이 확대되어 버린다. 스캔 피치 P를 대단히 작게 할 수 있으면, 각도 θ를 작게 하더라도 W、sinθ > P를 만족하도록 할 수 있다. 그러나, 스캔 피치 P를 다소 작게 하면, 폴리실리콘 표면이 거칠게 되어, 사용에 견디지 않는 것으로 된다. 또, 레이저빔 단면의 긴 쪽의 방향에 대하여 기울여 배향한 구동 트랜지스터를 Y 방향을 따라 직렬 접속하는 배열도 고려할 수 있다. 이 배열에 의하면, 협 프레임화를 달성할 수 있다. 그러나, 이 배치에서는 트랜지스터 간의 전극 거리가 좁게 되어, 트랜지스터의 직렬 배선의 형성이 곤란하게 된다. 이 때문에, 이 기울기로 배향한 구동 트랜지스터를 Y 방향을 따라 직렬 접속하는 배열은 실제의 구동 회로부의 제조에는 이용될 수 없다.

본 발명의 목적은, 엑시머 레이저 쇼트의 스캔 조사에 의해서 비정질 실리콘박막으로부터 생성한 폴리실리콘 박막을 적어도 구동 회로 영역에 구비하는 TFT 패널을 포함하는 액정 표시 장치에 있어서, 그 엑시머 레이저의 미스 쇼트가 있더라도 폴리실리콘 박막 위에 형성되는 복수의 구동 트랜지스터에 대하여 표시 품위를 열화시키는 경우가 발생되는 배치를 피하고, 또한 협 프레임화를 달성할 수 있는 배치로 한 액정 표시 장치 및 TFT 패널을 제공하는 것에 있다.

또한, 본 발명이 대상(對象)으로 하는 액정 표시 장치는 화소 트랜지스터의 박막 반도체와 구동 트랜지스터의 박막 반도체가 동일한 공정으로 일체적으로 형성된 것이더라도 좋고, 또는 양자가 다른 공정에서 제작된 후에 일체화된 것이더라도 좋다.

발명의 구성 및 작용

본 발명의 액정 표시 장치는 액정과, 액정을 구동하는 TFT 패널와, 그 대향 기판을 구비하되, 그 TFT 패널이 교차하여 배선된 복수의 신호선 및 복수의 주사선, 및 그 교차하는 부위에 배치된 복수의 화소 트랜지스터를 포함하는 표시 영역과, 복수의 구동 트랜지스터를 포함하는 구동 회로 영역을 갖고 있다. 그 구동 회로 영역에 형성되는 구동 트랜지스터의 게이트 배선은 제 1 방향을 따라 직선적으로 연장되는 제 1 선분과, 제 1 방향과 다른 제 2 방향을 따라 직선적으로 연장되는 제 2 선분과, 제 1 선분과 제 2 선분을 접속하는 굴곡부를 구비한 절선(折線)을 따라 배치된다. 또한, 구동 트랜지스터는 평면적으로 보면, 그 채널 영역이 굴곡부와 겹치지 않도록 제 1 선분 및 제 2 선분을 따라 배치되어 있다.

이 구성에 의해, 게이트 배선과 오버랩하여 하방(下方)으로 형성되는 구동 트랜지스터의 채널 영역도 이 절선을 따라 배치된다. 따라서, 레이저 미스 쇼트에 기인하는 직선 형상의 특성 불완전부에 대하여 구동 트랜지스터의 채널 영역의 위치를 어긋나게 할 수 있다. 이 결과, 특성 불완전부가 모든 트랜지스터의 채널부를 차단하도록 동일하게 배치되는 사태를 피하여, 구동 트랜지스터의 위치에 따라 채널 영역의 단, 소스 영역, 또는 드레인 영역에서 오버랩될 수 있도록 할 수 있다. 이 결과, 불완전 특성의 악영향이 분산되기 때문에, 표시 품위를 실질적으로 열화시키는 사태를 피할 수 있다. 또한, 제 1 방향의 선분과 제 2 방향의 선분을 갖는 지그재그 형상의 절선을 따라 배치되기 때문에, 구동 회로 영역이 표시 화면으로부터 크게 연장되어 확대하는 일이 없고, 협 프레임화를 실현할 수 있다. 또한, 상기의 절선을 따라 구동 트랜지스터의 채널 영역의 중심 부근을 배치한 후에, 구동 트랜지스터를 상기의 레이저 광의 장축 방향에 대하여 경사 또는 회전시켜 배치할 수도 있다. 이 경우, 상기한 각 구동 트랜지스터의 레이저빔 스캔 방향이 어긋남에 덧붙여, 경사 또는 일정 각도의 회전이 가해지게 된다. 이 때문에, 레이저의 미스 쇼트에 기인하는 특성 불완전부에 의해서 채널 영역이 완전히 차단된 구동 트랜지스터가, 그 열 전체에 걸쳐 발생할 가능성을 한층 더 용이하게 피할 수 있다. 즉, 경사 또는 회전을 하면, 레이저빔이 세장 단면의 긴 쪽의 방향이 채널 길이 방향에 평행하여 되는 배치에 근접하게 되어, 특성 불완전부를 통과하지 않는 채널 영역을 횡단할 수 있는 부분이 증대한다. 이에 덧붙여, 상술의 어긋남을 갖는 배치를 더 행하면, 위험 분산의 효과에 덧붙여, 상기의 특성 불완전부를 통과하지 않는 채널 영역을 횡단할 수 있는 부분의 증대의 효과가 가산된다. 그 결과, 구동 트랜지스터의 특성의 열화는 거의 발생하지 않게 된다.

또한, 채널 영역을 평면적으로 보면 게이트 배선의 굴곡부를 피하여 형성하는 것은, 이 굴곡부에서는 전계(電界) 집중이 발생하여, 채널 영역에서의 전하 캐리어의 이동에 어떠한 영향을 미치는 오동작을 발생할 두려움이 있기 때문이다.

또, 상기의 구동 회로 영역은 1매의 기판상에 표시 영역과 일체적으로 동일 공정내에서 형성되더라도 좋고, 별도의 기판상에 다른 공정에서 형성된 후에 일체화된 것이더라도 좋다. 따라서, 화소 트랜지스터의 반도체박막은 비정질 실리콘 그대로도 좋고, 동일한 공정에서 일체적으로 형성된 폴리실리콘이라도 좋다.

상기 본 발명의 액정 표시 장치에서는, 제 1 선분 및 제 2 선분은 각 선분의 표시 영역에 가까운 단점(端点)으로부터 먼 단점으로 향하는 방향이 표시 영역측에서 보면 반대 방향으로 되어 있다.

이 구성에 의해, 특성 불완전 영역에 그 열의 모든 구동 트랜지스터의 채널 영역을 완전히 차단시키지 않도록 한 뒤에, 협 프레임화를 실제로 실현하는 것이 가능하게 된다. 또한, 표시 영역측에서 본 방향 또는 길이는 표시 영역의 가장자리로의 사영(射影) 방향 또는 사영 길이이다.

상기 본 발명의 액정 표시 장치에서는, 제 1 선분 및 제 2 선분은 각각 더 작은 절선에 의해서 구성되어 있다.

이 구성에 의해 구동 트랜지스터의 열 전체의 배치는, 예컨대 제 1 선분에 따르도록 하여, 예컨대 개개의 구동 트랜지스터의 채널 길이 방향을 표시 영역과 구동 회로 영역과의 경계의 연장하는 방향에 평행하게 배치할 수 있다. 즉, 게이트 배선 등의 배선 방향과 채널 영역의 폭 방향을 평행하게 한 뒤에, 각 구동 트랜지스터의 방향의 배치를 자유롭게 설정하는 것이 용이하게 된다.

상기 본 발명의 액정 표시 장치에서는 제 1 선분 및 제 2 선분을 접속하는, 표시 영역과 구동 회로 영역과의 경계에 거의 직교하는 선분을 포함하고 있다.

이 구성에 의해, 각 구동 트랜지스터를 지그재그 형상의 절선을 따라 각 구동 트랜지스터를 여유를 갖고 배치하는 것이 가능해진다.

상기 본 발명의 액정 표시 장치에서는, 절곡부는 제 1 선분 및 제 2 선분이 각도를 갖고 직접 연속하고 있는 부분을 포함하고 있다.

이 구성에 의해, X 방향(표시 영역과 구동 회로 영역의 경계가 연장하는 방향)의 협 프레임화를 실현할 수 있을 뿐만 아니라, Y 방향(상기 경계의 수직 방향)에 대해서도 협 프레임화를 실현할 수 있다. 즉, 구동 트랜지스터는 Y 방향에 대하여 고밀도로 배치된다. 또한, 상기의 제 1 및 제 2 선분에 배치된 구동 트랜지스터는 Y 방향에 평행한 특성 불완전 영역에 대하여 공통 위치가 되지 않도록, 위험 분산을 도모하기 위해서 X 방향의 위치가 어긋나도록 배치하는 것이 바람직하다. 또한, 특성 불완전 영역에 채널 영역이 완전히 차단되지 않도록, 채널 영역의 폭 방향을 Y 방향으로부터 크게 경사시켜 배치하는 것이 바람직하다.

상기 본 발명의 액정 표시 장치에서는, 구동 트랜지스터의 채널 영역의 폭 방향은 제 1 선분 및 제 2 선분에 대하여 평행하게 되도록 배치되어 있다.

이 구성에 의해, 채널 영역 폭 방향뿐만 아니라, 소스 영역 및 드레인 영역의 폭 방향도 각각의 소스 배선 및 드레인 배선의 방향과 평행하게 되어, 배선의 형성이 용이하게 된다.

상기 본 발명의 액정 표시 장치에서는, 표시 영역은 직사각형 형상이고, 구동 회로 영역이 직사각형의 표시 영역의 대향하는 2개의 평행한 변의 연장선의 사이에서 연장되도록 배치되어 있다.

이 구성에 의해, 레이저 어닐링에 있어서 레이저빔이 불필요하게 중복하는 부분을 발생하는 일없이, 능률 좋고, 표시 화면 전체에 걸쳐 기울어지는 일없이 결정화 및 결정 성장시킨 뒤에, 협 프레임화와 위험 분산을 실현할 수 있다.

상기 본 발명의 액정 표시 장치에서는, 구동 트랜지스터와, 그 구동 트랜지스터의 가장 가까이 위치하는 이웃하는 구동 트랜지스터와의 사이의 표시 영역측에서 본 거리가 레이저빔 조사의 주사 흔적인 피치 스트라이프(stripe)의 간격보다 길게 되어 있다.

이 구성에 의해, 가량 하나의 구동 트랜지스터의 채널 영역을 레이저빔의 미스 쇼트에 기인하는 특성 불완전부가 차단하는 경우가 발생하더라도, 인접하는 구동 트랜지스터에서는, 그 특성 불완전부가 소스 영역이나 또는 드레인 영역을 통과하게 된다. 이 결과, 특성 불완전부는 표시 품위에 실질적으로 영향을 미치게 될 수 있어, 양품율을 향상시키는 것이 가능해진다.

상기 본 발명의 액정 표시 장치에서는, 구동 트랜지스터의 각각의 채널 영역은 영역 표시에 가장 가까운 채널 영역의 각부와, 표시 영역에 가장 먼 채널 영역의 각부와의 사이의 표시 영역측에서 본 거리가 레이저빔 조사의 조사 흔적인 피치 스트라이프의 간격보다 길게 되어 있다.

이 구성의 경우, 구동 트랜지스터를 상기의 변에 세운 수선(垂線)에 대하여 경사 또는 회전할 필요가 있다. 각 구동 트

랜지스터를 레이저빔의 장축 방향에 대하여 경사 또는 회전시켜 배치하면, 레이저빔의 미스 쇼트에 기인하는 특성 불완전부가 채널부를 통과하는 최악의 경우이더라도, 상술한 이유에 의해 전하 캐리어가 특성 불완전부를 지나가지 않게 통과할 수 있는 부분이 증대한다. 상기 채널 영역의 각부간의 거리가 피치 흔적의 간격보다 긴 액정 표시 장치에서는 채널 영역을 특성 불완전부가 통과하는 경우이더라도, 확실히 전하 캐리어가 특성 불완전부를 통과하지 않고서 채널 영역을 지날 수 있는 부분이 확실히 존재하도록 할 수 있다. 따라서, 특성 불완전부가 표시 품질에 악영향되지 않도록 하는 것이 가능해진다.

상기의 액정 표시 장치는 구동 트랜지스터와 화소 트랜지스터가 1매의 기판상에 일체적으로 형성된 폴리실리콘막에 마련되고 있더라도 좋다. 또는, 구동 트랜지스터와 화소 트랜지스터가 각각 별도의 기판 위에 각각의 공정에서 형성된 박막 반도체 위에 형성된 후에, 일체화되어 있더라도 좋다. 어느 쪽의 액정 표시 장치에 있어서도, 구동 회로 영역의 트랜지스터를 비정질 실리콘으로부터 폴리실리콘로 하여 형성하는 장치인 한, 상기의 각 구성은 실질적으로 표시 품위를 열화시키지 않는 작용을 갖는다. 양쪽의 액정 표시 장치 모두, 표시 영역의 반도체는 비정질 실리콘막 그대로 있더라도 좋고, 또는 비정질 실리콘막에 대하여 동일한 공정에 있어서 일체적으로 엑시머 레이저빔을 조사하여 폴리실리콘막으로 한 것이라도 좋다.

본 발명의 TFT 패널은 교차하여 배선된 복수의 신호선 및 복수의 주사선 및 그 교차하는 부위에 배치된 복수의 화소 트랜지스터를 포함하는 표시 영역과, 복수의 구동 트랜지스터를 포함하는 구동 회로 영역을 갖는, 액정을 구동하는 패널이다. 그 구동 회로 영역에 형성되는 구동 트랜지스터의 게이트 배선은 제 1 방향을 따라 직선적으로 연장되는 제 1 선분과, 제 1 방향과 다른 제 2 방향을 따라 직선적으로 연장되는 제 2 선분과, 제 1 선분과 제 2 선분을 접속하는 굴곡부를 구비한 절선을 따라 배치되어 있는, 또한, 구동 트랜지스터는 평면적으로 보면 그 채널 영역이 굴곡부와 겹치지 않도록, 제 1 선분 및 제 2 선분을 따라 배치되어 있다.

이 구성에 의해, 이 TFT 패널은 액정 표시 장치에 이용되고, 특성 불완전부가 채널 영역의 중앙부 및 단부, 소스 영역, 드레인 영역에 분산되기 때문에, 표시 품위가 크게 열화하는 사태를 피할 수 있다. 또한, 구동 트랜지스터끼리의 상기의 어긋남에 덧붙여 구동 트랜지스터를, 채널 영역을 중심으로 일정 각도만큼 회전시켜 배치하는 것에 의해, 위험 분산을 더 도모하는 것이 용이해 진다.

본 발명의 상기 및 그 밖의 목적, 특징, 국면 및 이익 등은 첨부 도면을 참조로 하여 설명하는 이하의 상세한 실시예로부터 더욱 명백해질 것이다.

다음에 도면을 이용하여 본 발명의 실시예에 대해 설명한다.

(실시예 1)

도 1에 있어서, 레이저 발진기(66)에는 파장 308㎚를 발생하는 XeCl을 발진 가스로 하는 엑시머 레이저를 이용했다. 펄스의 쇼트 피치는 100㎐ 300㎐의 범위로 했다. 발진 가스로서 KrF를 이용할 수도 있다. 이 때, 백만 쇼트에 대해 수 쇼트의 비율로 미스 쇼트가 발생한다. 레이저 발진기(66)에 의해 발생한 레이저광(70)은 감쇠기(attenuator)(65)를 지나서 미러(mirror)(62)에 의해 방향을 바꾸고, 빔 성형 광학계(63, 64)에 의해 빔 단면 형상을 세장 직사각형 형상으로 된다. 그 후, 다시 미러(62)에 의해 방향이 변경되어 광학계 개체(68)를 통과하여, 챔버(chamber)(67) 중에 윈도우(window)(61)로부터 도입된다. 챔버(67)의 중의 X-Y 스테이지(60) 위에 배치된 기판(1)은 X-Y 스테이지(60)의 움직임에 의해 X 방향, Y 방향의 양 방향으로 이동할 수 있다. 이 레이저빔은 기판(1) 위에 형성된 비정질 실리콘막에 대하여 조사된다. 도 2에 있어서, 세장(細長) 직사각형 단면의 레이저빔(70)은 그 직사각형의 단축 방향(26)에 1쇼트마다 일정 간격의 피치로 비켜나가면서 조사 영역(71)을 어닐링한다. 기판(1)에 성막된 비정질 실리콘막은, 조사가 끝난 영역(72)이 결정화하여 폴리실리콘으로 되어 있고, 미(未)조사 영역(73)은 비정질 실리콘 그대로이

다. 도 3에 있어서, 레이저빔 단면은 세장 직사각형 형상이고, 장축 방향(25)의 길이(74)는 150 300㎜이고, 단축 방향(26)의 길이(75)는 300 400㎛(0.3 0.4㎜)의 범위에 있다. 에너지 밀도는 직사각형 단면에 있어서, ±2% 정도의 오차가 있다. 또한, 펄스 쇼트마다 에너지 밀도의 오차는 ±15%정도이다. 이 직사각형 단면의 레이저빔에 의해 면을 어닐링하는 경우, 도 4에 도시하는 바와 같이 레이저빔 단면의 단축 방향(26)에 일정 간격의 피치 P로 스캔한다. 도 4에 있어서, n 쇼트째의 조사 영역을 실선으로, n+1번째의 쇼트의 조사 영역을 파선으로, 또한, n+2번째의 쇼트의 조사 영역을 일점 쇄선에 의해서 나타내고 있다.

본 실시예에서는 X측 구동 회로부의 게이트 배선(41)을 도 5와 같이 배치한다. 도 5에서는 이 게이트 배선에 각 구동 트랜지스터(30)의 채널 영역의 폭(34)의 방향을 평행하게 배치하고 있다. 각 구동 트랜지스터(30)는, 중앙부는 게이트 배선(41), 그 양측은 소스 배선(43), 드레인 배선(42)에 의해서 전기적으로 연결되어 있다. 이들 배선과 구동 트랜지스터의 중복부에 게이트 전극, 소스 전극 및 드레인 전극이 형성되어 있고, 또한 소스 전극과 드레인 전극에는 각각 폴리실리콘막의 소스 영역(33) 및 드레인 영역(32)과 도통하는 콘택트부(37)가 마련되어 있다. 도 5에 있어서, 절선의 굴곡부에 상당하는 부분(90)에 채널 영역을 중복시키지 않도록 하여 배치하는 것은 구동 트랜지스터의 배선이 이 부분에서 발생하는 전계 집중을 피하기 위해서이다. 전계 집중부에 채널부를 중복시키면, 오동작을 발생하기 때문에 피해야 한다. 하나의 선분에 배치된 3개의 구동 트랜지스터의 시프트 피치의 레이저빔 스캔 방향으로의 사영 거리 A는 레이저빔의 스캔의 피치 P보다 크더라도, 또는 작더라도 좋다. 통상, 채널폭(34)은 20㎛정도이고, 채널 길이(35)는 5㎛정도이며, 또한 레이저빔의 스캔 피치 P는 15㎛정도이다.

도 6은 레이저빔의 스캔 피치 P가 구동 트랜지스터의 시프트 피치 A보다 작은 경우에 있어서, 미스 쇼트에 의한 불완전 영역(40)이 채널 영역을 차단한 경우의 배치를 나타내는 도면이다. 불완전 영역(40)은 영역 B에서, 이 구동 트랜지스터의 채널부를 완전히 차단하고 있다. 그러나, 본 발명에 근거하는 구동 트랜지스터의 배치를 실행함으로써, 다른 인접하는 구동 트랜지스터에는 소스, 드레인 영역(32, 33)에서 겹치는 것이 있더라도 채널 영역을 완전히 차단하는 일은 없다. 도 22의 파선은 지그재그 형상의 절선의 2분의 1파장 상당분의 구동 트랜지스터의 배열을 나타내고 있는데, 이 범위 내에서, 일부의 구동 트랜지스터의 채널 영역에 있어서, 영역 C와 같이 겹치는 것도 있다. 그러나, 이 경우에는 화살표 D의 경로로 나타낸 바와 같이, 특성 불완전 영역을 통과하지 않더라도 채널 영역을 횡단할 수 있는 부분이 있기 때문에, 표시 특성에 악영향을 미치게 하는 것은 없다. 따라서, 이 경우에는 6분의 1의 구동 트랜지스터가 악영향을 미치게 하는 만큼이고, 실질상 표시 특성을 열화시키지 않는다. 따라서, 양품율이 저하하는 일은 없다. 또한, 구동 트랜지스터의 6분의 1이 악영향을 받는 것은, 도 6에 나타낸 지그재그 형상의 절선의 2분의 1파장 상당분과 동일한 배열이 나머지의 2분의 1파장 상당분에 있어서도 반복하는 경우이다. 나머지의 2분의 1파장 상당분에 있어서의 구동 트랜지스터의 배열은 도 6의 것보다 조금 비켜 놓은 것이 가능하고, 또한, 각 선분의 경사나 길이를 변경하는 것도 가능하다. 이러한 배열로 하고 있었던 경우에는, 악영향을 받는 구동 트랜지스터는 전체의 12분의 1이 될 가능성이 있다.

도 7은, 레이저빔의 스캔 피치 P가 구동 트랜지스터의 시프트 피치 A보다 큰 경우에 있어서, 미스 쇼트에 의한 특성 불완전 영역(40)이 채널 영역을 차단한 경우의 배치를 나타내는 도면이다. 특성 불완전 영역(40)은 영역 E 및 영역 J의 2개의 영역에 있어서 각 구동 트랜지스터의 채널 영역을 완전히 차단하고 있다. 따라서, 이 영역이 겹치고 있는 구동 트랜지스터는 악영향을 받는다. 그러나, 예컨대, 불완전 영역(40)과 채널 영역의 중복 영역 F 또는 H를 갖는 구동 트랜지스터에서는 화살표 G 또는 I와 같이 불완전 영역(40)을 지나는 일없이 채널 영역을 횡단할 수 있는 경로 부분이 있다. 또한, 그 밖의 구동 트랜지스터는 채널 영역을 불완전 영역과 중복시키지 않는다. 따라서, 전체의 3분의 1정도의 구동 트랜지스터가 악영향을 받을 뿐이므로, 표시 품위를 실질적으로 열화시키는 일은 없다. 또한, 지그재그 형상의 절선의 나머지의 2분의 1파장 상당분에 배치되는 구동 트랜지스터가 도 7의 배치로부터 어긋나고 있으면, 특성 불완전 영역에 의해서 채널 영역이 완전히 차단되는 구동 트랜지스터의 비율은 보다 작게 된다.

도 5의 구동 트랜지스터의 Ⅷ-Ⅷ 단면도인 도 8에 있어서, 구동 트랜지스터(30)는 투명 기판(1)에 포개어진 하지(下地)막(51) 위에 형성된 폴리실리콘을 기초로 하여 제작되고 있다. 구동 트랜지스터의 형상에 패터닝된 폴리실리콘의 중앙부에 채널 영역(31), 그 양측에 드레인, 소스 영역(32, 33)이 형성되어 있다. 이들 위에는 용량 절연막을 겸한 게이트 절연막(53)이 적층되어 있고, 그 밑의 채널 영역(31)과 평면적으로 중첩된 위치에 게이트 전극(54)이 위치하고 있다. 이들 위의 층간 절연막(55)과 게이트 절연막(53)에 개구된 콘택트 홀에 드레인 배선(57) 및 소스 배선(58)이 성막되고, 각각 드레인 영역(32) 및 소스 영역(33)과 콘택트부(37)를 형성한다.

다음에, 도 8에 나타내는 구동 트랜지스터의 제작 방법에 대하여 설명한다. 우선, 도 9에 도시하는 바와 같이, 유리 기판(1) 위에, 예컨대 PECVD(Plasma Enhanced Chemical Vapor Deposition) 법에 의해서, 하지막(51)으로서 실리콘 질화막과 실리콘 산화막의 2층막을 형성한다. 다음에, 그 위에 비정질 실리콘막(52)을 성막하여, 엑시머 레이저에 의해 비정질 실리콘을 폴리실리콘으로 한 후, 소스로부터 드레인에 이르는 영역을 패터닝하여, 채널 영역(31) 및 하부 전극을 형성한다(도 10). 이어서, 레지스트 마스크(85)를 이용하여, 용량부를 형성하는 하부 전극(도시하지 않음) 이외를 덮은 후, 인(P) 이온을 주입한다(도 11). 다음에, 용량 절연막을 겸한 게이트 절연막(53)으로서, 예컨대, 도 12에 도시하는 바와 같이 CVD 법에 의해 실리콘 산화막을 형성한다. 이어서, Cr막을 성막한 후, 패터닝하여하여 게이트 전극(54) 및 공통 배선을 형성한다(도 13). 이 공통 배선과 하부 전극의 사이에는 축적 용량이 형성되어 있다. 그 후, 도 14에 도시하는 바와 같이, n형 트랜지스터측의 LDD(Lightly Doped Drain)를 형성하기 위한 레지스트(86) 및 p형 트랜지스터측의 폴리실리콘 반도체층을 피복하는 레지스트(87)를 마련하고, P 이온을 주입한다. 이 결과, n형 트랜지스터의 드레인, 소스 영역(32n, 33n)이 형성된다. 이어서, 도 15에 도시하는 바와 같이, 레지스트 패턴을 제외한 후, 저농도의 P 이온을 주입한다. 그 후, 도 16에 도시하는 바와 같이 n형 트랜지스터측을 레지스트로 덮고, B 이온을 주입하여 p형 트랜지스터의 소스, 드레인 영역(33p, 34p)을 형성한다. 그 후, 도 17에 도시하는 바와 같이 층간 절연막(55)으로서, TEOS PECVD법에 의해 실리콘 산화막을 형성한 후, 400℃에서 활성화 어닐링을 실행한다. 그 후, 도 18에 도시하는 바와 같이 층간 절연막(55)과 게이트 산화막(53)과 콘택트 홀(56)을 드라이 에칭에 의해 개구한다. 다음에, 도 19에 도시하는 바와 같이 Cr막을 100㎚, A1계 합금막 400㎚을 스퍼터법에 의해 적층 성막해서, 패터닝하여 소스, 드레인 전극(57, 58)을 형성한다. 이 후는 파시베이션막 형성 및 표시부에 화소 전극을 형성한다. 또한, 도 20에 나타내는 프로세스에 따라서, 상기의 순서로 제작한 TFT 패널을 컬러 필터와 합쳐, 화소 전극 표면 및 컬러 필터 표면에 배향막을 도포하고, 연마 처리에 의해 배향 방향을 설정한다. 그 후, 통상의 조립 공정에 의해 조립한다.

본 실시예의 구동 트랜지스터의 배열에 의하면, 도 21 및 도 22에 도시하는 바와 같이, 구동 트랜지스터(도시하지 않음)는 지그재그 형상의 게이트 배선을 따라 채널 영역(도시하지 않음)의 중앙 부근을 합쳐서 배열한다. 이 배치를 때문에, 레이저 광의 미스 쇼트가 채널 영역에 겹쳐 형성된 경우의 표시 품위의 실질적 열화를 방지한 뒤에, 프레임을 확대시키는 일이 없다. 즉, 프레임의 폭(18 및 19)이 확대한 일이 없고, 협 프레임화를 실현하는 것이 가능해진다. 본 실시예에서는 레이저빔의 시프트 피치 P는 15㎛을 채용하고 있어, 실리콘막의 표면을 거칠게 하는 일이 없고, 또한 폴리실리콘화를 고능률로 실시할 수 있다.

(실시예 2)

본 발명의 실시예 2에서는, 도 23에 있어서, 각 트랜지스터의 채널 영역의 폭(34)의 방향은 레이저빔의 장축 방향(25)에 평행하다. 도 23에 있어서, 지그재그 형상의 절선의 4분의 1파장 상당분에 배치된 3개의 구동 트랜지스터의 시프트 피치 A는, 레이저빔의 스캔 피치 P보다 큰 것이 바람직하지만, 작아도 무방하다. 이 실시예 2에 있어서의 제 1 선분 및 제 2 선분은 더 작은 절선에 의해서 형성되어 있다.

이 배치에 의해, 어느 하나의 구동 트랜지스터의 채널 영역(31)을 마침 미스 쇼트에 기인하는 특성 불완전부가 덮더라도, 모든 구동 트랜지스터의 채널부를 특성 불완전부가 피복하는 것으로 되지 않는다. 특성 불완전부는, 인접하는 구동 트랜지스터에서는 소스 영역(33) 또는 드레인 영역(32)에 의한 것이 있지만, 소스 영역 또는 드레인 영역에 특성 불

완전부가 걸리더라도 표시 품위에 미치는 영향은 거의 없다. 표시 품위 열화의 가능성은 구동 트랜지스터의 시프트 피치 A가 레이저빔의 스캔 피치 P보다 큰 쪽이 작게 된다. 그러나, 가령 구동 트랜지스터가 시프트 피치 A가 레이저빔의 스캔 피치 P보다 적더라도 위험 분산의 작용은 있기 때문에, 상기의 경우가 발생하더라도 표시 품위의 열화의 정도를 한정적인 것으로 하는 것이 가능하다.

이 결과, 실질적으로 표시 품위를 열화시키는 가능성을 배제하여 X측 구동 회로부를 형성하는 것이 가능해져, 양품율의 저하를 방지하는 것이 가능해진다. 또한, 상기의 구동 트랜지스터는 지그재그 형상의 선을 따라 배치되기 때문에, 구동 회로부를 연장시키는 일이 없기 때문에, 실시예 1에 나타낸 도 21 및 도 22에 있어서의 프레임 폭(18, 19)을 확대시키지 않고, 협 프레임화를 달성하는 것이 가능해진다.

(실시예 3)

본 발명의 실시예 3에서는 지그재그 형상의 절선의 4분의 1파장 상당분에 2개의 구동 트랜지스터가 배치된다. 이 2개의 구동 트랜지스터의 어긋남의 레이저빔 스캔 방향으로의 사영 거리 A는 레이저빔의 스캔 피치 P보다 큰 것이 바람직하지만, 작더라도 무방하다. 도 24에 나타내는 구동 트랜지스터의 배치에 의해, 가령 만일 채널 영역(31)에 미스 쇼트의 1피치분의 영역이 겹치는 일이 있더라도, 구동 트랜지스터 모두가 특성 불량으로 되는 것은 없고, 표시 품위의 실질적 열화를 방지하는 것이 가능해진다. 또한, 이 구동 트랜지스터의 배열은 프레임을 확대하는 일이 없기 때문에, 협 프레임화에 유효한다.

(실시예 4)

본 발명의 실시예 4에서는 지그재그 형상의 절선의 4분의 1파장 상당분에 1개의 구동 트랜지스터가 배치된다. 이 배치에 있어서도, 이웃하는 구동 트랜지스터는 서로 레이저빔의 스캔 방향으로 어긋나는 것은 가능하다. 이 경우에는, 이웃하는 구동 트랜지스터를 어느 정도 서로 비키어 놓은 뒤에, 도 26에 나타내는 바와 같이 각 구동 트랜지스터의 채널 폭(34)의 방향을 레이저빔의 단면의 장축 방향(25)으로부터 기울이는 것이 바람직하다. 크게 기울일 수 없는 경우에 있어서는, 상기의 어긋남의 효과에 의해, 가령 하나의 구동 트랜지스터의 채널 영역이 완전히 특성 불완전 영역에 차단되더라도, 1파장 상당분의 범위내의 나머지의 3개의 구동 트랜지스터가 문제없는 배치로 될 가능성이 있다. 도 25의 경우는, 일정한 기울기와 길이를 가진 선분의 경우인지가, 지그재그 형상의 절선의 4분의 1파장 상당분마다 갖추어지지 않은 절선의 경우에는, 상기의 어긋남을 보다 용이하게 마련하는 것이 가능해진다.

이 어긋남의 효과에 덧붙여, 경사(회전) 배치의 효과에 의해, 가령 레이저빔의 미스 쇼트의 1피치분이 구동 트랜지스터의 채널 영역에 겹치는 것이 발생했다고 해도, 그 미스 쇼트의 1피치분이 채널 영역을 차단하는 사태를 피하는 것이 한층 더 용이하게 된다. 즉, 미스 쇼트부를 통과하는 일 없이, 채널 영역을 가로지를 수 있는 부분이 가능하다. 또한, 이 구동 트랜지스터의 배열은 프레임의 확대하는 일이 없기 때문에, 협 프레임화에 유효한다.

(실시예 5)

본 발명의 실시예 5는, 실시예 4의 유사 형태이고, 도 26에 나타내는 바와 같이, 구동 트랜지스터를 배치한다. 도 26의 배치에 의하면, 도 26의 배치에 얻어지는 효과에 덧붙여, 레이저빔 단면의 장축 방향(Y 방향)에 관해서 구동 트랜지스터의 배치를 압축하여 실시할 수 있다. 이 결과, 이 방향(Y 방향)의 프레임 폭을 좁게 할 수 있게 된다.

도 26에 나타내는 구동 트랜지스터의 배치에 있어서, 인접하는 각 구동 트랜지스터를 레이저빔의 스캔 방향에 비키어 놓은 것이 가능하다. 이 레이저빔의 스캔 방향으로의 어긋남에 의해, 위험 분산을 어느 정도 높이는 것이 가능하다. 더구나, 협 프레임화의 달성의 효과에 덧붙여, 표시 품위의 실질적인 열화를 방지하는 효과도 얻을 수 있다.

도 27은 특성 불완전 영역이 구동 트랜지스터의 채널 영역중에 완전히 포함되어 겹치는 경우를 나타내는 도면이다. 모든 구동 트랜지스터의 채널 영역에 있어서, 특성 불완전 영역의 폭은 완전히 채널 영역중에 있고, 중첩 영역 K, M, O 및 R을 형성한다. 그러나, 중첩 영역 R을 갖는 구동 트랜지스터에 있어서는, 채널 영역의 표시 영역에 가장 가까운 각부 u와, 표시 영역에 가장 먼 각부 v의 사이의, 레이저빔 스캔 방향으로의 사영 거리 Z가 레이저빔의 스캔 피치 P보다 크다. 이 때문에, 화살표 L, N, Q 및 S에서 도시하는 바와 같이, 특성 불완전 영역을 지나는 일없이 채널 영역을 횡단하는 경로의 부분이 있기 때문에, 구동 트랜지스터가 표시 품위에 악영향을 미치게 할 정도로 열화하지 않는다. 도 27에 있어서, 특성 불완전 영역(40)의 폭은 완전히 채널 영역에 포함되고 있기 때문에, 이 특성 불완전 영역의 폭이 채널 영역에 포함되면서, 조금 어긋난 배치이더라도 사정은 동일하다. 즉, 특성 불완전 영역(40)의 위치가 도 27에 나타내는 위치로부터 조금 오른쪽으로 어긋나 채널 영역의 중앙부에 위치하는 경우, 특성 불완전 영역을 지나는 일없이 채널 영역을 횡단할 수 있는 부분의 총면적은 동일하다. 이 경우, 채널 영역을 횡단할 수 있는 부분은 특성 불완전부(40)를 그 사이의 2개의 부분으로 분리되지만, 그 2개의 부분의 합계 면적은 도 27에 나타내는 배치와 동일하다. 따라서, 특성 불완전부(40)가 어떻게 발생하더라도, 표시 품위가 실질적으로 열화하는 사태를 피할 수 있다. 즉, 상기한 바와 같이, 경사 배치의 회전 각도를 크게 잡을 수 있으면, 모든 구동 트랜지스터를 문제없는 배치로 할 수 있다.

상기의 도 27의 구동 트랜지스터는 서로의 레이저빔 스캔 방향으로의 어긋남이 0(zero)의 경우였다. 그러나, 각 구동 트랜지스터는 지그재그 형상의 절선 4분의 1파장 상당분의 범위내에서 서로 상기 스캔 방향으로 비키어 놓은 것이 가능하고, 이 어긋남에 의해, 가령 상기한 바와 같은 경사 배치의 각도를 크게 얻어지지 않는 경우이더라도, 위험 분산을 도모할 수 있다. 즉, 경사 배치의 회전 각도가 상기한 바와 같이 크게 얻어지지 않는 경우이더라도, 1파장 상당분의 범위내에서 1개의 구동 트랜지스터의 채널 영역이 특성 불완전 영역에 완전히 차단되지만, 나머지의 3개의 구동 트랜지스터는 문제없는 위치에 배치하는 것으로 되게 된다. 이러한 배치는 지그재그 형상의 절선이 4분의 1파장 상당분마다 고르지 않은 경우에 있어서, 보다 한층 더 용이하게 실현할 수 있다.

발명의 효과

따라서, 본 발명에 의하면, 박막 트랜지스터를 구비한 액티브 매트릭스 방식의 액정 표시 장치 및 TFT 패널을 제공할 수 있다.

상기에 있어서, 본 발명의 실시예에 대하여 설명했지만, 상기에 개시된 본 발명의 실시예는 어디까지나 예시이고, 본 발명의 범위는 이들 발명의 실시예에 한정되지 않는다. 본 발명의 범위는 특허 청구의 범위의 기재에 의해 나타내며, 또한 특허 청구의 범위의 기재와 균등의 의미 및 범위내에서의 모든 변경을 포함한다.

(57) 청구의 범위

청구항 1.

액정과, 상기 액정을 구동하는 박막 트랜지스터(TFT : Thin Film Transistor) 패널과, 그 대향 기판을 구비하고, 상기 TFT 패널이 교차하여 배선된 복수의 신호선 및 복수의 주사선과 그 교차하는 부위에 배치된 복수의 화소 트랜지스터를 포함하는 표시 영역(2)과, 복수의 구동 트랜지스터(30)을 포함하는 구동 회선 영역(11, 12)을 갖는 액정 표시 장치에 있어서,

상기 구동 회로 영역에 형성되는 상기 구동 트랜지스터(30)의 게이트 배선(41)은,

제 1 방향을 따라 직선적으로 연장되는 제 1 선분과, 상기 제 1 방향과 상이한 제 2 방향을 따라 직선적으로 연장되는 제 2 선분과, 상기 제 1 선분과 제 2 선분을 접속하는 굴곡부(90)를 구비하는 절선(折線)을 따라 배치되고,

상기 구동 트랜지스터(30)는,

평면적으로 볼 때, 그 채널 영역(31)이 상기 굴곡부(90)와 중첩되지 않도록, 상기 제 1 선분 및 제 2 선분을 따라 배치되어 있는

액정 표시 장치.

청구항 2.

교차하여 배선된 복수의 신호선 및 복수의 주사선과 그 교차하는 부위에 배치된 복수의 화소 트랜지스터를 구비하는 표시 영역(2)과, 복수의 구동 트랜지스터(30)를 구비하는 구동 회로 영역(11, 12)을 갖는, 액정을 구동하는 박막 트랜지스터(TFT : Thin Film Transistor) 패널에 있어서,

상기 구동 회로 영역(11, 12)에 형성되는 상기 구동 트랜지스터(30)의 게이트 배선(41)은,

제 1 방향을 따라 직선적으로 연장되는 제 1 배선과, 상기 제 1 방향과 상이한 제 2 방향을 따라 직선적으로 연장되는 제 2 선분과, 상기 제 1 선분과 제 2 선분을 접속하는 굴곡부(90)를 구비하는 절선을 따라 배치되고,

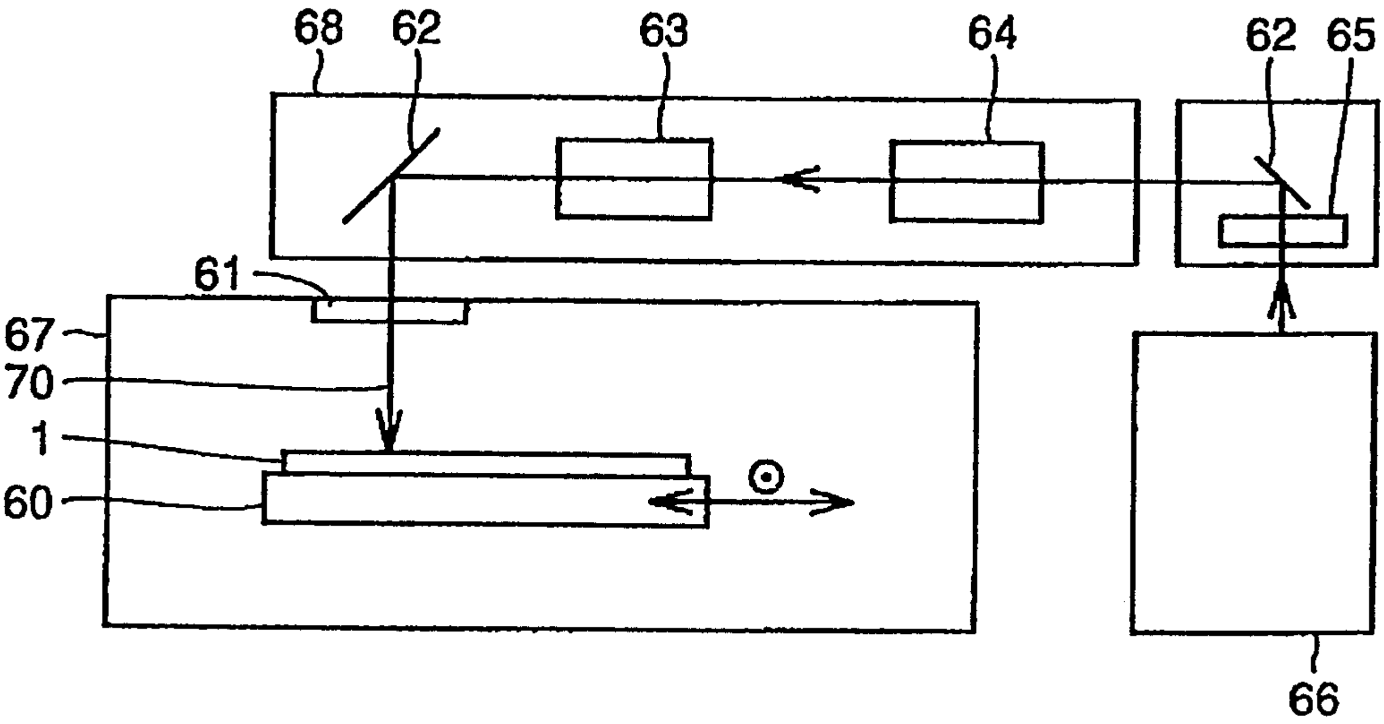
상기 구동 트랜지스터(30)는,

평면적으로 볼 때, 그 채널 영역(31)이 상기 굴곡부(90)와 중첩되지 않도록, 상기 제 1 선분 및 제 2 선분을 따라 배치되어 있는

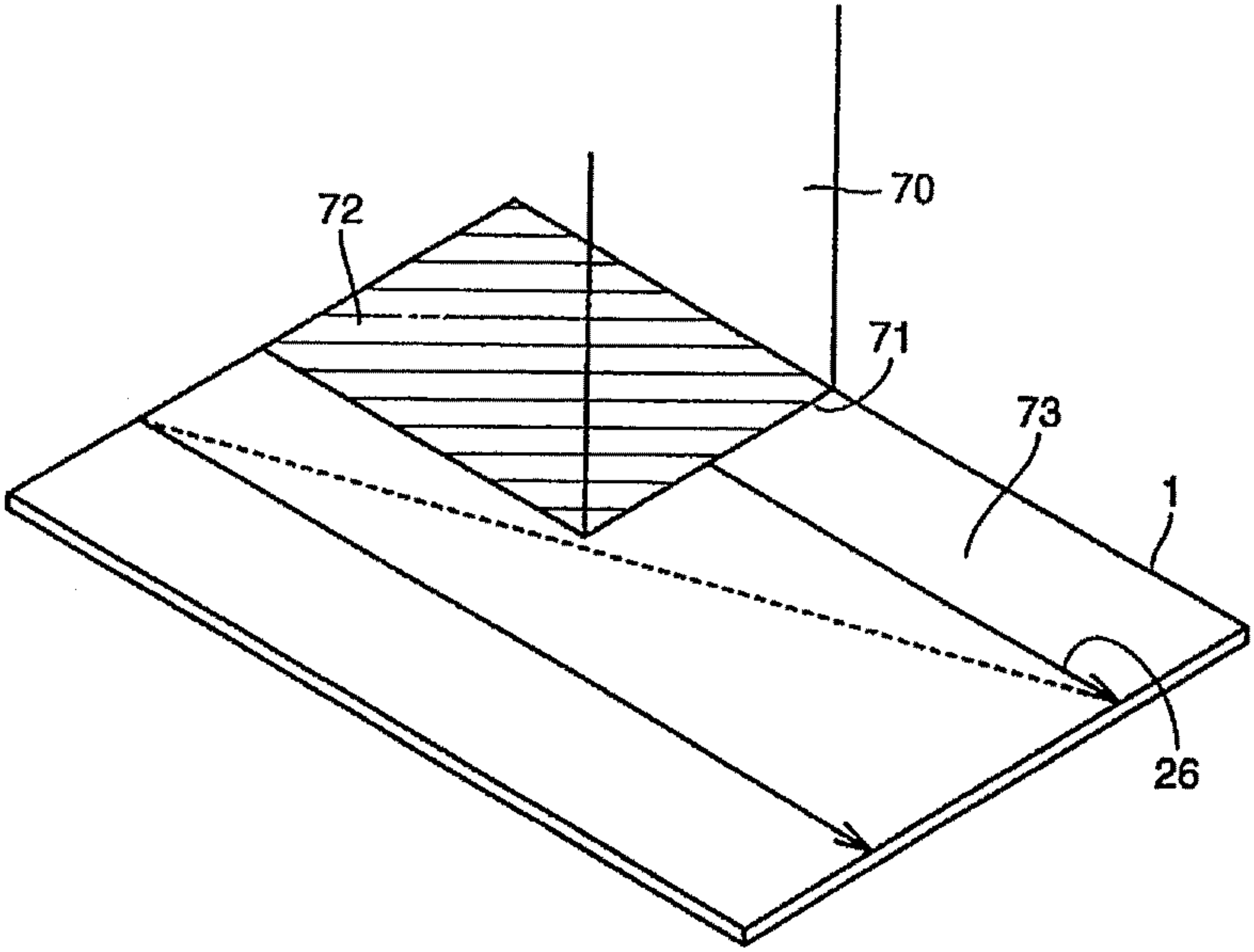
TFT 패널.

도면

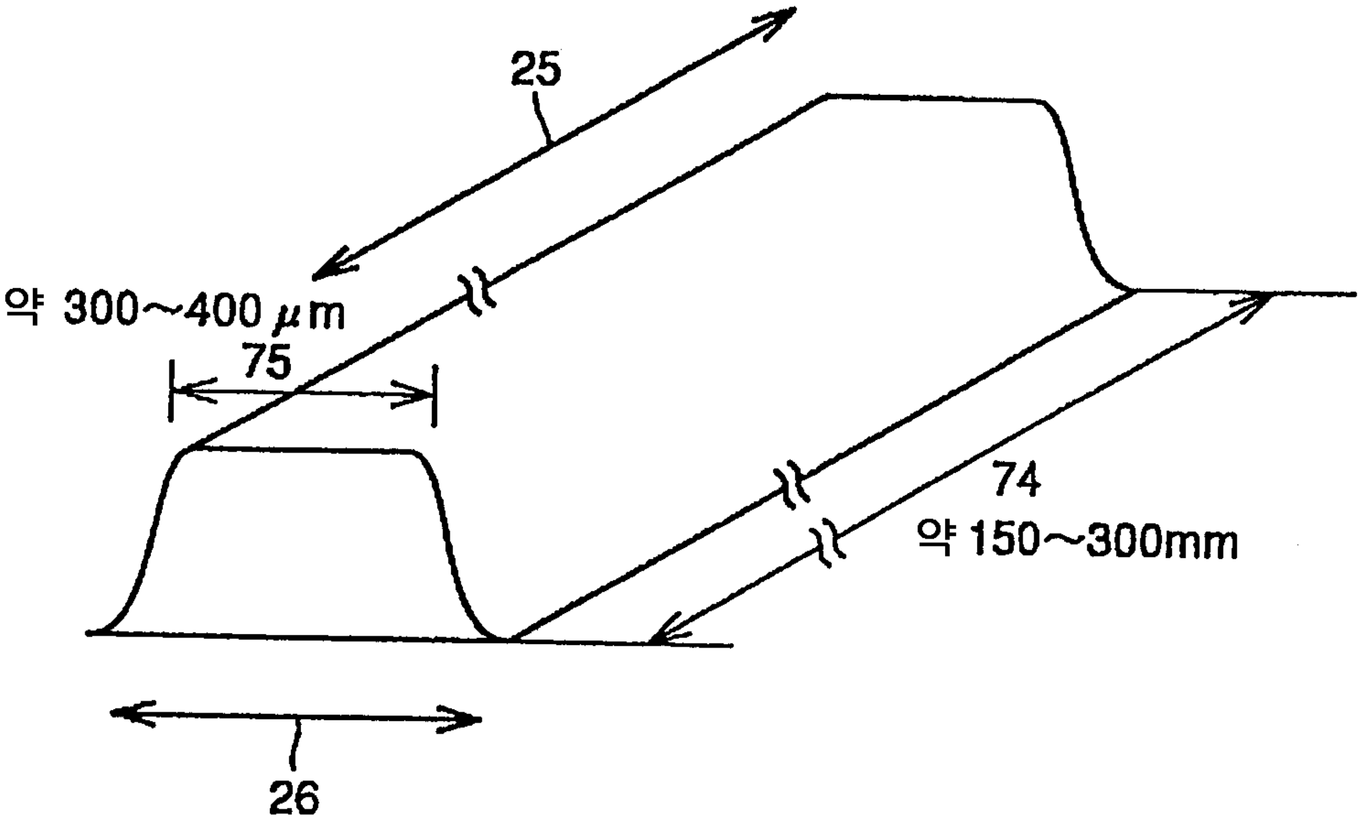
도면 1



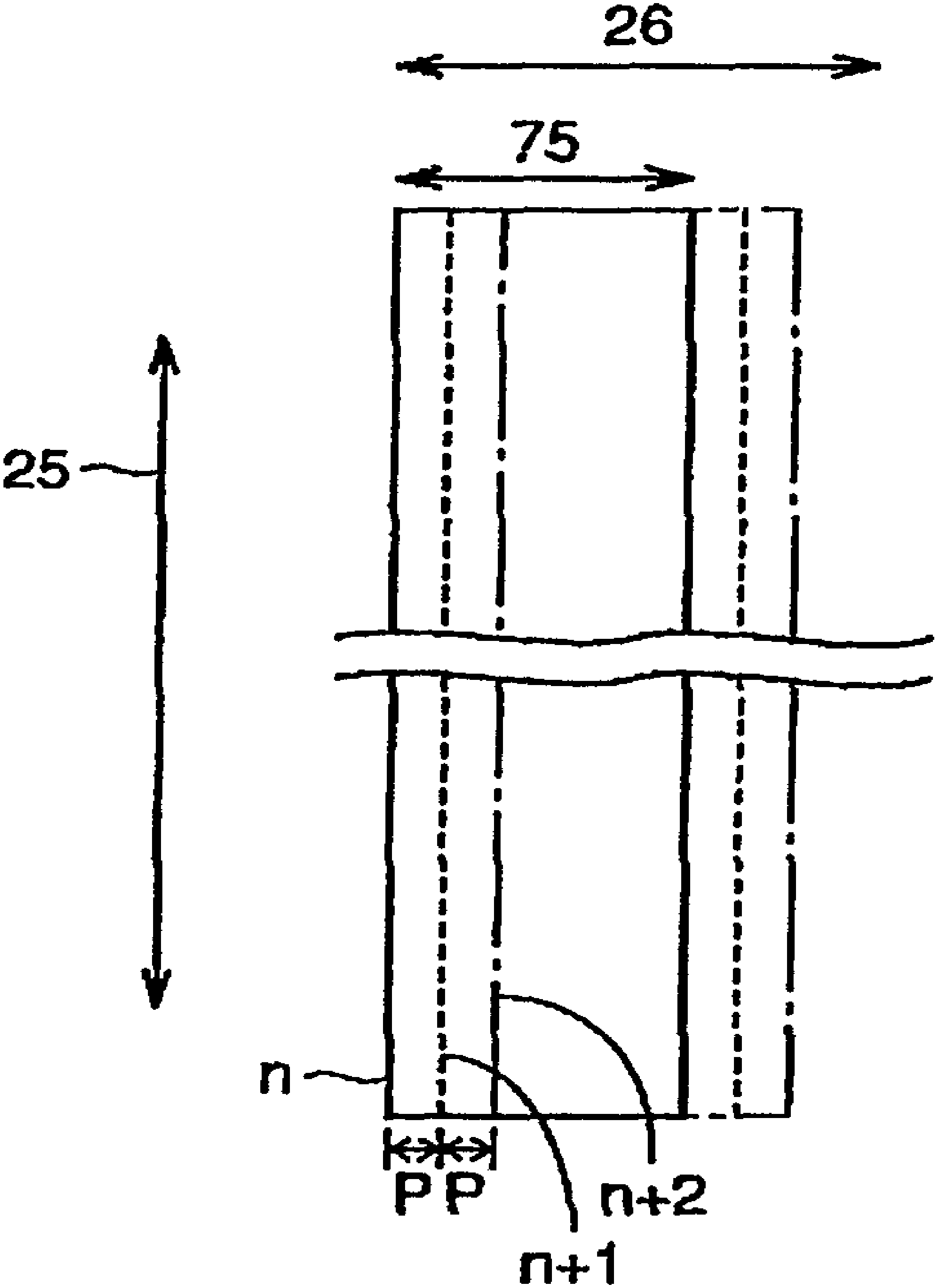
도면 2



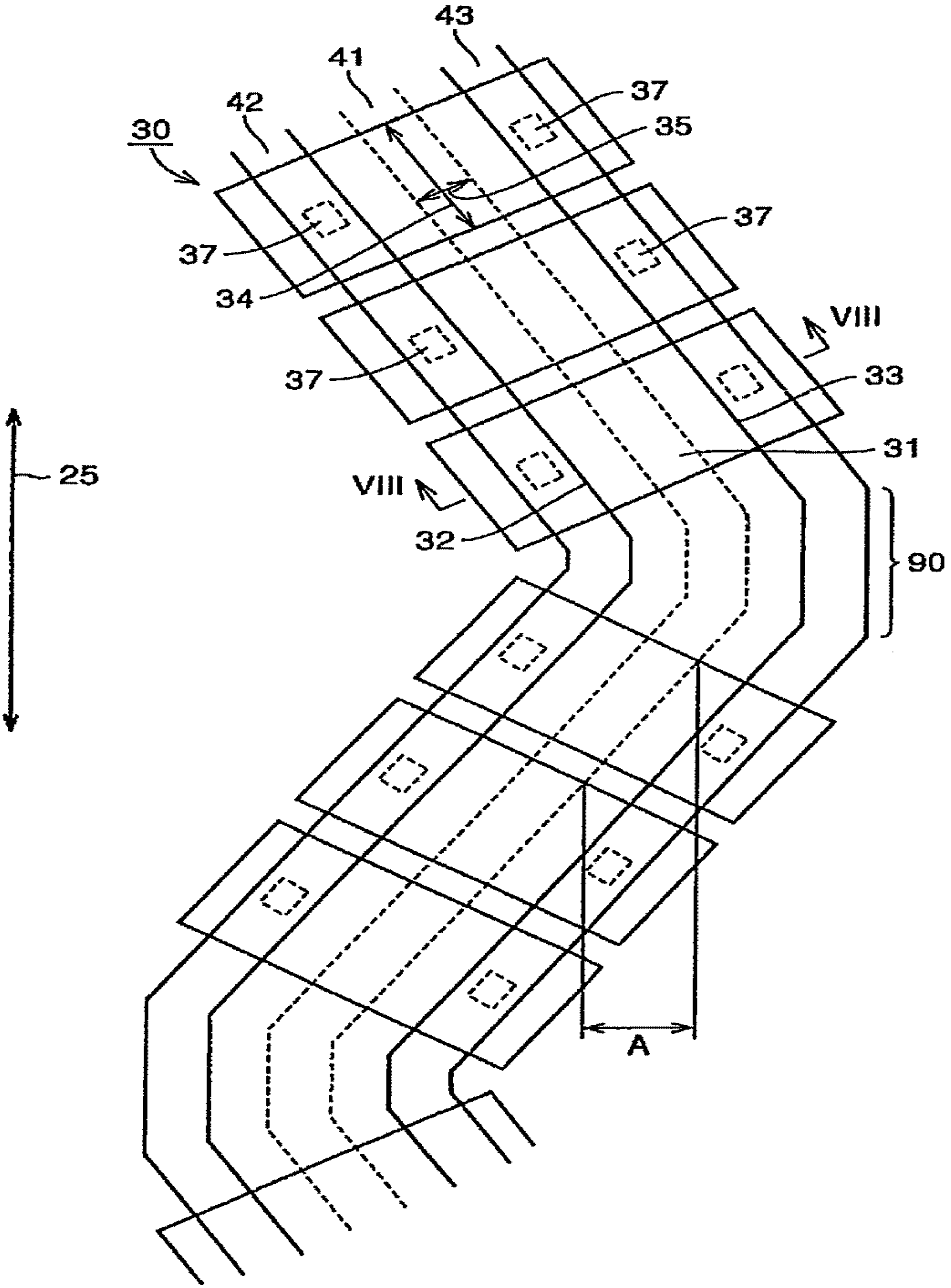
도면 3



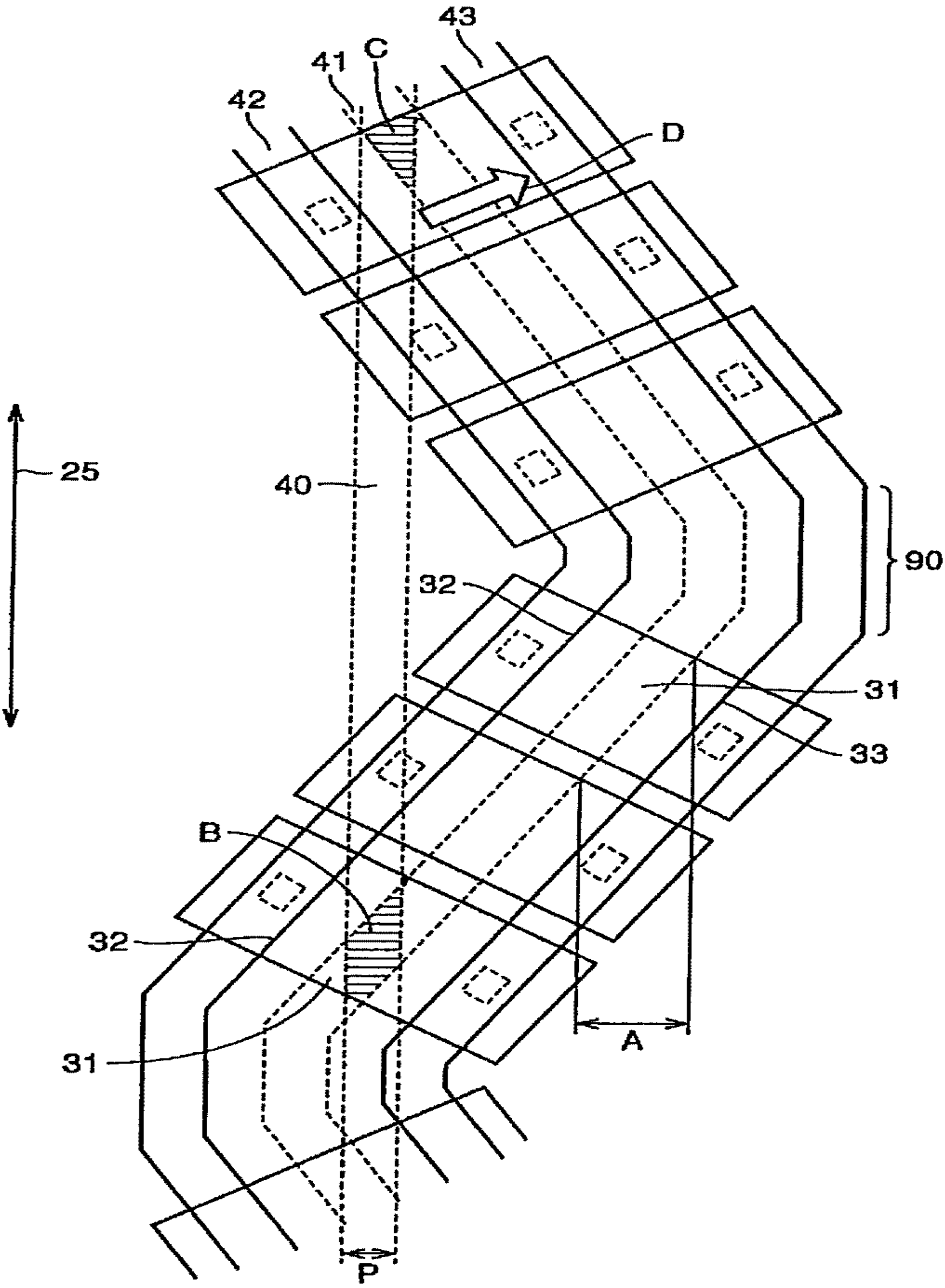
도면 4



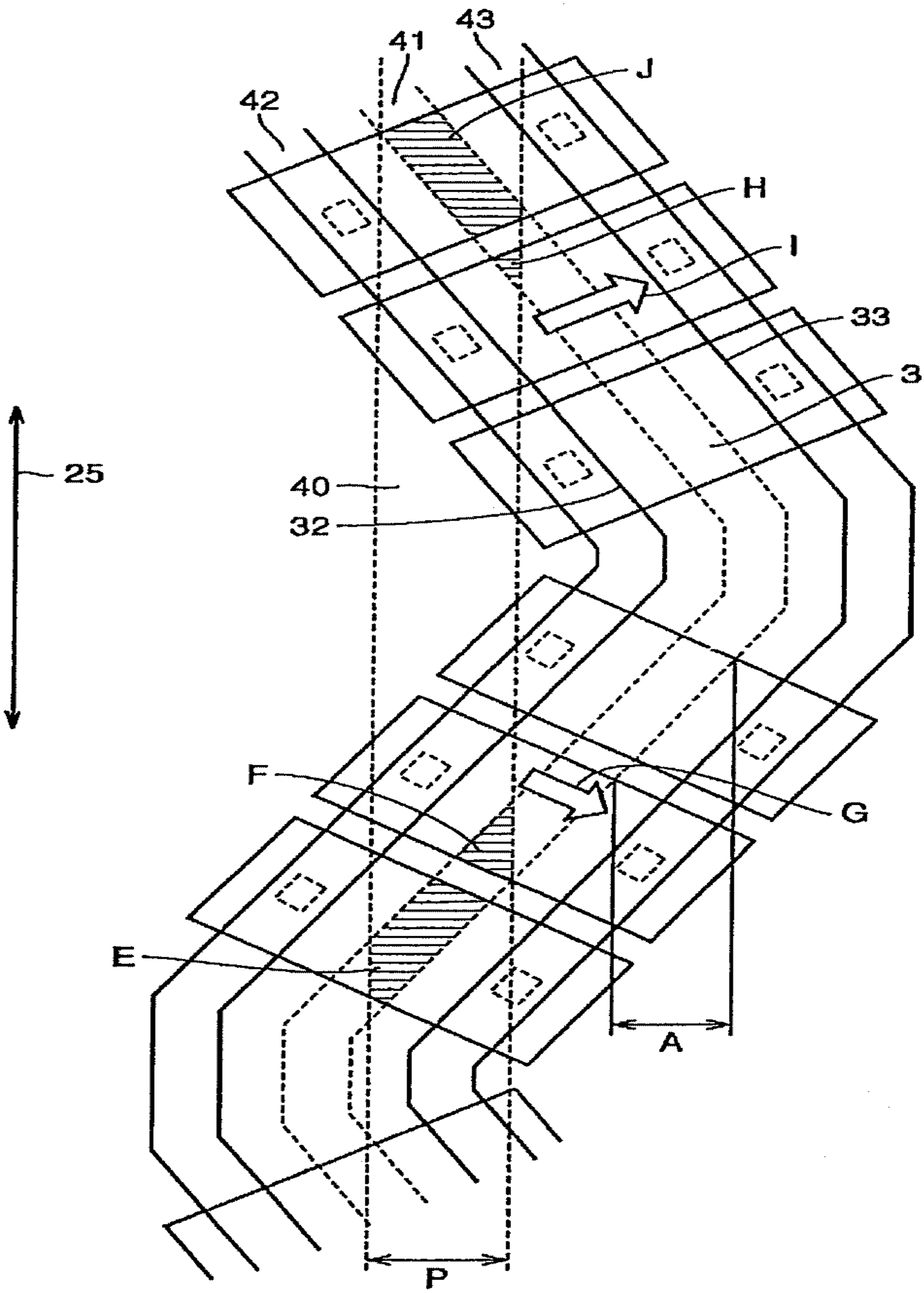
도면 5



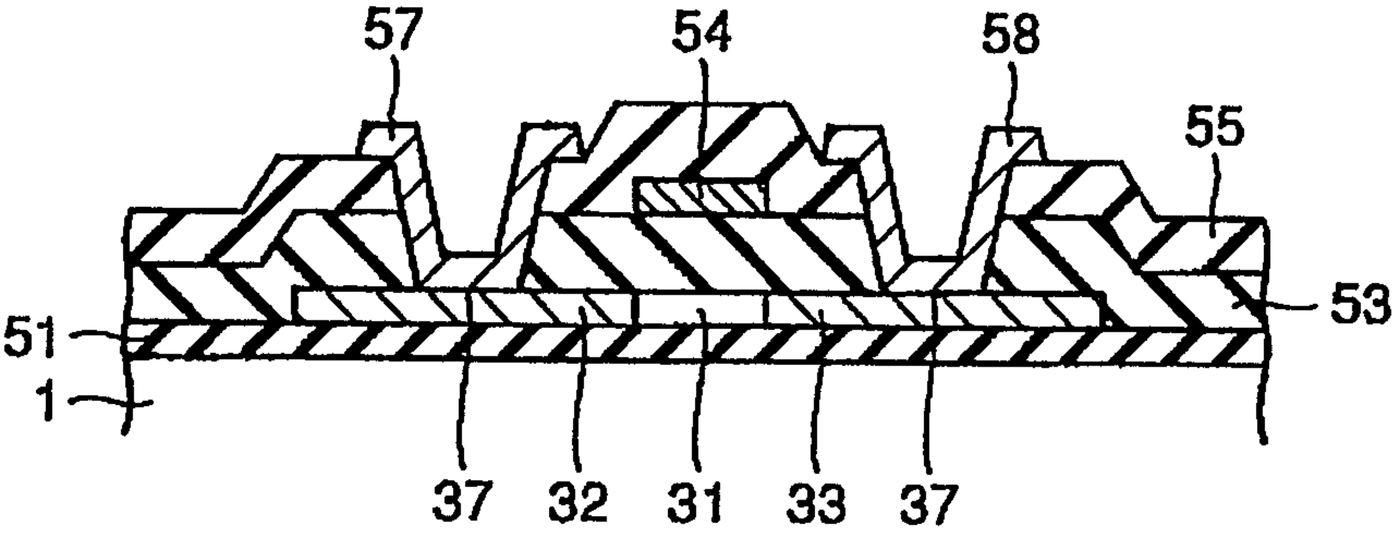
도면 6



도면 7

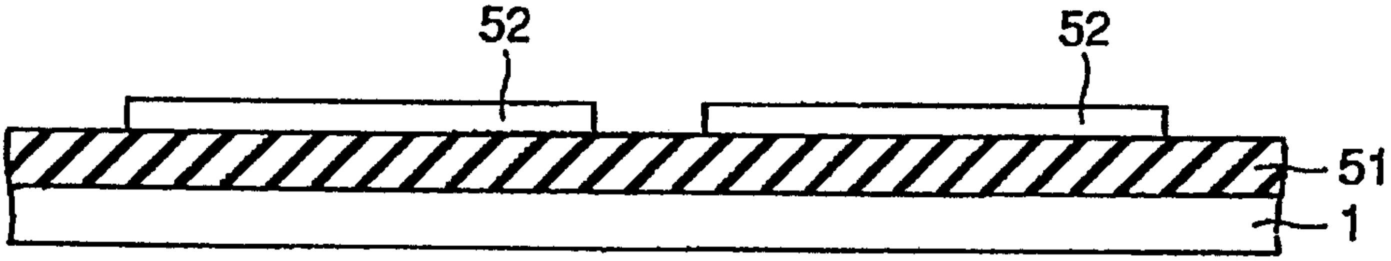


도면 8

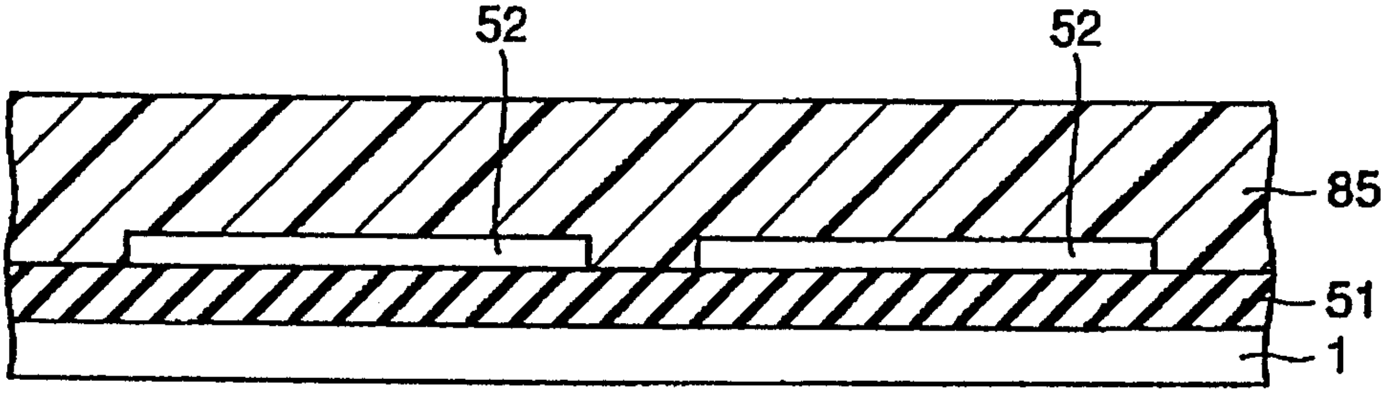


도면 9

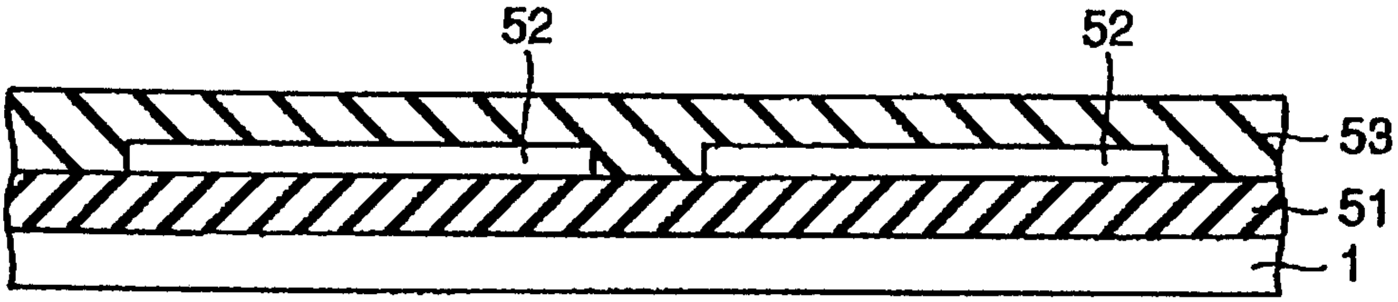
도면 10



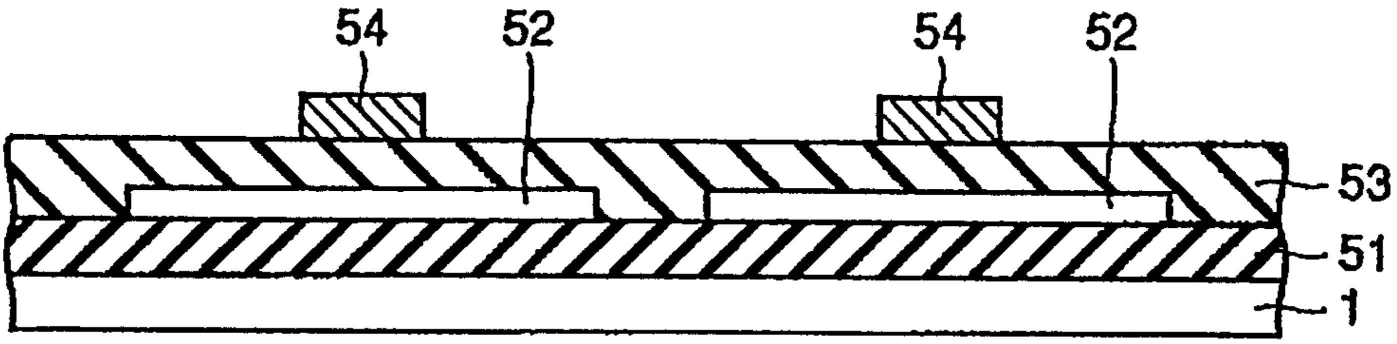
도면 11



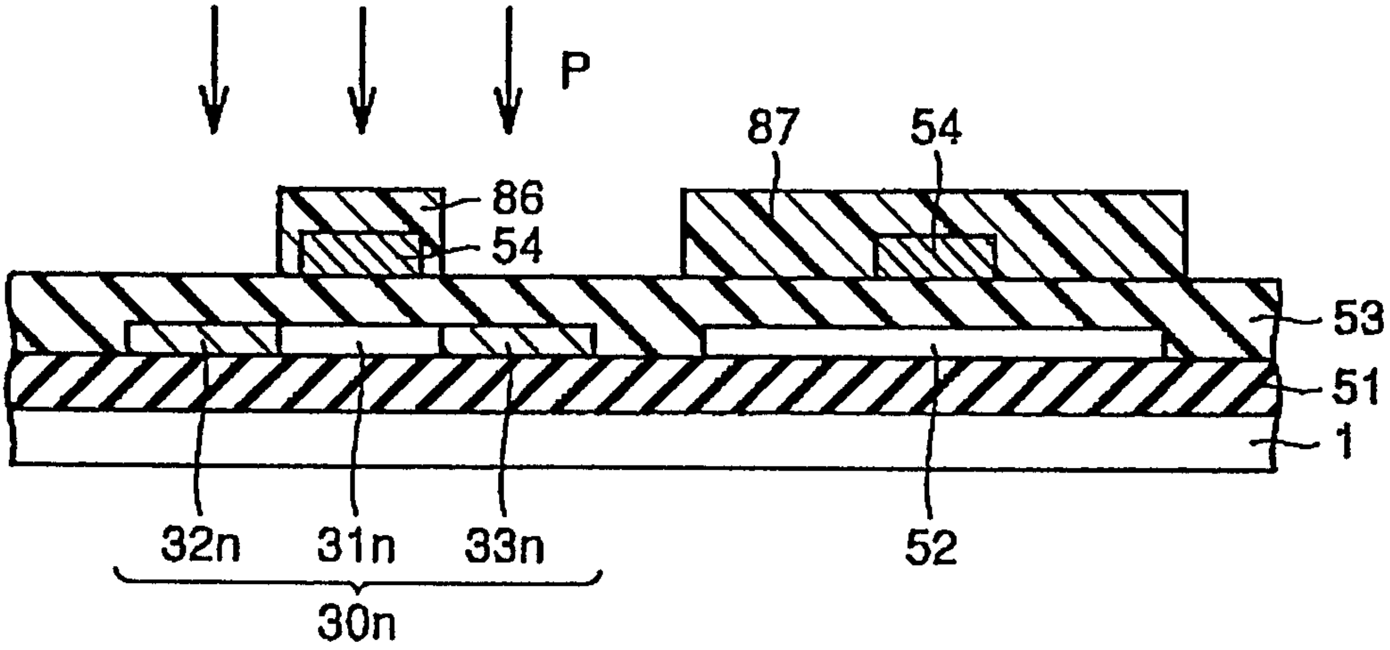
도면 12



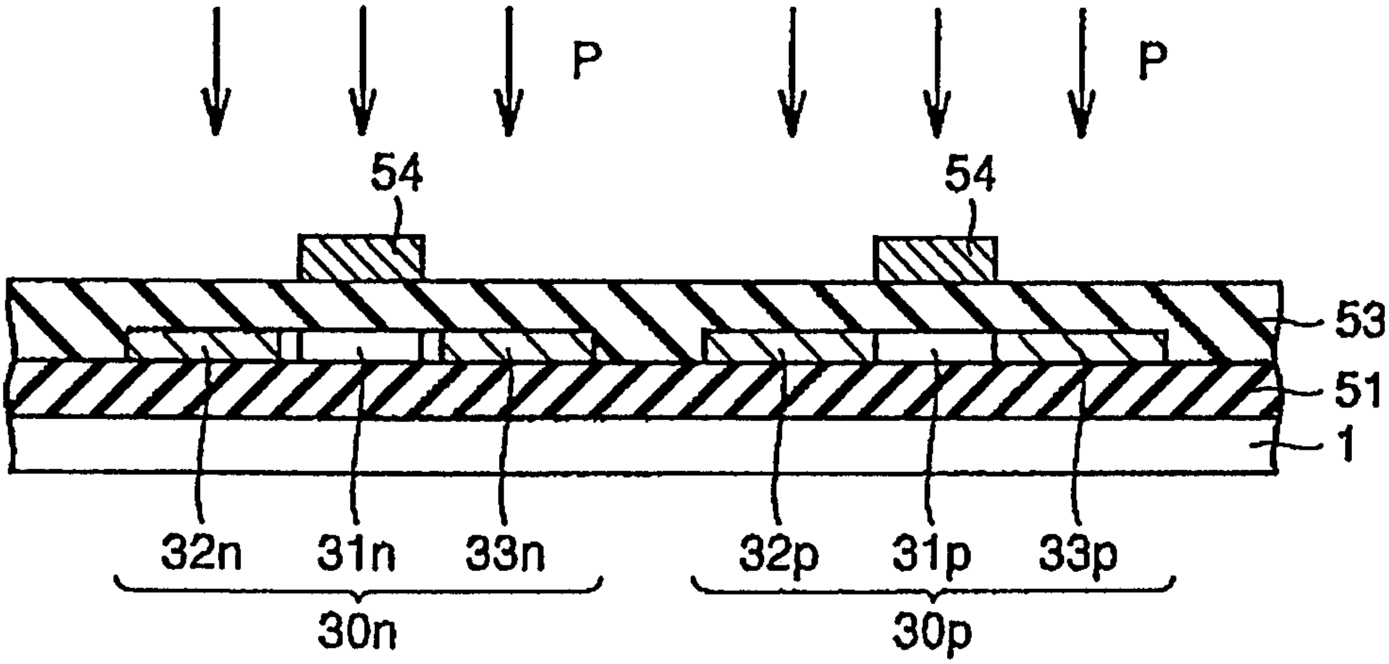
도면 13



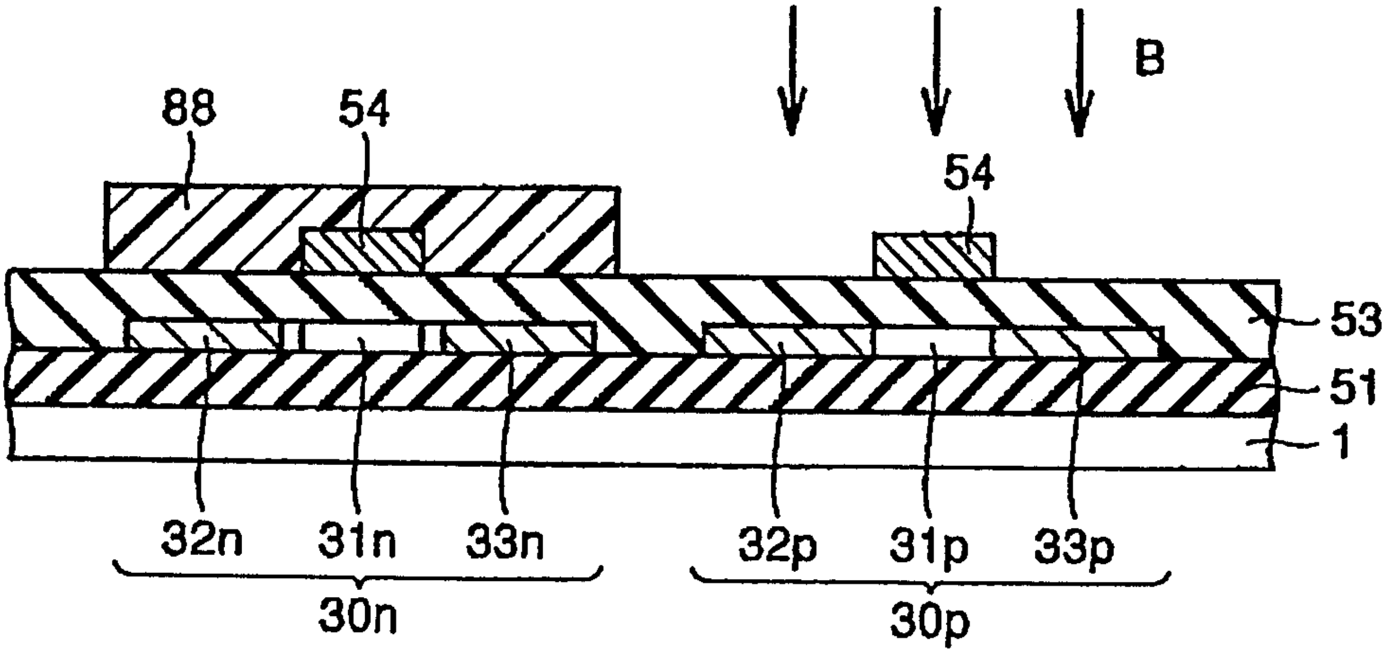
도면 14



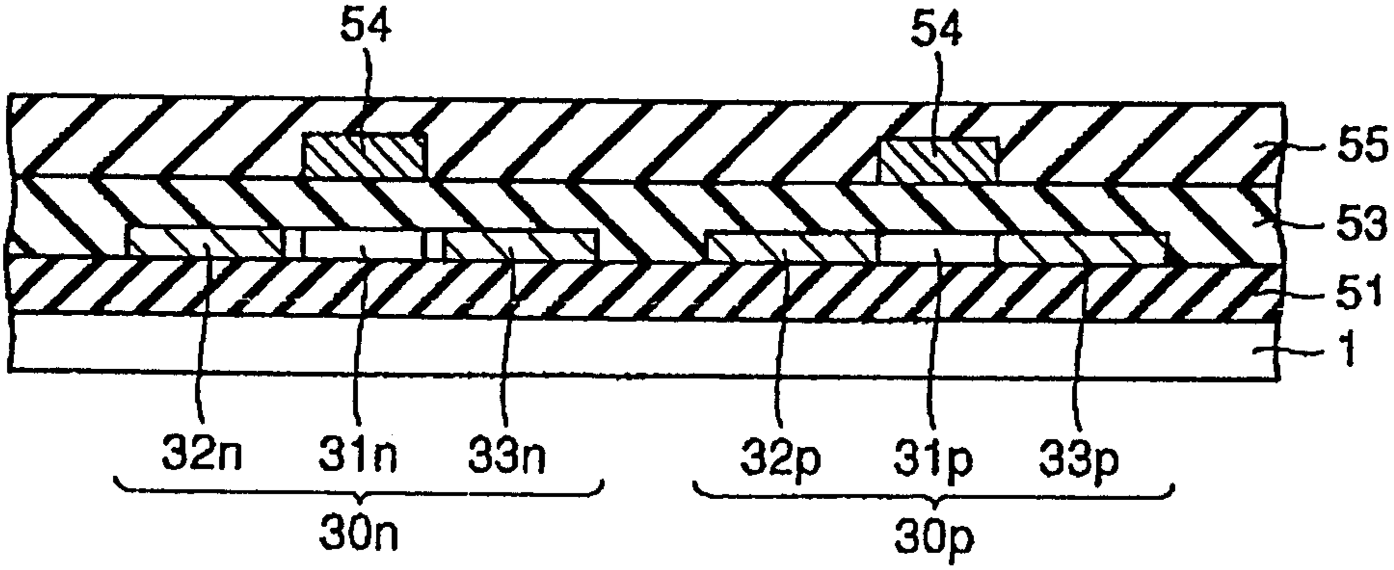
도면 15


P
P
54
54
53
51
1
32n
31n
33n
30n
32p
31p
33p
30p

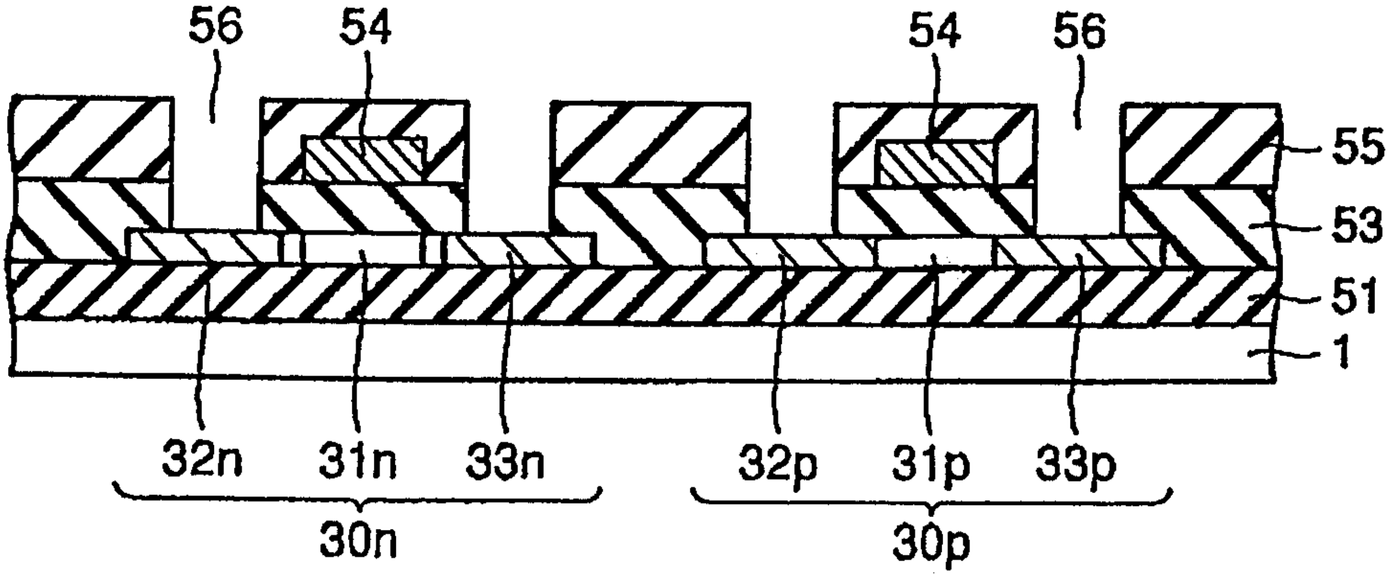
도면 16


B
88
54
54
53
51
1
32n
31n
33n
30n
32p
31p
33p
30p

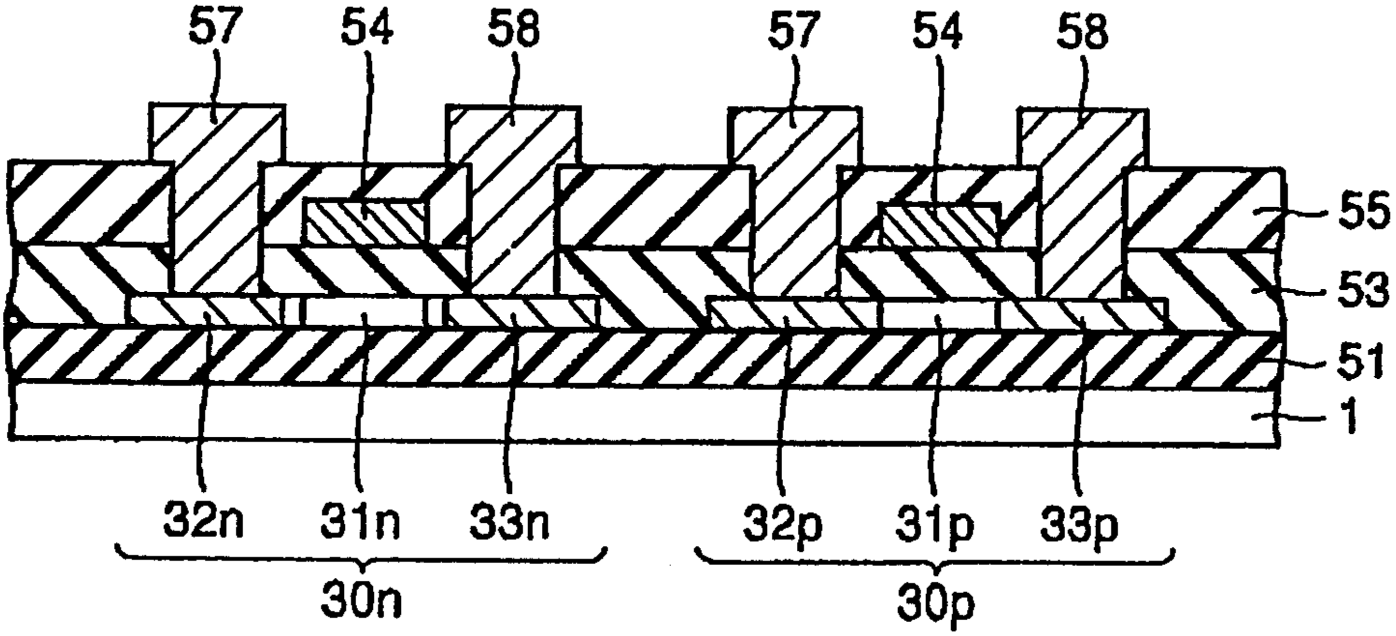
도면 17


54
54
55
53
51
1
32n
31n
33n
30n
32p
31p
33p
30p

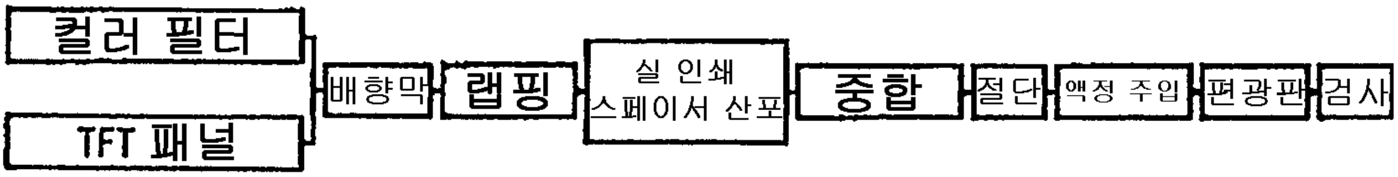
도면 18


56
54
54
56
55
53
51
1
32n
31n
33n
30n
32p
31p
33p
30p

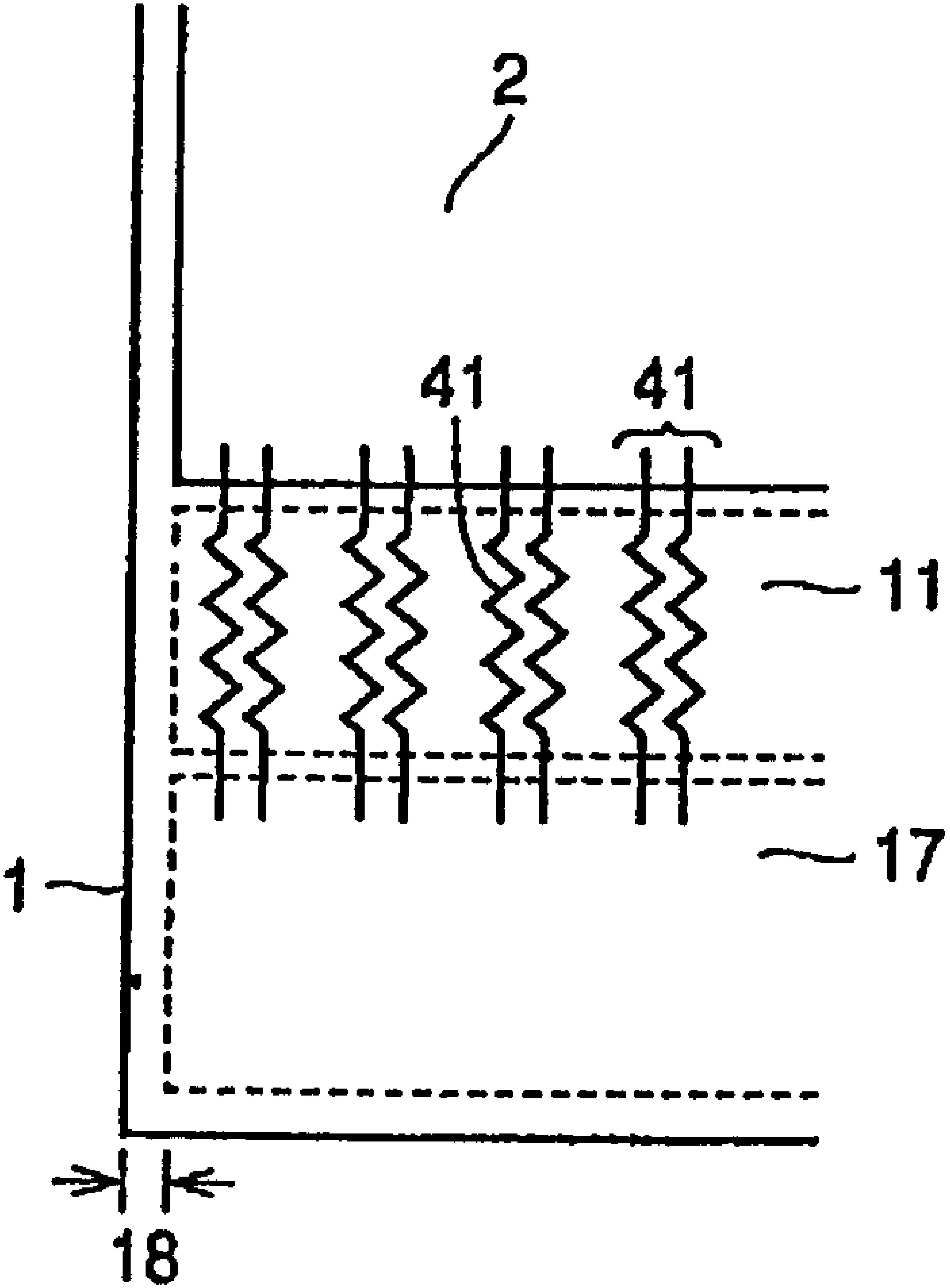
도면 19


57
54
58
57
54
58
55
53
51
1
32n
31n
33n
32p
31p
33p
30n
30p

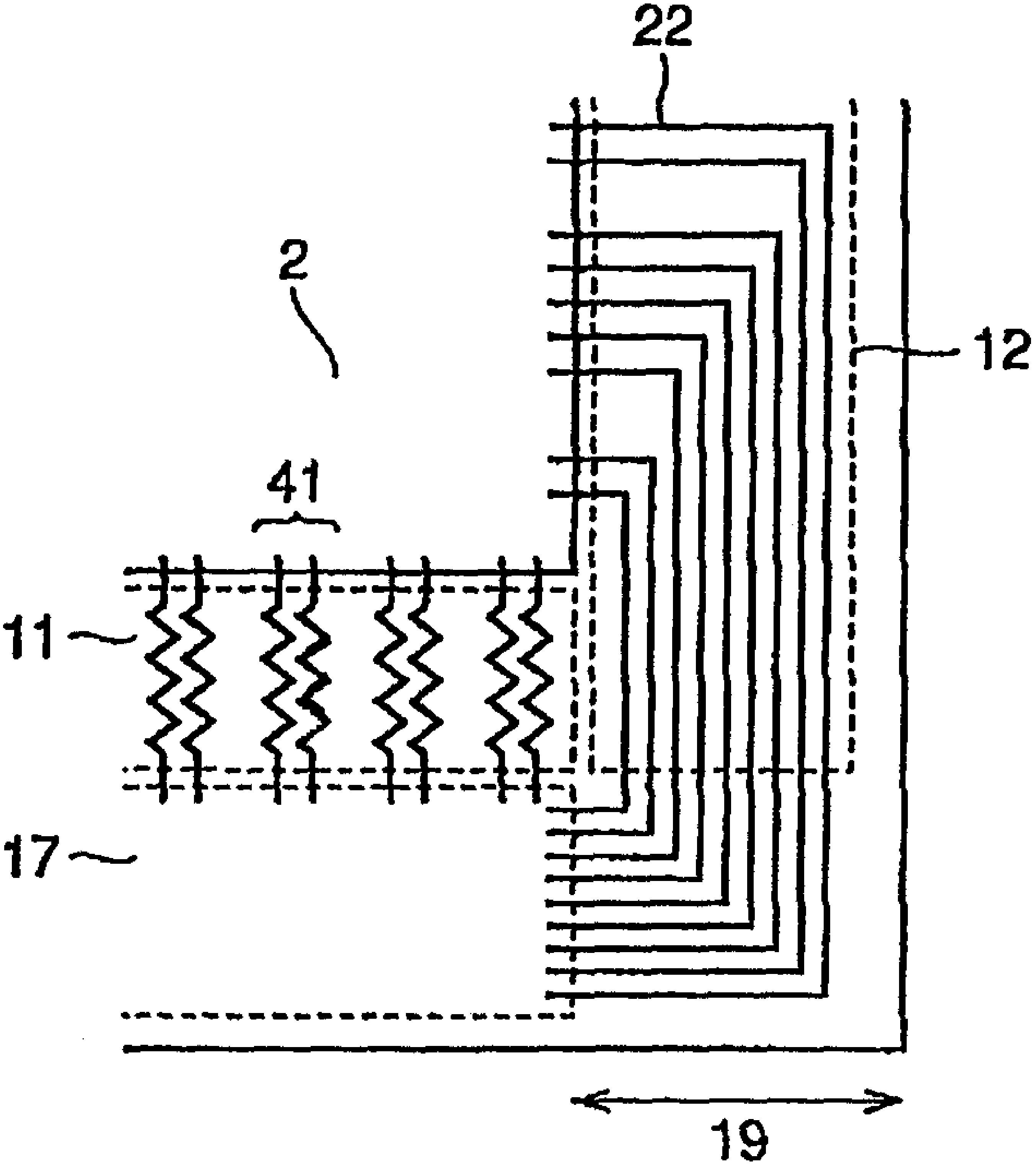
도면 20


컬러 필터
TFT 패널
배향막
랩핑
실 인쇄
스페이서 산포
중합
절단
액정 주입
편광판
검사

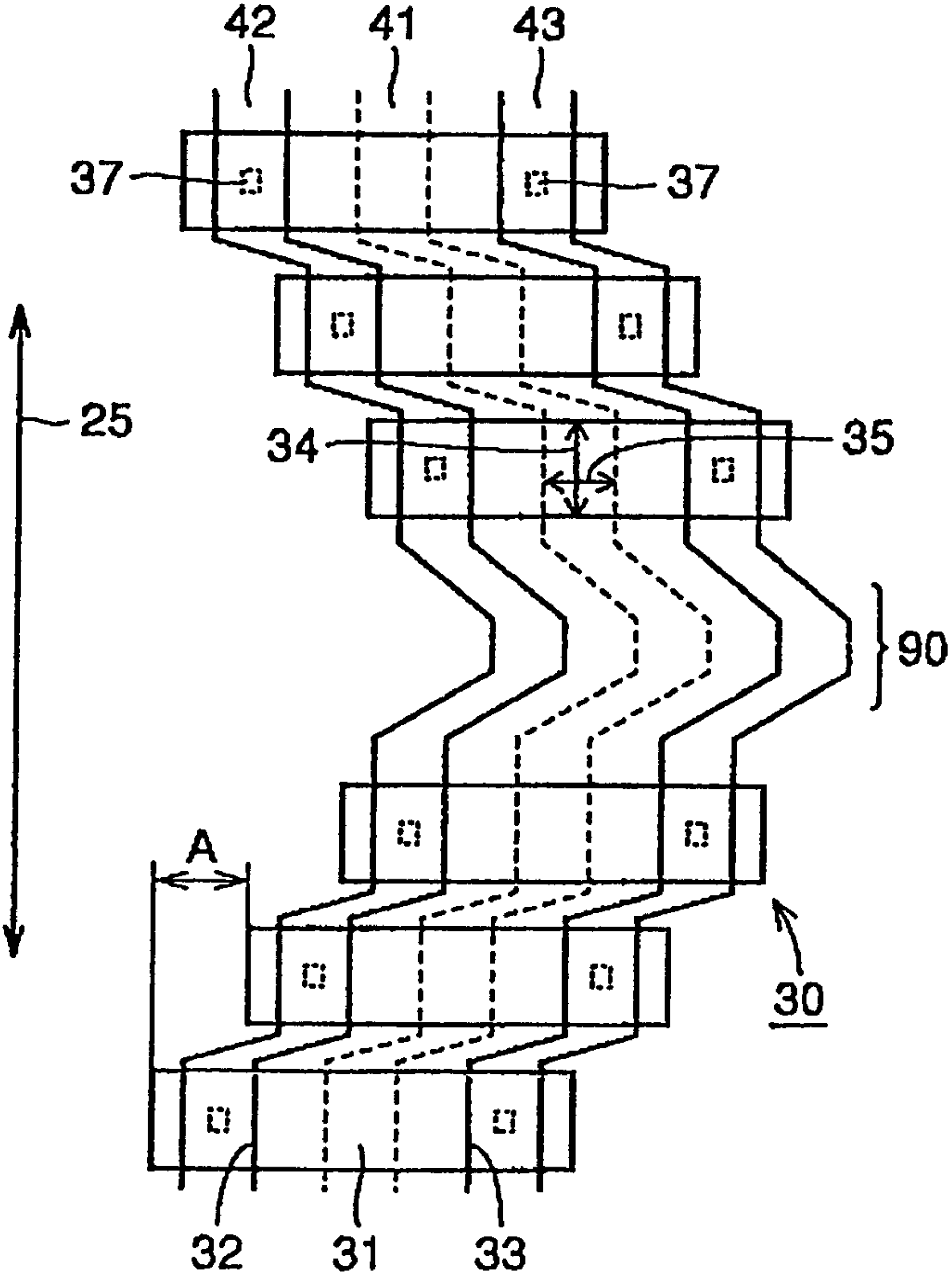
도면 21



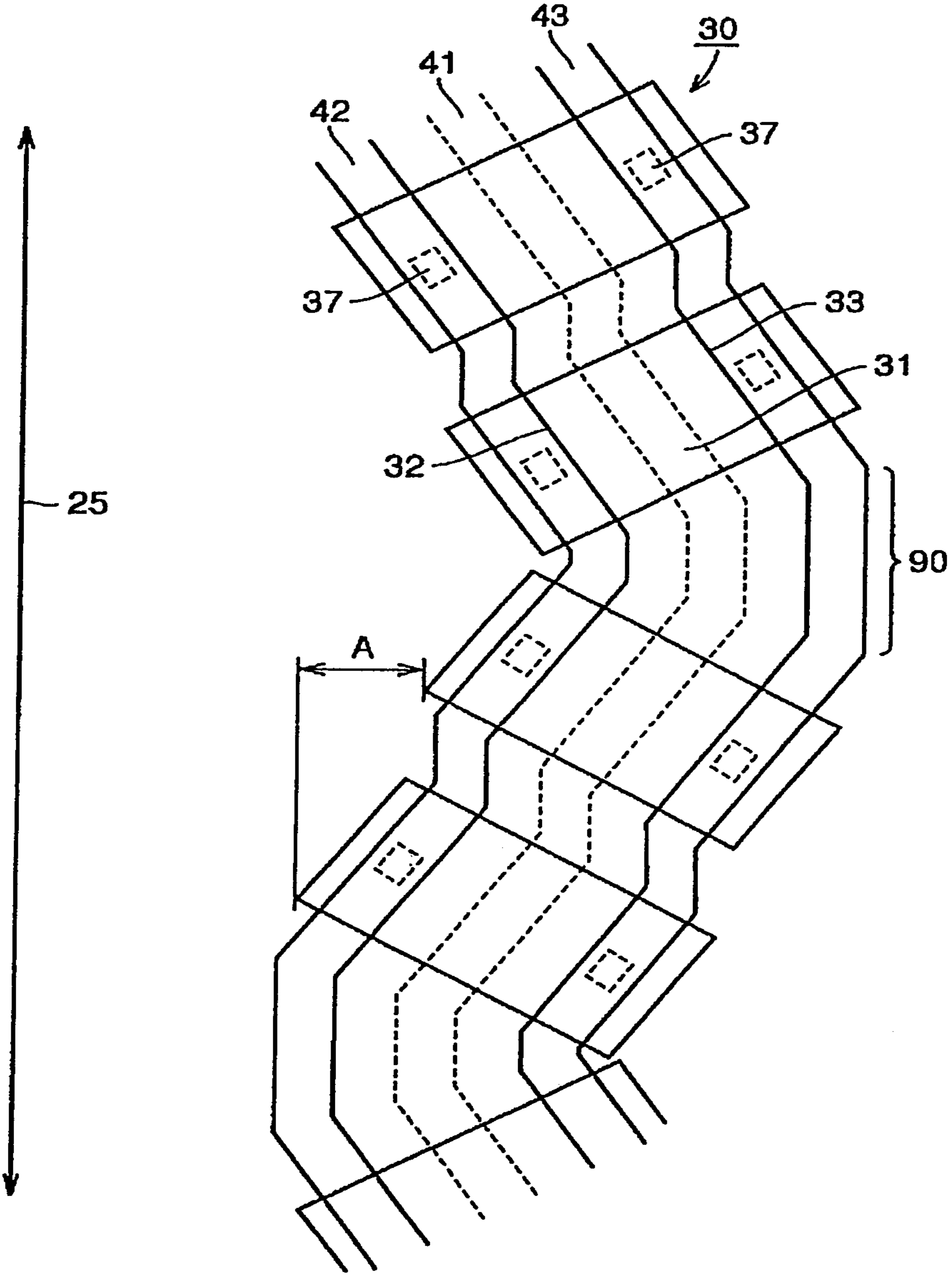
도면 22



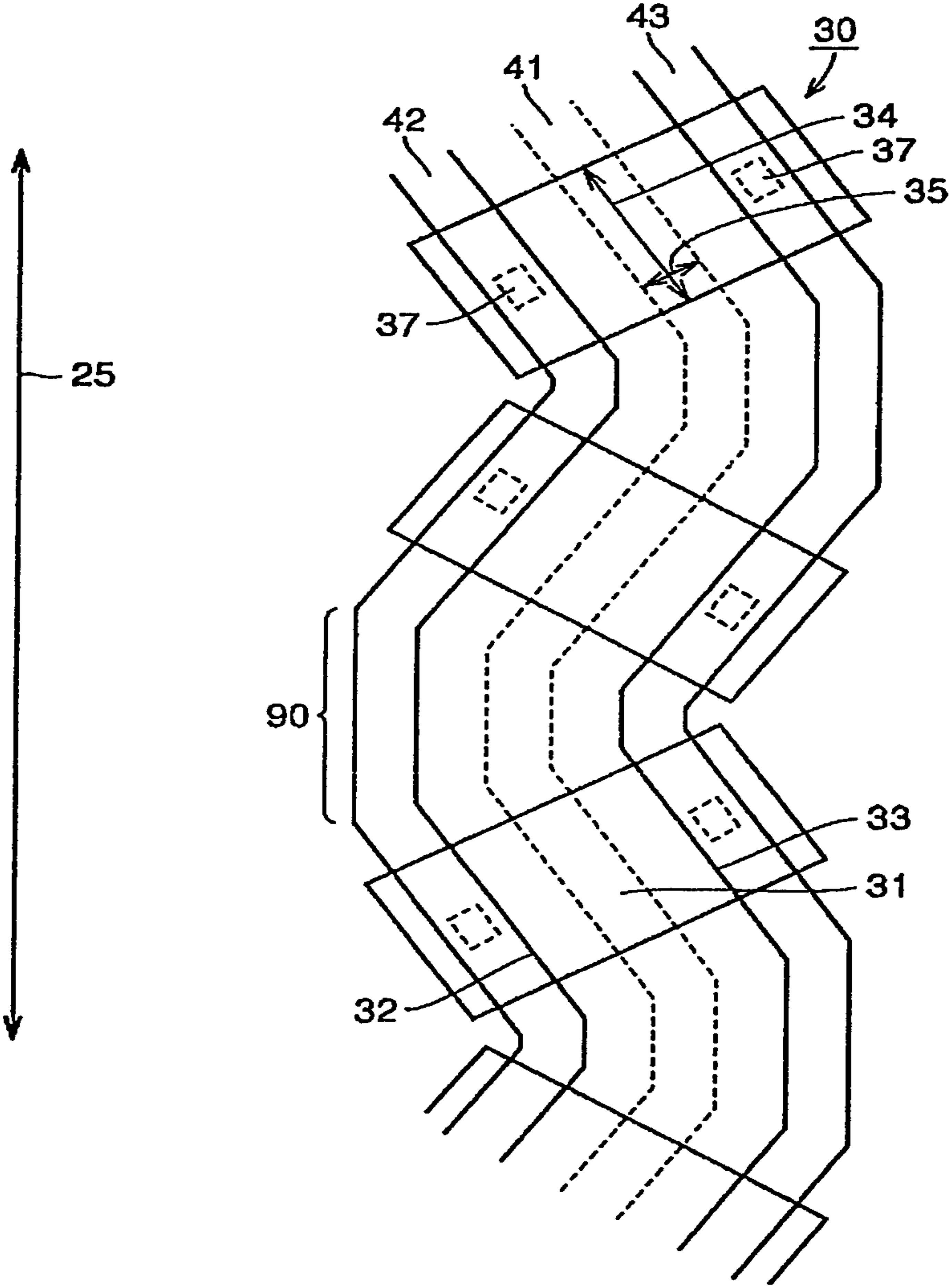
도면 23



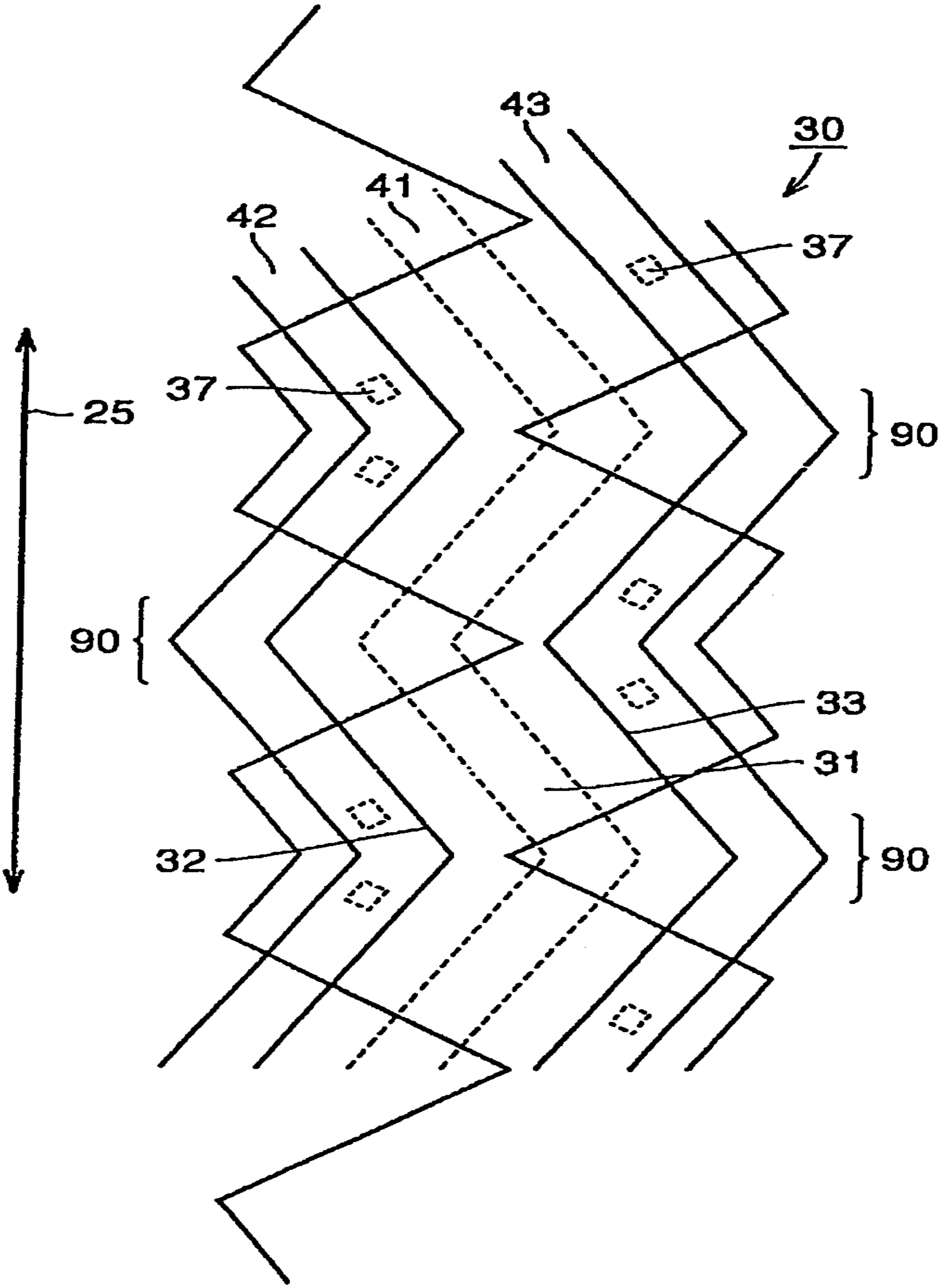
도면 24



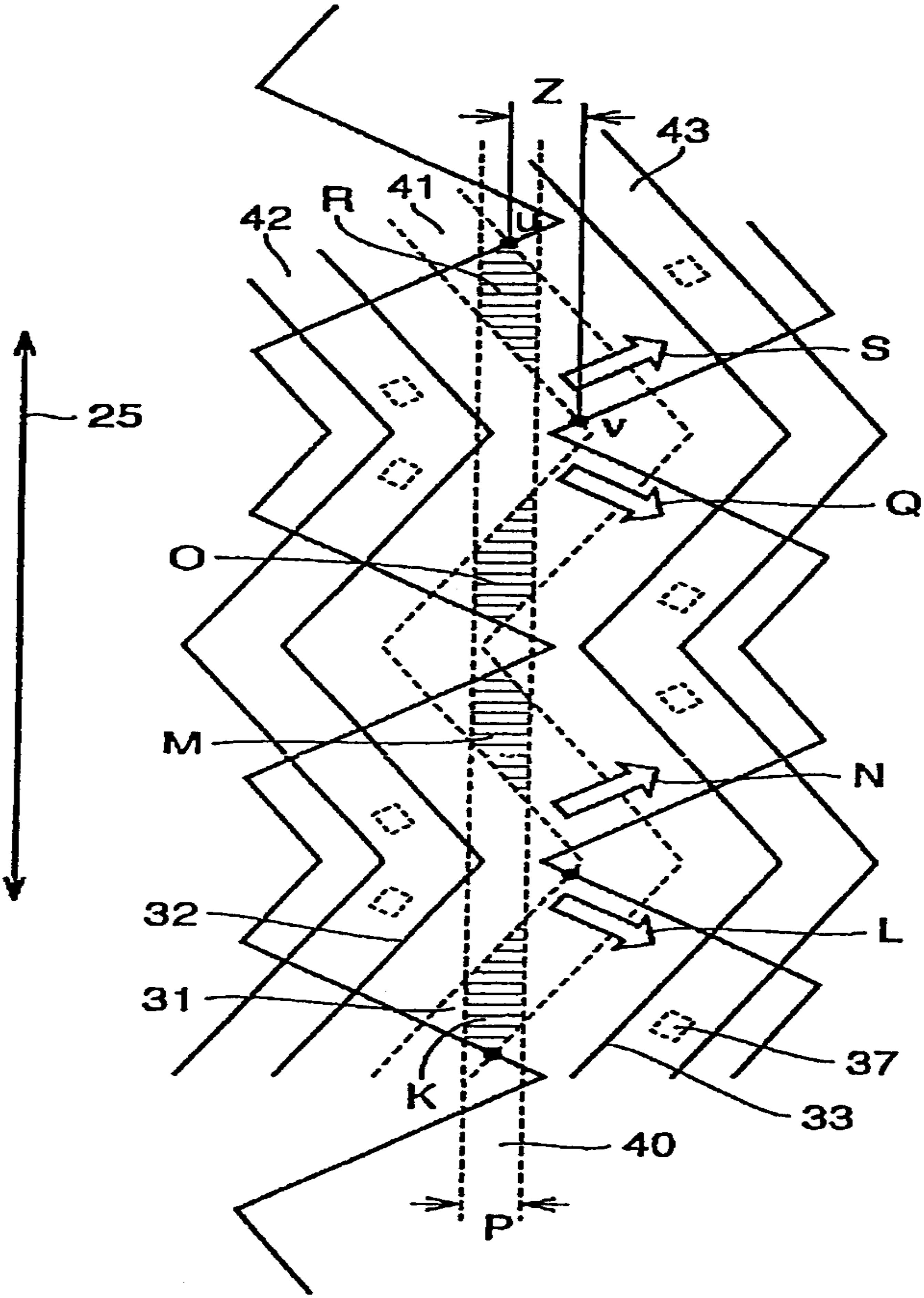
도면 25



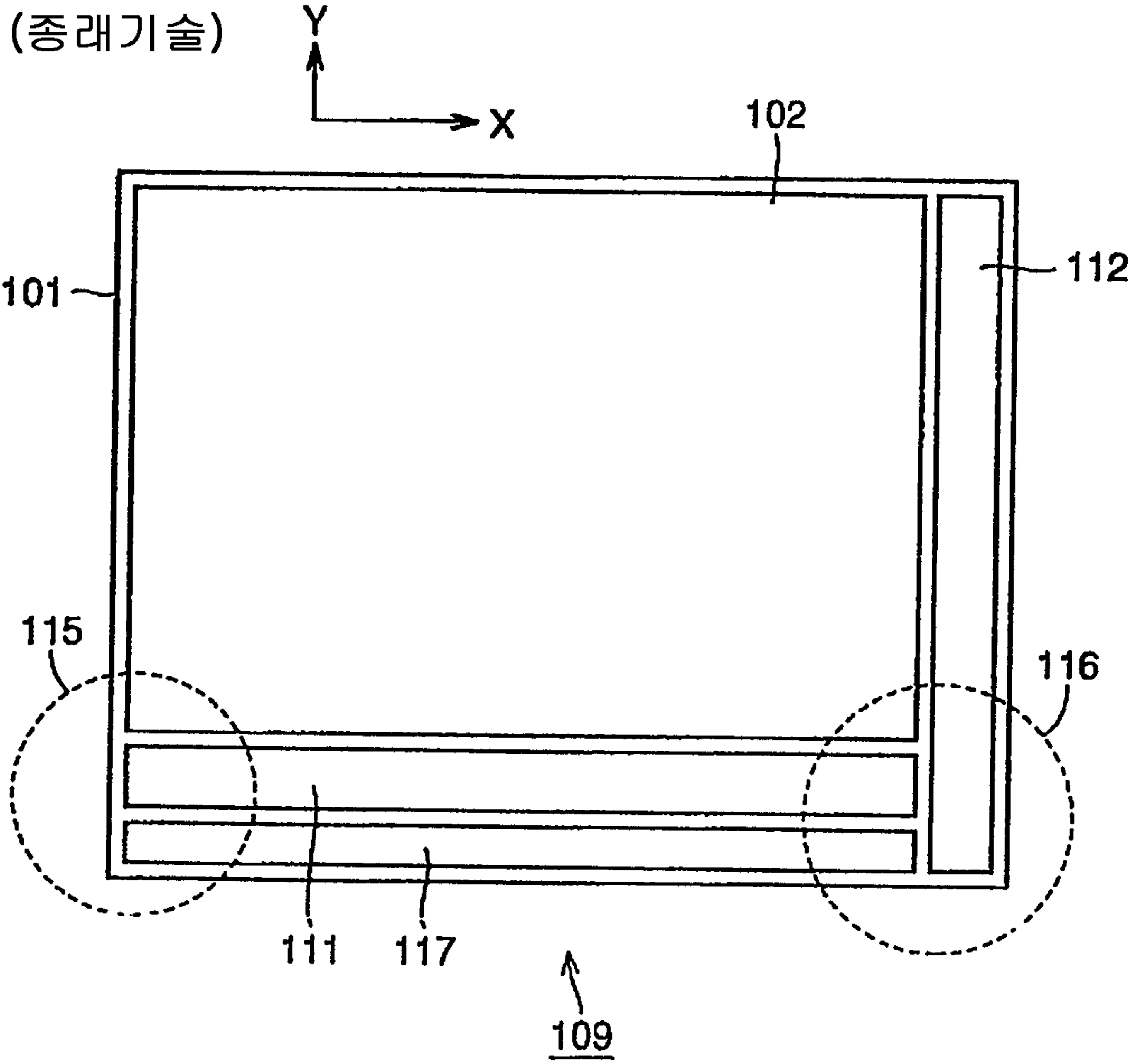
도면 26



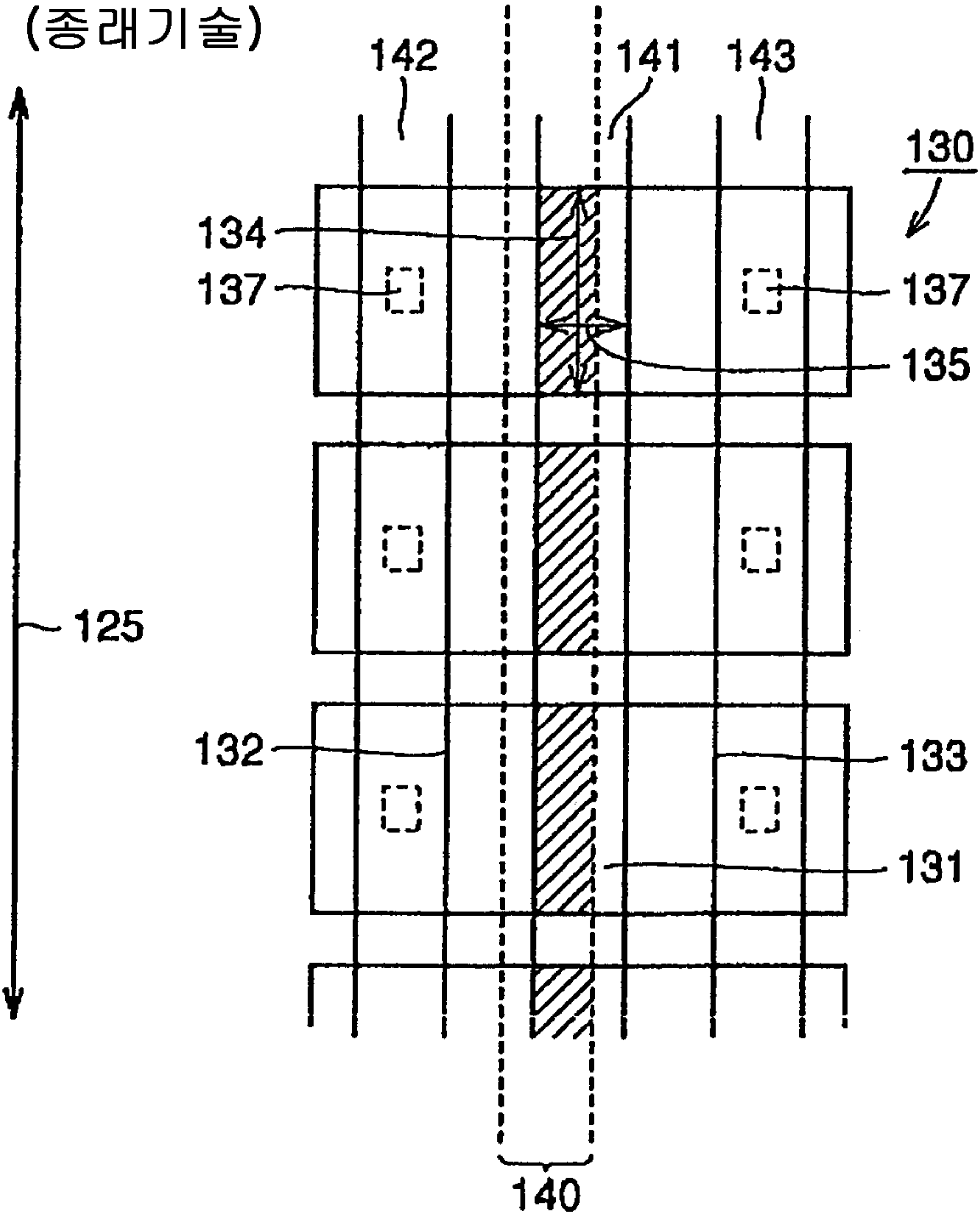
도면 27



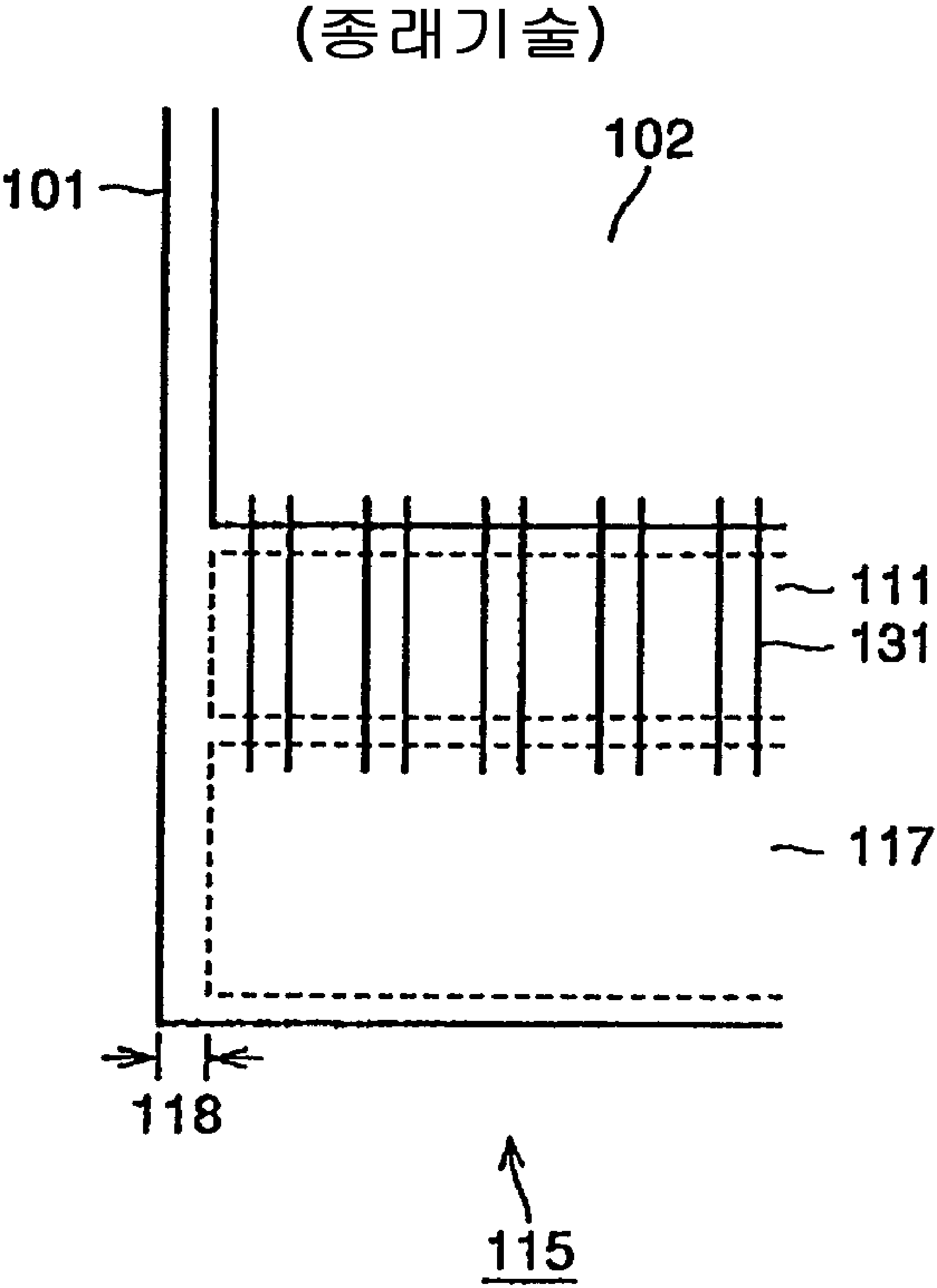
도면 28



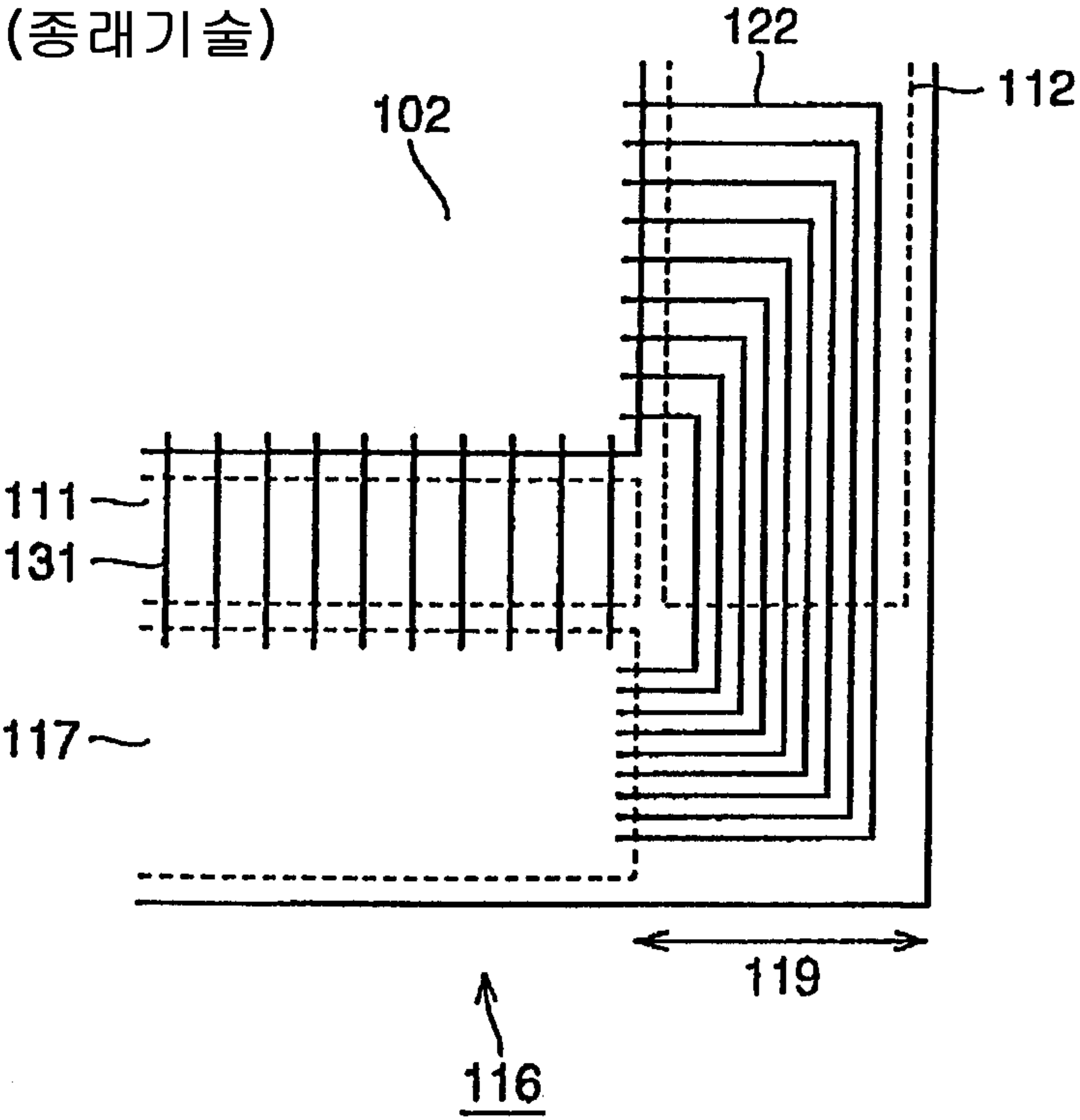
도면 29



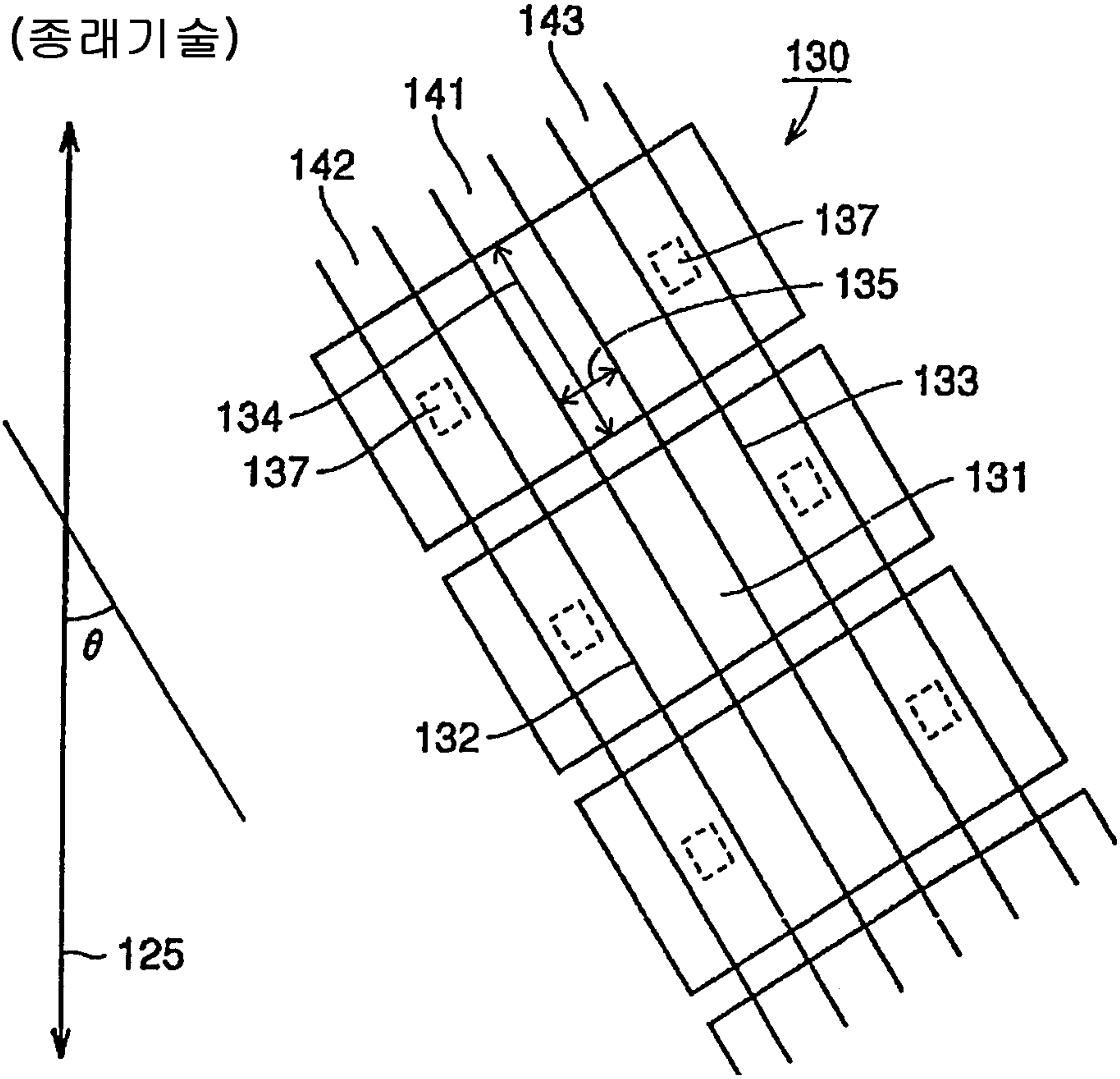
도면 30



도면 31

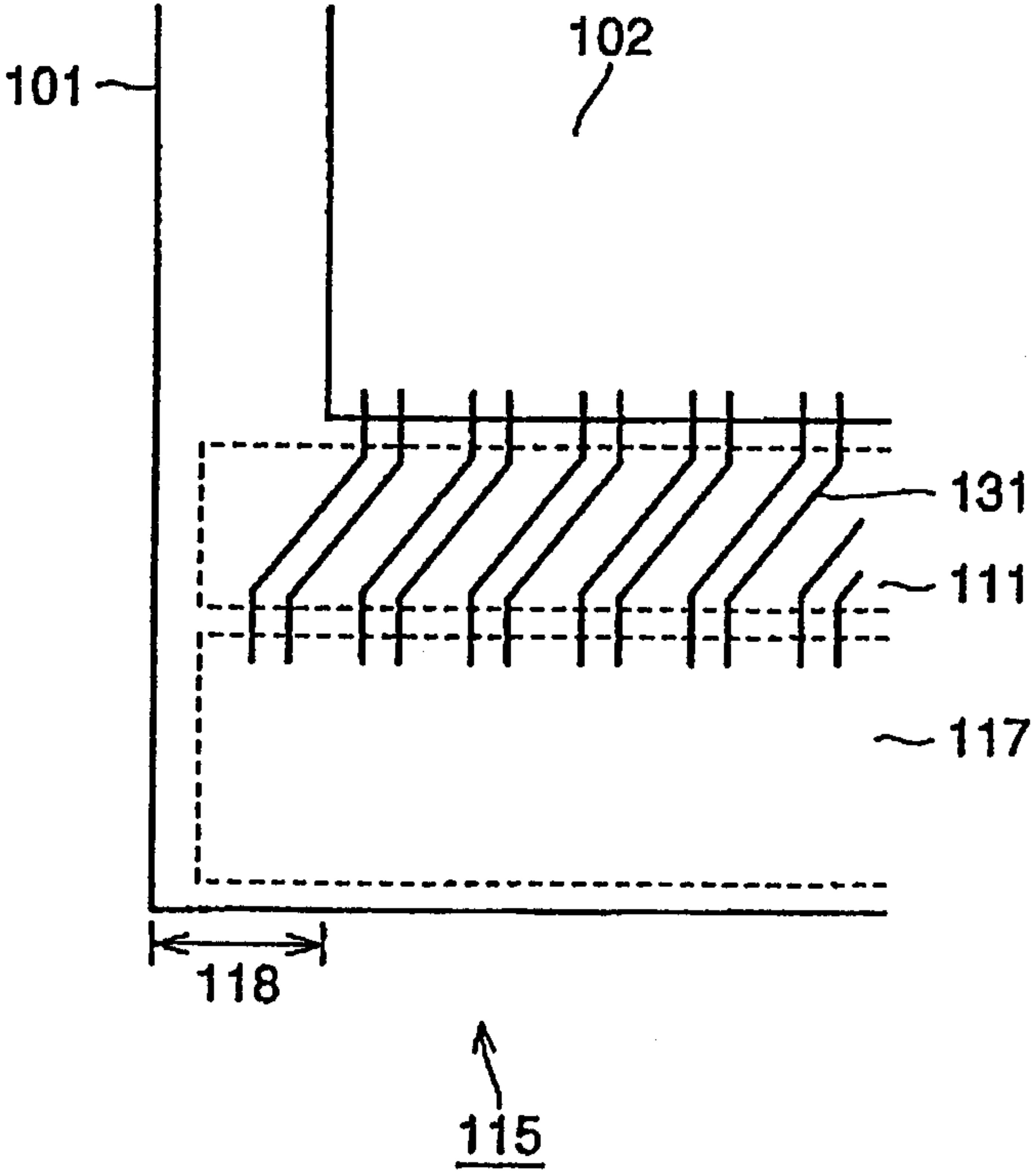


도면 32

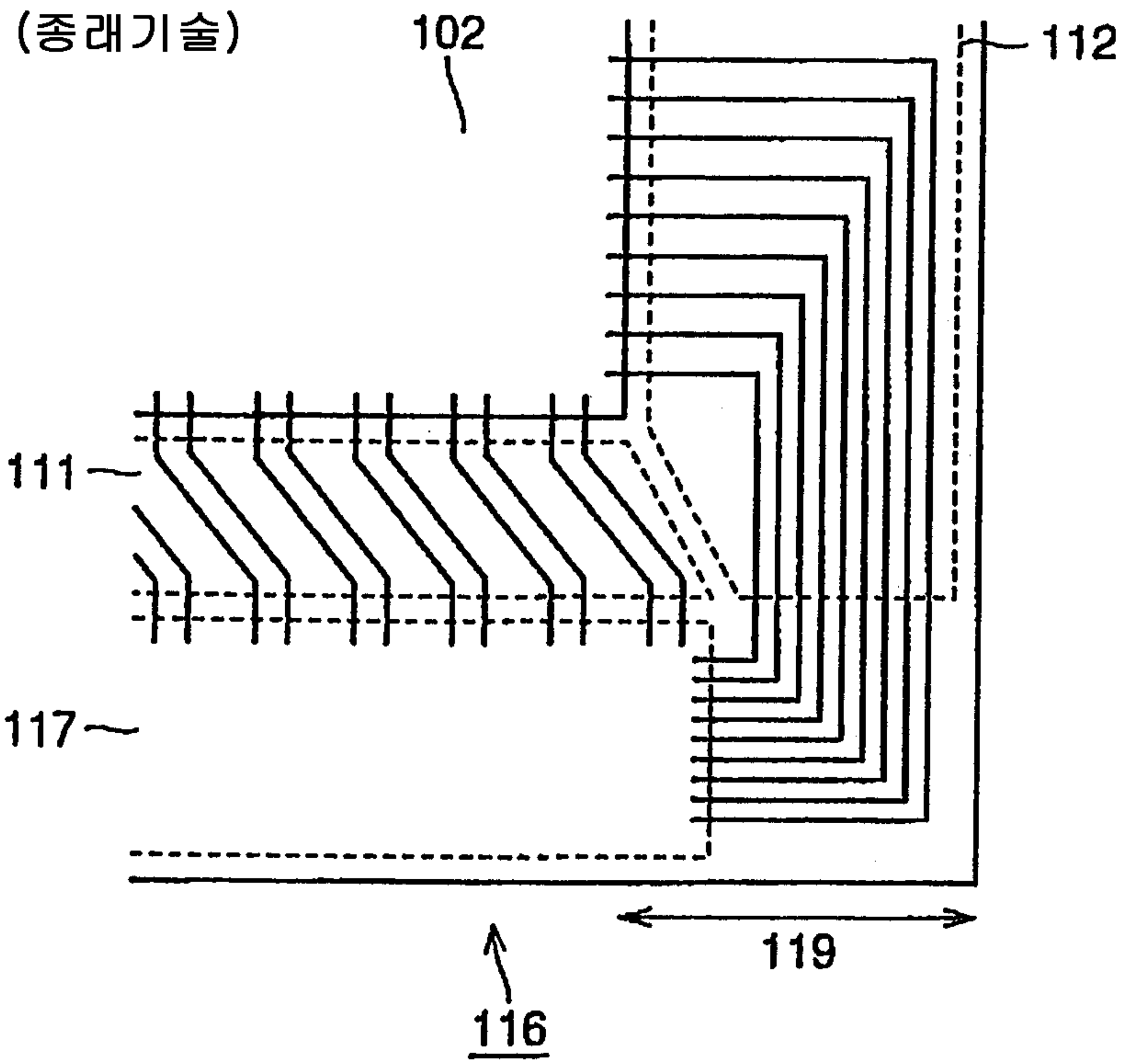


도면 33

(종래기술)



도면 34



专利名称(译)	液晶显示装置和TFT面板		
公开(公告)号	KR1020010062198A	公开(公告)日	2001-07-07
申请号	KR1020000074106	申请日	2000-12-07
[标]申请(专利权)人(译)	三菱电机株式会社 精工爱普生株式会社		
申请(专利权)人(译)	三菱电机有限公司 精工爱普生株式会社		
当前申请(专利权)人(译)	三菱电机有限公司 精工爱普生株式会社		
[标]发明人	AOKI MASARU 아오키마사루 KOBAYASHI MASANAO 고바야시마사나오		
发明人	아오키마사루 고바야시마사나오		
IPC分类号	G02F1/13 H01L27/12 H01L29/02 G02F1/136 H01L21/84 G02F1/1362 H01L29/786 G02F1/1345 H01L29/66 H01L29/06 H01L21/70 G09F G09F9/00 H01L21/77 G02F		
CPC分类号	H01L29/78621 H01L27/1285 G02F1/13454 H01L27/1296 H01L29/06 H01L27/124 H01L29/78696		
代理人(译)	KIM, CHANG SE		
优先权	1999349010 1999-12-08 JP		
其他公开文献	KR100406614B1		
外部链接	Espacenet		

摘要(译)

根据本发明，可以获得一种液晶显示装置，即使存在用于将p-Si转换为a-Si的激光器的未命中照射，也能够实现窄的框架避免布置，其中存在显示质量劣化的可能性。 在本发明中，驱动电路区域中的多个驱动晶体管30的栅极布线41沿着在两个不同方向上具有两个线段的线和在平面图中的弯曲部分90布置，沟道区域31沿着两个线段布置，以便在平面图中不与弯曲部分重叠。 6