



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년07월16일
(11) 등록번호 10-1286516
(24) 등록일자 2013년07월10일

(51) 국제특허분류(Int. Cl.)

G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0117866

(22) 출원일자 2006년11월27일

심사청구일자 2011년10월27일

(65) 공개번호 10-2008-0047882

(43) 공개일자 2008년05월30일

(56) 선행기술조사문헌

KR1020020072723 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김빈

서울특별시 양천구 목동서로 130, 목동4단지아파트 408동 2003호 (목동)

조혁력

인천광역시 남동구 호구포로 858, 2동 1208호 (구월동, 신세계아파트)

최승찬

경상북도 경산시 와촌면 계당길12길 19-2

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 18 항

심사관 : 이강하

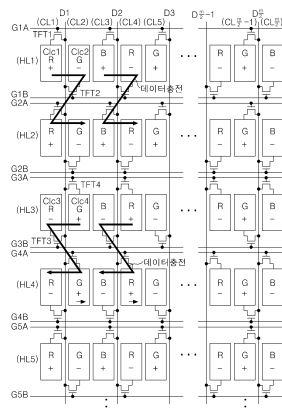
(54) 발명의 명칭 액정표시장치와 그 구동방법

(57) 요약

본 발명은 데이터라인들 및 데이터 드라이브 집적회로의 수를 줄이고 화질 저하를 최소화하도록 한 액정표시장치에 관한 것이다.

이 액정표시장치는 다수의 데이터라인들; 상기 데이터라인들과 직교되는 다수의 게이트라인들; 상기 데이터라인들과 상기 게이트라인들에 의해 정의된 화소영역들마다 형성된 다수의 액정셀들; 상기 데이터라인들에 지그재그 형태로 연결되는 TFT들; 상기 데이터라인들에 대략 1/2 수평기간 단위로 극성이 반전되는 데이터전압을 공급하는 데이터 구동회로; 및 상기 스캔라인들에 스캔펄스를 순차적으로 공급하는 게이트 구동회로를 구비하고; 좌우로 이웃하는 상기 액정셀들은 서로 상반된 극성의 데이터전압을 충전한다.

대표도 - 도5



특허청구의 범위

청구항 1

다수의 데이터라인들;

상기 데이터라인들과 직교되는 다수의 게이트라인들;

상기 데이터라인들과 상기 게이트라인들에 의해 정의된 화소영역들마다 형성된 다수의 액정셀들;

상기 데이터라인들에 지그재그 형태로 연결되는 TFT들;

상기 데이터라인들에 1/2 수평기간 단위로 극성이 반전되는 데이터전압을 공급하는 데이터 구동회로; 및

상기 게이트라인들에 스캔펄스를 순차적으로 공급하는 게이트 구동회로를 구비하고;

좌우로 이웃하는 상기 액정셀들은 서로 상반된 극성의 데이터전압을 충전하고;

상기 상하방향으로 배열된 상기 액정셀들에 충전되는 상기 데이터전압들은 2 개의 상기 액정셀들 단위로 극성이 반전되는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 액정셀들은,

제 $4k$ (k 는 양의 정수)+1 수평라인과 제 $4k+2$ 수평라인에서 제 $4i$ (i 는 양의 정수)+1 서브픽셀열에 배치된 다수의 제 1 액정셀들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 제 $4i+2$ 서브픽셀열에 배치된 다수의 제2 액정셀들;

제 $4k+3$ 수평라인과 제 $4k+4$ 수평라인에서 상기 제 $4i+1$ 서브픽셀열에 배치된 다수의 제3 액정셀들; 및

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $4i+2$ 서브픽셀열에 배치된 다수의 제4 액정셀들을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 TFT들은,

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 기수 데이터라인들의 좌측과 상기 제1 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제1 액정셀들에 공급하는 다수의 제1 TFT들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 상기 기수 데이터라인들 각각의 우측과 상기 제2 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제2 액정셀들에 공급하는 다수의 제2 TFT들;

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 기수 데이터라인들 각각의 좌측과 상기 제3 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제3 액정셀들에 공급하는 다수의 제3 TFT들; 및

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 기수 데이터라인들 각각의 우측과 상기 제4 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제4 액정셀들에 공급하는 다수의 제4 TFT들을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 데이터라인들에 동시에 공급되는 상기 데이터전압들의 극성은 동일한 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 스캔펄스의 펄스폭은 1/2 수평기간인 것을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 스캔펄스는,

제1 극성의 상기 데이터전압에 동기되어 발생하는 제1 스캔펄스; 및

제2 극성의 데이터전압 후에 발생하는 상기 제1 극성의 다른 데이터전압에 동기되어 발생하는 제2 스캔펄스를 포함하고;

제n 게이트라인에 공급되는 상기 제1 스캔펄스는 제n-2 게이트라인에 공급되는 상기 제2 스캔펄스와 중첩되는 것을 특징으로 하는 액정표시장치.

청구항 7

제 2 항에 있어서,

상기 액정셀들은,

상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 상기 제4i+3 서브픽셀열에 배치된 다수의 제5 액정셀들;

상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제4i+4 서브픽셀열에 배치된 다수의 제6 액정셀들;

상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+3 서브픽셀열에 배치된 다수의 제7 액정셀들; 및

상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+4 서브픽셀열에 배치된 다수의 제8 액정셀들을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 TFT들은,

상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 우수 데이터라인들의 좌측과 상기 제5 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제5 액정셀들에 공급하는 다수의 제5 TFT들;

상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 상기 우수 데이터라인들 각각의 우측과 상기 제6 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제6 액정셀들에 공급하는 다수의 제6 TFT들;

상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 우수 데이터라인들 각각의 좌측과 상기 제7 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제7 액정셀들에 공급하는 다수의 제7 TFT들; 및

상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 우수 데이터라인들 각각의 우측과 상기 제8 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제8 액정셀들에 공급하는 다수의 제8 TFT들을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 기수 데이터라인들과 상기 우수 데이터라인들에 동시에 공급되는 상기 데이터전압들의 극성은 서로 상반되는 것을 특징으로 하는 액정표시장치.

청구항 10

삭제

청구항 11

제 1 항에 있어서,

상기 액정셀들은,

제 $4k$ (k 는 양의 정수)+1 수평라인과 제 $4k+2$ 수평라인에서 제 $8i$ (i 는 양의 정수)+1 및 제 $8i+3$ 서브픽셀열에 배치된 다수의 제1 액정셀들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 제 $8i+2$ 및 제 $8i+4$ 서브픽셀열에 배치된 다수의 제2 액정셀들;

제 $4k+3$ 수평라인과 제 $4k+4$ 수평라인에서 상기 제 $8i+1$ 및 제 $8i+3$ 서브픽셀열에 배치된 다수의 제3 액정셀들;

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $8i+2$ 및 제 $8i+4$ 서브픽셀열에 배치된 다수의 제4 액정셀들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 제 $8i+5$ 및 제 $8i+7$ 서브픽셀열에 배치된 다수의 제5 액정셀들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 제 $8i+6$ 및 제 $8i+8$ 서브픽셀열에 배치된 다수의 제6 액정셀들;

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $8i+5$ 및 제 $8i+7$ 서브픽셀열에 배치된 다수의 제7 액정셀들; 및

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $8i+6$ 및 제 $8i+8$ 서브픽셀열에 배치된 다수의 제8 액정셀들을 구비하는 것을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 TFT들은,

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나의 좌측과 상기 제1 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제1 액정셀들에 공급하는 다수의 제1 TFT들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나의 우측과 상기 제2 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제2 액정셀들에 공급하는 다수의 제2 TFT들;

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나의 좌측과 상기 제3 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제3 액정셀들에 공급하는 다수의 제3 TFT들;

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나의 우측과 상기 제4 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제4 액정셀들에 공급하는 다수의 제4 TFT들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 제 $4i+3$ 및 제 $4i+4$ 데이터라인들 중 어느 하나의 좌측과 상기 제5 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제5 액정셀들에 공급하는 다수의 제5 TFT들;

상기 제 $4k+1$ 수평라인과 상기 제 $4k+2$ 수평라인에서 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들 중 어느 하나의 우측과 상기 제6 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제6 액정셀들에 공급하는 다수의 제6 TFT들;

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인 중 어느 하나의 좌측과 상기 제7 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제7 액정셀들에 공급하는 다수의 제7 TFT들; 및

상기 제 $4k+3$ 수평라인과 상기 제 $4k+4$ 수평라인에서 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들 중 어느 하나의 우측과 상기 제8 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제8 액정셀들에 공급하는 다수의 제8 TFT들을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 13

제 12 항에 있어서,

상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 동일하고,

상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 동일하며,

상기 제 $4i+1$ 및 제 $4i+2$ 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 상기 제 $4i+3$ 및 제 $4i+4$ 데이터라인들에 동시에 공급되는 데이터전압들의 극성과 상반되는 것을 특징으로 하는 액정표시장치.

청구항 14

다수의 데이터라인들, 상기 데이터라인들과 직교되는 다수의 게이트라인들, 및 상기 데이터라인들과 상기 게이트라인들에 의해 정의된 화소영역들마다 형성된 다수의 액정셀들을 가지는 액정표시장치의 구동방법에 있어서,

TFT들을 상기 데이터라인들에 지그재그 형태로 연결하는 단계;

상기 데이터라인들에 $1/2$ 수평기간 단위로 극성이 반전되는 데이터전압을 공급하는 단계; 및

상기 게이트라인들에 스캔펄스를 순차적으로 공급하는 단계를 포함하고,

좌우로 이웃하는 상기 액정셀들은 서로 상반된 극성의 데이터전압을 충전하고;

상기 상하방향으로 배열된 상기 액정셀들에 충전되는 상기 데이터전압들은 2 개의 상기 액정셀들 단위로 극성이 반전되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 15

제 14 항에 있어서,

상기 데이터라인들에 동시에 공급되는 상기 데이터전압들의 극성은 동일한 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 16

제 14 항에 있어서,

상기 스캔펄스의 펄스폭은 $1/2$ 수평기간인 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 17

제 14 항에 있어서,

상기 스캔펄스는,

제1 극성의 상기 데이터전압에 동기되어 발생하는 제1 스캔펄스; 및

제2 극성의 데이터전압 후에 발생하는 상기 제1 극성의 다른 데이터전압에 동기되어 발생하는 제2 스캔펄스를 포함하고;

제 n 게이트라인에 공급되는 상기 제1 스캔펄스는 제 $n-2$ 게이트라인에 공급되는 상기 제2 스캔펄스와 중첩되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 18

제 14 항에 있어서,

상기 기수 데이터라인들과 상기 우수 데이터라인들에 동시에 공급되는 상기 데이터전압들의 극성은 서로 상반되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 19

제 14 항에 있어서,

제4i(i는 양의 정수)+1 및 제4i+2 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 동일하고,

제4i+3 및 제4i+4 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 동일하며,

상기 제4i+1 및 제4i+2 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 상기 제4i+3 및 제4i+4 데이터라인들에 동시에 공급되는 데이터전압들의 극성과 상반되는 것을 특징으로 하는 액정표시장치의 구동방법.

명 세 서**발명의 상세한 설명****발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

- [0017] 본 발명은 액정표시장치에 관한 것으로 특히, 데이터라인들 및 데이터 드라이브 집적회로의 수를 줄이고 화질 저하를 최소화하도록 한 액정표시장치에 관한 것이다.
- [0018] 최근의 정보화 사회에서 표시소자는 시각정보 전달매체로서 그 중요성이 어느 때보다 강조되고 있다. 현재 주류를 이루고 있는 음극선관(Cathode Ray Tube) 또는 브라운관은 무게와 부피가 큰 문제점이 있었다. 이러한 음극선관의 한계를 극복할 수 있는 많은 종류의 평판표시소자(Flat Panel Display)가 개발되고 있다.
- [0019] 평판표시소자에는 액정표시소자(Liquid Crystal Display : LCD), 전계 방출 표시소자(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 및 일렉트로루미네센스(Electroluminescence : EL) 등이 있고 이들 대부분이 실용화되어 시판되고 있다.
- [0020] 액정표시소자는 전자제품의 경박단소 추세를 만족할 수 있고 양산성이 향상되고 있어 많은 응용분야에서 음극선관을 빠른 속도로 대체하고 있다.
- [0021] 특히, 박막트랜지스터(Thin Film Transistor : 이하, "TFT"라 한다)를 이용하여 액정셀을 구동하는 액티브 매트릭스 타입의 액정표시소자는 화질이 우수하고 소비전력이 낮은 장점이 있으며, 최근의 양산기술 확보와 연구개발의 성과로 대형화와 고해상도화로 급속히 발전하고 있다.
- [0022] 이 액정표시장치는 액정표시패널(13)에 형성되는 데이터라인들(D1 내지 Dm)이 많고 그 데이터라인들(D1 내지 Dm)에 데이터전압을 공급하기 위한 데이터 구동회로(11)의 드라이브 집적회로들로 인하여 코스트 부담이 큰 문제점이 있다. 이러한 코스트 부담은 해상도가 높아지거나 액정표시패널(13)이 대화면화될수록 더 가중된다.
- [0023] 데이터라인과 데이터 드라이브 집적회로의 증가로 인한 문제점을 해결하기 위하여, 하나의 데이터라인으로 두 개의 액정셀 열을 구동함으로써 데이터라인과 드라이브 집적회로의 수를 줄일 수 있는 데이터라인 셰어링(Data Line Sharing, DLS)기술이 개발된 바 있다. 이러한 데이터라인 셰어링 기술이 적용된 액정표시장치는 도 3과 같다. 이 액정표시장치는 화소 어레이에서 데이터라인들(D1, D2, D3)의 좌우에 서로 다른 액정셀을 구동하기 위한 TFT를 접속시키고, 데이터에 동기되는 스캔펄스를 순차적으로 두 개의 게이트라인들(G1, G2)에 인가하여 좌우에 배치된 두 개의 액정셀들(C1c1, C1c2)을 시분할 구동함으로써 데이터라인의 개수를 줄인다.
- [0024] 이러한 액정표시장치에는 도 2 및 도 3과 같이 수평방향으로 이웃하는 2 개의 액정셀 단위로 극성이 반전되고, 수직으로 이웃하는 1 개의 액정셀 단위로 극성이 반전되는 수평 2 도트 인버전 방식으로 데이터전압을 충전한다. 이러한 수평 2 도트 인버전 방식에서는 부극성 데이터 전압(-)으로부터 상승하는 정극성 데이터 전압(+)이 인가되는 액정셀(C1c1)과, 정극성 데이터 전압(+)에 이어서 다른 정극성 데이터 전압(+)이 공급되는 액정셀(C1c2)에 충전되는 데이터의 충전량이 다르게 된다. 또한, 정극성 데이터 전압(+)으로부터 하강하는 부극

성 데이터 전압이 인가되는 액정셀(C1c3)과, 부극성 데이터 전압(-)에 이어서 다른 부극성 데이터전압(-)이 인가되는 액정셀(C1c4)에 충전되는 데이터의 충전량이 다르게 된다. 이러한 데이터전압의 극성들은 프레임기간 단위로 반전된다. 이 때문에 데이터 라인 셰어링 기술이 채용된 액정표시장치는 수평으로 이웃하는 두 개의 액정셀들이 동일 데이터전압에서도 데이터 충전량 차이로 인하여 휘도차가 발생되어 세로로 줄무늬가 나타나고 도 3에서와 같이 정극성이 우세한 픽셀들(P1(RGB))과 부극성이 우세한 픽셀들(P2(RGB))이 공간적으로 주기성을 가지게 되고 그 극성이 프레임기간 단위로 반전되므로 시간적으로 주기성을 가지게 되어 플리커(Flicker)가 심하게 나타나는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0025] 따라서, 본 발명의 목적은 데이터라인들 및 데이터 드라이브 집적회로의 수를 줄이고 화질 저하를 최소화하도록 한 액정표시장치와 그 구동방법을 제공하는데 있다.

발명의 구성 및 작용

[0026] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 다수의 데이터라인들; 상기 데이터라인들과 직교되는 다수의 게이트라인들; 상기 데이터라인들과 상기 게이트라인들에 의해 정의된 화소영역들마다 형성된 다수의 액정셀들; 상기 데이터라인들에 지그재그 형태로 연결되는 TFT들; 상기 데이터라인들에 대략 1/2 수평기간 단위로 극성이 반전되는 데이터전압을 공급하는 데이터 구동회로; 및 상기 스캔라인들에 스캔펄스를 순차적으로 공급하는 게이트 구동회로를 구비하고; 좌우로 이웃하는 상기 액정셀들은 서로 상반된 극성의 데이터전압을 충전한다.

[0027] 상기 액정셀들은 제4k(k는 양의 정수)+1 수평라인과 제4k+2 수평라인에서 제4i(i는 양의 정수)+1 서브픽셀열에 배치된 다수의 제1 액정셀들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제4i+2 서브픽셀열에 배치된 다수의 제2 액정셀들; 제4k+3 수평라인과 제4k+4 수평라인에서 상기 제4i+1 서브픽셀열에 배치된 다수의 제3 액정셀들; 및 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+2 서브픽셀열에 배치된 다수의 제4 액정셀들을 구비한다.

[0028] 상기 TFT들은 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 기수 데이터라인들의 좌측과 상기 제1 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제1 액정셀들에 공급하는 다수의 제1 TFT들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 상기 기수 데이터라인들 각각의 우측과 상기 제2 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제2 액정셀들에 공급하는 다수의 제2 TFT들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 기수 데이터라인들 각각의 좌측과 상기 제3 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제3 액정셀들에 공급하는 다수의 제3 TFT들; 및 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 기수 데이터라인들 각각의 우측과 상기 제4 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 기수 데이터라인들로부터의 상기 데이터전압을 상기 제4 액정셀들에 공급하는 다수의 제4 TFT들을 구비한다.

[0029] 상기 데이터라인들에 동시에 공급되는 상기 데이터전압들의 극성은 동일한다.

[0030] 상기 스캔펄스의 펄스폭은 대략 1/2 수평기간이다.

[0031] 상기 스캔펄스는 제1 극성의 상기 데이터전압에 동기되어 발생하는 제1 스캔펄스; 및 제2 극성의 데이터전압 후에 발생하는 상기 제1 극성의 다른 데이터전압에 동기되어 발생하는 제2 스캔펄스를 포함하고; 제n 게이트라인에 공급되는 상기 제1 스캔펄스는 제n-2 게이트라인에 공급되는 상기 제2 스캔펄스와 중첩된다.

[0032] 상기 액정셀들은 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 상기 제4i+3 서브픽셀열에 배치된 다수의 제5 액정셀들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제4i+4 서브픽셀열에 배치된 다수의 제6 액정셀들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+3 서브픽셀열에 배치된 다수의 제7 액정셀들; 및 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+4 서브픽셀열에 배치된 다수의 제8 액정셀들을 구비한다.

- [0033] 상기 TFT들은 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 우수 데이터라인들의 좌측과 상기 제5 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제5 액정셀들에 공급하는 다수의 제5 TFT들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 상기 우수 데이터라인들 각각의 우측과 상기 제6 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제6 액정셀들에 공급하는 다수의 제6 TFT들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 우수 데이터라인들 각각의 좌측과 상기 제7 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제7 액정셀들에 공급하는 다수의 제7 TFT들; 및 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 우수 데이터라인들 각각의 우측과 상기 제8 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 우수 데이터라인들로부터의 상기 데이터전압을 상기 제8 액정셀들에 공급하는 다수의 제8 TFT들을 구비한다.
- [0034] 상기 기수 데이터라인들과 상기 우수 데이터라인들에 동시에 공급되는 상기 데이터전압들의 극성은 서로 상반된다.
- [0035] 상기 상하방향으로 배열된 상기 액정셀들에 충전되는 상기 데이터전압들은 2 개의 상기 액정셀들 단위로 극성이 반전된다.
- [0036] 상기 액정셀들은 제4k(k는 양의 정수)+1 수평라인과 제4k+2 수평라인에서 제8i(i는 양의 정수)+1 및 제8i+3 서브픽셀열에 배치된 다수의 제1 액정셀들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제8i+2 및 제8i+4 서브픽셀열에 배치된 다수의 제2 액정셀들; 제4k+3 수평라인과 제4k+4 수평라인에서 상기 제8i+1 및 제8i+3 서브픽셀열에 배치된 다수의 제3 액정셀들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제8i+2 및 제8i+4 서브픽셀열에 배치된 다수의 제4 액정셀들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제8i+5 및 제8i+7 서브픽셀열에 배치된 다수의 제5 액정셀들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제8i+6 및 제8i+8 서브픽셀열에 배치된 다수의 제6 액정셀들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제8i+5 및 제8i+7 서브픽셀열에 배치된 다수의 제7 액정셀들; 및 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제8i+6 및 제8i+8 서브픽셀열에 배치된 다수의 제8 액정셀들을 구비한다.
- [0037] 상기 TFT들은 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제4i+1 및 제4i+2 데이터라인들 중 어느 하나의 좌측과 상기 제1 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+1 및 제4i+2 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제1 액정셀들에 공급하는 다수의 제1 TFT들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 상기 제4i+1 및 제4i+2 데이터라인들 중 어느 하나의 우측과 상기 제2 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+1 및 제4i+2 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제2 액정셀들에 공급하는 다수의 제2 TFT들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+1 및 제4i+2 데이터라인들 중 어느 하나의 좌측과 상기 제3 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+1 및 제4i+2 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제3 액정셀들에 공급하는 다수의 제3 TFT들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+1 및 제4i+2 데이터라인들 중 어느 하나의 우측과 상기 제4 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+1 및 제4i+2 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제4 액정셀들에 공급하는 다수의 제4 TFT들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 제4i+3 및 제4i+4 데이터라인들 중 어느 하나의 좌측과 상기 제5 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+3 및 제4i+4 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제5 액정셀들에 공급하는 다수의 제5 TFT들; 상기 제4k+1 수평라인과 상기 제4k+2 수평라인에서 상기 제4i+3 및 제4i+4 데이터라인들 중 어느 하나의 우측과 상기 제6 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+3 및 제4i+4 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제6 액정셀들에 공급하는 다수의 제6 TFT들; 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+3 및 제4i+4 데이터라인들 중 어느 하나의 좌측과 상기 제7 액정셀들 사이에 접속되어 상기 기수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+3 및 제4i+4 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제7 액정셀들에 공급하는 다수의 제7 TFT들; 및 상기 제4k+3 수평라인과 상기 제4k+4 수평라인에서 상기 제4i+3 및 제4i+4 데이터라인들 중 어느 하나의 우측과 상기 제8 액정셀들 사이에 접속되어 상기 우수 게이트라인들로부터의 스캔펄스에 응답하여 상기 제4i+3 및 제4i+4 데이터라인들 중 어느 하나로부터의 상기 데이터전압을 상기 제8 액정셀들에 공급하는 다수의 제8 TFT들을 구비한다.

- [0038] 상기 제4i+1 및 제4i+2 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 동일하고, 상기 제4i+3 및 제4i+4 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 동일하다.
- [0039] 상기 제4i+1 및 제4i+2 데이터라인들에 동시에 공급되는 데이터전압들의 극성은 상기 제4i+3 및 제4i+4 데이터라인들에 동시에 공급되는 데이터전압들의 극성과 상반된다.
- [0040] 본 발명의 실시예에 따른 액정표시장치의 구동방법은 다수의 데이터라인들, 상기 데이터라인들과 직교되는 다수의 게이트라인들, 및 상기 데이터라인들과 상기 게이트라인들에 의해 정의된 화소영역들마다 형성된 다수의 액정셀들을 가지는 액정표시장치의 구동방법에 있어서, TFT들을 상기 데이터라인들에 지그재그 형태로 연결하는 단계; 상기 데이터라인들에 대략 1/2 수평기간 단위로 극성이 반전되는 데이터전압을 공급하는 단계; 및 상기 스캔라인들에 스캔펄스를 순차적으로 공급하는 단계를 포함하고, 좌우로 이웃하는 상기 액정셀들은 서로 상반된 극성의 데이터전압을 충전한다.
- [0041] 이하 도 4 내지 도 10을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- [0042] 도 4는 본 발명의 실시예에 따른 액정표시장치를 나타낸다.
- [0043] 도 4를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 $m \times n$ 개의 액정셀들(C1c)이 매트릭스 타입으로 배열되는 액정표시패널(43), 1/2 수평기간(1/2 H) 단위로 극성이 반전되는 아날로그 데이터전압을 $m/2$ 개의 데이터라인들(D1 내지 D $m/2$)에 공급하는 데이터 구동회로(41), 게이트라인들(G1A 내지 GnB)에 스캔펄스를 공급하기 위한 게이트 구동회로(42), 데이터 구동회로(41)와 게이트 구동회로(42)를 제어하기 위한 타이밍 콘트롤러(44)를 구비한다.
- [0044] 액정표시패널(43)은 두 장의 유리기관 사이에 액정분자들이 주입된다. 이 액정표시패널(43)의 하부 유리기관 상에 형성된 m 개의 데이터라인들(D1 내지 D $m/2$)과 n 개의 게이트라인들(G1A 내지 GnB)이 직교된다. 데이터라인들(D1 내지 D $m/2$)과 게이트라인들(G1A 내지 GnB)의 교차부들에는 TFT들이 접속된다. TFT들의 소스전극들은 데이터라인들(D1 내지 D $m/2$)에 지그재그 형태로 연결된다. 수평으로 이웃하는 액정셀들 각각에 공급되는 데이터전압을 스위칭하기 위한 두 개의 TFT들은 서로 다른 게이트라인으로부터의 스캔펄스에 의해 각각 온-오프된다. 이 TFT들은 동일한 데이터라인에 접속되어 동일한 데이터라인으로부터의 데이터전압을 서로 다른 액정셀들에 공급한다. 이를 위하여, TFT의 게이트전극은 게이트라인(G1A 내지 GnB)에 접속되며, 드레인전극은 데이터라인(D1 내지 D $m/2$)에 접속된다. 그리고 TFT의 소스전극은 액정셀의 화소전극에 접속된다. 화소전극과 대향하는 공통전극에는 공통전압이 공급된다.
- [0045] 액정표시패널(43)의 액정셀 각각에는 스토리지 캐패시터가 형성된다. 스토리지 캐패시터는 유전체를 사이에 두고 중첩되는 게이트라인(G1A 내지 GnB)과 화소전극에 의해 형성된다. 이러한 스토리지 캐패시터는 액정셀의 전압을 일정하게 유지시킨다.
- [0046] 액정표시패널(43)의 상부 유리기관 상에는 도시하지 않은 블랙매트릭스, 컬러필터 및 공통전극이 형성된다. 한편, 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극과 함께 하부 유리기관 상에 형성된다.
- [0047] 액정표시패널(43)의 상부 유리기관과 하부 유리기관 상에는 광축이 직교하는 편광판이 부착되고 액정과 접하는 내측 면 상에 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.
- [0048] 데이터 구동회로(41)는 쉬프트 레지스터, 래치, 디지털-아날로그 변환기 및 출력 버퍼를 각각 포함하는 다수의 데이터 드라이브 집적회로들로 구성된다. 이 데이터 구동회로(41)는 타이밍 콘트롤러(44)의 제어 하에 디지털 비디오 데이터를 래치하고 그 디지털 비디오 데이터를 정극성/부극성 아날로그 감마보상전압으로 변환하여 정극성/부극성 데이터전압을 발생하고 그 데이터전압들을 대략 1/2 수평기간 단위로 극성을 반전시키면서 데이터라인들(D1 내지 D $m/2$)에 공급한다.
- [0049] 게이트 구동회로(42)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터 및 레벨 쉬프터와 게이트라인(G1A 내지 GnB) 사이에 접속되는 출력 버퍼를 각각 포함하는 다수의 게이트 드라이브 집적회로들로 구성된다. 이 게이트 구동회로(42)는 데이터라인들(D1 내지 D $m/2$)에 공급되는 데이터전압에 동기되도록 대략 1/2 수평기간 단위로 스캔펄스들을 순차적으로 출력한다. 스캔펄스들은 비중첩될 수도 있고 액정셀들(C1c1, C1c2)에 데이터전압이 충분히 충전될 수 있도록 다른 스캔펄스들과 중첩될 수도 있다.

- [0050] 타이밍 콘트롤러(44)는 수직/수평 동기신호와 클럭신호를 입력받아 게이트 구동회로(42)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동회로(41)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 게이트 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse : GSP), 쉬프트 레지스터를 구동하기 위한 게이트 쉬프트 클럭신호(Gate Shift Clock : GSC), 게이트 출력 신호(Gate Output Enable : GOE) 등을 포함한다. 스캔펄스의 펄스폭이 대략 1/2 수평기간이 되도록 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭신호(GSC) 등은 대략 1/2 수평기간의 펄스폭으로 발생된다. 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse : SSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력 신호(Source Output Enable : SOE), 극성신호(Polarity : POL) 등을 포함한다. 여기서, 소스 출력 신호(SOE)와 극성신호(POL) 등은 정극성/부극성 데이터전압이 대략 1/2 수평기간 동안 출력되도록 대략 1/2 수평주기로 발생된다.
- [0051] 구동회로들(41, 42)의 타이밍 제어와 함께 타이밍 콘트롤러(44)는 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하여 데이터 구동회로(41)에 공급하는 역할을 한다.
- [0052] 이러한 본 발명의 액정표시장치는 하나의 데이터라인을 통해 좌/우로 이웃하는 액정셀들 각각에 데이터전압들을 공급하므로 데이터라인들(D1 내지 Dm/2)의 개수를 1/2로 줄일 수 있음은 물론, 도 5와 같이 수직으로 이웃하는 두 개의 액정셀들 단위로 극성이 반전되고 좌/우로 이웃하는 액정셀들에 서로 상반되는 극성의 데이터전압이 공급되므로 표시화상에서 세로선이나 플리커와 같은 화질저하요인을 최소화할 수 있다.
- [0053] 도 5는 액정표시패널(43)에 형성된 화소 어레이의 제1 실시예를 나타낸다.
- [0054] 도 5를 참조하면, 본 발명의 제1 실시예에 따른 화소 어레이의 액정셀들은 수직방향에서 상하로 이웃한 2 개의 액정셀들 단위로 극성이 반전되고 수평방향에서 1 개의 액정셀 단위로 극성이 반전되는 수직 2 도트 인버전 형태의 데이터전압을 충전한다. 화살표는 상하/좌우로 이웃하는 2×2 액정셀들에서 데이터전압의 충전순서를 나타낸다.
- [0055] 액정셀들은 제4k(k는 양의 정수)+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에서 기수 서브픽셀열(CL1, CL3)에 배치된 다수의 제1 액정셀(C1c1), 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에서 우수 서브픽셀열(CL2, CL4)에 배치된 다수의 제2 액정셀(C1c2), 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에서 기수 서브픽셀열(CL1, CL3)에 배치된 다수의 제3 액정셀(C1c3), 및 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에서 우수 서브픽셀열(CL2, CL4)에 배치된 다수의 제4 액정셀(C1c4)을 포함한다.
- [0056] TFT들은 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에서 데이터라인들(D1 내지 Dm/2) 각각의 좌측과 제1 액정셀들(C1c1) 사이에 접속된 다수의 제1 TFT(TFT1), 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에서 데이터라인들(D1 내지 Dm/2) 각각의 우측과 제2 액정셀들(C1c2) 사이에 접속된 다수의 제2 TFT(TFT2), 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에서 데이터라인들(D1 내지 Dm/2) 각각의 좌측과 제3 액정셀들(C1c3) 사이에 접속된 다수의 제3 TFT(TFT3), 및 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에서 데이터라인들(D1 내지 Dm/2) 각각의 우측과 제4 액정셀들(C1c4) 사이에 접속된 다수의 제4 TFT(TFT4)를 포함한다.
- [0057] 제1 TFT들(TFT1)은 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에서 기수 게이트라인들(G1A, G2A, G5A, G6A)로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm/2)로부터의 데이터전압을 제1 액정셀들(C1c1)에 공급한다. 제2 TFT들(TFT2)은 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에서 우수 게이트라인들(G1B, G2B, G5B, G6B)로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm/2)로부터의 데이터전압을 제2 액정셀들(C1c2)에 공급한다. 제3 TFT들(TFT3)은 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에서 우수 게이트라인들(G3B, G4B, G7B, G8B)로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm/2)로부터의 데이터전압을 제3 액정셀들(C1c3)에 공급한다. 제4 TFT들(TFT4)은 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에서 기수 게이트라인들(G3A, G4A, G7A, G8A)로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm/2)로부터의 데이터전압을 제4 액정셀들(C1c4)에 공급한다.
- [0058] 데이터라인들(D1 내지 Dm/2)에 공급되는 데이터전압은 도 6 및 도 7과 같이 1/2 수평기간(1/2 H) 단위로 반전되고 또한, 프레임기간 단위로 반전된다. 또한, 데이터라인들(D1 내지 Dm/2)에는 동시에 동일한 극성의 데이터전압이 공급된다. 스캔펄스(SP)는 도 6과 같이 데이터전압에 동기되어 비중첩되는 형태로 게이트라인들(G1A 내지 GnB) 각각에 순차적으로 공급될 수도 있다.
- [0059] 스캔펄스는 동일 극성의 데이터전압들에 각각 동기되도록 2 개의 스캔펄스들(SP1, SP1)이 대략 1/2 수평기간 간격으로 발생될 수 있다. 이 스캔펄스들 중에서 제1 스캔펄스(SP1)는 앞선 스캔펄스(SP2)와 중첩된다. 제n 개

이트라인에 공급되는 상기 제1 스캔펄스(SP1)는 제 $n-2$ 게이트라인에 공급되는 제2 스캔펄스(SP2)와 중첩된다. 도 7과 같은 스캔펄스들(SP1, SP2)은 액정셀들(C1c1 내지 C1c8)에 동일 극성의 앞선 데이터전압이 먼저 충전되게 한 후에 표시할 데이터전압이 충전되게 하여 액정셀들(C1c1 내지 C1c4)에 데이터전압이 충분히 충전하게 된다. 즉, 도 7과 같은 스캔펄스들(SP1, SP2)로 인하여 액정셀들(C1c1 내지 C1c4)은 프리차징 효과로 데이터전압을 충분히 그리고 빠르게 충전할 수 있다.

[0060] 도 8은 액정표시패널(43)에 형성된 화소 어레이의 제2 실시예를 나타낸다.

[0061] 도 8을 참조하면, 본 발명의 제2 실시예에 따른 화소 어레이의 액정셀들은 수직방향에서 상하로 이웃한 2 개의 액정셀들 단위로 극성이 반전되고 수평방향에서 1 개의 액정셀 단위로 극성이 반전되는 수직 2 도트 인버전 형태의 데이터전압을 충전한다. 화살표는 상하/좌우로 이웃하는 2×2 액정셀들에서 데이터전압의 충전순서를 나타낸다.

[0062] 액정셀들은 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 제 $4i$ (i 는 양의 정수)+1 서브픽셀열(CL1, CL5)에 배치된 다수의 제1 액정셀(C1c1), 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 제 $4i+2$ 서브픽셀열(CL2, CL6)에 배치된 다수의 제2 액정셀(C1c2), 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 제 $4i+1$ 서브픽셀열(CL1, CL3)에 배치된 다수의 제3 액정셀(C1c3), 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 제 $4i+2$ 서브픽셀열(CL2, CL6)에 배치된 다수의 제4 액정셀(C1c4), 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 제 $4i+3$ 서브픽셀열(CL3, CL7)에 배치된 다수의 제5 액정셀(C1c5), 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 제 $4i+4$ 서브픽셀열(CL4, CL8)에 배치된 다수의 제6 액정셀(C1c6), 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 제 $4i+3$ 서브픽셀열(CL3, CL7)에 배치된 다수의 제7 액정셀(C1c7), 및 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 제 $4i+4$ 서브픽셀열(CL4, CL8)에 배치된 다수의 제8 액정셀(C1c8)을 포함한다.

[0063] TFT들은 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 기수 데이터라인들(D1, D3) 각각의 좌측과 제1 액정셀들(C1c1) 사이에 접속된 다수의 제1 TFT(TFT1), 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 기수 데이터라인들(D1, D3) 각각의 우측과 제2 액정셀들(C1c2) 사이에 접속된 다수의 제2 TFT(TFT2), 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 기수 데이터라인들(D1, D3) 각각의 좌측과 제3 액정셀들(C1c3) 사이에 접속된 다수의 제3 TFT(TFT3), 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 기수 데이터라인들(D1, D3) 각각의 우측과 제4 액정셀들(C1c4) 사이에 접속된 다수의 제4 TFT(TFT4), 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 우수 데이터라인들(D2, D4) 각각의 좌측과 제5 액정셀들(C1c5) 사이에 접속된 다수의 제5 TFT(TFT5), 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 우수 데이터라인들(D2, D4) 각각의 우측과 제6 액정셀들(C1c6) 사이에 접속된 다수의 제6 TFT(TFT6), 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 우수 데이터라인들(D2, D4) 각각의 좌측과 제7 액정셀들(C1c7) 사이에 접속된 다수의 제7 TFT(TFT7), 및 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 우수 데이터라인들(D2, D4) 각각의 우측과 제8 액정셀들(C1c8) 사이에 접속된 다수의 제8 TFT(TFT8)를 포함한다.

[0064] 제1 TFT들(TFT1)은 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 기수 게이트라인들(G1A, G2A, G5A, G6A)로부터의 스캔펄스에 응답하여 기수 데이터라인들(D1, D3)로부터의 데이터전압을 제1 액정셀들(C1c1)에 공급한다. 제2 TFT들(TFT2)은 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 우수 게이트라인들(G1B, G2B, G5B, G6B)로부터의 스캔펄스에 응답하여 기수 데이터라인들(D1, D3)로부터의 데이터전압을 제2 액정셀들(C1c2)에 공급한다. 제3 TFT들(TFT3)은 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 우수 게이트라인들(G3B, G4B, G7B, G8B)로부터의 스캔펄스에 응답하여 기수 데이터라인들(D1, D3)로부터의 데이터전압을 제3 액정셀들(C1c3)에 공급한다. 제4 TFT들(TFT4)은 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 기수 게이트라인들(G3A, G4A, G7A, G8A)로부터의 스캔펄스에 응답하여 기수 데이터라인들(D1, D3)로부터의 데이터전압을 제4 액정셀들(C1c4)에 공급한다. 제5 TFT들(TFT5)은 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 우수 게이트라인들(G1B, G2B, G5B, G6B)로부터의 스캔펄스에 응답하여 우수 데이터라인들(D2, D4)로부터의 데이터전압을 제5 액정셀들(C1c5)에 공급한다. 제6 TFT들(TFT6)은 제 $4k+1$ 수평라인(HL1, HL5)과 제 $4k+2$ 수평라인(HL2, HL6)에서 기수 게이트라인들(G1A, G2A, G5A, G6A)로부터의 스캔펄스에 응답하여 우수 데이터라인들(D2, D4)로부터의 데이터전압을 제6 액정셀들(C1c6)에 공급한다. 제7 TFT들(TFT7)은 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 기수 게이트라인들(G3A, G4A, G7A, G8A)로부터의 스캔펄스에 응답하여 우수 데이터라인들(D2, D4)로부터의 데이터전압을 제7 액정셀들(C1c7)에 공급한다. 제8 TFT들(TFT8)은 제 $4k+3$ 수평라인(HL3, HL7)과 제 $4k+4$ 수평라인(HL4, HL8)에서 우수 게이트라인들(G3B, G4B,

G7B, G8B)로부터의 스캔펄스에 응답하여 우수 데이터라인들(D2, D4)로부터의 데이터전압을 제8 액정셀들(C1c8)에 공급한다.

[0065] 데이터라인들(D1 내지 Dm/2)에 공급되는 전압은 도 8 및 도 9와 같이 1/2 수평기간(1/2 H) 단위로 반전되고 또한, 프레임기간 단위로 반전된다. 이 실시예에서, 기수 데이터라인들(D1, D3)과 우수 데이터라인들(D2, D4)에 동시에 공급되는 데이터전압들의 극성은 상반된다. 스캔펄스(SP)는 도 9와 같이 데이터전압에 동기되어 비중첩되는 형태로 게이트라인들(G1A 내지 GnB) 각각에 순차적으로 공급될 수도 있다.

[0066] 또한, 스캔펄스는 동일 극성의 데이터전압들에 각각 동기되도록 2 개의 스캔펄스들(SP1, SP1)이 대략 1/2 수평기간 간격으로 발생될 수 있다. 이 스캔펄스들 중에서 제1 스캔펄스(SP1)는 앞선 스캔펄스(SP2)와 중첩된다. 도 10과 같은 스캔펄스들(SP1, SP2)은 액정셀들(C1c1 내지 C1c8)에 동일 극성의 앞선 데이터전압이 먼저 충전되게 한 후에 표시할 데이터전압이 충전되게 하여 액정셀들(C1c1 내지 C1c4)에 데이터전압이 충분히 충전하게 된다. 즉, 도 10과 같은 스캔펄스들(SP1, SP2)로 인하여 액정셀들(C1c1 내지 C1c4)은 프리차징 효과로 데이터전압을 충분히 그리고 빠르게 충전할 수 있다.

[0067] 도 11은 액정표시패널(43)에 형성된 화소 어레이의 제3 실시예를 나타낸다.

[0068] 이 실시예의 액정셀들은 전술한 실시예들과 마찬가지로, 수직방향에서 상하로 이웃한 2 개의 액정셀들 단위로 극성이 반전되고 수평방향에서 1 개의 액정셀 단위로 극성이 반전되는 수직 2 도트 인버전 형태의 데이터전압을 충전한다. 화살표는 상하/좌우로 이웃하는 2×2 액정셀들에서 데이터전압의 충전순서를 나타낸다.

[0069] 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에 배치되고 제8i+1 내지 제8i+4 서브픽셀열(CL1 내지 CL4)에 배치되는 액정셀들(C1c1, C1c2)은 제1 실시예에서 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에 배치되는 액정셀들과 실질적으로 동일한 구조를 가진다. 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에 배치되고 제8i+1 내지 제8i+4 서브픽셀열(CL1 내지 CL4)에 배치되는 액정셀들(C1c3, C1c4)은 제1 실시예에서 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에 배치되는 액정셀들과 실질적으로 동일한 구조를 가진다. 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에 배치되고 제8i+5 내지 제8i+8 서브픽셀열(CL5 내지 CL8)에 배치되는 액정셀들(C1c5, C1c6)은 제1 실시예에서 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에 배치되는 액정셀들과 실질적으로 동일한 구조를 가진다. 제4k+3 수평라인(HL3, HL7)과 제4k+4 수평라인(HL4, HL8)에 배치되고 제8i+5 내지 제8i+8 서브픽셀열(CL5 내지 CL8)에 배치되는 액정셀들(C1c7, C1c8)은 제1 실시예에서 제4k+1 수평라인(HL1, HL5)과 제4k+2 수평라인(HL2, HL6)에 배치되는 액정셀들과 실질적으로 동일한 구조를 가진다.

[0070] 이러한 액정셀들이 수직 2 도트 인버전 형태로 데이터전압을 충전할 수 있도록 데이터전압은 도 12 및 도 13과 같이 극성이 1/2 수평기간(1/2 H) 단위로 반전된다. 스캔펄스(SP)는 도 12와 같이 데이터전압에 동기되어 비중첩되는 형태로 게이트라인들(G1A 내지 GnB) 각각에 순차적으로 공급될 수도 있다.

[0071] 또한, 스캔펄스는 동일 극성의 데이터전압들에 각각 동기되도록 2 개의 스캔펄스들(SP1, SP1)이 대략 1/2 수평기간 간격으로 발생될 수 있다. 이 스캔펄스들 중에서 제1 스캔펄스(SP1)는 앞선 스캔펄스(SP2)와 중첩된다. 도 13과 같은 스캔펄스들(SP1, SP2)은 액정셀들(C1c1 내지 C1c8)에 동일 극성의 앞선 데이터전압이 먼저 충전되게 한 후에 표시할 데이터전압이 충전되게 하여 액정셀들(C1c1 내지 C1c4)에 데이터전압이 충분히 충전하게 된다. 즉, 도 13과 같은 스캔펄스들(SP1, SP2)로 인하여 액정셀들(C1c1 내지 C1c4)은 프리차징 효과로 데이터전압을 충분히 그리고 빠르게 충전할 수 있다.

발명의 효과

[0072] 상술한 바와 같이, 본 발명에 따른 액정표시장치는 하나의 데이터라인을 통해 좌/우로 이웃하는 액정셀들에 데이터전압이 시분할 공급되므로 액정표시패널의 수평해상도의 1/2 정도의 데이터라인들로 상기 액정표시패널을 구동할 수 있으므로 데이터라인들과 데이터 드라이브 집적회로의 수를 줄일 수 있음은 물론, TFT들의 배치를 이용하여 액정셀들에 수직 2 도트 인버전 형태의 데이터전압이 충전되게 하여 세로선 노이즈와 모자이크 패턴과 같은 특정 데이터패턴에서 플리커를 최소화하여 화질을 향상시킬 수 있다.

[0073] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

- [0001] 도 1은 종래의 데이터라인 셰어링기술이 채용된 액정표시장치를 나타내는 회로도.
- [0002] 도 2는 도 1에 도시된 액정표시장치에서 나타나는 세로줄 노이즈를 설명하기 위한 도면.
- [0003] 도 3은 도 1에 도시된 액정표시장치의 데이터전압을 보여 주는 파형도.
- [0004] 도 4는 본 발명의 실시예에 따른 액정표시장치를 나타내는 도면.
- [0005] 도 5는 본 발명의 제1 실시예에 따른 화소 어레이를 보여 주는 회로도.
- [0006] 도 6은 도 5에 도시된 화소 어레이들에 공급되는 데이터전압과 스캔펄스를 보여 주는 파형도.
- [0007] 도 7은 도 5에 도시된 화소 어레이들에 공급되는 데이터전압과 스캔펄스의 다른 예를 보여 주는 파형도.
- [0008] 도 8은 본 발명의 제2 실시예에 따른 화소 어레이를 보여 주는 회로도.
- [0009] 도 9는 도 8에 도시된 화소 어레이들에 공급되는 데이터전압과 스캔펄스를 보여 주는 파형도.
- [0010] 도 10은 도 8에 도시된 화소 어레이들에 공급되는 데이터전압과 스캔펄스의 다른 예를 보여 주는 파형도.
- [0011] 도 11은 본 발명의 제3 실시예에 따른 화소 어레이를 보여 주는 회로도.
- [0012] 도 12는 도 11에 도시된 화소 어레이들에 공급되는 데이터전압과 스캔펄스를 보여 주는 파형도.
- [0013] 도 13은 도 11에 도시된 화소 어레이들에 공급되는 데이터전압과 스캔펄스의 다른 예를 보여 주는 파형도.
- [0014] < 도면의 주요 부분에 대한 부호의 설명 >

41 : 데이터 구동회로

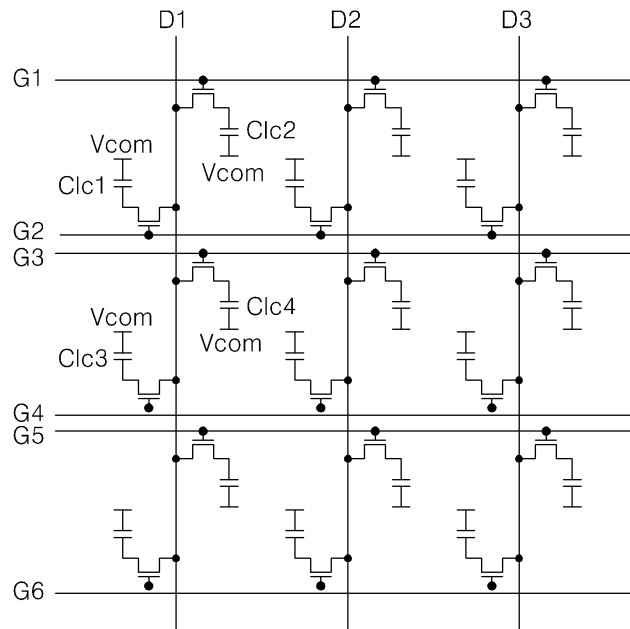
42 : 게이트 구동회로

43 : 액정표시패널

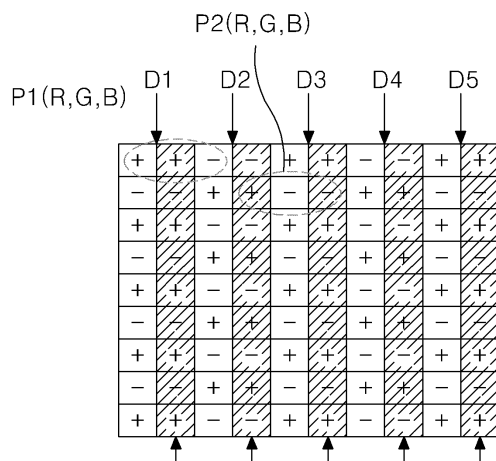
44 : 타이밍 컨트롤러

도면

도면1



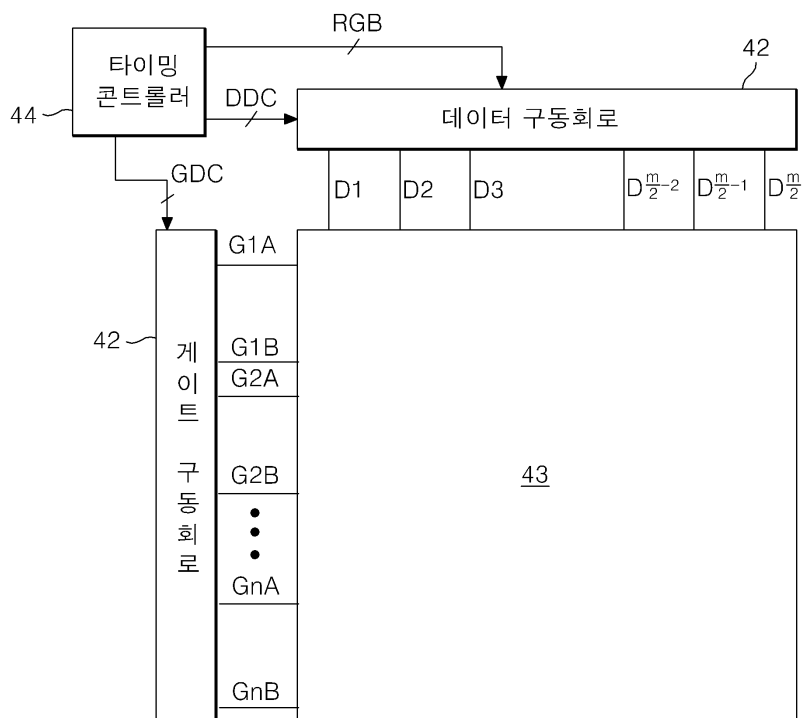
도면2



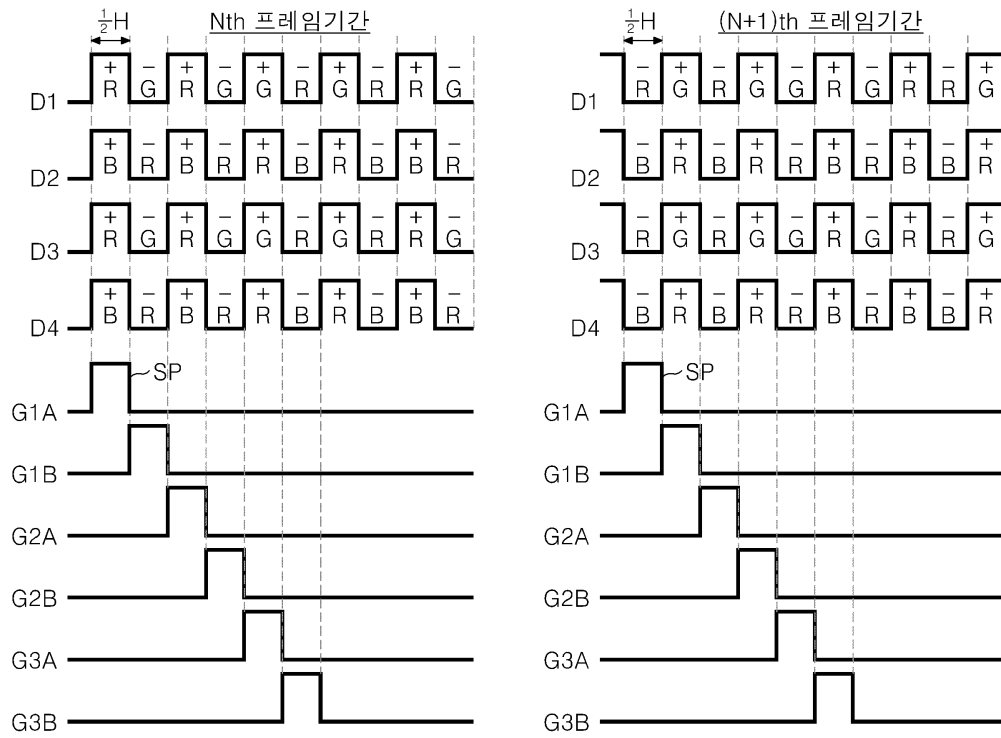
도면3



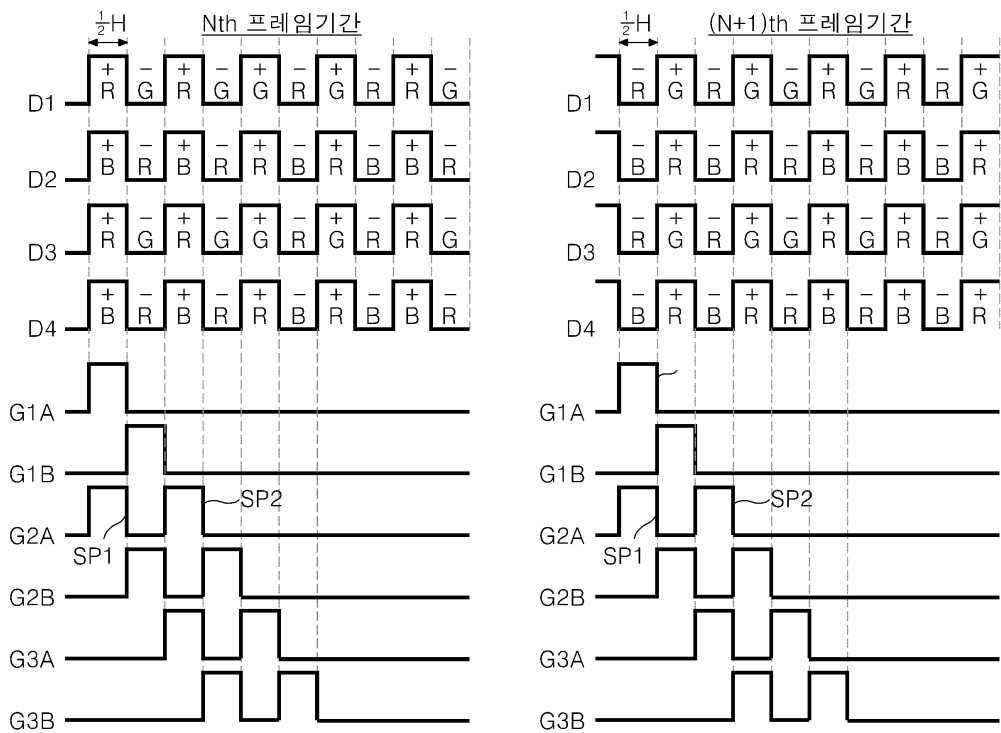
도면4



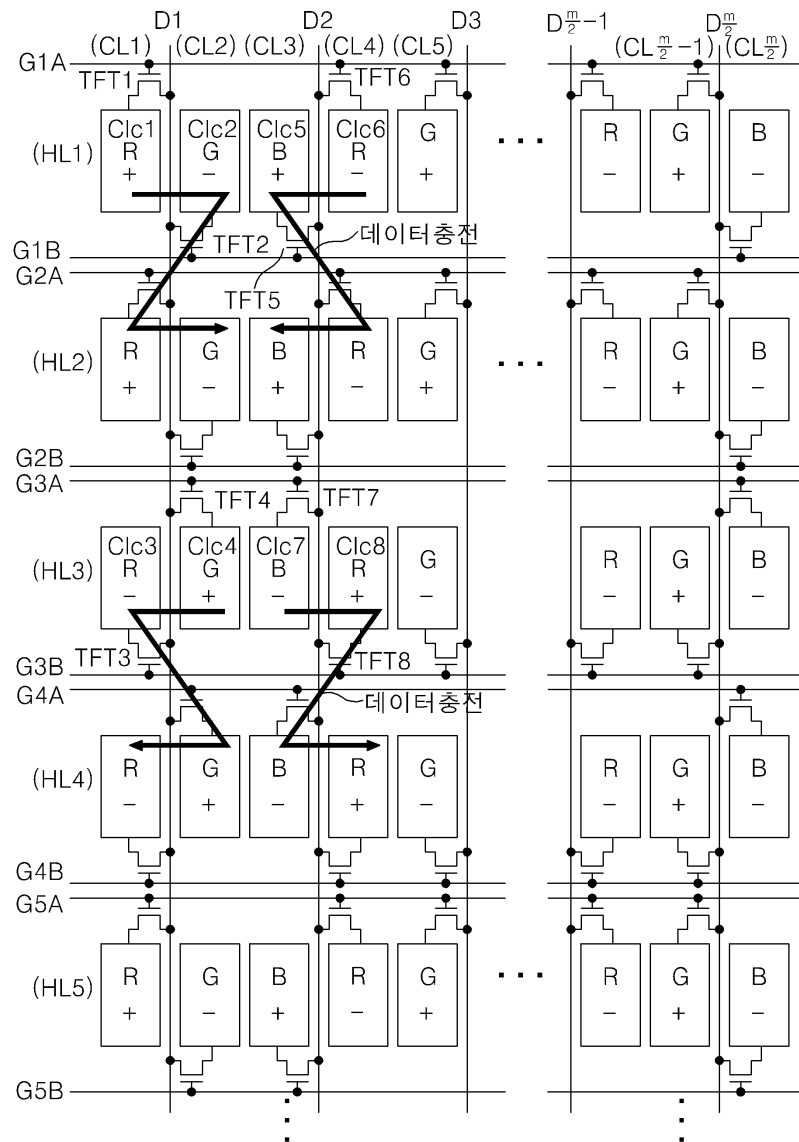
도면6



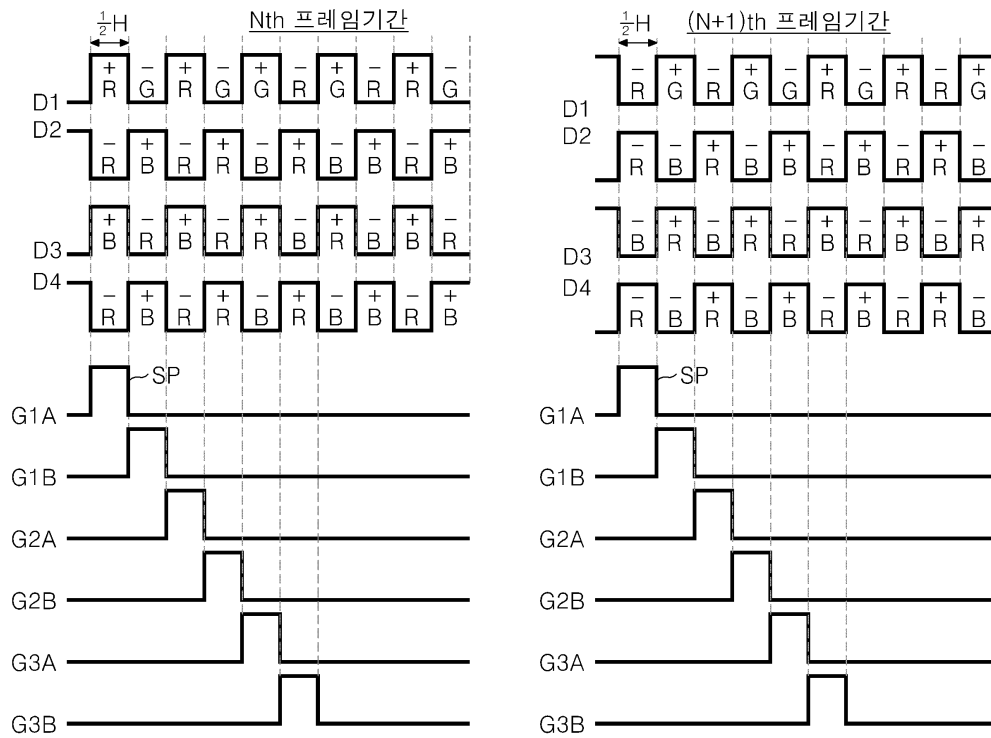
도면7



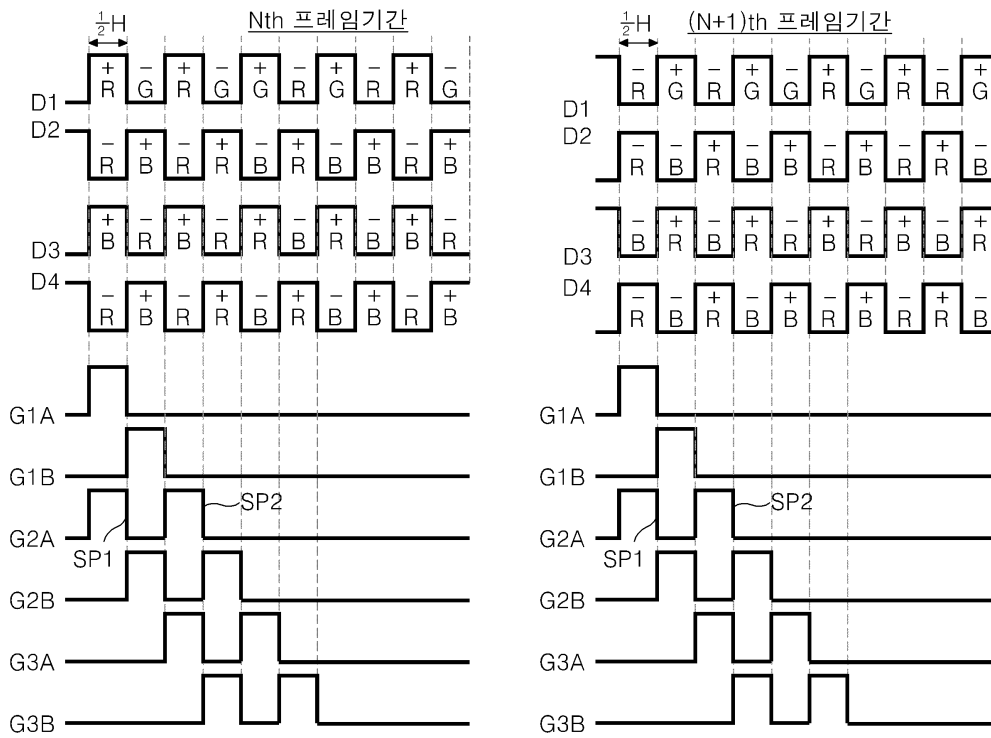
도면8



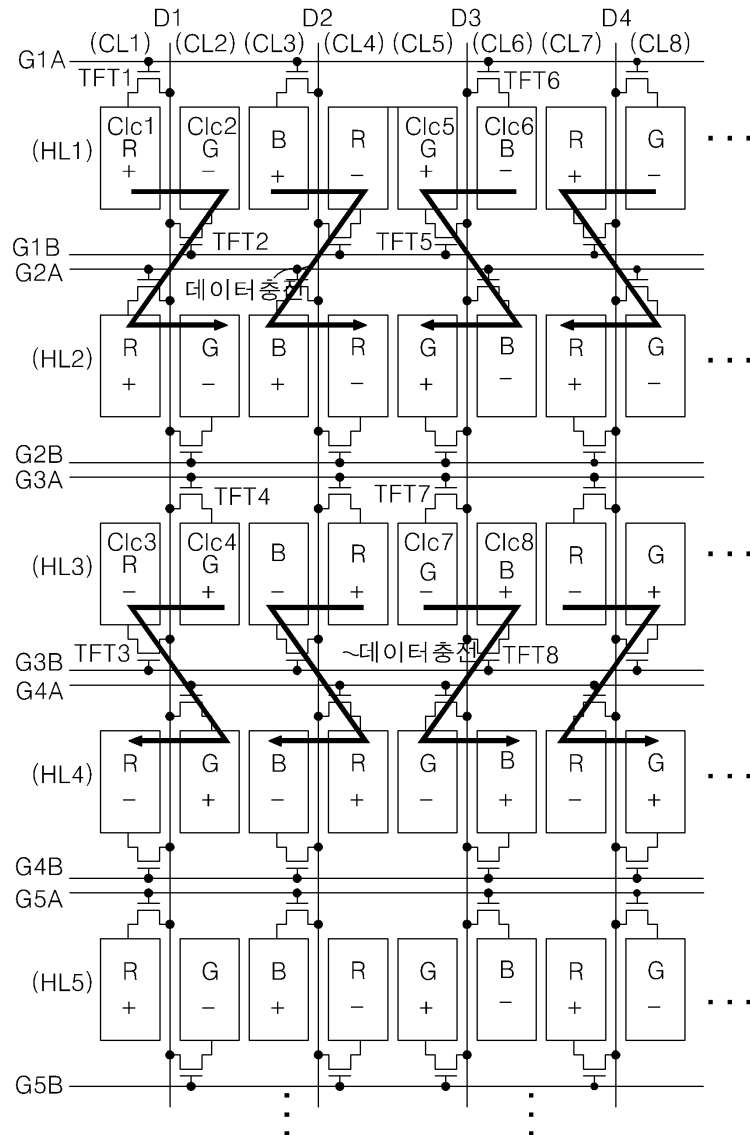
도면9



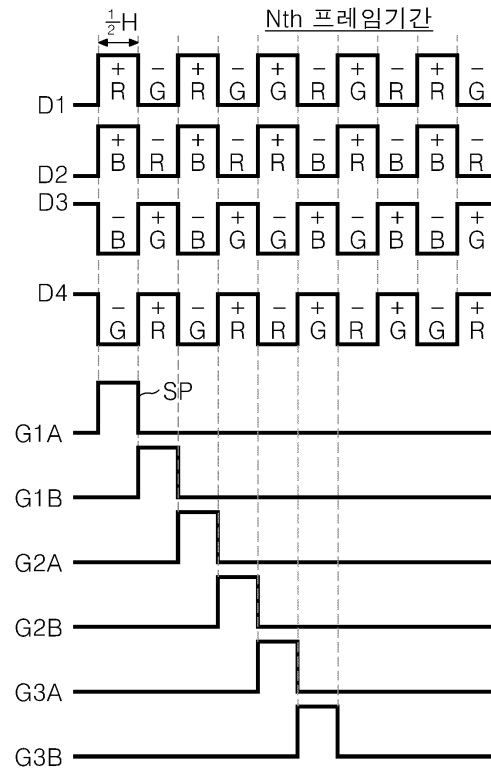
도면10



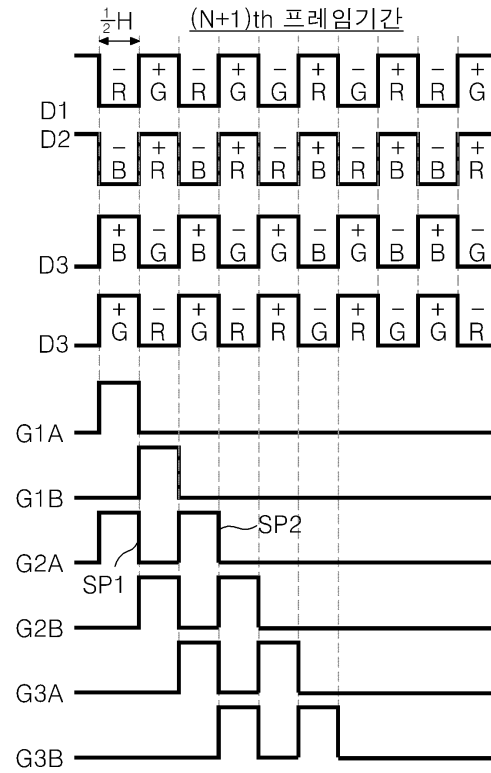
도면11



도면12



도면13



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101286516B1	公开(公告)日	2013-07-16
申请号	KR1020060117866	申请日	2006-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM BINN 김빈 CHO HYUNG NYUCK 조혁력 CHOI SEUNG CHAN 최승찬		
发明人	김빈 조혁력 최승찬		
IPC分类号	G02F1/133 G02F		
CPC分类号	G02F1/133 G09G3/3648 G09G3/3685 G09G3/3696 H01L27/1214		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020080047882A		
外部链接	Espacenet		

摘要(译)

本发明提供了一种液晶显示器及其驱动方法，其通过使用TFT（薄膜晶体管）的布置对液晶单元中的垂直2点反转型的数据电压充电，从而使特定数据图案的闪烁最小化来提高画面质量。多条栅极线（G1A-GnB）与多条数据线（D1-Dm/2）交叉。在由数据线和栅极线限定的各个像素区域处形成多个液晶单元。TFT以锯齿形与数据线连接。数据驱动电路将具有以大约1/2水平周期的单位插入的极性的数据电压提供给数据线。栅极驱动电路（42）将扫描脉冲顺序地提供给扫描线。水平相邻的液晶单元被充有各自具有相反极性的数据电压。

