



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년12월12일 10-0656918 2006년12월06일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2000-0081254 2000년12월23일 2005년11월23일	(65) 공개번호 (43) 공개일자	10-2002-0052071 2002년07월02일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	하우석 경기도용인시기흥읍신갈리신미주아파트101동1301호
(74) 대리인	김원근 유미특허법인

심사관 : 이병우

전체 청구항 수 : 총 14 항

(54) 2 이상의 도트 반전 구동 방식에 의한 액정 디스플레이장치, 공통 전극 전압 발생 회로 및 방법

(57) 요약

본 발명은 2 이상의 도트 반전방식을 사용하는 액정 디스플레이 장치에서 데이터 신호 전압 반전 시의 신호지연에 의한 인접한 두 라인간의 상대적 충전율의 차이를 보완하기 위한 공통 전극 전압 발생 회로 및 방법과 상기 공통 전극 전압 발생 회로 및 방법을 적용한 액정 디스플레이 장치를 제공하기 위한 것이며, 본 발명의 액정 디스플레이 장치는, 액정 디스플레이 패널, 상기 액정 디스플레이 패널을 구동시키기 위하여 게이트라인에 박막 트랜지스터를 온/오프 시키는 게이트 신호를 인가하기 위한 게이트 드라이버, 상기 액정 디스플레이 장치 패널을 구동시키기 위하여 데이터라인에 화상신호를 나타내는 데이터 전압을 인가하기 위한 데이터 드라이버 및 상기 액정 디스플레이 패널을 2 이상의 도트 반전 구동시킴에 따라 데이터 신호 반전시의 신호지연에 의해 발생할 수 있는 인접한 라인간의 충전율차이를 보상하기 위하여, 상기 게이트 드라이버에서 상기 박막 트랜지스터를 온 시키기 위한 신호가 인가되기 이전에, 상기 데이터 신호 반전시의 신호지연을 보상할 수 있는 소정의 시간만큼 앞서서 공통 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 하기 위한 공통 전극 전압 발생부를 포함한다.

대표도

도 5

특허청구의 범위

청구항 1.

다수의 게이트라인, 상기 다수의 게이트라인과 절연되어 교차하는 다수의 데이터라인, 상기 게이트라인에 연결되는 게이트 전극과 상기 데이터라인에 연결되는 소스전극을 가지는 다수의 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인 전극에 연결되는 화소 전극 및 상기 화소 전극에 대향되어 공통 전압을 인가하기 위한 공통 전극이 형성되어 있는 액정 디스플레이 패널;

상기 액정 디스플레이 패널을 구동시키기 위하여 상기 게이트라인에 박막 트랜지스터를 온/오프 시키는 게이트 신호를 인가하기 위한 게이트 드라이버;

상기 액정 디스플레이 패널을 구동시키기 위하여 상기 데이터라인에 화상신호를 나타내는 데이터 전압을 인가하기 위한 데이터 드라이버; 및

상기 게이트 드라이버에서 상기 박막 트랜지스터를 온 시키기 위한 신호가 인가되기 이전에, 상기 데이터 신호 반전시의 신호지연에 의한 인접 라인간의 충전율 차이를 보상할 수 있는 미리 설정된 시간만큼 앞서서 상기 공통 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 하기 위한 공통 전극 전압 발생부를 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 2.

제1항에 있어서,

상기 공통 전극 전압 발생부는 데이터 로드 신호와 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하기 위한 로직 발생부; 및

상기 로직 발생부에 연결되며, 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부를 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 3.

제2항에 있어서,

상기 적분 회로부는 한쪽 단이 상기 변형된 데이터 로드 신호를 입력하는 입력 단이 되며, 다른 한쪽 단이 연산 증폭기의 부입력 단에 연결되는 저항;

한쪽 단이 상기 저항과 상기 연산 증폭기의 공통 단자에 연결되고 다른 한쪽 단이 상기 연산 증폭기의 출력 단자에 연결되는 커패시터; 및

정입력, 부입력 및 출력 단자를 가지며, 상기 변형 전의 공통 전극 전압을 정입력으로 하고, 부입력 단자가 상기 저항 및 커패시터의 공통 단자에 연결되며, 출력단자가 상기 커패시터의 한 쪽 단자에 연결되는 연산 증폭기로 구성되어, 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부인 것을 특징으로 하는 액정 디스플레이 장치.

청구항 4.

제2항에 있어서,

상기 로직 발생부는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생부; 및

상기 리셋 신호 발생부와 연결되며, 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환부를 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 5.

액정 디스플레이 패널, 게이트 드라이버, 데이터 드라이버를 포함하는 액정 디스플레이 장치에서, 상기 액정 디스플레이 패널에 공통 전극 전압을 공급하기 위한 공통 전극 전압 발생 회로에 있어서,

액정 디스플레이 장치를 2 이상의 도트 반전 구동시킴에 따라, 게이트 드라이버에서 박막 트랜지스터를 온 시키기 위한 신호가 인가되기 이전에, 데이터 신호 반전시의 신호지연에 의한 인접한 라인간의 충전율 차이를 보상할 수 있는 소정의 시간만큼 앞서서 공통 전극 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 하는 공통 전극 전압 발생 회로.

청구항 6.

제5항에 있어서,

상기 공통 전극 전압 발생 회로는 데이터 로드 신호와 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하기 위한 로직 발생부; 및

상기 로직 발생부에 연결되어 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부를 포함하는 것을 특징으로 하는 공통 전극 전압 발생 회로.

청구항 7.

제6항에 있어서,

상기 적분 회로부는 한쪽 단이 상기 변형된 데이터 로드 신호를 입력하는 입력 단이 되며, 다른 한쪽 단이 연산 증폭기의 부입력 단에 연결되는 저항;

한쪽 단이 상기 저항과 상기 연산 증폭기의 공통 단자에 연결되고 다른 한쪽 단이 상기 연산 증폭기의 출력 단자에 연결되는 커패시터; 및

정입력, 부입력 및 출력 단자를 가지며, 상기 변형 전의 공통 전극 전압을 정입력으로 하고, 부입력 단자가 상기 저항 및 커패시터의 공통 단자에 연결되며, 출력단자가 상기 커패시터의 한 쪽 단자에 연결되는 연산 증폭기로 구성되어, 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부인 것을 특징으로 하는 공통 전극 전압 발생 회로.

청구항 8.

제6항에 있어서,

상기 로직 발생부는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생부; 및

상기 리셋 신호 발생부와 연결되며, 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환부를 포함하는 것을 특징으로 하는 공통 전극 전압 발생 회로.

청구항 9.

액정 디스플레이 패널, 게이트 드라이버, 데이터 드라이버 및 공통 전극 전압 발생부를 포함하는 액정 디스플레이 장치를 구동하기 위한 2 이상의 도트 반전 구동 방법에 있어서,

상기 데이터 드라이버에 입력되는 데이터 로드 신호가 상승함에 따라 상기 데이터 라인에 데이터가 인가되는 제1 단계;

상기 데이터 로드 신호의 상승에 따라 상기 공통 전극 전압 발생부에 의하여 공통전압이 반전되어 상기 데이터 신호 전압과 상기 공통 전압과의 차이가 증가하는 제2 단계; 및

상기 제2 단계에서 상기 공통 전압이 반전된 후 상기 데이터 신호 반전시의 신호지연에 의한 인접한 라인간의 충전율 차이를 보상할 수 있는 소정의 시간이 경과한 후 상기 게이트 드라이버의 신호에 의하여 상기 액정 디스플레이 패널상의 박막 트랜지스터를 온 시키는 제3 단계를 포함하는 것을 특징으로 하는 2 이상의 도트 반전 구동 방법.

청구항 10.

제9항에 있어서,

상기 제2 단계는 상기 데이터 로드 신호와 소정의 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하는 로직 발생 단계; 및

상기 로직 발생 단계에서 발생된 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 단계를 포함하는 것을 특징으로 하는 2 이상의 도트 반전 구동 방법.

청구항 11.

제10항에 있어서,

상기 로직 발생 단계는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 상기 소정의 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생 단계; 및

상기 리셋 신호 발생 단계에서 발생된 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환 단계를 포함하는 것을 특징으로 하는 2 이상의 도트 반전 구동 방법.

청구항 12.

액정 디스플레이 패널, 게이트 드라이버, 데이터 드라이버를 포함하는 액정 디스플레이 장치에서, 상기 액정 디스플레이 패널에 공통 전극 전압을 공급하기 위한 공통 전극 전압 발생 방법에 있어서,

액정 디스플레이 장치를 2 이상의 도트 반전 구동시킴에 따라 게이트 드라이버에서 박막 트랜지스터를 온 시키기 위한 신호가 인가되기 이전에, 데이터 신호 반전시의 신호지연에 의한 인접한 라인간의 충전율 차이를 보상할 수 있는 소정의 시간만큼 앞서서 공통 전극 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 하는 공통 전극 전압 발생 방법.

청구항 13.

제12항에 있어서,

상기 공통 전극 전압 발생 방법은, 데이터 로드 신호와 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하는 로직 발생 단계; 및

상기 로직 발생 단계에서 발생된 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 단계를 포함하는 것을 특징으로 하는 공통 전극 전압 발생 방법.

청구항 14.

제13항에 있어서,

상기 로직 발생 단계는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생 단계; 및

상기 리셋 신호 발생 단계에서 발생된 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환 단계를 포함하는 것을 특징으로 하는 공통 전극 전압 발생 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 2 이상의 도트 반전 구동 방식에 의한 액정 디스플레이 장치, 공통 전극 전압 발생 회로 및 방법에 관한 것으로, 보다 상세하게는 1보다 큰 소정의 수평주기를 기준으로 데이터 전압의 극성이 반전되는 도트 반전방식(이하에서는 '2 이상의 도트 반전 방식'이라 한다)을 사용하는 액정 디스플레이 장치에서 데이터 신호 전압 반전 시의 신호지연(RC Delay)에 의한 인접한 두 라인간의 상대적 충전율의 차이를 보완하기 위한 공통 전극 전압 발생 회로 및 방법과 상기 공통 전극 전압 발생 회로 및 방법을 적용한 액정 디스플레이 장치를 제공하기 위한 것이다.

액정 디스플레이 장치(Liquid Crystal Display: LCD)는 두 기판 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전계를 인가하고 이 전계의 세기를 조절하여 기판에 투과되는 빛의 양을 조절함으로써 원하는 화상 신호를 얻는 디스플레이 장치이다. 이러한 액정 디스플레이는 대표적인 평판형의 디스플레이로서, 박막 트랜지스터(Thin Film Transistor: TFT)를 스위칭 소자로 사용한 TFT-LCD가 주로 이용되고 있다.

TFT-LCD는 주사신호를 전달하는 다수의 게이트 라인과 이 게이트 라인에 교차하여 형성되며 화상 데이터를 전달하는 데이터 라인이 형성되며, 각 데이터 라인과 게이트 라인의 교차 영역에 화소가 형성된다. 그리고, 상기 각 게이트 라인과 데이터 라인의 교차 영역의 한 쪽에는 게이트가 게이트 라인에 연결되고 소스가 데이터 라인에 연결되며 드레인이 화소 전극에 연결되는 박막 트랜지스터가 형성되어 있다.

디스플레이 장치의 해상도가 증가하는 추세에 따라, 고해상도의 액티브 매트릭스 방식 액정 디스플레이 장치의 구동에서 플리커(flicker)의 저하와 소비전력의 최소화는 중요한 과제이다.

기존의 라인 반전 방식(line inversion)이 가지고 있는 크로스톡(cross-talk) 심화 등의 문제점을 극복하기 위하여, 데이터의 극성이 1 수평 주기(horizontal period)의 단위로 변환되며, 동일한 게이트 라인에 연결된 인접한 화소간에 극성이 반대로 인가되게 하는 방식인 1 도트 반전 방식이 제시되었으나, 소비 전력이 높고 또한 플리커(flicker) 레벨의 저하가 용이하지 않다.

따라서 그 대안으로서 2 도트 반전 방식이 제시되었으며, 이는 2 수평 주기의 단위로 극성이 변환되게 하여 전력소모를 억제하려는 방법이나, 상기 소비 전력과 플리커 레벨의 문제를 개선하는 대신에 화면상에 가로줄 무늬가 발생하는 문제점이 나타나고 있다.

이는 인접한 라인간의 충전율의 차이에 의하여 발생하는 문제로서 도1에서 2 도트 반전 방식의 구동방식을 도시하였다.

도1에 나타난 것처럼 2 도트 반전 구동 방식에서는 홀수 프레임과 짝수 프레임간에 홀수 라인과 짝수 라인의 게이트 온 신호와 데이터 신호 반전간의 타이밍이 달라지게 되는데, 각각의 게이트 온 신호와 데이터 신호의 반전간의 타이밍을 홀수 프레임에서의 홀수 라인의 경우(10), 짝수 프레임에서의 홀수 라인의 경우(20), 홀수 프레임에서의 짝수 라인의 경우(30), 짝수 프레임에서의 짝수 라인의 경우(40)에 대하여 각각 나타내었으며, 각각의 게이트 온 신호(60), 데이터 신호(70), 신호 지연에 의해 변형된 데이터 신호(80) 및 공통 전극 전압(50)을 나타내었다.

도1에 나타난 바와 같이 2 도트 반전 구동 방식에서는 동일한 프레임의 인접한 수직 라인에서 상대적인 충전율 차이가 발생하게 된다. 즉 홀수 프레임에서의 짝수 라인의 경우(30) 데이터 전압(70)은 액정 디스플레이 패널의 배선저항과 기생 용량(capacitance)에 기인한 RC Delay가 발생하여 실제로는 변형된 데이터 전압(80)으로 인가되게 되어, 게이트의 온 동안에 데이터가 충분히 charging 되지 않는 영역이 발생하며 discharging 되는 경우에도 이는 동일하게 적용되는데 비하여, 홀수 프레임에서의 홀수 라인(10)의 경우는 데이터 전압의 반전이 없으므로 게이트 온 상태인 동안에 데이터 극성의 변화 없이 이미 charging 되어 포화(saturation)상태에 도달한 데이터 전압 영역에 존재하게 되므로 상기 홀수 프레임에서의 짝수 라인의 경우(30)와 같이 charging 또는 discharging의 불충분이 발생하지 않게 된다.

따라서, 위의 홀수 프레임에서의 홀수 라인(10)의 경우 및 홀수 프레임에서의 짝수 라인의 경우(30)의 차이와 같이 두 인접한 라인간에 상대적인 충전율 차이가 발생하게 되며 이러한 차이는 화면상에서 가로줄 무늬의 형태로 나타나게 되는데, 도 2에서는 이러한 결과로 나타나는 가로줄 무늬를 예시하였다.

상기와 같은 두 인접한 라인간의 상대적 충전율의 차이는, 반드시 2 도트 반전 구동의 경우뿐만이 아니라 2 이상의 도트 반전 방식, 즉 3 도트, 4 도트 또는 일반적인 n 도트 반전 구동의 경우 등 1보다 큰 수평 주기를 단위로 데이터 신호의 극성이 변환되는 경우에도 발생하며, 그 결과로 상기와 같은 가로줄 무늬의 불량이 나타날 수 있는 것은 물론이다.

발명이 이루고자 하는 기술적 과제

본 발명은 이와 같은 문제점을 해결하기 위한 것으로, 2 이상의 도트 반전방식을 사용하는 액정 디스플레이 장치에서 데이터 신호 전압 반전 시의 신호지연에 의한 인접한 두 라인간의 상대적 충전율의 차이를 보완하기 위한 공통 전극 전압 발생 회로 및 방법과 상기 공통 전극 전압 발생 회로 및 방법을 적용한 액정 디스플레이 장치를 제공하기 위한 것이다.

발명의 구성

이와 같은 목적을 달성하기 위하여, 본 발명의 한 특징에 의한 액정 디스플레이 장치는, 다수의 게이트라인, 상기 다수의 게이트라인과 절연되어 교차하는 다수의 데이터라인, 상기 게이트라인에 연결되는 게이트 전극과 상기 데이터라인에 연결되는 소스전극을 가지는 다수의 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인 전극에 연결되는 화소 전극 및 상기 화소 전극에 대향되어 공통 전압을 인가하기 위한 공통 전극이 형성되어 있는 액정 디스플레이 패널, 상기 액정 디스플레이 패널을 구동시키기 위하여 상기 게이트라인에 박막 트랜지스터를 온/오프 시키는 게이트 신호를 인가하기 위한 게이트 드라이버, 상기 액정 디스플레이 패널을 구동시키기 위하여 상기 데이터라인에 화상신호를 나타내는 데이터 전압을 인가하기 위한 데이터 드라이버 및 상기 게이트 드라이버에서 상기 박막 트랜지스터를 온 시키기 위한 신호가 인가되기 이전에, 상기 데이터 신호 반전시의 신호지연에 의한 인접 라인간의 충전율 차이를 보상할 수 있는 미리 설정된 시간만큼 앞서서 상기 공통 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 하기 위한 공통 전극 전압 발생부를 포함한다.

바람직하게는, 상기 액정 디스플레이 장치의 상기 공통 전극 전압 발생부는, 데이터 로드 신호와 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하기 위한 로직 발생부 및 상기 로직 발생부에 연결되며, 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부를 포함하는 것을 특징으로 한다.

바람직하게는, 상기 액정 디스플레이 장치의 상기 적분 회로부는, 한쪽 단이 상기 변형된 데이터 로드 신호를 입력하는 입력 단이 되며, 다른 한쪽 단이 연산 증폭기의 부입력 단에 연결되는 저항, 한쪽 단이 상기 저항과 상기 연산 증폭기의 공통 단자에 연결되고 다른 한쪽 단이 상기 연산 증폭기의 출력 단자에 연결되는 커패시터 및 정입력, 부입력 및 출력 단자를 가지며, 상기 변형 전의 공통 전극 전압을 정입력으로 하고, 부입력 단자가 상기 저항 및 커패시터의 공통 단자에 연결되며, 출력단자가 상기 커패시터의 한 쪽 단자에 연결되는 연산 증폭기로 구성되어, 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부인 것을 특징으로 한다.

바람직하게는, 상기 액정 디스플레이 장치의 상기 로직 발생부는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생부 및 상기 리셋 신호 발생부와 연결되며, 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환부를 포함하는 것을 특징으로 한다.

본 발명의 다른 한 가지 특징에 의한 공통 전극 전압 발생 회로는 액정 디스플레이 패널, 게이트 드라이버, 데이터 드라이버를 포함하는 액정 디스플레이 장치에서, 상기 액정 디스플레이 패널에 공통 전극 전압을 공급하기 위한 공통 전극 전압 발생 회로이며, 액정 디스플레이 장치를 2 이상의 도트 반전 구동시킴에 따라, 게이트 드라이버에서 박막 트랜지스터를 온시키기 위한 신호가 인가되기 이전에, 데이터 신호 반전시의 신호지연에 의한 인접한 라인간의 충전율 차이를 보상할 수 있는 소정의 시간만큼 앞서서 공통 전극 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 하는 공통 전극 전압 발생 회로이다.

바람직하게는, 상기 공통 전극 전압 발생 회로는 데이터 로드 신호와 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하기 위한 로직 발생부 및 상기 로직 발생부에 연결되어 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부를 포함하는 것을 특징으로 한다.

바람직하게는, 상기 공통 전극 전압 발생 회로의 상기 적분 회로부는, 한쪽 단이 상기 변형된 데이터 로드 신호를 입력하는 입력 단이 되며, 다른 한쪽 단이 연산 증폭기의 부입력 단에 연결되는 저항, 한쪽 단이 상기 저항과 상기 연산 증폭기의 공통 단자에 연결되고 다른 한쪽 단이 상기 연산 증폭기의 출력 단자에 연결되는 커패시터 및 정입력, 부입력 및 출력 단자를 가지며, 상기 변형 전의 공통 전극 전압을 정입력으로 하고, 부입력 단자가 상기 저항 및 커패시터의 공통 단자에 연결되며, 출력단자가 상기 커패시터의 한 쪽 단자에 연결되는 연산 증폭기로 구성되어, 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 회로부인 것을 특징으로 한다.

바람직하게는, 상기 공통 전극 전압 발생 회로의 상기 로직 발생부는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생부 및 상기 리셋 신호 발생부와 연결되며, 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환부를 포함하는 것을 특징으로 한다.

본 발명의 또 다른 한 가지 특징에 의한 2 이상의 도트 반전 구동 방법은, 액정 디스플레이 패널, 게이트 드라이버, 데이터 드라이버 및 공통 전극 전압 발생부를 포함하는 액정 디스플레이 장치를 구동하기 위한 2 이상의 도트 반전 구동 방법이며, 상기 데이터 드라이버에 입력되는 데이터 로드 신호가 상승함에 따라 상기 데이터 라인에 데이터가 인가되는 제1 단계, 상기 데이터 로드 신호의 상승에 따라 상기 공통 전극 전압 발생부에 의하여 공통전압이 반전되어 상기 데이터 신호 전압과 상기 공통 전압과의 차이가 증가하는 제2 단계 및 상기 제2 단계에서 상기 공통 전압이 반전된 후 상기 데이터 신호 반전시의 신호지연에 의한 인접한 라인간의 충전율 차이를 보상할 수 있는 소정의 시간이 경과한 후 상기 게이트 드라이버의 신호에 의하여 상기 액정 디스플레이 패널상의 박막 트랜지스터를 온 시키는 제3 단계를 포함한다.

바람직하게는, 상기 제2 단계는 상기 데이터 로드 신호와 소정의 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하는 로직 발생 단계 및 상기 로직 발생 단계에서 발생된 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 단계를 포함하는 것을 특징으로 한다.

바람직하게는, 상기 로직 발생 단계는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 상기 소정의 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생 단계 및 상기 리셋 신호 발생 단계에서 발생된 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환 단계를 포함하는 것을 특징으로 한다.

본 발명의 또 다른 한 가지 특징에 의한 공통 전극 전압 발생 방법은, 액정 디스플레이 패널, 게이트 드라이버, 데이터 드라이버를 포함하는 액정 디스플레이 장치에서, 상기 액정 디스플레이 패널에 공통 전극 전압을 공급하기 위한 공통 전극 전압 발생 방법이며, 액정 디스플레이 장치를 2 이상의 도트 반전 구동시킴에 따라 게이트 드라이버에서 박막 트랜지스터를 온시키기 위한 신호가 인가되기 이전에, 데이터 신호 반전시의 신호지연에 의한 인접한 라인간의 충전율 차이를 보상할 수 있는 소정의 시간만큼 앞서서 공통 전극 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 하는 공통 전극 전압 발생 방법이다.

바람직하게는, 상기 공통 전극 전압 발생 방법은, 데이터 로드 신호와 클락 신호를 입력하여 소정의 변형된 데이터 로드 신호를 출력하는 로직 발생 단계 및 상기 로직 발생 단계에서 발생된 상기 변형된 데이터 로드 신호를 적분하여 소정의 변형된 공통 전극 전압 신호로서 출력하는 적분 단계를 포함하는 것을 특징으로 한다.

바람직하게는, 상기 로직 발생 단계는, 소정의 펄스 열로 이루어지는 데이터 로드 신호와 클락 신호를 입력으로 하여, 소정의 리셋 신호로 변환시키기 위한 리셋 신호 발생 단계 및 상기 리셋 신호 발생 단계에서 발생된 상기 리셋 신호와 클락 신호를 입력으로 하여 상기 소정의 변형된 데이터 로드 신호를 출력하기 위한 신호 변환 단계를 포함하는 것을 특징으로 한다.

이하에서는 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명한다.

도3은 본 발명의 2 이상의 도트 반전 구동 방식에 의한 액정 디스플레이 장치를 나타낸다.

본 발명의 바람직한 실시예의 액정 디스플레이 장치는, 박막 트랜지스터(TFT), 박막 트랜지스터(TFT)의 드레인 전극에 연결되는 화소 전극, 화소 전극에 대향되어 공통 전압(Common Voltage)을 인가하기 위한 공통 전극, 액정 및 스토리지 커패시터(Storage Capacitor)로 구성된 화소(810)가 다수 형성되어 있는 액정 디스플레이 패널(800), 게이트라인에 박막 트랜지스터를 온/오프 시키는 게이트 신호를 인가하기 위한 게이트 드라이버(600), 데이터라인에 화상신호를 나타내는 데이터 전압을 인가하기 위한 데이터 드라이버(500) 및 공통 전극 전압 발생부(700)를 포함한다.

도4는 본 발명의 바람직한 실시예로서 액정 디스플레이 장치를 구동하기 위한 공통 전극 전압 발생부(700)의 회로 구성을 나타낸다.

또한, 도5는 본 발명의 공통 전극 전압 발생부(700)의 각 부에서의 신호와 각 구동 신호의 timing을 게이트 구동 신호(S100)와 비교하여 나타낸다.

본 실시예에서의 액정 디스플레이 장치의 공통 전극 전압 발생부(700)는 데이터 로드 신호(S10)와 클락 신호(S20)를 입력하여 소정의 변형된 데이터 로드 신호(S50)를 출력하기 위한 로직 발생부(715) 및 로직 발생부(715)에 연결되며, 변형된 데이터 로드 신호(S50)를 적분하여 소정의 변형된 공통 전극 전압 신호(S60)로서 출력하는 적분 회로부(740)를 포함한다.

여기서, 적분 회로부(740)는 한쪽 단이 변형된 데이터 로드 신호(S50)를 입력하는 입력 단이 되며, 다른 한쪽 단이 연산 증폭기(730)의 부입력 단에 연결되는 저항(720), 한쪽 단이 저항(720)과 연산 증폭기(730)의 공통 단자에 연결되고 다른 한쪽 단이 연산 증폭기(730)의 출력 단자에 연결되는 커패시터(725) 및 정입력, 부입력 및 출력 단자를 가지며, 변형 전의 공통 전극 전압(S30)을 정입력으로 하고, 부입력 단자가 저항(720) 및 커패시터(725)의 공통 단자에 연결되며, 출력단자가 커패시터(725)의 한 쪽 단자에 연결되는 연산 증폭기(730)로 구성되어, 변형된 데이터 로드 신호(S50)를 적분하여 소정의 변형된 공통 전극 전압 신호(S60)로서 출력한다.

여기서, 로직 발생부(715)는, 1 수평 라인의 구동주기를 가지는 소정의 펄스 열로 이루어지는 데이터 로드 신호(S10)와 클락 신호(S20)를 입력으로 하여, 2 이상의 수평 라인의 구동주기를 가지는 소정의 리셋 신호(S40)로 변환시키기 위한 리셋 신호 발생부(705) 및 리셋 신호 발생부(705)와 연결되며, 리셋 신호(S40)와 클락 신호(S20)를 입력으로 하여 소정의 변형된 데이터 로드 신호(S50)를 출력하기 위한 신호 변환부(710)를 포함한다.

본 발명의 한 실시예로서의 액정 디스플레이의 2 이상의 도트 반전 구동 방법은 액정 디스플레이 장치를 상기 도1에 나타난 바와 같이 도트 반전 구동시킴에 따라 데이터 신호 반전시의 신호지연에 의해 발생할 수 있는 인접한 라인간의 충전율 차이를 보상하기 위하여, 게이트 드라이버(600)에서 박막 트랜지스터(TFT)를 온 시키기 위한 신호(S100)가 인가되기 이전에, 데이터 신호 반전시의 신호지연을 보상할 수 있는 소정의 시간만큼 앞서서 상기 공통 전극 전압의 전위를 스윙하여 상기 데이터 신호 전압과의 차이를 크게 함으로써, 상기 인접한 라인 간의 충전율의 차이를 보상하기 위한 것이며, 데이터 로드 신호(S10)와 클락 신호(S20)를 입력하여 소정의 변형된 데이터 로드 신호(S50)를 출력하는 로직 발생 단계 및 로직 발생 단계에서 발생된 변형된 데이터 로드 신호(S50)를 적분하여 소정의 변형된 공통 전극 전압 신호(S60)로서 출력하는 적분 단계를 포함하는 방법이며, 여기서 상기 로직 발생 단계는, 1 수평 라인의 구동주기(1 horizontal period)를 가지는 소정의 펄스 열로 이루어지는 데이터 로드 신호(S10)와 클락 신호(S20)를 입력으로 하여, 2 이상의 수평 라인의 구동주기를 가지는 소정의 리셋 신호(S40)로 변환시키기 위한 리셋 신호 발생 단계 및 리셋 신호 발생 단계에서 발생된 리셋 신호(S40)와 클락 신호(S20)를 입력으로 하여 소정의 변형된 데이터 로드 신호(S50)를 출력하기 위한 신호 변환 단계를 포함한다.

실시예는 상기 도4 및 도5에 도시한 바와 같이 로직 발생부(715)를 구성하는 리셋 신호 발생부(705)에서 데이터 로드 신호(S10)를 사용하여 리셋 신호(S40)를 만들어 내는 구성을 개시하고 있으며, 여기서 로직 발생부의 구성에 따라, 데이터 신호 반전시의 신호지연을 보상할 수 있는 소정의 시간만큼 앞서서 공통 전극 전압의 전위를 스윙하여 데이터 신호 전압과의 차이를 크게 한다는 본 발명의 주요한 기술적 사상의 범위 내에서, 변형된 데이터 로드 신호는 제1 실시예(S50-1) 및 제2 실시예(S50-2)와 같이 구현이 가능하고, 또한 적분 회로부(740)의 출력으로 얻어지는 변형된 공통 전극 전압 신호는 제1 실시예(S60-1) 및 제2 실시예(S60-2)와 같이 구현이 가능하다. 이를 구현하기 위한 구체적 게이트의 조합 및 회로 구성은 많은 변형이 가능할 뿐 아니라 당 업계의 통상의 지식을 가진 자에게 자명하므로 상세한 기술은 생략한다.

본 발명에 의한 2 이상의 도트 반전 구동 방식에 의한 액정 디스플레이 장치, 공통 전극 전압 발생 회로 및 방법은 본 발명의 기술적 사상의 범위 내에서 다양한 형태로 변형, 응용 가능하며 상기 바람직한 실시예에 한정되지 않는다.

예를 들면, 본 발명의 기술적 사상의 범위 내에서 상기 공통 전극 전압을 구현하기 위한 회로는 다양하게 변형될 수 있으며, 상기 로직 발생부는 다양한 로직 게이트의 조합으로 용이하게 변형될 수 있다.

또한, 상기 실시예의 경우는 2 도트 반전 방식에 의한 구동의 경우에 초점을 맞추어 기술하고 있으나 2 이상의 도트 반전 방식의 경우, 즉 3 도트, 4 도트 또는 일반적인 n 도트의 경우에도 상기와 같은 인접한 라인간의 충전율 차이에 의한 문제는 마찬가지로 발생하며, 본 발명의 주요한 특징이 그대로 적용되는 동일한 기술적 사상의 범위 내에서 이를 극복하기 위한 액정 디스플레이 장치, 공통 전극 전압 발생 회로 및 방법이 적용될 수 있음은 자명하다.

상기 실시예와 도면은 발명의 내용을 상세히 설명하기 위한 목적일 뿐, 발명의 기술적 사상의 범위를 한정하고자 하는 목적이 아니며, 이상에서 설명한 본 발명은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 있어 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하므로 상기 실시예 및 첨부된 도면에 한정되는 것은 아님은 물론이다.

발명의 효과

본 발명에 의한 2 이상의 도트 반전 구동 방식에 의한 액정 디스플레이 장치, 공통 전극 전압 발생 회로 및 방법에 의하여, 종래 기술의 도트 반전 방식을 사용하는 액정 디스플레이 장치에서 발생하는 데이터 신호 전압 반전 시의 신호지연에 의한 인접한 두 라인간의 상대적 충전율의 차이에 기인한 화면상의 가로줄 무늬 발생 문제를 해결하는 것이 가능하게 되는 효과를 얻을 수 있다.

도면의 간단한 설명

도1은 종래 기술의 액정 디스플레이 장치의 2 도트 반전 구동 방식을 나타낸다.

도2는 종래 기술의 액정 디스플레이 장치의 2 도트 반전 구동 방식에 의하여 발생하는 두 인접한 라인간의 상대적인 충전율 차이에 의하여 화면상에 나타나는 가로줄 무늬를 도시한다.

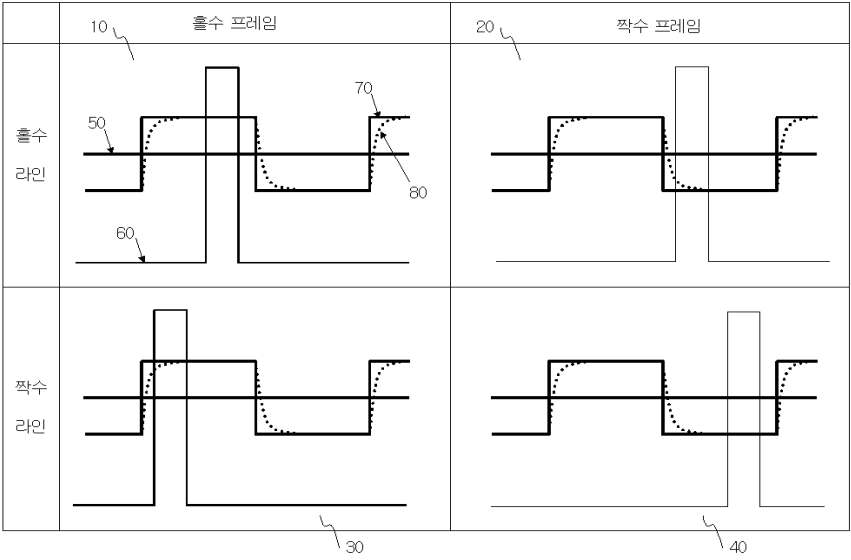
도3은 본 발명의 2 이상의 도트 반전 구동 방식에 의한 액정 디스플레이 장치를 나타낸다.

도4는 본 발명의 액정 디스플레이 장치를 구동하기 위한 공통 전극 전압 발생 회로를 나타낸다.

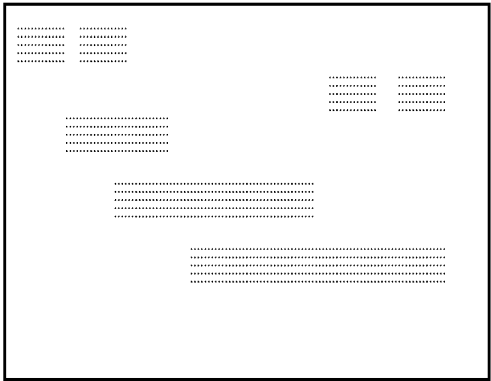
도5는 본 발명의 공통 전극 전압 발생 회로의 각 부에서의 신호와 각 구동 신호의 타이밍을 게이트 라인 구동 신호와 비교하여 나타낸다.

도면

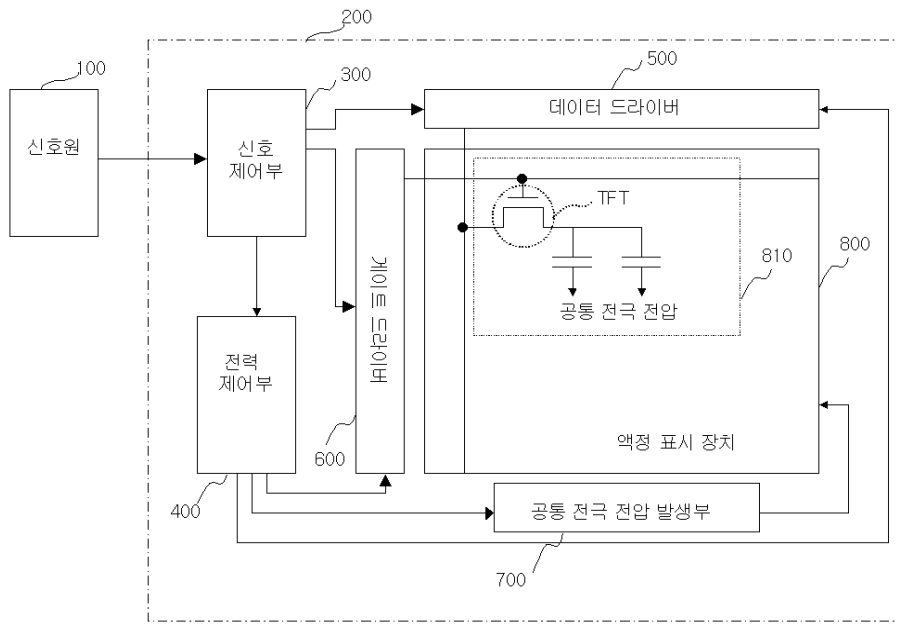
도면1



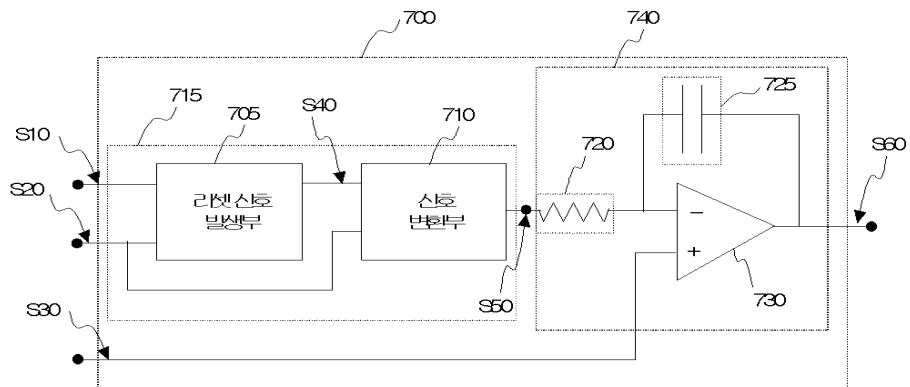
도면2



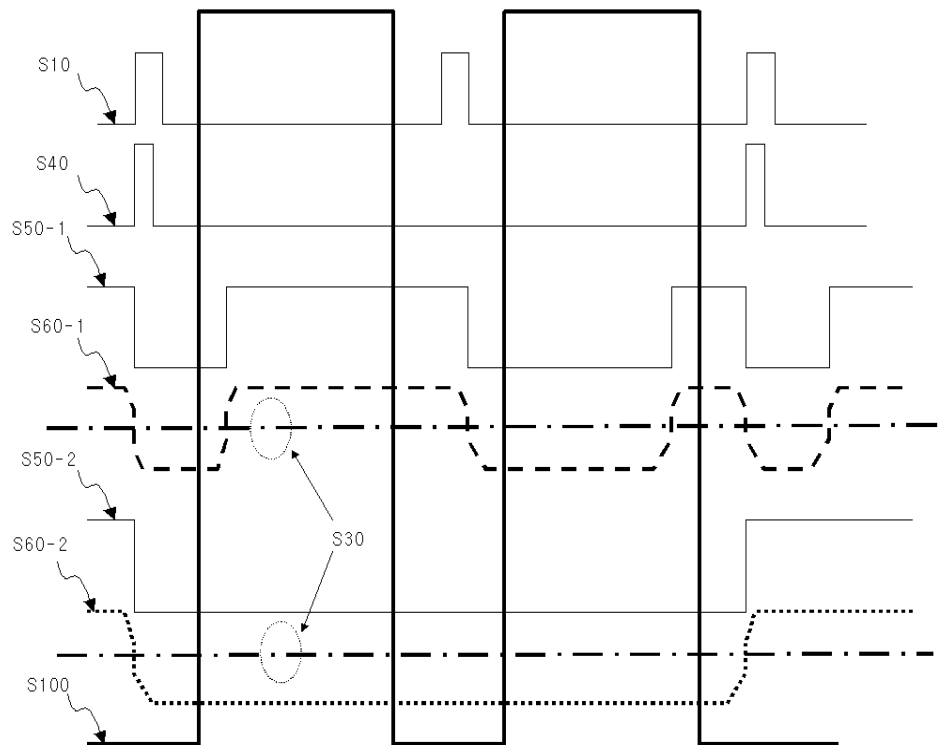
도면3



도면4



도면5



专利名称(译)	液晶显示装置，公共电极电压产生电路和使用两种或更多点反转驱动方法的方法		
公开(公告)号	KR100656918B1	公开(公告)日	2006-12-12
申请号	KR1020000081254	申请日	2000-12-23
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	HA WOOSUK		
发明人	HA,WOOSUK		
IPC分类号	G09G3/36		
代理人(译)	KIM , WON GUN 您是我的专利和法律公司		
其他公开文献	KR1020020052071A		
外部链接	Espacenet		

摘要(译)

目的：提供一种使用双点反转驱动方法的LCD装置，公共电极电压产生电路及其方法，以通过使用公共电极电压产生电路来补偿两个相邻线之间的相对充电速率。

