

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년06월26일 10-0592644 2006년06월15일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2004-0090182 2004년11월08일	(65) 공개번호 (43) 공개일자	10-2006-0040907 2006년05월11일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	김홍권 경기도 의왕시 왕곡동 선경원효아파트 102동 1506호
(74) 대리인	신영무

심사관 : 최정운

(54) 발광 표시장치 및 그의 구동방법

요약

본 발명은 트랜지스터의 특성 편차로 인한 화상 불균일 현상을 최소화할 수 있도록 한 발광 표시장치와 그의 구동방법에 관한 것이다.

본 발명에 따른 발광 표시장치는 주사신호가 공급되는 복수의 주사선들과 데이터 신호가 공급되는 복수의 데이터선들과 보상전원이 공급되는 복수의 보상 전원선 및 복수의 제 1 전원선들에 의해 정의되는 복수의 화소들을 포함하며, 상기 각 화소는, 한 프레임의 각 서브-프레임에 대응되는 상기 보상전원과 상기 데이터 신호에 대응되는 전류를 상기 제 1 전원선으로부터 출력하는 화소회로와, 상기 화소회로로부터 출력되는 전류에 의해 발광하는 발광소자를 구비한다.

이러한 구성에 의하여, 본 발명은 보상회로를 이용하여 제 1 전원선의 전압강하에 상관없이 각 서브-프레임마다 디지털 데이터 신호와 보상전원에 대응되는 전류를 발광소자에 공급함으로써 원하는 계조의 화상을 표시할 수 있다. 이에 따라, 본 발명은 디지털 데이터 신호 및 보상전원을 이용하여 화상을 표시함으로써 트랜지스터의 특성 편차로 인한 화상 불균일 현상을 최소화할 수 있다. 또한, 본 발명은 각 서브-프레임들의 발광기간을 동일함으로써 각 서브-프레임의 계조 표현시간을 충분하게 확보할 수 있다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은 일반적인 발광 표시장치의 화소를 나타내는 회로도이다.

도 2는 본 발명의 제 1 실시 예에 따른 발광 표시장치를 나타내는 도면이다.

도 3은 도 2에 도시된 보상전원 공급부를 나타내는 블록도이다.

도 4는 도 2에 도시된 화소를 나타내는 회로도이다.

도 5는 도 3에 도시된 보상회로의 내부회로를 적용한 각 화소를 나타내는 회로도이다.

도 6은 본 발명의 제 1 실시 예에 따른 발광 표시장치의 구동방법을 나타내는 파형도이다.

도 7은 본 발명의 제 2 실시 예에 따른 발광 표시장치의 화소를 나타내는 도면이다.

도 8은 본 발명의 제 2 실시 예에 따른 발광 표시장치의 구동방법을 나타내는 파형도이다.

<도면의 주요 부분에 대한 부호의 설명>

11, 111 : 화소 40, 140 : 화소회로

110 : 화상 표시부 120 : 주사 구동부

130 : 데이터 구동부 150 : 제 1 전원 공급부

144 : 보상회로 160 : 보상전원 공급부

162 : 쉬프트 레지스터부 164 : 보상전원 발생부

166 : 보상전원 선택부 170 : 제 2 전원 공급부

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 발광 표시장치에 관한 것으로, 특히 트랜지스터의 특성 편차로 인한 화상 불균일 현상을 최소화할 수 있도록 한 발광 표시장치와 그의 구동방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 디스플레이 패널(Plasma Display Panel) 및 발광 표시장치(Light Emitting Display) 등이 있다.

평판 표시장치 중 발광 표시장치는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 재료 및 구조에 따라 무기물의 발광층을 포함하는 무기 발광 표시장치와 유기물의 발광층을 포함하는 유기 발광 표시장치로 대별된다. 이때, 유기 발광 표시장치는 전계발광 표시장치라고 불리기도 한다.

이러한, 발광 표시장치는 액정 표시장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 음극선관과 같은 빠른 응답속도를 가지는 장점을 갖고 있다.

도 1은 일반적인 발광 표시장치의 화소를 나타내는 회로도이다.

도 1을 참조하면, 일반적인 발광 표시장치의 각 화소(11)는 주사선(Sn)과 데이터선(D)의 교차영역에 인접하도록 배치된다. 이러한, 각 화소(11)는 주사선(Sn)에 주사신호가 인가될 때 선택되고, 데이터선(D)에 공급되는 데이터 신호에 상응하는 빛을 발생하게 된다.

이를 위해, 각 화소(11)는 제 1 전원(VDD)과, 제 2 전원(VSS), 발광소자(OLED) 및 화소회로(40)를 구비한다.

발광소자(OLED)의 애노드 전극은 화소회로(40)에 접속되고, 캐소드 전극은 제 2 전원(VSS)에 접속된다. 이때, 발광소자(OLED)는 유기발광소자가 될 수 있다.

유기발광소자는 애노드 전극과 캐소드 전극 사이에 형성된 유기물의 발광층(Emitting Layer : EML), 전자 수송층(Electron Transport Layer : ETL) 및 정공 수송층(Hole Transport Layer : HTL)을 포함한다. 또한, 유기발광소자는 전자 주입층(Electron Injection Layer : EIL)과 정공 주입층(Hole Injection Layer : HIL)을 추가적으로 포함할 수 있다. 이러한, 유기발광소자에서 애노드 전극과 캐소드 전극 사이에 전압을 인가하면 캐소드 전극으로부터 발생된 전자는 전자 주입층 및 전자 수송층을 통해 발광층 쪽으로 이동하고, 애노드 전극으로부터 발생된 정공은 정공 주입층 및 정공 수송층을 통해 발광층 쪽으로 이동한다. 이에 따라, 발광층에서는 전자 수송층과 정공 수송층으로부터 공급되어진 전자와 정공이 충돌하여 재결합함에 의해 빛이 발생하게 된다.

화소회로(40)는 제 1 및 제 2 트랜지스터(M1, M2) 및 커패시터(C)를 구비한다. 여기서, 제 2 트랜지스터(M2) 및 제 1 트랜지스터(M1)는 P 타입 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다. 한편, 제 2 전원(VSS)는 제 1 전원(VDD)보다 낮은 전압레벨을 가지며, 그라운드 전압레벨을 가질 수 있다.

제 1 트랜지스터(M1)의 게이트 전극은 주사선(Sn)에 접속되고, 소스 전극은 데이터선(D)에 접속됨과 아울러 드레인 전극은 제 1 노드(N1)에 접속된다. 이러한, 제 1 트랜지스터(M1)는 주사선(Sn)에 공급되는 주사신호에 응답하여 데이터선(D)으로부터의 데이터 신호를 제 1 노드(N1)에 공급한다.

커패시터(C)는 주사선(Sn)에 주사신호가 공급되는 구간에 제 1 트랜지스터(M1)를 경유하여 제 1 노드(N1) 상에 공급되는 데이터 신호에 대응되는 전압을 저장한 후, 제 1 트랜지스터(M1)가 오프되면 제 2 트랜지스터(M2)의 온 상태를 한 프레임 동안 유지시키게 된다.

제 2 트랜지스터(M2)의 게이트 전극은 제 1 트랜지스터(M1)의 드레인 전극과 커패시터(C)가 공통으로 접속된 제 1 노드(N1)에 접속되고, 소스 전극은 제 1 전원(VDD)에 접속됨과 아울러 드레인 전극은 발광소자(OLED)의 애노드 전극에 접속된다. 이러한, 제 2 트랜지스터(M2)는 데이터 신호에 따라 제 1 전원(VDD)으로부터 발광소자(OLED)에 공급되는 데이터 신호에 대응되는 전류량을 조절하게 된다. 이에 따라, 발광소자(OLED)는 제 2 트랜지스터(M2)를 경유하여 제 1 전원(VDD)으로부터 공급되는 전류에 의해 발광하게 된다.

이와 같은, 화소들(11)의 구동을 설명하면 다음과 같다. 먼저, 주사선(Sn)에 로우(LOW) 상태의 주사신호가 공급되는 구간에서는 제 1 트랜지스터(M1)가 턴-온된다. 이로 인하여, 데이터선(D)에 공급되는 데이터 신호는 제 1 트랜지스터(M1)와 제 1 노드(N1)를 경유하여 제 2 트랜지스터(M2)의 게이트 전극에 공급된다. 이때, 커패시터(C)는 제 2 트랜지스터(M2)의 게이트 전극과 제 1 전원(VDD)간의 차전압을 저장하게 된다.

이에 따라, 제 2 트랜지스터(M2)는 제 1 노드(N1)의 전압에 따라 턴-온되어 데이터 신호에 상응하는 전류를 발광소자(OLED)에 공급하게 된다. 따라서, 발광소자(OLED)는 제 2 트랜지스터(M2)로부터 공급되는 전류에 의해 발광하여 화상을 표시하게 된다.

그런 다음, 주사선(Sn)에 하이(HIGH) 상태의 주사신호가 공급되는 구간에서는 커패시터(C)에 저장된 데이터 신호에 대응되는 전압에 의해 제 2 트랜지스터(M2)의 온상태가 유지됨으로써 발광소자(OLED)는 한 프레임 기간 동안 발광하여 화상을 표시하게 된다.

이러한, 일반적인 발광 표시장치는 제조공정에 의한 제 2 트랜지스터(M2)의 문턱전압(Vth)의 불균일을 보상하기 위한 보상회로를 추가적으로 구비한다. 이에 따라, 보상회로를 가지는 발광 표시장치는 오프셋(Offset) 보상 방식이나 전류 프로그램 방식을 채택하고 있으나, 이 또한 균일한 화상을 표시하는데 한계점이 있다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 트랜지스터의 특성 편차로 인한 화상 불균일 현상을 최소화할 수 있도록 한 발광 표시장치와 그의 구동방법을 제공하는데 있다.

**발명의 구성 및 작용**

상기 목적을 달성하기 위한 수단으로써, 본 발명의 제 1 측면은 주사신호가 공급되는 복수의 주사선들과 데이터 신호가 공급되는 복수의 데이터선들과 보상전원이 공급되는 복수의 보상 전원선 및 복수의 제 1 전원선들에 의해 정의되는 복수의 화소들을 포함하며, 상기 각 화소는, 한 프레임의 각 서브-프레임에 대응되는 상기 보상전원과 상기 데이터 신호에 대응되는 전류를 상기 제 1 전원선으로부터 출력하는 화소회로와, 상기 화소회로로부터 출력되는 전류에 의해 발광하는 발광소자를 구비하는 발광 표시장치를 제공한다.

본 발명의 제 2 측면은 복수의 주사선들, 복수의 데이터선들, 복수의 제 1 전원선 및 복수의 보상 전원선들에 의해 정의되며 상기 보상 전원선에 공급되는 보상전원과 상기 데이터선에 공급되는 데이터 신호에 대응되는 전류를 상기 제 1 전원선으로부터 공급받아 발광하는 복수의 화소들을 포함하는 화상 표시부와, 상기 주사선들에 주사신호를 공급하기 위한 주사 구동부와, 상기 데이터선들에 데이터 신호를 공급하기 위한 데이터 구동부와, 한 프레임의 각 서브-프레임에 대응되는 보상전원을 상기 복수의 보상 전원선에 공급하기 위한 보상전원 공급부와, 상기 제 1 전원선에 제 1 전원을 공급하기 위한 제 1 전원 공급부를 구비하는 발광 표시장치를 제공한다.

본 발명의 제 3 측면은 복수의 주사선들, 복수의 데이터선들, 복수의 제 1 전원선 및 복수의 보상 전원선들에 의해 정의되는 복수의 화소들을 포함하는 발광 표시장치의 구동방법에 있어서, 한 프레임의 각 서브-프레임에 대응되는 보상전원을 상기 보상 전원선에 공급하는 단계와, 상기 주사선에 공급되는 제 1 주사신호에 따라 상기 보상전원과 상기 제 1 전원선에 공급되는 제 1 전원간의 보상전압을 제 1 커패시터에 저장하는 단계와, 상기 데이터선에 데이터 신호를 공급하는 단계와, 상기 주사선에 공급되는 제 2 주사신호에 따라 상기 보상전압과 상기 데이터 신호에 대응되는 전압과 상기 제 1 전원간의 전압을 제 2 커패시터에 저장하는 단계와, 상기 제 2 커패시터에 저장된 전압에 대응되는 전류를 상기 제 1 전원선으로부터 발광소자에 공급하는 단계를 포함하는 발광 표시장치의 구동방법을 제공한다.

이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 가장 바람직한 실시 예를 첨부된 도 2 내지 도 8을 참조하여 상세히 설명하면 다음과 같다.

도 2는 본 발명의 제 1 실시 예에 따른 발광 표시장치를 나타내는 도면이다.

도 2를 참조하면, 본 발명의 제 1 실시 예에 따른 발광 표시장치는 화상 표시부(110)와, 주사 구동부(120)와, 데이터 구동부(130)와, 제 1 전원 공급부(150), 보상전원 공급부(160) 및 제 2 전원 공급부(170)를 구비한다.

화상 표시부(110)는 복수의 주사선(S1 내지 SN), 복수의 데이터선(D1 내지 DM), 복수의 제 1 전원선(VDD) 및 복수의 보상 전원선(VSUS1 내지 VSUSN)에 의해 정의되는 복수의 화소(111)를 포함한다. 이때, 제 1 전원선(V)은 화상 표시부(110)의 데이터선(D1 내지 DM)과 나란하도록 배치된다. 그리고, 복수의 보상 전원선(VSUS1 내지 VSUSN)은 화상 표시부(110)의 주사선(S1 내지 SN)과 나란하도록 배치된다.

각 화소(111)는 주사선(S1 내지 SN)에 주사신호가 인가될 때 선택되고, 데이터선(D1 내지 DM)에 공급되는 디지털 데이터 신호에 대응되는 전류를 공급받아 빛을 발생하게 된다. 구체적으로, 각 화소(111)는 디지털 데이터 신호의 각 비트에 대응되는 전류를 보상 전원선(VSUS1 내지 VSUSN)에 공급되는 서로 다른 레벨의 보상전원으로부터 공급받아 발광하는 발광소자(OLED)의 밝기를 조절하여 계조를 표시함으로써 원하는 화상을 표시하게 된다.

주사 구동부(120)는 도시하지 않은 제어부로부터의 주사 제어신호들, 즉 스타트펄스와 클럭신호에 응답하여 주사선들(S1 내지 SN)을 순차적으로 구동시키기 위한 주사신호를 발생하여 주사선들(S1 내지 SN)에 순차적으로 공급한다.

데이터 구동부(130)는 제어부로부터 공급되는 데이터 제어신호들에 응답하여 제어부로부터의 i(단, i는 양의 정수) 비트 디지털 데이터 신호를 데이터선들(D1 내지 DM)을 통해 각 화소(111)에 공급한다. 즉, 데이터 구동부(130)는 i 비트 디지털 데이터 신호의 각 비트 디지털 데이터 신호를 j(단, j는 i와 같거나 큰 양의 정수)개의 서브-프레임마다 데이터선들(D1 내지 DM)에 공급한다. 이때, i 비트 디지털 데이터 신호 중 최하위 비트의 디지털 데이터 신호는 제 1 서브-프레임에 공급된다.

제 1 전원 공급부(150)는 제 1 전원을 발생하여 화상 표시부(110)의 제 1 전원선(VDD)에 공급한다. 이에 따라, 복수의 제 1 전원선(VDD)은 각 화소(111)에 제 1 전원을 공급하게 된다.

제 2 전원 공급부(170)는 제 1 전원과 다른 제 2 전원을 발생하여 화상 표시부(110)의 제 2 전원선에 공급한다. 이때, 제 2 전원선은 화상 표시부(110)의 전면에 형성된 각 화소(111)의 캐소드 전극에 전기적으로 접속된다.

보상전원 공급부(160)는 한 프레임을 구성하는 j개의 서브-프레임마다 서로 다른 레벨의 보상전원을 발생하게 된다. 이러한, 보상전원 공급부(160)는 i 비트 디지털 데이터 신호의 각 비트에 따라 주사선들(S1 내지 SN)에 공급되는 주사신호에 동기되도록 보상전원을 보상 전원선들(VSUS1 내지 VSUSN)에 순차적으로 공급한다. 이때, 보상전원은 i 비트의 디지털 데이터 신호 중 상위 비트로 갈수록 높은 레벨을 가지게 된다.

도 3은 도 2에 도시된 보상전원 공급부(160)를 나타내는 블록도이다.

도 3을 도 2와 결부하면, 발광 표시장치의 보상전원 공급부(160)는 보상전원 발생부(164), 쉬프트 레지스터부(162) 및 보상전원 보상전원 선택부(166)를 구비한다.

보상전원 발생부(164)는 서로 다른 레벨을 가지는 보상전원(V1 내지 Vj)을 발생하여 보상전원 선택부(166)에 공급한다.

쉬프트 레지스터부(162)는 복수의 쉬프트 레지스터를 포함한다. 각 쉬프트 레지스터는 주사신호에 동기되어 공급되는 전원선택 시작신호(VSSS)를 순차적으로 쉬프트시켜 보상전원 선택부(166)에 공급한다. 즉, 각 쉬프트 레지스터는 순차적으로 쉬프트되는 전원선택 신호를 발생하여 보상전원 선택부(166)에 공급한다. 이때, 각 쉬프트 레지스터는 k(단, k는 양의 정수) 비트를 순차적으로 쉬프트시켜 전원선택 신호를 발생하여 보상전원 선택부(166)에 공급한다. 여기서, i 비트 디지털 데이터 신호가 8비트이고, 8개의 서브-프레임으로 구성될 경우 각 쉬프트 레지스터는 3비트의 전원선택 신호를 발생하여 보상전원 선택부(166)에 공급한다.

보상전원 선택부(166)는 복수의 보상전원 선택기를 포함한다. 이때, 각 보상전원 선택기는 아나로그 스위치가 될 수 있다. 각 보상전원 선택기는 각 쉬프트 레지스터로부터 공급되는 전원선택 신호에 따라 보상전원 발생부(164)로부터 공급되는 서로 다른 복수의 보상전원(V1 내지 Vj) 중 어느 하나를 선택하여 복수의 보상 전원선(VSUS1 내지 VSUSN)에 순차적으로 공급한다. 이때, 보상전원 선택부(166)로부터 복수의 보상 전원선(VSUS1 내지 VSUSN)에 순차적으로 공급되는 보상전원은 주사선(S1 내지 SN)에 공급되는 주사신호에 동기되도록 공급된다.

도 4는 도 2에 도시된 화소를 나타내는 회로도이다.

도 4를 도 2와 결부하면, 각 화소(111)는 발광소자(OLED)와, 화소회로(140)를 구비한다.

발광소자(OLED)의 애노드 전극은 화소회로(140)에 접속되고, 캐소드 전극은 제 2 전원이 공급되는 제 2 전원선(VSS)에 접속된다. 이때, 발광소자(OLED)는 유기발광소자가 될 수 있다.

유기발광소자는 애노드 전극과 캐소드 전극 사이에 형성된 유기물의 발광층(Emitting Layer : EML), 전자 수송층(Electron Transport Layer : ETL) 및 정공 수송층(Hole Transport Layer : HTL)을 포함한다. 또한, 유기발광소자는 전자 주입층(Electron Injection Layer : EIL)과 정공 주입층(Hole Injection Layer : HIL)을 추가적으로 포함할 수 있다. 이러한, 유기발광소자에서 애노드 전극과 캐소드 전극 사이에 전압을 인가하면 캐소드 전극으로부터 발생된 전자는 전자 주입층 및 전자 수송층을 통해 발광층 쪽으로 이동하고, 애노드 전극으로부터 발생된 정공은 정공 주입층 및 정공 수송층을 통해 발광층 쪽으로 이동한다. 이에 따라, 발광층에서는 전자 수송층과 정공 수송층으로부터 공급되어진 전자와 정공이 충돌하여 재결합함에 의해 빛이 발생하게 된다.

화소회로(140)는 제 1 트랜지스터(M1), 제 2 트랜지스터(M2), 보상회로(144) 및 커패시터(C)(또는 제 2 커패시터)를 구비한다. 여기서, 상기 제 1 및 제 2 트랜지스터(M1, M2)는 P 타입 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다. 한편, 화소회로(140)가 P 타입 트랜지스터로 구성될 경우 제 2 전원은 제 1 전원보다 낮은 전압레벨을 가지며, 그라운드 전압레벨을 가질 수 있다.

제 1 트랜지스터(M1)의 게이트 전극은 제 N 주사선(Sn)에 접속되고, 소스 전극은 데이터선(Dm)에 접속됨과 아울러 드레인 전극은 제 2 트랜지스터(M2)의 게이트 전극, 즉 제 1 노드(N1)에 접속된다. 이러한, 제 1 트랜지스터(M1)는 제 N 주사선(Sn)에 공급되는 제 1 주사신호에 응답하여 데이터선(Dm)으로부터의 디지털 데이터 신호를 제 1 노드(N1)에 공급한다.

제 2 트랜지스터(M2)의 게이트 전극은 제 1 노드(N1)에 접속되고, 소스 전극은 제 1 전원선(VDD)에 접속됨과 아울러 드레인 전극은 발광소자(OLED)의 애노드 전극에 접속된다. 이러한, 제 2 트랜지스터(M2)는 커패시터(C)에 저장된 디지털 데이터 신호에 상응하는 전압에 따라 제 1 전원선(VDD)으로부터 발광소자(OLED)에 공급되는 데이터 신호에 대응되는 전류량을 조절한다.

커패시터(C)의 제 1 전극은 제 1 노드(N1)에 전기적으로 접속되고, 제 2 전극은 제 1 전원선(VDD)에 전기적으로 접속된다. 이러한, 커패시터(C)는 주사선(Sn)에 주사신호가 공급되는 구간에 제 1 트랜지스터(M1)를 경유하여 제 1 노드(N1)에 공급된 디지털 데이터 신호에 상응하는 전압을 저장한다. 그리고, 커패시터(C)는 제 1 트랜지스터(M1)가 오프되면 저장된 전압을 이용하여 한 프레임을 구성하는 각 서브-프레임 동안 제 2 트랜지스터(M2)의 온(On) 상태를 유지시킨다.

한편, 발광 표시장치에서 발광소자(OLED)에 흐르는 전류는 제 1 전원선(VDD)에 공급되는 제 1 전원에 영향을 받게 된다. 이에 따라, 제 1 전원선(VDD)의 선 저항에 따른 전압 강하(IR-drop)로 인하여 화소회로(140)에 인가되는 제 1 전원이 동일하지 않을 경우 원하는 양의 전류를 발광소자(OLED)에 공급할 수 없게 된다. 이에 따라, 동일한 디지털 데이터 신호라 하더라도 커패시터(C)에 저장되는 디지털 데이터 신호에 상응하는 전압은 각 화소(111)의 위치마다 제 1 전원선(VDD)의 전압강하의 차이로 인하여 달라지게 된다.

이와 같은, 제 1 전원선(VDD)의 전압강하를 보상하기 위하여, 보상회로(144)는 보상 전원선(VSUSn)과 제 1 노드(N1) 사이에 접속된다. 이러한, 보상회로(144)는 보상전원 공급부(160)로부터 공급되는 보상전원을 각 화소(111)의 제 1 노드(N1)에 공급한다.

도 5는 도 4에 도시된 보상회로의 내부회로를 적용한 각 화소를 나타내는 회로도이다.

도 5를 참조하면, 보상회로(144)는 제 3 및 제 4 트랜지스터(M3, M4)와 보상용 커패시터(Cb)(또는 제 1 커패시터)를 구비한다. 여기서, 상기 제 3 및 제 4 트랜지스터(M3, M4)는 P 타입 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다.

제 3 트랜지스터(M3)의 게이트 전극은 제 N-1 주사선(Sn-1)에 전기적으로 접속된다. 그리고, 제 3 트랜지스터(M3)의 소스 전극은 제 1 전원선(VDD)에 접속되고, 드레인 전극은 제 1 노드(N1)에 전기적으로 접속된다. 이러한, 제 3 트랜지스터(M3)는 제 N-1 주사선(Sn-1)에 공급되는 주사신호에 따라 제 1 전원선(VDD)에 공급되는 제 1 전원을 제 1 노드(N1)에 공급한다.

제 4 트랜지스터(M4)의 게이트 전극은 제 N-1 주사선(Sn-1)에 전기적으로 접속된다. 그리고, 제 4 트랜지스터(M4)의 소스 전극은 보상 전원선(VSUSn)에 접속되고, 드레인 전극은 제 1 트랜지스터(M1)의 드레인 전극인 제 2 노드(N2)에 전기적으로 접속된다. 이러한, 제 4 트랜지스터(M4)는 제 N-1 주사선(Sn-1)에 공급되는 주사신호에 따라 보상 전원선(VSUSn)에 공급되는 보상전원을 제 2 노드(N2)에 공급한다.

보상용 커패시터(Cb)의 제 1 전극은 제 1 노드(N1)에 전기적으로 접속되고, 제 2 전극은 제 2 노드(N2)에 전기적으로 접속된다. 이러한, 보상용 커패시터(Cb)는 제 N-1 주사선(Sn-1)에 공급되는 주사신호에 따라 제 1 노드(N1)와 제 2 노드(N2)간의 차전압을 저장하고, 제 N 주사선(Sn)에 공급되는 주사신호에 따라 제 1 트랜지스터(M1)를 통해 데이터선(Dm)으로부터 공급되는 디지털 데이터 신호를 저장한다.

이와 같은, 각 화소(111)의 구동방법을 설명하면 다음과 같다.

우선, 제 N-1 주사선(Sn-1)에 주사신호가 공급될 경우 제 1 노드(N1)에는 제 1 전원이 공급됨과 동시에 제 2 노드(N2)에는 보상전원이 공급된다. 이후, 제 N 주사선(Sn)에 주사신호가 공급될 경우 제 2 노드(N2)에는 디지털 데이터 신호가 공급됨과 동시에 제 1 노드(N1)에는 제 2 노드(N2)의 전압 변화량만큼 변경된다. 이에 따라, 제 N 주사선(Sn)에 주사신호가 공급될 경우 제 1 노드(N1) 상의 전압은 아래의 수학적 식 1과 같다.

수학적 식 1

$$V_{M1} = V_{dd} + \Delta V_{N2} + V_{data} - V_n$$

수학식 1에 있어서, Vdd는 제 1 전원선(VDD)에 공급되는 제 1 전원이고, Vdata는 데이터선(Dm)에 공급되는 디지털 데이터 신호이며, Vn은 보상 전원선(VSUSn)에 공급되는 보상전원이다.

이에 따라, 커패시터(C)의 제 2 전극에는 제 1 전원(Vdd)이 공급됨과 동시에 제 1 전극에는 수학식 1과 같은 제 1 노드(N1) 상의 전압(V<sub>N1</sub>)이 공급된다. 이때, 커패시터(C)에 저장되는 전압은 아래의 수학식 2와 같게 된다.

수학식 2

$$Vc = Vdd - (Vdd + Vdata - Vn) = Vdata - Vn$$

수학식 2에서와 같이 커패시터(C)에 저장되는 전압에 의해 제 2 트랜지스터(M2)가 구동됨으로써 발광소자(LED)에 공급되는 전류를 아래의 수학식 3과 같게 된다.

수학식 3

$$I_{OLED} = \frac{\beta}{2} (V_{GS2} - V_{TH2})^2 = \frac{B}{2} ((Vdata - Vn) - V_{TH2})^2$$

수학식 3에 있어서, V<sub>GS2</sub>는 제 2 트랜지스터의 게이트-소스간 전압이고, V<sub>TH2</sub>는 제 2 트랜지스터의 문턱전압이다.

수학식 3에서 알 수 있는 바, 발광소자(OLED)에 흐르는 전류(I<sub>OLED</sub>)는 제 1 전원선(VDD)에 공급되는 제 1 전원(Vdd)에 영향을 받지 않음을 알 수 있다.

이에 따라, 본 발명의 제 1 실시 예에 따른 발광 표시장치는 디지털 데이터 신호(Vdata)에 따라 보상 전원선(VSUSn)에 공급되는 보상전원(Vn)의 레벨을 다르게 공급함으로써 원하는 계조를 표현할 수 있다.

도 6은 본 발명의 제 1 실시 예에 따른 발광 표시장치의 구동방법을 나타내는 파형도이다.

도 6을 참조하면, 본 발명의 제 1 실시 예에 따른 발광 표시장치와 그의 구동방법은 제 1 전원선(VDD)의 전압강하에 의한 휘도 불균일을 방지함과 아울러 발광소자(OLED)의 밝기를 조절하여 원하는 계조를 표시하기 위하여, i 비트 디지털 데이터 신호의 각 비트에 대응되며 동일한 발광기간을 가지도록 하나의 프레임을 다수의 서브-프레임(SF1 내지 SFj)으로 분할하여 구동하게 된다. 이때, i 비트 디지털 데이터 신호일 경우에 제 1 내지 제 j 서브-프레임(SF1 내지 SFj)은 서로 다른 가중치의 밝기에 대응되는 계조를 가지며, 제 1 내지 제 j 서브-프레임(SF1 내지 SFj)의 밝기에 대응되는 계조의 비율은 2<sup>0</sup>:2<sup>1</sup>:2<sup>2</sup>:2<sup>3</sup>:2<sup>4</sup>:2<sup>5</sup>:...:2<sup>i</sup>이 된다.

도 6을 도 5와 결부하여 본 발명의 제 1 실시 예에 따른 발광 표시장치와 그의 구동방법을 설명하면 다음과 같다.

먼저, 한 프레임 중 제 1 서브-프레임(SF1)에서는 로우(LOW) 상태의 제 1 주사신호(SSn 내지 SSn-1)가 이전 주사선들(Sn 내지 Sn-1)에 공급됨으로써 각 화소(111)의 제 3 및 제 4 트랜지스터(M3, M4)가 턴-온된다. 이때, 보상 전원선(VSUS1 내지 VSUSN)에는 제 1 주사신호(SSn 내지 SSn-1)에 동기되도록 제 1 보상전원(V1)이 공급된다. 이에 따라, 제 1 노드(N1)에는 제 3 트랜지스터(M3)를 통해 제 1 전원선(VDD)으로부터 제 1 전원(Vdd)이 공급됨과 동시에 제 2 노드(N2)에는 제 4 트랜지스터(M4)를 통해 보상 전원선(VSUS1 내지 VSUSN)으로부터 제 1 보상전원(V1)이 공급된다.

이어서, 로우(LOW) 상태의 제 2 주사신호(SS1 내지 SSn)가 현재 주사선들(S1 내지 SN)에 공급됨으로써 각 화소(111)의 제 1 트랜지스터(M1)가 턴-온된다. 이에 따라, 각 화소(111)의 제 2 노드(N2)에는 제 1 트랜지스터(M1)를 통해 데이터선(D1 내지 DM)에 공급된 i 비트 중 제 1 비트 디지털 데이터 신호가 공급된다. 이로 인하여, 보상용 커패시터(Cb)의 제 2 전극은 데이터 전압으로 변경되고, 제 1 전극은 제 2 노드(N2) 상의 전압 변화량만큼 변경된다. 이때, 보상용 커패시터(Cb)의 제 1 전극, 즉 제 1 노드(N1)의 전압(V<sub>N1</sub>)은 아래의 수학식 4와 같게 된다.

수학식 4

$$V_{N1} = Vdd + \Delta V_{N2} + Vdata - V1$$

수학식 4에 있어서, Vdd는 제 1 전원선(VDD)에 공급되는 제 1 전원이고, Vdata는 i 비트 중 제 1 비트 디지털 데이터 신호이며, V1은 보상 전원선(VSUS1 내지 VSUSN)에 공급되는 제 1 보상전원이다.

이에 따라, 커패시터(C)의 제 2 전극에는 제 1 전원(Vdd)이 공급됨과 동시에 제 1 전극에는 수학식 4와 같은 제 1 노드(N1) 상의 전압( $V_{N1}$ )이 공급된다. 이때, 커패시터(C)에 저장되는 전압은 아래의 수학식 5와 같게 된다.

수학식 5

$$Vc = Vdd - (Vdd + Vdata - V1) = Vdata - V1$$

그리고, 일정시간이 경과되면 로우 상태의 제 2 주사신호(SS1 내지 SSn)가 하이 상태가 되어 제 1 트랜지스터(M1)가 오프되므로 제 2 트랜지스터(M2)는 커패시터(C)에 저장된 전압에 의해 온 상태를 유지한다. 이에 따라, 각 화소(111)의 제 2 트랜지스터(M2)는 상기 커패시터(C)에 저장된 전압에 의해 온 상태를 유지함으로써 아래의 수학식 6과 같은 전류를 제 1 전원선(VDD)으로부터 발광소자(LED)로 공급하게 된다.

수학식 6

$$I_{OLED} = \frac{\beta}{2} (V_{GS2} - V_{TH2})^2 = \frac{B}{2} ((Vdata - V1) - V_{TH2})^2$$

수학식 6에서 알 수 있는 바, 발광소자(OLED)에 흐르는 전류( $I_{OLED}$ )는 제 1 전원선(VDD)에 공급되는 제 1 전원(Vdd)에 영향을 받지 않음을 알 수 있다

이에 따라, 발광소자(OLED)는 제 1 서브-프레임(SF1) 동안 제 1 전원의 전압강하에 상관없이 제 1 비트 디지털 데이터 신호와 제 1 보상전원(V1)에 대응되는 전류를 공급받아 "0" 및 "2<sup>0</sup>" 계조 중 어느 하나의 계조에 대응되는 밝기로 발광하게 된다. 즉, 발광소자(OLED)는 제 1 비트 디지털 데이터 신호가 "0"일 경우에 "2<sup>0</sup>" 계조에 대응되는 밝기로 발광하고 "1"일 경우에 비발광하게 된다.

마찬가지로, 한 프레임 중 제 2 서브-프레임(SF2)에서는 제 1 보상전원(V1)보다 높은 제 2 보상전원(V2)을 보상 전원선(VSUS1 내지 VSUSN)에 공급하게 된다. 그런 다음, 제 2 서브-프레임(SF2)에서는 주사선(S1 내지 SN)에 공급되는 제 1 및 제 2 주사신호를 이용하여 제 2 보상전원(V2)과 i 비트 중 제 1 비트 디지털 데이터 신호에 대응되는 전압을 커패시터(C)에 저장한 후, 커패시터(C)에 저장된 전압을 이용하여 각 화소(111)의 제 2 트랜지스터(M2)를 구동시키게 된다. 이에 따라, 제 2 서브-프레임(SF2) 동안 각 발광소자(OLED)는 상술한 제 1 서브-프레임(SF1)과 동일한 방식에 의해 제 2 비트 디지털 데이터 신호와 상기 제 2 보상전원(V2)에 대응되는 전류를 공급받아 "0" 및 "2<sup>1</sup>" 계조 중 어느 하나의 계조에 대응되는 밝기로 발광하게 된다.

이와 마찬가지로, 한 프레임 중 제 3 내지 제 j 서브-프레임(SF3 내지 SFj)에서는 제 3 비트에서 제 i 비트의 디지털 데이터 신호로 갈수록 높아지는 제 3 내지 j 보상전원(V3 내지 Vj)을 보상 전원선(VSUS1 내지 VSUSN)에 공급하게 된다. 그런 다음, 제 3 내지 제 j 서브-프레임(SF3 내지 SFj) 각각에서는 상술한 제 1 및 제 2 서브-프레임(SF1, SF2)과 동일한 방식에 의해 보상전원(V3 내지 Vj)과 디지털 데이터 신호에 대응되는 전압을 커패시터(C)에 저장한 후, 커패시터(C)에 저장된 전압을 이용하여 각 화소(111)의 제 2 트랜지스터(M2)를 구동시키게 된다. 이에 따라, 제 3 내지 제 j 서브-프레임(SF3 내지 SFj) 동안 각 발광소자(OLED)는 상술한 제 1 및 제 2 서브-프레임(SF1, SF2)과 동일한 방식에 의해 제 3 내지 제 i 비트 디지털 데이터 신호와 제 3 내지 제 j 보상전원(V3 내지 Vj)에 대응되는 전류를 공급받아 "0" 또는 "2<sup>2</sup> 내지 2<sup>i</sup>" 계조에 대응되는 밝기로 발광하게 된다.

이와 같은, 본 발명의 제 1 실시 예에 따른 발광 표시장치와 그의 구동방법은 보상회로(144)를 이용하여 제 1 전원선(VDD)의 전압강하를 보상하고, 보상 전원선(VSUS1 내지 VSUSN)에 공급되는 보상전원(V1 내지 Vj)의 레벨을 각 서브-

프레임(SF1 내지 SFj) 마다 다르게 공급하여 각 서브-프레임(SF1 내지 SFj) 동안 발광소자(OLED)의 발광에 따른 밝기 합에 의해 원하는 계조의 화상을 표시할 수 있다. 또한, 본 발명의 제 1 실시 예에 따른 발광 표시장치와 그의 구동방법은 디지털 데이터 신호를 이용한 디지털 구동방식을 이용함으로써 트랜지스터의 특성 편차로 인한 화상 불균일 현상을 최소화할 수 있다. 그리고, 본 발명의 제 1 실시 예에 따른 발광 표시장치와 그의 구동방법은 디지털 구동방식에서 각 서브-프레임들(SF1 내지 SFj)의 발광기간을 동일함으로써 각 서브-프레임(SF1 내지 SFj)의 계조 표현시간을 충분하게 확보할 수 있다.

도 7은 본 발명의 제 2 실시 예에 따른 발광 표시장치의 화소를 나타내는 도면이고, 도 8은 본 발명의 제 2 실시 예에 따른 발광 표시장치의 구동방법을 나타내는 파형도이다.

도 7 및 도 8을 참조하면, 본 발명의 제 2 실시 예에 따른 발광 표시장치의 화소는 화소회로(140)를 구성하는 트랜지스터(M1, M2)의 전도타입을 제외하고는 상술한 도 4에 도시된 본 발명의 제 1 실시 예와 동일하게 된다.

즉, 본 발명의 제 2 실시 예에 따른 발광 표시장치는 N 타입의 트랜지스터들(M1, M2)을 구동하기 위한 주사신호를 제외하고는 상술한 본 발명의 제 1 실시 예와 동일하게 된다. 이에 따라, 당업자라면 상술한 본 발명의 제 1 실시 예의 설명만으로 본 발명의 제 2 실시 예를 용이하게 실시할 수 있을 것이다. 따라서, 본 발명의 제 2 실시 예에 따른 발광 표시장치와 그의 구동방법은 상술한 P 타입의 트랜지스터를 포함하는 본 발명의 제 1 실시 예에 대한 설명으로 대신하기로 한다.

한편, 본 발명의 실시 예에 따른 발광 표시장치 및 그의 구동방법에서 각 서브-프레임은 동일한 발광기간을 가지는 것으로 설명되었으나, 계조 표현 및 화질 개선을 위하여 서로 다른 발광기간을 가질 수 있다.

그리고, 본 발명의 실시 예에 따른 발광 표시장치 및 그의 구동방법은 전류를 제어하여 화상을 표시하는 표시장치에 동일하게 적용될 수 있다.

상기 발명의 상세한 설명과 도면은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 따라서, 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 보호 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

### 발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 발광 표시장치와 그의 구동방법은 보상회로를 이용하여 제 1 전원선의 전압 강하에 상관없이 각 서브-프레임마다 디지털 데이터 신호와 보상전원에 대응되는 전류를 발광소자에 공급함으로써 원하는 계조의 화상을 표시할 수 있다. 이에 따라, 본 발명은 디지털 데이터 신호 및 보상전원을 이용하여 화상을 표시함으로써 트랜지스터의 특성 편차로 인한 화상 불균일 현상을 최소화할 수 있다.

또한, 본 발명은 각 서브-프레임들의 발광기간을 동일함으로써 각 서브-프레임의 계조 표현시간을 충분하게 확보할 수 있다.

### (57) 청구의 범위

#### 청구항 1.

주사신호가 공급되는 복수의 주사선들과 데이터 신호가 공급되는 복수의 데이터선들과 보상전원이 공급되는 복수의 보상전원선 및 복수의 제 1 전원선들에 의해 정의되는 복수의 화소들을 포함하며,

상기 각 화소는,

한 프레임의 각 서브-프레임에 대응되는 상기 보상전원과 상기 데이터 신호에 대응되는 전류를 상기 제 1 전원선으로부터 출력하는 화소회로와,

상기 화소회로부터 출력되는 전류에 의해 발광하는 발광소자를 구비하는 발광 표시장치.

## 청구항 2.

제 1 항에 있어서,

상기 발광소자는 상기 보상전원과 상기 데이터 신호의 차전압에 대응되는 전류를 상기 제 1 전원선으로부터 공급받아 발광하는 것을 특징으로 하는 발광 표시장치.

## 청구항 3.

제 1 항에 있어서,

상기 각 화소는 각 서브-프레임마다 상기 발광소자의 발광에 따른 밝기의 합에 의해 원하는 계조를 표시하는 발광 표시장치.

## 청구항 4.

제 1 항에 있어서,

상기 데이터 신호는 상기 서브-프레임에 대응되는  $i$ (단,  $i$ 는 양의 정수)비트를 가지는 디지털 데이터 신호인 발광 표시장치.

## 청구항 5.

제 4 항에 있어서,

상기 보상전원의 레벨은 상기 디지털 데이터 신호의 최상위 비트로 갈수록 높아지는 것을 특징으로 하는 발광 표시장치.

## 청구항 6.

제 1 항에 있어서,

상기 각 제 1 전원선은 상기 데이터선과 나란하도록 위치하는 발광 표시장치.

## 청구항 7.

제 1 항에 있어서,

상기 각 보상 전원선은 상기 주사선과 나란하도록 위치하는 발광 표시장치.

## 청구항 8.

제 1 항에 있어서,

상기 제 1 전원선에 공급되는 제 1 전원과 다른 제 2 전원을 상기 발광소자의 캐소드 전극에 공급하기 위한 제 2 전원선을 더 구비하는 발광 표시장치.

### 청구항 9.

제 8 항에 있어서,

상기 화소회로는,

제 1 주사선에 공급되는 제 1 주사신호에 의해 제어되며 상기 데이터선에 공급된 상기 데이터 신호를 출력하는 제 1 트랜지스터와,

자신의 게이트-소스간의 전압에 따라 상기 제 1 전원선으로부터 상기 전류를 상기 발광소자에 공급하는 제 2 트랜지스터와,

제 2 주사선에 공급되는 제 2 주사신호에 따라 상기 보상전원과 상기 제 1 전원선에 공급되는 제 1 전원간의 보상전압을 저장하는 보상회로와,

상기 제 1 트랜지스터로부터의 데이터 신호와 상기 보상전압에 대응되는 전압과 상기 제 1 전원간의 전압을 저장하고, 저장된 전압에 따라 상기 제 2 트랜지스터의 게이트-소스간의 전압을 조절하는 커패시터를 구비하는 발광 표시장치.

### 청구항 10.

제 9 항에 있어서,

상기 보상회로는,

상기 제 2 트랜지스터의 게이트 전극인 제 1 노드와 상기 제 1 트랜지스터의 출력단인 제 2 노드간에 전기적으로 접속되는 보상용 커패시터와,

상기 제 2 주사선에 의해 제어되며 상기 제 1 노드와 상기 제 1 전원선간에 전기적으로 접속되는 제 3 트랜지스터와,

상기 제 2 주사선에 의해 제어되며 상기 제 2 노드와 상기 보상 전원선간에 전기적으로 접속되는 제 4 트랜지스터를 구비하는 발광 표시장치.

### 청구항 11.

제 9 항에 있어서,

상기 보상전원은 상기 제 2 주사신호에 동기되도록 상기 보상 전원선에 공급되는 발광 표시장치.

### 청구항 12.

복수의 주사선들, 복수의 데이터선들, 복수의 제 1 전원선 및 복수의 보상 전원선들에 의해 정의되며 상기 보상 전원선에 공급되는 보상전원과 상기 데이터선에 공급되는 데이터 신호에 대응되는 전류를 상기 제 1 전원선으로부터 공급받아 발광하는 복수의 화소들을 포함하는 화상 표시부와,

상기 주사선들에 주사신호를 공급하기 위한 주사 구동부와,

상기 데이터선들에 데이터 신호를 공급하기 위한 데이터 구동부와,  
한 프레임의 각 서브-프레임에 대응되는 보상전원을 상기 복수의 보상 전원선에 공급하기 위한 보상전원 공급부와,  
상기 제 1 전원선에 제 1 전원을 공급하기 위한 제 1 전원 공급부를 구비하는 발광 표시장치.

### 청구항 13.

제 12 항에 있어서,

상기 각 화소는 상기 보상전원과 상기 데이터 신호의 차전압에 대응되는 전류를 상기 제 1 전원으로부터 공급받아 발광하는 것을 특징으로 하는 발광 표시장치.

### 청구항 14.

제 12 항에 있어서,

상기 각 화소는 각 서브-프레임마다 발광되는 밝기의 합에 의해 원하는 계조를 표시하는 발광 표시장치.

### 청구항 15.

제 12 항에 있어서,

상기 데이터 신호는 상기 서브-프레임에 대응되는  $i$ (단,  $i$ 는 양의 정수)비트를 가지는 디지털 데이터 신호인 발광 표시장치.

### 청구항 16.

제 15 항에 있어서,

상기 보상전원의 레벨은 상기 디지털 데이터 신호의 최상위 비트로 갈수록 높아지는 것을 특징으로 하는 발광 표시장치.

### 청구항 17.

제 12 항에 있어서,

상기 각 제 1 전원선은 상기 데이터선과 나란하도록 위치하는 발광 표시장치.

### 청구항 18.

제 12 항에 있어서,

상기 각 보상 전원선은 상기 주사선과 나란하도록 위치하는 발광 표시장치.

### 청구항 19.

제 12 항에 있어서,

상기 보상전원 공급부는,

상기 각 서브-프레임에 대응되는 서로 다른 보상전원을 발생하는 보상전원 발생부와,

상기 각 서브-프레임에 대응되는 상기 보상전원을 선택하기 위한 선택신호를 발생하는 쉬프트 레지스터부와,

상기 선택신호에 따라 상기 보상전원 발생부로부터 공급되는 상기 서로 다른 보상전원 중 어느 하나를 선택하여 상기 복수의 보상 전원선에 순차적으로 공급하는 보상전원 선택부를 구비하는 발광 표시장치.

### 청구항 20.

제 12 항에 있어서,

상기 각 화소에 접속된 제 2 전원선에 상기 제 1 전원과 다른 제 2 전원을 공급하기 위한 제 2 전원 공급부를 더 구비하는 발광 표시장치.

### 청구항 21.

제 12 항에 있어서,

상기 각 화소는,

상기 각 서브-프레임에 대응되는 상기 보상전원과 상기 데이터 신호간에 대응되는 전류를 상기 제 1 전원으로부터 출력하는 화소회로와,

상기 화소회로로부터 출력되는 전류에 의해 발광하는 발광소자를 구비하는 발광 표시장치.

### 청구항 22.

제 20 항에 있어서,

상기 화소회로는,

제 1 주사선에 공급되는 제 1 주사신호에 의해 제어되며 상기 데이터선에 공급된 상기 데이터 신호를 출력하는 제 1 트랜지스터와,

자신의 게이트-소스간의 전압에 따라 상기 제 1 전원으로부터 상기 전류를 상기 발광소자에 공급하는 제 2 트랜지스터와,

상기 제 2 주사선에 공급되는 제 2 주사신호에 따라 상기 보상전원과 상기 제 1 전원간의 보상전압을 저장하는 보상회로와,

상기 제 1 트랜지스터로부터의 데이터 신호와 상기 보상전압에 대응되는 전압과 상기 제 1 전원간의 전압을 저장하고, 저장된 전압에 따라 상기 제 2 트랜지스터의 게이트-소스간의 전압을 조절하는 커패시터를 구비하는 발광 표시장치.

### 청구항 23.

제 22 항에 있어서,

상기 보상회로는,

상기 제 2 트랜지스터의 게이트 전극인 제 1 노드와 상기 제 1 트랜지스터의 출력단인 제 2 노드간에 전기적으로 접속되는 보상용 커패시터와,

상기 제 2 주사선에 의해 제어되며 상기 제 1 노드와 상기 제 1 전원선간에 전기적으로 접속되는 제 3 트랜지스터와,

상기 제 2 주사선에 의해 제어되며 상기 제 2 노드와 상기 보상 전원선간에 전기적으로 접속되는 제 4 트랜지스터를 구비하는 발광 표시장치.

#### 청구항 24.

제 22 항에 있어서,

상기 보상전원은 상기 제 2 주사신호에 동기되도록 상기 보상 전원선에 공급되는 발광 표시장치.

#### 청구항 25.

복수의 주사선들, 복수의 데이터선들, 복수의 제 1 전원선 및 복수의 보상 전원선들에 의해 정의되는 복수의 화소들을 포함하는 발광 표시장치의 구동방법에 있어서,

한 프레임의 각 서브-프레임에 대응되는 보상전원을 상기 보상 전원선에 공급하는 단계와,

상기 주사선에 공급되는 제 1 주사신호에 따라 상기 보상전원과 상기 제 1 전원선에 공급되는 제 1 전원간의 보상전압을 제 1 커패시터에 저장하는 단계와,

상기 데이터선에 데이터 신호를 공급하는 단계와,

상기 주사선에 공급되는 제 2 주사신호에 따라 상기 보상전압과 상기 데이터 신호에 대응되는 전압과 상기 제 1 전원간의 전압을 제 2 커패시터에 저장하는 단계와,

상기 제 2 커패시터에 저장된 전압에 대응되는 전류를 상기 제 1 전원선으로부터 발광소자에 공급하는 단계를 포함하는 발광 표시장치의 구동방법.

#### 청구항 26.

제 25 항에 있어서,

상기 발광소자는 상기 보상전원과 상기 데이터 신호의 차전압에 대응되는 전류를 상기 제 1 전원으로부터 공급받아 발광하는 것을 특징으로 하는 발광 표시장치의 구동방법.

#### 청구항 27.

제 25 항에 있어서,

상기 각 화소는 각 서브-프레임마다 상기 발광소자의 발광에 따른 밝기의 합에 의해 원하는 계조를 표시하는 발광 표시장치의 구동방법.

**청구항 28.**

제 25 항에 있어서,

상기 데이터 신호는 상기 서브-프레임에 대응되는  $i$ (단,  $i$ 는 양의 정수)비트를 가지는 디지털 데이터 신호인 발광 표시장치의 구동방법.

**청구항 29.**

제 28 항에 있어서,

상기 보상전원의 레벨은 상기 디지털 데이터 신호의 최상위 비트로 갈수록 높아지는 것을 특징으로 하는 발광 표시장치의 구동방법.

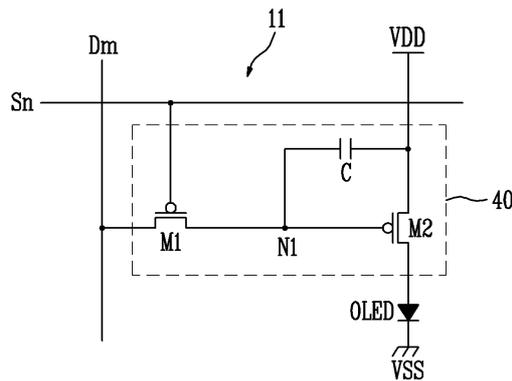
**청구항 30.**

제 27 항에 있어서,

상기 보상전원은 상기 제 1 주사신호에 동기되도록 상기 보상 전원선에 공급되는 발광 표시장치의 구동방법.

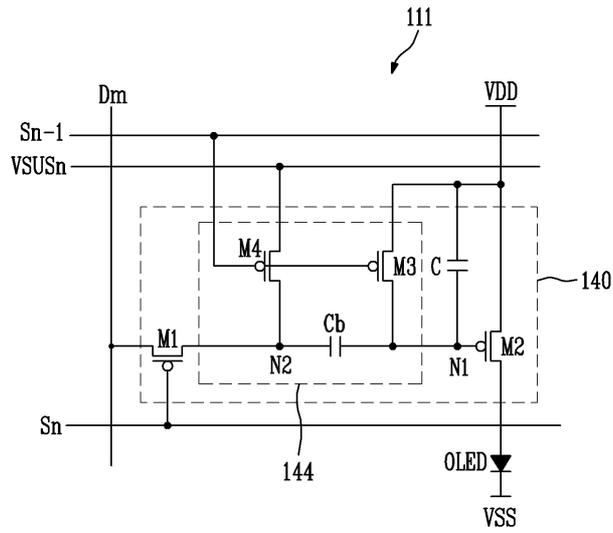
도면

도면1

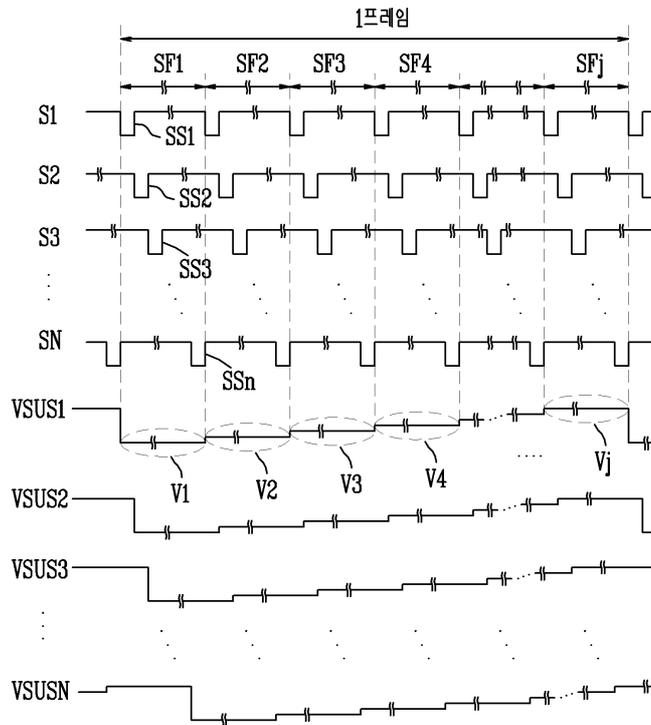




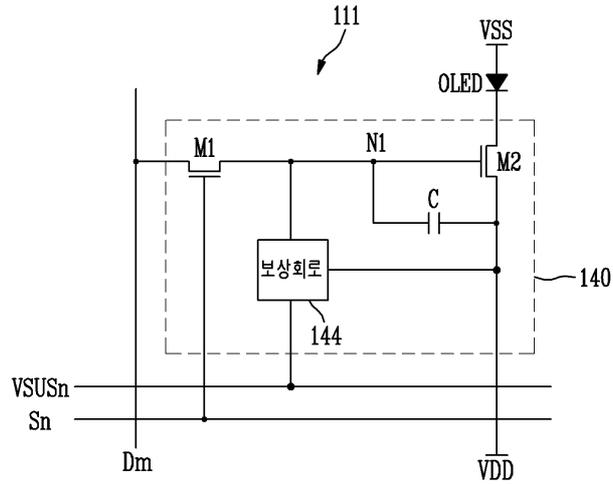
도면5



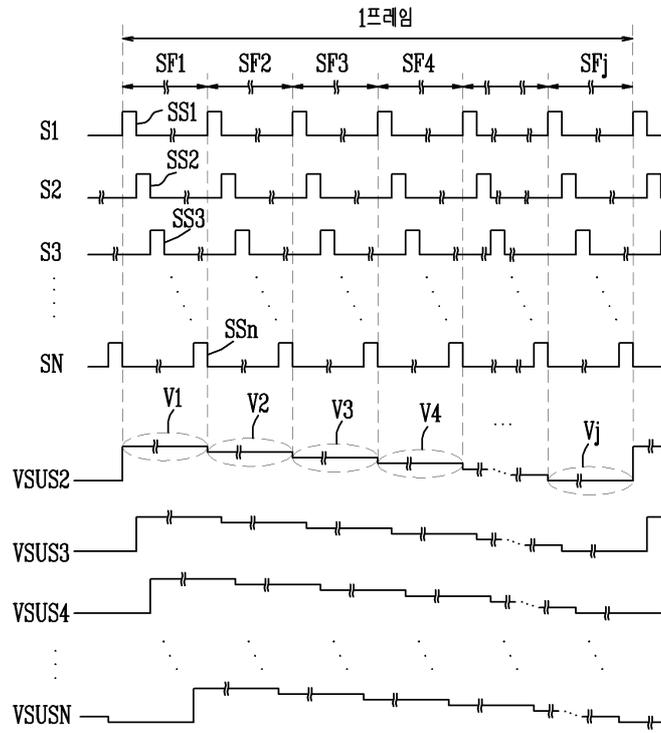
도면6



도면7



도면8



专利名称(译)	发光显示器及其驱动方法		
公开(公告)号	<a href="#">KR100592644B1</a>	公开(公告)日	2006-06-26
申请号	KR1020040090182	申请日	2004-11-08
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM HONGKWON		
发明人	KIM,HONGKWON		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3291 G09G2300/0852 G09G3/3266 G09G2300/043 G09G2300/0866 G09G2320/0233 G09G3/3233 G09G2300/0819		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR1020060040907A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及一种发光显示装置及其驱动方法，以便最小化所引起的晶体管的特性变化的图像的不均匀性。根据本发明的多个A发光显示装置是通过多条扫描线和多条数据线限定并补偿所述多个补偿功率的供给电力线和多个通过所述数据信号被供给第一电源线的是被提供扫描信号它包括一个像素，并且其中每个像素，每个子帧 - 以及用于输出对应于所述补偿功率和对应于从所述第一电源线的帧中的数据信号的电流的像素电路，发光到由电流发射光，其是从像素电路输出和的装置。根据上述配置，本发明可以应用于液晶显示装置，其中数字数据信号和数字数据信号被提供给每个子装置。通过将补偿电源相对应的电流提供给发光元件，可以显示期望灰度的图像。因此，通过使用数字数据信号和补偿电源显示图像，本发明可以最小化由于晶体管的特性偏差引起的图像不均匀现象。另外，本发明能够通过均衡各个子帧的发光周期来充分确保每个子帧的灰度显示时间。有。

