(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.^{7}
G02F 1/133

(45) 공고일자 2004년06월26일
(11) 등록번호 10-0437825
(24) 등록일자 2004년06월17일

(21) 출원번호 10-2001-0040463
(22) 출원일자 2001년07월06일

(65) 공개번호 10-2003-0004782
(43) 공개일자 2003년01월15일

(73) 특허권자 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 김익수
경기도군포시산본동1146-11우륵주공아파트709동503호

채기성
인천광역시연수구동춘동한양1차아파트111동607

(74) 대리인 김용인
심창섭

심사관 : 고종욱

(54) 액정표시장치용 어레이기판

요약

본 발명은 대용량의 스토리지 커패시터를 구성함으로써 개구율을 떨어뜨리지 않으면서 화상품질을 향상시키고자 하는 액정표시장치용 어레이기판에 관한 것으로서, 특히 액정표시장치용 어레이 기판에 있어서, 상기 기판 상에 형성된 게이트배선과 상기 게이트 배선에서 분기된 게이트전극과, 상기 게이트배선과 같은 재질로 동시에 형성되고 게이트 배선과 평행하게 배치된 불투명 금속으로 형성된 공통배선과, 상기 공통배선 위에 투명한 전도성 물질로 이루어진 스토리지 커패시터의 제1전극과, 상기 게이트배선, 게이트전극 및 스토리지 커패시터의 제1전극을 덮는 게이트 절연막과, 상기 게이트 절연막 위에 상기 게이트 전극과 중첩되도록 형성된 반도체층과, 상기 반도체층 위에서 서로 이격을 갖고 배치된 소스전극 및 드레인 전극과, 상기 소스 전극과 연결되며 상기 게이트 배선과 서로 수직하게 배치되는 데이터 배선과, 상기 데이터 배선, 소스/드레인 전극과 게이트 절연막 위에 형성된 절연층과, 상기 드레인 전극의 일부가 노출되도록 상기 절연층을 제거하여 형성된 제1콘택홀과, 상기 절연층 상부에 상기 제1콘택홀을 통하여 드레인 전극과 연결된 화소전극을 포함하여 구성되는 것을 특징으로 한다.

대표도

도 3a

색인어

고정세, 개구율, 대용량 커패시터, 축적용량방식

명세서

도면의 간단한 설명

도 1a는 종래 기술에 의한 액정표시소자의 평면도.
도 1b는 도1a의 A-A'절단면을 나타낸 단면도.
도 2는 화소에 대한 등가회로도.
도 3a 및 도 3b는 본 발명의 제 1 실시예에 의한 액정표시소자의 평면도 및 그에 따른 단면도.
도 4a 내지 도 4c는 본 발명의 제 2 실시예에 의한 액정표시소자의 평면도 및 그에 따른 단면도.
도 5a 및 도 5b는 본 발명의 제 3 실시예에 의한 액정표시소자의 평면도 및 그에 따른 단면도.
도 6a 및 도 6b는 본 발명의 제 4 실시예에 의한 액정표시소자의 평면도 및 그에 따른 단면도.
*도면의 주요 부분에 대한 부호설명
20 : 기판 21 : 게이트 배선
21a : 게이트 전극 21c : 커패시터 보조전극
22 : 게이트 절연막 23 : 반도체층
24 : 데이터 배선 24a : 소스전극
24b : 드레인 전극 25 : 보호막
26 : 화소전극 27 : 제 1 콘택홀
29 : 커패시터 하부전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자(LCD ; Liquid Crystal Display Device)에 관한 것으로, 특히 대용량의 스토리지 커패시터를 포함하는 액정표시장치용 어레이기판에 관한 것이다.
최근들어, 평판 디스플레이에 대한 연구가 활발한데, 그 중에서 액정표시소자는 콘트라스트(contrast) 비가 크고 계조 표시나 동화상 표시에 적합하며 전력소비가 적다는 장점 때문에, CRT(cathode ray tube)의 단점을 극복할 수 있는 대체수단으로써 점차 그 사용 영역이 확대되고 있다.
이와같은 액정표시소자는 화소전극에 전압을 걸어주고 차단하는 스위칭 소자 및 빛을 투과시키는 영역으로 액정층에 신호전압을 걸어주는 화소전극 및 레밸-쉬프트(Level-shift) 전압을 작게 하고 비선택기간 동안에 화소정보를 유지해 주는 스토리지 커패시터가 있는 어레이 기판과, 상기 화소전극과의 전압 차이에 의해 액정층에 전압을 걸어주는 공통전극 및 색채를 표현하고 빛을 선택적으로 투과시키는 컬러필터층 및 액정 배열을 제어할 수 없는 부분의 빛을 차단하는 블랙 매트릭스가 있는 컬러필터 기판과, 상기 어레이 기판과 컬러필터 기판 사이에 봉입된 액정으로 구성된다.
구체적으로, 상기 스토리지 커패시터(storage capacitor)는 기생용량에 의한 화질저하를 방지하기 위해 대응하는 박막트랜지스터의 턴오프 구간에서 액정 커패시터에 충전된 전압을 유지시켜 주는 역할을 하는데, 커패시터 전극을 형성하는 방법에 따라 축적용량방식(storage on common)과 부가용량방식(storage on gate)이 있다. 전자의 방식은 스토리지 커패시터용 전극을 별도로 배선하여 공통전극과 연결하여 사용하는 방식이고, 후자의 방식은 (n-1)번째의 게이트 배선의 일부영역을 n번째 화소의 스토리지 커패시터용 전극으로 사용하는 방식이다. 후자의 방식을 전단 게이트 방식이라고도 한다.
이 중, 부가용량방식은 별도의 커패시터용 배선이 없기 때문에 개구율이 크고, 데이터 배선과 커패시터용 배선의 겹치는 부분이 없으므로 데이터 배선의 단선이 줄어 수율이 높다. 하지만, 화소의 전하를 기준으로 볼 때 완전한 도트-인버젼(dot-inversion), 컬럼 인버젼(column-inversion) 등이 구현되지 아니므로 상대적으로 화질이 떨어진다는 단점이 있다.
반대로, 축적용량방식은 커패시터용 배선을 별도로 형성하기 때문에 개구율은 낮아지지만, 화질이 선명해진다는 장점이 있다. 따라서, 개구율의 문제만 해소된다면 영상표시소자에 있어서는, 축적용량방식이 더욱 적합할 것이다.
이하, 첨부된 도면을 참조하여 종래 기술의 액정표시장치용 어레이기판을 설명하면 다음과 같다.
도 1a는 종래 기술에 의한 액정표시소자의 평면도이고, 도 1b는 도1a의 A-A'절단면을 나타낸 단면도이며, 도 2는 화소에 대한 등가회로도이다.
도 1a 및 1b에서와 같이, 축적용량방식에 의한 스토리지 커패시터를 포함하는 액정표시소자는 서로 교차하여 화소영역을 정의하는 게이트 배선 및 데이터 배선과, 상기 두 배선의 교차 지점에 형성된 스위칭 소자와, 상기 스위칭 소자에 연결되어 화소영역 내에 형성되는 화소전극과, 상기 화소영역의 소정 부위에서 상기 게이트 배선과 평행하도록 형성된 스토리지 커패시터를 포함하는 어레이 기판을 구성요소로 한다.
제조방법을 통해 상세히 살펴보면, 우선, 기판(10) 전면에 알루미늄(Al) 또는 Al합금 등의 도전물질을 증착하고 사진식각(photolithography) 방법으로 패터닝하여 게이트 배선(11), 게이트 전극(11a) 및 상기 게이트 배선(11)에 평행하는 커패시터 하부전극(11c)을 형성한다.
이 때, 스토리지 커패시터의 용량을 크게 하기 위해서는 상기 커패시터 하부전극(11c)의 면적을 크게 한다.

그리고, 상기 게이트 배선(11)을 포함한 전면에 무기절연막을 증착하여 게이트 절연막(12)을 형성하고, 상기 게이트 전극(11a) 상부의 게이트 절연막(12)에 독립된 섬모양의 반도체층(13)을 형성한다.

계속하여, 반도체층(13)을 포함한 전면에 Al 또는 Al합금 등의 도전물질을 증착하고 사진식각방법으로 패터닝하여 상기 게이트 배선(11)에 교차하는 데이터 배선(14)과, 상기 반도체층(13)의 양 끝에 위치하는 소스/드레인 전극(14a/14b)) 과, 상기 커패시터 하부전극(11c)에 대향하는 커패시터 상부전극(14c)을 동시에 형성한다.

이 때, 상기 게이트 배선(11) 및 데이터 배선(14)은 서로 교차하여 화소영역을 정의하고, 상기 게이트 전극(11a), 게이트 절연막(12), 반도체층(13) 및 소스/드레인 전극(14a/14b)은 상기 두 배선의 교차부위에 형성되어 스위칭 소자를 구성한다. 상기 스위칭 소자는 반도체층으로 비정질실리콘을 재료로 하는 비정질 박막트랜지스터(a-Si TFT)가 주류를 이룬다.

그리고, 상기 커패시터 하부전극(11c), 게이트 절연막(12), 커패시터 상부전극(14c)은 스토리지 커패시터를 구성하여 액정에 충전된 전하를 유지시켜준다.

즉, 도 2에서와 같이 게이트 전극(G)과 소스/드레인 전극(S/D)이 겹치는 부분에서 기생 용량(capacitance)인 Cgs가 발생하는데, 이 기생 용량은 액정에 인가되는 교류전압에 대하여 직류 전압 오프셋(voltage offset), 즉 △V를 유발시킨다. 이러한 직류 전압 오프셋은 액정표시소자에 있어서, 화면의 깜빡임(flicker), 이미지 고착(image sticking), 화면 밝기의 불균일성 등의 좋지 않은 효과를 일으키므로, 스토리지 커패시터를 설계하여 △V의 변화를 줄인다.

특히, 커패시터가 가지는 용량을 증가시키면 화질이 상당히 향상되는데, 이는 커패시터 상,하부 전극의 면적을 크게 하면 된다. 그러나, 커패시터의 전극의 면적이 커질수록 개구율이 저하되므로 커패시터의 용량을 증가시키는 데에는 한계가 있다.

참고로, 도 2에서 설명하지 않은 D.L은 신호전압이 인가되는 데이터 배선이 고, G.L은 주사신호가 인가되는 게이트 배선이며, Clc는 화소전극과 공통전극(Vcom) 사이에 있는 액정에 의한 커패시턴스이고, Cst는 커패시터 상부전극과 하부전극(Vst) 사이에 형성된 스토리지 커패시턴스이다.

계속하여, 상기 데이터 배선(14)을 포함한 전면에 소정 두께의 BCB(Benzo-cyclo Butene)를 증착하여 보호막(15)을 형성하고, 상기 보호막(15)을 선택적으로 제거하여 드레인 전극(14b)의 일부가 노출되는 제 1 콘택홀(17)과 커패시터 상부전극(14c)의 일부가 노출되는 제 2 콘택홀(18)을 형성한다.

이어서, 상기 제 1 ,제 2 콘택홀(17,18)을 통하여 상기 드레인 전극(14b) 및 커패시터 상부전극(14c)과 연결되는 ITO 재질의 화소전극을 형성한다.

마지막으로, 도시하지는 않았지만 이상의 패턴들이 형성된 어레이 기판에 블랙매트릭스와 R,G,B(red, green, blue)의 칼라필터층과 ITO 재질의 공통전극을 형성한 컬러필터기판을 대향합착하고, 그 사이의 수 μm의 공간에 액정을 주입함으로써 액정표시소자를 완성한다.

발명이 이루고자 하는 기술적 과제

그러나, 상기와 같은 종래의 액정표시장치용 어레이기판은 다음과 같은 문제점이 있다.

첫째, 스토리지 커패시터의 용량은 커패시터를 구성하는 전극의 면적에 의해 결정되는데, 커패시터가 차지하는 영역이 증가할수록 개구율이 크게 저하된다.

그러므로, 같은 휘도를 표시하기 위하여 더 밝은 백라이트를 씀에 따라 소비전력이 증가되는 문제가 있다.

둘째, 최근의 고정세 경향에 따라 화소의 크기가 작아지는데, 그로 인해 커패시터의 용량이 작아져 액정의 전압 강하(voltage drop)가 현저해지고, 스위칭 소자의 오프-커런트(off-current)에 대한 홀딩비(holding ratio)가 감소되는 등 소자의 구동특성이 저하된다.

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 투명한 도전물질을 이용하여 대용량의 스토리지 커패시터를 형성함으로써 화상품질을 향상시키고자 하는 액정표시장치용 어레이기판을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 액정표시소자용 어레이 기판은 액정표시장치용 어레이 기판에 있어서, 상기 기판 상에 형성된 게이트배선과 상기 게이트 배선에서 분기된 게이트전극과, 상기 게이트배선과 같은 재질로 동시에 형성되고 게이트배선과 평행하게 배치된 불투명 금속으로 형성된 공통배선과, 상기 공통배선 위에 투명한 전도성 물질로 이루어진 스토리지 커패시터의 제1전극과, 상기 게이트배선, 게이트전극 및 스토리지 커패시터의 제1전극을 덮는 게이트 절연막과, 상기 게이트 절연막 위에 상기 게이트 전극과 중첩되도록 형성된 반도체층과, 상기 반도체층 위에서 서로 이격을 갖고 배치된 소스전극 및 드레인 전극과, 상기 소스 전극과 연결되며 상기 게이트 배선과 서로 수직하게 배치되는 데이터 배선과, 상기 데이터 배선, 소스/드레인 전극과 게이트 절연막 위에 형성된 절연층과, 상기 드레인 전극의 일부가 노출되도록 상기 절연층을 제거하여 형성된 제1콘택홀과, 상기 절연층 상부에 상기 제1콘택홀을 통하여 드레인 전극과 연결된 화소 전극을 포함하여 구성되는 것을 특징으로 한다.

이 때, 상기 광면적의 스토리지 커패시터는 투명한 도전물질을 재료로 형성하므로 개구율이 저하될 염려가 없을 뿐만 아니라, 대용량의 축적용량을 가짐으로써 고정세의 액정표시소자에 유리하다.

이하, 첨부된 도면을 참조하여 본 발명에 의한 액정표시장치용 어레이기판을 실시예별로 상세히 설명하면 다음과 같다.

제 1 실시예

도 3a 및 도 3b는 본 발명의 제 1 실시예에 의한 액정표시소자의 평면도 및 그에 따른 단면도이다.

제 1 실시예에서는 화소영역의 소정 부위에 형성된 투명재질의 면적이 넓은 커패시터 하부전극과 화소전극의 일부 영역으로써 이루어지는 스토리지 커패시터를 포함하는 액정표시소자에 관한 것으로, 상기 커패시터 하부전극은 저저항의 커패시터 보조전극과 연결되는 것을 특징으로 한다.

이 때, 커패시터 보조전극을 더 설계하는 이유는 커패시터의 하부전극의 재질인 ITO의 저항이 매우 크기 때문에 저저항의 금속물질로 형성된 커패시터 보조전극을 통해서 전압을 전달하기 위한 것이다.

도 3a 및 3b를 참고로, 액정표시소자의 제조방법을 살펴보면 먼저, 기판(20) 전면에 Al, Cu, W, Mo, Ti, Al 합금 등의 저저항의 금속을 스퍼터링(sputtering) 방법으로 증착하고 사진식각(photolithography) 방법으로 패터닝하여 게이트 배선(21)과, 상기 게이트 배선(21)에서 분기하는 게이트 전극(21a)과, 상기 게이트 배선(21)에 평행하는 라인 형태로 커패시터 보조전극(21c)을 형성한다. 이 때, 상기 게이트 배선용 물질은 불투명하므로, 커패시터 보조전극(21c)을 최대한 작게 형성하는 것이 소자의 개구율 향상에 유리하다.

다음, 상기 게이트 배선(21)을 포함한 전면에 ITO 등의 투명한 도전물질을 증착하고 패터닝하여 상기 커패시터 보조전극(21c)을 감싸는 커패시터 하부전극(29)을 형성한다. 이 때, 투명한 물질로 형성된 커패시터 하부전극(29)은 스토리지 커패시터의 용량을 높이기 위해 다소 넓은 면적으로 형성하되, 데이터 배선과 겹치는 부분에서는 데이터 배선과의 기생용량의 발생을 방지하기 위해 최소한의 면적으로 형성한다.

한편, 상기 커패시터 하부전극(29)은 도면에서와 같이 커패시터 보조전극(21c)을 따라서 라인 형태로 형성하여도 되고, 저저항을 유지하기 위해 섬 모양의 독립적인 형태로 형성하여도 된다.

다음, 상기 커패시터 하부전극(29)을 포함한 전면에 실리콘질화물(SiNx) 또는 실리콘산화물(SiOx) 등의 무기절연막을 스퍼터링방법으로 적층하여 게이트 절연막(22)을 형성하고, 상기 게이트 전극(21a) 상부의 게이트 절연막(22)에 비정질실리콘을 증착하여 반도체층(23)을 형성한다.

이어서, 상기 반도체층(23)을 포함한 전면에 Al, Cu, W, Mo, Ti, Al 합금 등의 저저항의 금속을 증착하고 사진식각공정으로 패터닝하여 상기 게이트 배선(21)과 교차하는 데이터 배선(24)과, 상기 데이터 배선(24)에서 분기하는 소스/드레인 전극(24a/24b)을 형성한다.

여기서, 서로 수직 교차하는 상기 게이트 배선(21)과 데이터 배선(24)은 복수의 화소영역을 정의하고, 상기 두 배선의 교차지점에 형성된 게이트 전극(21a), 게이트 절연막(22), 반도체층(23), 소스/드레인 전극(24a/24b)은 박막트랜지스터를 이룬다.

다음, 상기 데이터 배선(24)을 포함한 전면에 BCB, 아크릴 수지 등의 유기절연막 또는 실리콘산화물, 실리콘질화물 등의 무기절연막을 소정 두께로 증착하여 보호막(25)을 형성하고, 상기 보호막(25)을 선택적으로 제거하여 드레인 전극(24b)이 노출되는 콘택홀(27)을 형성한 뒤, 상기 콘택홀(27)을 통해 드레인 전극(24b)에 연결되는 ITO(Indium Tin Oxide) 재질의 화소전극(26)을 형성한다.

이 때, 상기 커패시터 하부전극(29)에 대응하는 화소전극(26)의 일부는 커패시터 상부전극으로써 넓은 면적의 커패시터 하부전극(29)과 더불어 대용량의 스토리지 커패시터를 이룬다.

이와같이, 투명한 스토리지 커패시터의 전극을 큰 면적으로 하고 불투명한 커패시터 보조전극을 최소한의 면적으로 함으로써 저항은 작으면서 축적 용량은 큰 스토리지 커패시터를 얻는다.

<u>제 2 실시예</u>

도 4a 내지 도 4c는 본 발명의 제 2 실시예에 의한 액정표시소자의 평면도 및 그에 따른 단면도이다.

제 2 실시예는 투명 재질의 면적이 넓은 커패시터 하부전극과 화소전극의 일부영역으로써 이루어지는 광면적의 스토리지 커패시터를 포함하는 액정표시소자에 관한 것이다. 이 때, 상기 제 1 실시예와 달리 불투명한 금속물질의 커패시터 보조전극을 별도로 형성하지 않음으로써 개구율을 최대로 하는 것을 특징으로 한다.

도 4a 및 도 4b를 참고로, 액정표시소자의 제조방법을 살펴보면 먼저, 기판(30) 전면에 저저항의 금속을 스퍼터링(sputtering) 방법으로 증착하고 사진식각(photolithography) 방법으로 패터닝하여 게이트 배선(31)과, 상기 게이트 배선(31)에서 분기하는 게이트 전극(31a)을 형성한다.

다음, 상기 게이트 배선(31)과 게이트 전극(31a)를 포함한 전면에 실리콘질화물(SiNx) 또는 실리콘산화물(SiOx) 등의 무기절연막을 스퍼터링방법으로 적층하여 게이트 절연막(32)을 형성하고, 상기 게이트 전극(31a) 상부의 게이트 절연막(32)에 순수 비정질실리콘과 불순물이 첨가된 비정질실리콘을 연속 증착하여 반도체층(33)을 형성한다.

이어서, 상기 반도체층(33)을 포함한 전면에 저저항의 금속을 증착하고 사진식각공정으로 패터닝하여 상기 게이트 배선(31)과 교차하는 데이터 배선(34)과, 상기 데이터 배선(34)에서 분기하는 소스/드레인 전극(34a/34b)을 형성한다.

여기서, 서로 수직 교차하는 상기 게이트 배선(31)과 데이터 배선(34)은 복수의 화소영역을 정의하고, 상기 두 배선의 교차지점에 형성된 게이트 전극(31a), 게이트 절연막(32), 반도체층(33), 소스/드레인 전극(34a/34b)은 박막트랜지스터를 이룬다.

다음, 상기 데이터 배선(34)을 포함한 전면에 실리콘질화물 등을 도포하여 상기 데이터 배선층과 이후 형성될 커패시터 하부전극(39)을 절연시키는 절연막(38)을 형성하고, 상기 절연막(38) 상의 소정 부위에 ITO재질의 커패시터 하부전극(39)을 형성한다.

이어서, 상기 커패시터 하부전극(39), 데이터 배선(34) 및 소스/드레인 전극(34a/34b)을 포함한 전면에 BCB, 아크릴 수지, 실리콘산화물 또는 실리콘질화물을 소정 두께로 증착하여 보호막(35)을 형성하고, 상기 보호막(35)을 선택적으로 제거하여 드레인 전극(34b)이 노출되는 콘택홀(37)을 형성한 뒤, 상기 콘택홀(37)을 통해 드레인 전극에 연결되는 ITO(Indium Tin Oxide) 재질의 화소전극(36)을 형성한다.

이 때, 상기 커패시터 하부전극(39)에 대향하는 화소전극(36)의 일부영역은 커패시터 상부전극으로써 넓은 면적의 커패시터 하부전극(39)과 더불어 스토리지 커패시터를 이룬다.

한편, 상기에서와 같이 데이터 배선층을 형성한 후, 커패시터 하부전극(39)을 형성하는 이외에, 도 4c에서와 같이 게이트 배선층을 형성한 후, 기판(30) 상면에 커패시터 하부전극(39)을 형성하여도 된다. 다만, 이 때의 커패시터 전극 사이의 절연막은 게이트 절연막(32)과 보호막(35)이 된다.

제 3 실시예

도 5a 및 도 5b는 본 발명의 제 3 실시예에 의한 액정표시소자의 박막트랜지스터 어레이 기판의 평면도 및 그에 따른 단면도이다.

제 3 실시예에서는 얇은 두께의 절연막을 사이에 두고 넓은 면적으로 형성된 커패시터 상,하부 전극을 가지는 스토리지 커패시터를 포함하는 액정표시소자에 관 한 것으로, 상기 커패시터 하부전극은 저저항의 커패시터 보조전극과 연결되어 전압을 전달받고, 상기 커패시터 상부전극은 화소전극과 연결되어 전압을 전달받는 것을 특징으로 한다.

이 때, ITO재질의 커패시터 하부전극은 저항이 매우 크기 때문에 전압이 전달되는 시간이 지체된다. 따라서, ITO 커패시터 하부전극에 저저항의 금속물질을 재질로 하는 커패시터 보조전극을 연결시켜 전압을 전달한다.

도 5a 및 5b를 참고로, 액정표시소자의 제조방법을 살펴보면 먼저, 기판(50) 전면에 저저항의 금속을 스퍼터링(sputtering) 방법으로 증착하고 사진식각(photolithography) 방법으로 패터닝하여 게이트 배선(51)과, 상기 게이트 배선(51)에서 분기하는 게이트 전극(51a)과, 상기 게이트 배선(51)에 평행하는 라인 형태의 커패시터 보조전극(51c)을 형성한다. 이 때, 상기 게이트 배선용 물질은 불투명하므로, 커패시터 보조전극(51c)을 최소한의 면적으로 형성하여 개구율이 저하되는 것을 방지한다.

다음, 상기 커패시터 보조전극(51c)을 포함한 소정 영역에 커패시터 하부전극(59)을 형성한다. 이 때, 투명한 도전물질로 형성된 커패시터 하부전극(59)은 스토리지 커패시터의 용량을 높이기 위해 다소 넓은 면적으로 형성하되, 데이터 배선과 겹치는 부분에서는 기생용량의 발생을 방지하기 위해 최소한의 면적으로 형성한다.

그리고, 상기 커패시터 하부전극(59)은 도면에서와 같이 커패시터 보조전극(51c)을 따라서 라인 형태로 형성하여도 되고, 저저항을 유지하기 위해 커 패시터 보조전극(51c)과 연결시키면서 섬 모양의 독립적인 형태로 형성하여도 된다.

다음, 상기 커패시터 하부전극(59)을 포함한 전면에 실리콘질화물(SiNx) 또는 실리콘산화물(SiOx) 등의 무기절연막을 스퍼터링방법으로 적층하여 게이트 절연막(52)을 형성하고, 상기 게이트 전극(51a) 상부의 게이트 절연막(52)에 비정질실리콘을 증착하여 반도체층(53)을 형성한다.

이어서, 상기 반도체층(53)을 포함한 전면에 저저항의 금속을 증착하고 사진식각공정으로 패터닝하여 상기 게이트 배선(51)과 교차하는 데이터 배선(54)과, 상기 데이터 배선(54)에서 분기되어 상기 반도체층(53) 상부에 위치하는 소스전극(54a)과, 반도체층(53) 위에서 상기 소스전극(54a)과 이격하여 형성된 드레인 전극(54b)을 형성한다.

다음, 상기 절연막(52)을 포함한 전면에 ITO등의 투명한 도전물질을 증착한 후 패터닝하여 상기 커패시터 하부전극(59a)에 대향하는 커패시터 상부전극(59b)을 형성한다.

계속하여. 상기 커패시터 상부전극(59b)을 포함한 전면에 BCB, 아크릴 수지 등의 유기절연막 또는 실리콘산화물, 실리콘질화물 등의 무기절연막을 소정 두께로 증착하여 보호막(55)을 형성하고, 상기 보호막(55)을 선택적으로 제거하여 드레인 전극(54b)이 노출되는 제 1 콘택홀(57)과 커패시터 상부전극(59b)이 노출되는 제 2 콘택홀(58)을 형성한 뒤, 상기 제 1 ,제 2 콘택홀(57,58)을 통해 드레인 전극(54b) 및 커패시터 상부전극(59b)에 연결되는 ITO(Indium Tin Oxide) 재질의 화소전극(56)을 형성한다.

이 때, 상기 커패시터 보조전극(51c)에 연결되는 넓은 면적의 커패시터 하부전극(59a)과 상기 화소전극(56)에 연결되는 넓은 면적의 커패시터 상부전극(59b)과, 상기 커패시터 상,하부전극(59a,59b) 사이에 형성된 얇은 두께의 게이트 절연막(52)이 스토리지 커패시터를 이룬다.

이와같이, 투명한 스토리지 커패시터의 전극을 큰 면적으로 하고 불투명한 커패시터 보조전극을 최소한의 면적으로 함으로써 저항은 작으면서 축적 용량은 큰 스토리지 커패시터를 얻을 수 있다. 또한, 상기의 스토리지 커패시터 전극 사이에 절연막이 얇기 때문에 보다 큰 충전용량을 확보할 수 있다.

제 4 실시예

도 6a 및 도 6b는 본 발명의 제 4 실시예에 의한 액정표시소자의 평면도 및 그에 따른 단면도이다.

제 4 실시예에서는 얇은 두께의 절연막을 사이에 두고 넓은 면적으로 형성된 커패시터 상,하부 전극을 가지는 스토리지 커패시터를 포함하는 액정표시소자에 관한 것으로, 커패시터 상, 하부전극 사이의 절연층의 두께가 얇아 큰 축적용량을 얻고 또한, 상기 제 3 실시예와 달리 불투명한 금속물질의 커패시터 보조전극을 별도로 형성하지 않음으로써 개구율을 최대로 하는 것을 특징으로 한다.

이 때, 커패시터 상부전극은 화소전극과 연결된다.

도 6a 도 6b를 참고로, 액정표시소자의 제조방법을 살펴보면 먼저, 기판(60) 전면에 저저항의 금속을 증착하고 패터닝하여 게이트 배선(61)과, 상기 게이트 배 선(61)에서 분기하는 게이트 전극(61a)을 형성한다.

다음, 상기 게이트 배선(61)을 포함한 전면에 ITO 등의 투명한 도전물질을 증착하고 패터닝하여 커패시터 하부전극(69a)을 형성한다. 이 때, 투명한 물질로 형성된 커패시터 하부전극(69a)은 스토리지 커패시터의 용량을 높이기 위해 다소 넓은 면적으로 형성하되, 데이터 배선과 겹치는 부분에서는 데이터 배선과의 기생용량 발생을 방지하기 위해 최소한의 면적으로 형성한다.

다음, 상기 커패시터 하부전극(69a)을 포함한 전면에 실리콘질화물(SiNx) 또는 실리콘산화물(SiOx) 등의 무기절연막을 스퍼터링방법으로 적층하여 게이트 절연막(62)을 형성하고, 상기 게이트 전극(61a) 상부의 게이트 절연막(62)에 비정질실리콘을 증착하여 반도체층(63)을 형성한다.

이어서, 상기 반도체층(63)을 포함한 전면에 저저항의 금속을 증착하고 패터닝하여 상기 게이트 배선(61)과 교차하는 데이터 배선(64)과, 상기 데이터 배선(64)에서 분기하여 상기 반도체층(63)에 위치하는 소스 전극(64a)과 반도체층

위에서 일정 간격 이격하여 드레인 전극(64b)을 형성한다.

다음, 상기 절연막(49)을 포함한 전면에 ITO 등의 투명한 도전물질을 증착하고 패터닝하여 상기 커패시터 하부전극(69a)에 대향하는 커패시터 상부전극(69b)을 형성한다. 이 때, 스토리지 커패시터의 용량을 높이기 위해 상기 커패시터 상부전극(69b)은 커패시터 하부전극(69a)과 거의 같은 크기로 형성한다.

이어서, 상기 커패시터 상부전극(69b)을 포함한 전면에 BCB, 아크릴 수지, 실리콘산화물 또는 실리콘질화물을 소정 두께로 증착하여 보호막(65)을 형성하고, 상기 보호막(65)을 선택적으로 제거하여 드레인 전극(64b)이 노출되는 제 1 콘택홀(67)과 커패시터 상부전극(69b)이 노출되는 제 2 콘택홀(68)을 형성한 뒤, 상기 제 1 ,제 2 콘택홀(67,68)을 통해 드레인 전극(64b) 및 커패시터 상부전극(69b)에 연결되는 ITO(Indium Tin Oxide) 재질의 화소전극(66)을 형성한다.

이 때, 서로 대향하는 넓은 면적의 커패시터 상,하부전극(69a,69b)과 그 사이에 형성된 얇은 두께의 게이트 절연막(62)이 대용량의 스토리지 커패시터를 이룬다.

이와같이, 투명한 스토리지 커패시터의 전극을 큰 면적으로 하고 스토리지 커패시터 전극 사이의 절연막을 얇게 함으로써 큰 충전용량을 확보할 수 있다.

발명의 효과

상기와 같은 본 발명의 액정표시장치용 어레이기판은 다음과 같은 효과가 있다.

첫째, 투명한 도전물질을 이용하여 광면적의 커패시터 전극을 형성함으로써 대용량의 스토리지 커패시터를 얻는다.

따라서, 개구율을 떨어뜨리지 않으면서 화상품질을 향상시킬 수 있다.

둘째, 고정세 경향에 의해 단위 화소의 크기가 작아지는 추세인데, 대용량의 스토리지 커패시터를 형성함으로써 액정의 전압 강하를 억제하고 스위칭 소자의 오프-커런트에 따른 홀딩비를 향상시킨다.

따라서, 소자의 구동특성이 향상되고, 고정세의 액정표시소자의 신뢰도가 높 아진다.

(57) 청구의 범위

청구항 1.

액정표시장치용 어레이 기판에 있어서,
상기 기판 상에 형성된 게이트배선과 상기 게이트 배선에서 분기된 게이트전극;
상기 게이트배선과 같은 재질로 동시에 형성되고 게이트배선과 평행하게 배치된 불투명 금속으로 형성된 공통배선;
상기 공통배선 위에 투명한 전도성 물질로 이루어진 스토리지 커패시터의 제1전극;
상기 게이트배선, 게이트전극 및 스토리지 커패시터의 제1전극을 덮는 게이트 절연막;
상기 게이트 절연막 위에 상기 게이트 전극과 중첩되도록 형성된 반도체층;
상기 반도체층 위에서 서로 이격을 갖고 배치된 소스전극 및 드레인 전극;
상기 드레인 전극과 연결되며 상기 게이트 배선과 서로 수직하게 배치되는 데이터 배선;
상기 데이터 배선, 소스/드레인 전극과 게이트 절연막 위에 형성된 절연층;
상기 드레인 전극의 일부가 노출되도록 상기 절연층을 제거하여 형성된 제1콘택홀;
상기 절연층 상부에 상기 제1콘택홀을 통하여 드레인 전극과 연결된 화소전극을 포함하여 구성되는 것을 특징으로 하는 액정표시장치용 어레이기판.

청구항 2.

제 1 항에 있어서, 상기 절연층은 실리콘질화물, 실리콘산화물, BCB 또는 아크릴 수지 중 어느 하나임을 특징으로 하는 액정표시장치용 어레이기판.

청구항 3.

제 1 항에 있어서, 상기 소스/드레인 전극과 동일층에 형성되며, 상기 스토리지 커패시터의 제1전극과 일부 중첩되도록 화소내에 배치된 투명 전도성 물질로 이루어진 스토리지 커패시터의 제2전극과,

상기 화소전극과 전기적으로 접촉하도록 스토리지 커패시터의 제2전극의 일부를 노출하는 제 2 콘택홀을 상기 절연층에 추가로 구비함을 특징으로 하는 액정표시장치용 어레이기판.

청구항 4.

제3항에 있어서, 상기 스토리지 커패시터의 제1전극과 제2전극은 인듐틴옥사이드(ITO) 또는 인듐틴징크옥사이드(ITZO)임을 특징으로 하는 액정표시장치용 어레이기판.

청구항 5.

액정표시장치용 어레이기판에 있어서,
기판 상에 형성된 게이트배선과 상기 게이트 배선에서 분기된 게이트전극;
상기 게이트 배선과 평행하게 배치된 투명한 전도성 물질로 이루어진 스토리지 커패시터 배선;
상기 게이트 배선, 게이트 전극 및 스토리지 커패시터 배선을 덮는 게이트 절연막;
상기 게이트 절연막 위에 게이트 전극과 중첩되도록 형성된 반도체층;
상기 반도체층 위에서 서로 이격을 갖고 배치된 소스 전극과 드레인전극;
상기 드레인 전극과 연결되며 상기 게이트 배선과 서로 수직하게 배치되어 형성되는 데이터 배선;
상기 데이터 배선, 소스/드레인 전극 및 게이트 절연막 위에 형성된 절연층;

상기 드레인 전극의 일부가 노출되도록 상기 절연층을 제거하여 형성된 제1콘택홀;

상기 절연층 상부에서 상기 제1콘택홀을 통하여 상기 드레인 전극과 연결된 화소전극을 포함하여 구성되는 것을 특징으로 하는 액정표시장치용 어레이기판.

청구항 6.

제 5 항에 있어서, 상기 절연층은 실리콘질화물, 실리콘산화물, BCB 또는 아크릴 수지 중 하나임을 특징으로 하는 액정표시장치용 어레이기판.

청구항 7.

제 5 항에 있어서, 상기 소스 및 드레인 전극과 동일층에 형성되며, 상기 스토리지 커패시터 배선과 일부 중첩되도록 화소내에 배치된 투명 전도성 물질로 이루어진 스토리지 커패시터의 전극과,

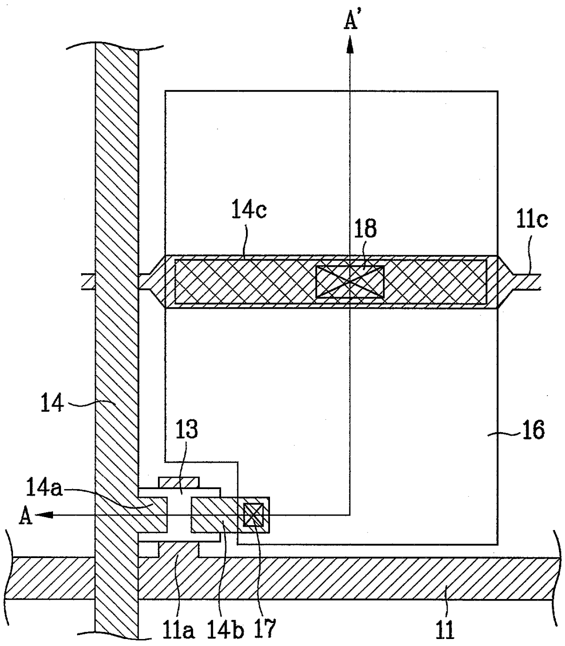
상기 화소전극과 전기적으로 접촉하도록 스토리지 커패시터 전극의 일부를 노출하는 제2콘택홀을 상기 절연층에 추가로 구비함을 특징으로 하는 액정표시장치용 어레이기판.

청구항 8.

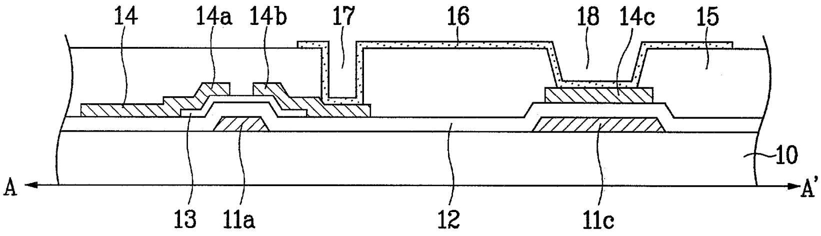
제 7 항에 있어서, 상기 스토리지 커패시터 배선과 스토리지 커패시터 전극은 인듐틴옥사이드(ITO) 또는 인듐틴징크옥사이드(ITZO)임을 특징으로 하는 액정표시장치용 어레이기판.

도면

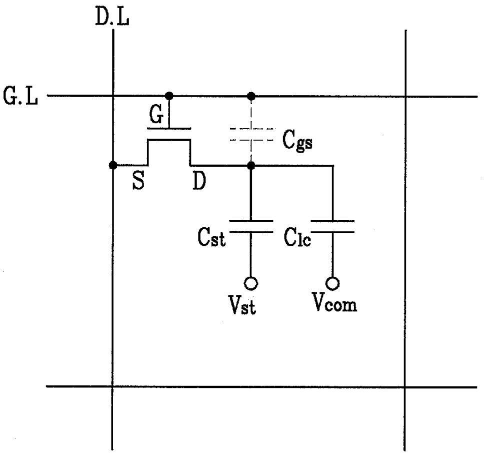
도면1a



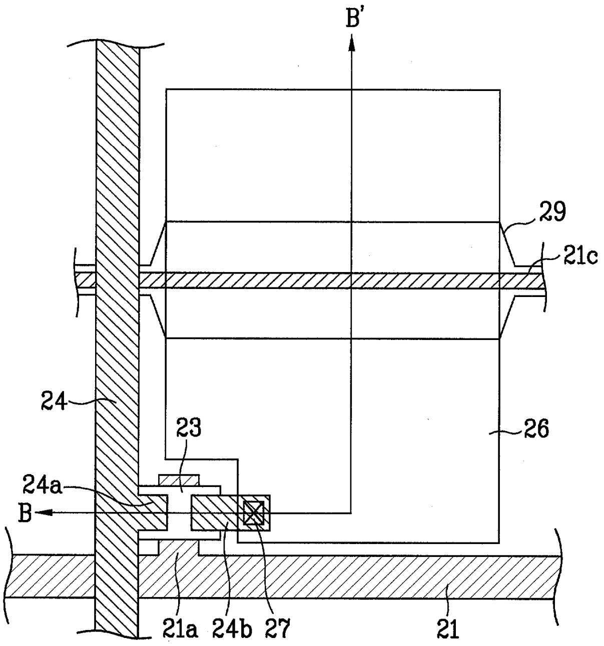
도면1b



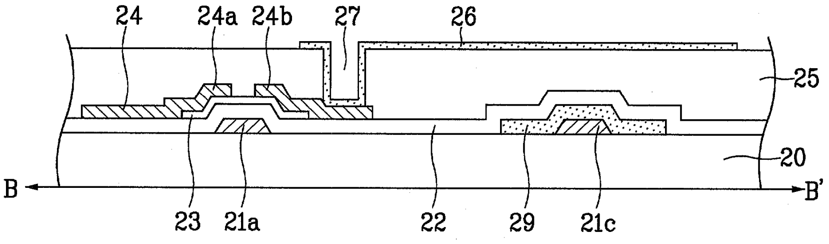
도면2



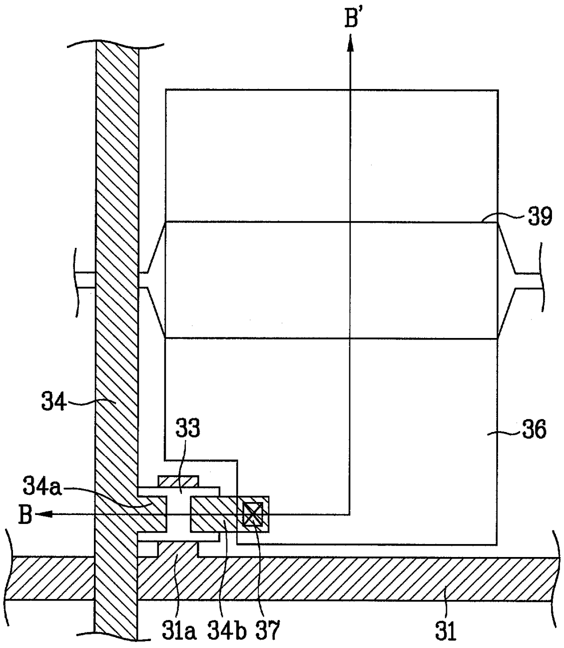
도면3a



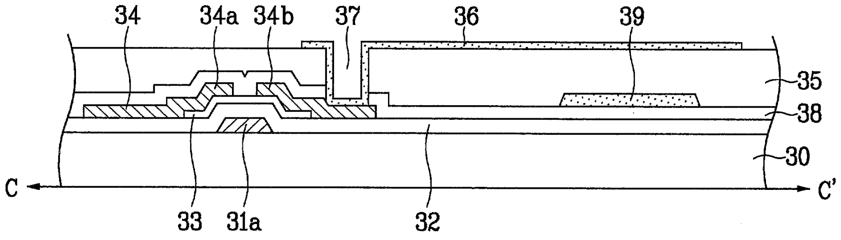
도면3b



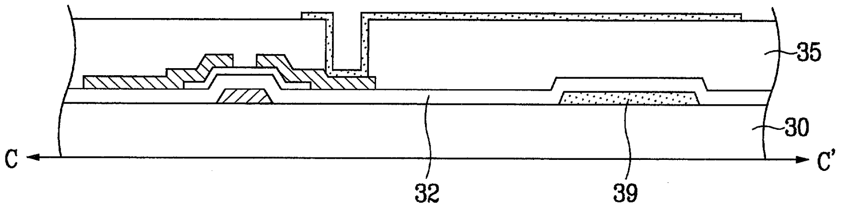
도면4a



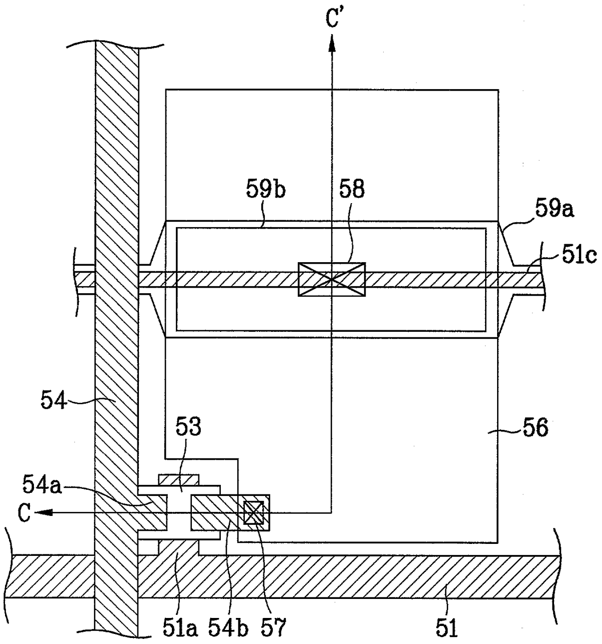
도면4b



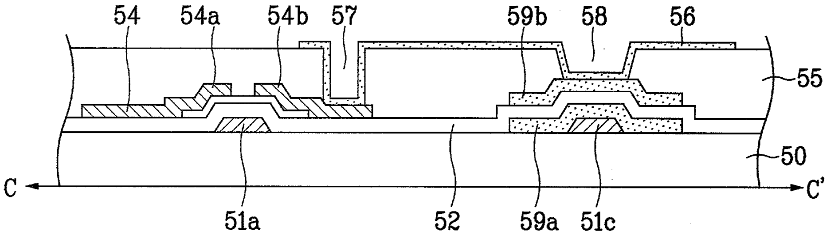
도면4c



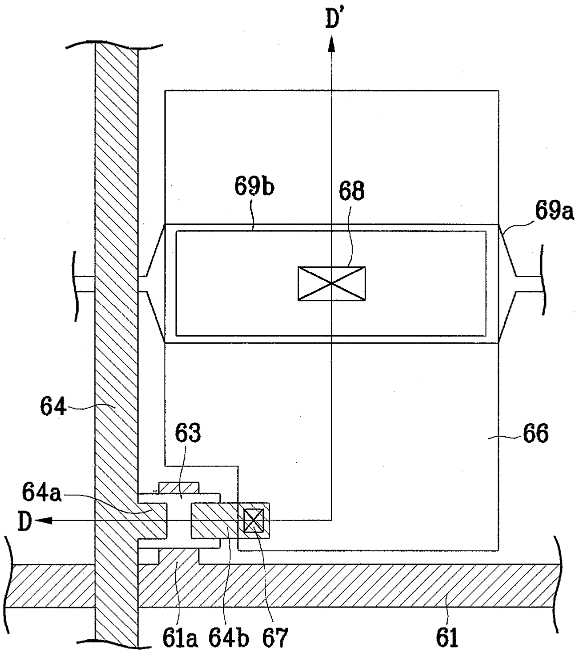
도면5a



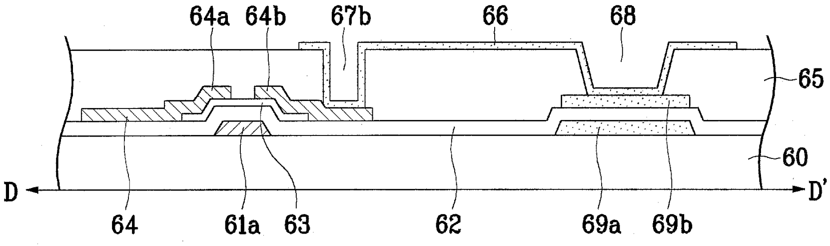
도면5b



도면6a



도면6b



专利名称(译)	一种用于液晶显示器的阵列基板		
公开(公告)号	KR100437825B1	公开(公告)日	2004-06-26
申请号	KR1020010040463	申请日	2001-07-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM IKSOO 김익수 CHAE GEESUNG 채기성		
发明人	김익수 채기성		
IPC分类号	G02F1/1362 G02F1/133		
CPC分类号	G02F1/136213 G02F1/136227		
代理人(译)	金勇 新昌		
其他公开文献	KR1020030004782A		
外部链接	Espacenet		

摘要(译)

一种液晶显示装置的阵列基板，其中通过提供大容量的存储电容器而在不降低孔径比的情况下改善了图像质量。液晶显示装置的阵列基板包括形成在阵列基板上的栅极线和从栅极线分叉的栅极电极。由与不透明金属的栅极线基本相同的材料构成的公共线平行于栅极线布置。在公共线上形成由透明导电材料构成的存储电容器的第一电极。栅极绝缘膜覆盖存储电容器的栅极线，栅电极和第一电极。形成半导体层以与栅极绝缘膜上的栅电极重叠。源电极和漏电极以恒定间隔布置在半导体层上。数据线连接到源电极并垂直于栅极线布置。在数据线，源/漏电极和栅极绝缘膜上形成绝缘层。通过去除绝缘层形成第一接触孔，以暴露漏电极的一部分。像素电极通过绝缘层上方的第一接触孔连接到漏电极。