

특허청구의 범위

청구항 1

기관과;

상기 기관 상의 일 방향으로 구성된 게이트 배선과;

상기 게이트 배선과 평행하게 이격 구성된 제 1 및 제 2 공통 배선과;

상기 게이트 배선과 수직 교차하여 화소 영역을 정의하는 데이터 배선과;

상기 게이트 및 데이터 배선의 교차지점에 구성된 박막트랜지스터와;

상기 박막트랜지스터와 접촉되고, 상기 제 2 공통 배선과 중첩된 상부에 대응하여 다수의 제 1 함몰부를 포함하는 연장부와, 상기 연장부에서 수직 분기된 다수의 수직부를 포함하는 화소 전극과;

상기 제 1 공통 배선과 접촉되고, 상기 제 1 공통 배선과 중첩된 상부에 대응하여 다수의 제 2 함몰부를 포함하는 연장부와, 상기 연장부에서 수직 분기된 다수의 수직부를 포함하는 공통 전극

을 포함하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 2

제 1 항에 있어서,

상기 제 1 및 제 2 함몰부는 상기 화소 전극과 공통 전극을 형성하는 단계에 마스크로 패터닝된 빈 공간인 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 3

제 2 항에 있어서,

상기 제 1 및 제 2 함몰부는 직사각형을 포함하는 다각형으로 설계된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 4

제 1 항에 있어서,

상기 화소 전극과 공통 전극은 동일층 동일 물질로 형성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 5

제 4 항에 있어서,

상기 동일 물질은 인듐-틴-옥사이드 또는 인듐-징크-옥사이드를 포함하는 투명한 도전성 금속 물질 그룹 중 선택된 하나인 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 6

제 1 항에 있어서,

상기 제 1 및 제 2 공통 배선은 공통 전압 발생부로부터 동일한 공통 전압을 인가받는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기관.

청구항 7

제 1 항에 있어서,

상기 제 2 공통 배선을 제 1 전극으로 하고, 상기 제 2 공통 배선과 중첩된 상부에 위치하는 상기 화소 전극 연장부를 제 2 전극으로 하며, 상기 제 1 및 제 2 전극의 중첩된 사이 공간에 개재된 절연막을 유전체층으로 하는 스토리지 커패시터가 구성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기관.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 액정표시장치에 관한 것으로, 보다 자세하게는 공통 전극과 화소 전극이 동일한 평면 상에 형성된 횡전계 방식 액정표시장치용 어레이 기판에서 개구율을 개선하는 것에 관한 것이다.

배경 기술

- <2> 일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- <3> 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- <4> 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동행렬 액정표시장치(Active Matrix LCD: AM-LCD)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- <5> 상기 액정표시장치는 공통 전극이 형성된 컬러필터 기판인 상부 기판과 화소 전극이 형성된 어레이 기판인 하부 기판으로 이루어지며, 상기 상부 및 하부 기판 사이에 충진된 액정으로 이루어진다.
- <6> 이러한 액정표시장치에서는 공통 전극과 화소 전극이 수직적으로 형성되고, 여기에 발생하는 상하의 수직적 전기장에 의해 액정을 구동하는 방식을 사용할 경우 투과율과 개구율 등의 특성이 우수한 장점은 있으나, 시야각 특성이 우수하지 못한 단점을 가지고 있다.
- <7> 따라서, 전술한 단점을 극복하기 위해 새로운 기술이 제안되고 있으며, 하기 기술될 액정표시장치는 횡전계에 의한 구동방법으로 시야각 특성이 우수한 장점을 갖고 있다.
- <8> 도 1은 종래에 따른 횡전계 방식 액정표시장치용 어레이 기판의 단위 화소를 나타낸 평면도이다.
- <9> 도시한 바와 같이, 기판(10) 상의 일 방향으로 게이트 배선(20)과, 상기 게이트 배선(20)과 수직 교차하여 화소 영역(P)을 정의하는 데이터 배선(30)이 구성된다. 상기 데이터 배선(30)은 적어도 한번의 굴절부를 갖는다.
- <10> 상기 게이트 배선(20)과 평행하게 이격된 상측과 하측에 대응하여 제 1 및 제 2 공통 배선(50a, 50b)이 각각 구성된다. 상기 제 1 및 제 2 공통 배선(50a, 50b)은 동일한 공통 전압을 인가받는다.
- <11> 상기 게이트 배선(20)과 데이터 배선(30)의 교차지점에는 박막트랜지스터(T)가 구성된다. 상기 박막트랜지스터(T)는 게이트 배선(20)에서 연장된 게이트 전극(25)과, 상기 게이트 전극(25)과 중첩된 상부에 구성된 반도체층(미도시)과, 상기 반도체층 상에 위치하고 상기 데이터 배선(30)에서 연장된 소스 전극(32)과, 상기 소스 전극(32)과 이격된 드레인 전극(34)을 포함한다.
- <12> 상기 반도체층은 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(40)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)을 포함한다.
- <13> 상기 드레인 전극(34)의 일부를 노출하는 드레인 콘택홀(CH1)을 통해 상기 드레인 전극(34)과 접촉된 화소 전극(70)이 화소 영역(P)에 대응하여 구성된다. 상기 화소 전극(70)은 드레인 전극(34)과 접촉된 연장부(70a)와, 상기 연장부(70a)에서 화소 영역(P)으로 수직 분기된 다수의 수직부(70b)를 포함한다.
- <14> 또한, 상기 제 1 공통 배선(50a)의 일부를 노출하는 공통 콘택홀(CMH1)을 통해 상기 제 1 공통 배선(50a)과 접촉된 공통 전극(80)이 구성된다. 상기 공통 전극(80)은 제 1 공통 배선(50a)과 접촉된 연장부(80a)와, 상기 연장부(80a)에서 화소 영역(P)으로 수직 분기된 다수의 수직부(80b)를 포함한다.
- <15> 상기 데이터 배선(30)과 평행하게 이격 배치되는 화소 전극 수직부(70b)와 공통 전극 수직부(80b)는 적어도 한번의 굴절부를 가지며, 화소 영역(P)에서 교대로 반복 배치된다.
- <16> 상기 제 2 공통 배선(50b)을 제 1 전극으로 하고, 상기 제 1 전극과 중첩된 화소 전극 연장부(70b)를 제 2 전극으로 하며, 상기 제 1 및 제 2 전극 간의 중첩된 사이 공간에 개재된 절연막을 유전체층으로 하는 스토리지 커패시터를 포함한다.

패시터(Cst)가 구성된다.

- <17> 이때, 상기 화소 전극 연장부(70b)는 스토리지 용량을 충분히 확보하기 위한 목적으로 직사각형으로 설계되는 것이 일반적이다.
- <18> 그러나, 전술한 구성은 화소 전극 연장부(70a)와 공통 전극 연장부(80b)에 인접한 화소 전극 수직부(70b)와 공통 전극 수직부(80) 간에 균일한 수평 전계가 이루어지지 않는 문제를 야기하고 있다.
- <19> 이에 대해서는 이하 첨부한 도면을 참조하여 상세히 설명하도록 한다.
- <20> 도 2는 스토리지 커패시터에 대응된 부분을 확대한 평면도이고, 도 3은 도 2의 III-III'선을 따라 절단하여 나타낸 단면도로, 컬러필터 기관과 어레이 기관이 대향 합착된 상태를 나타내고 있다. 이때, 드레인 전극과 드레인 콘택홀은 도시하지 않았으며, 스토리지 커패시터부를 일 예로 설명하도록 한다.
- <21> 도 2와 도 3에 도시한 바와 같이, 표시 영역(AA)과 비표시 영역(NAA)으로 각각 구분된 어레이 기관(10)과 컬러필터 기관(5)이 대향 합착하고 있으며, 상기 어레이 기관(10)과 컬러필터 기관(5)의 이격된 사이 공간에는 액정층(15)이 개재된다. 상기 어레이 기관(10)과 컬러필터 기관(5)과 액정층(15)을 포함하여 액정 패널(90)이라 한다.
- <22> 상기 어레이 기관(10)의 투명 기관(2) 상부 면에는 제 2 공통 배선(50b)과, 상기 제 2 공통 배선(50b)을 덮는 게이트 절연막(45) 및 보호막(55)과, 상기 보호막(55) 상의 화소 영역(P)에 대응하여 구성된 화소 전극 연장부 및 수직부(70a, 70b)와 공통 전극 수직부(80b)와, 상기 화소 전극 연장부 및 수직부(70a, 70b)와 공통 전극 수직부(80b)를 덮는 하부 배향막(19)이 차례로 위치한다.
- <23> 이때, 상기 제 2 공통 배선(50b)은 게이트 배선(도 1의 20)과 동일층 동일 물질로 구성된다.
- <24> 한편, 상기 컬러필터 기관(5)의 투명 기관(1) 하부 면의 비표시 영역(NAA)에 대응 구성된 블랙 매트릭스(12)와, 상기 블랙 매트릭스(12) 상의 컬러필터층(16)과, 상기 컬러필터층(16) 하부의 상부 배향막(18)이 차례로 위치한다.
- <25> 이때, 상기 화소 전극 수직부(70b)와 공통 전극 수직부(80b) 간의 수평 전계로 화소 전극 수직부(70b)와 공통 전극 수직부(80b)의 이격된 사이 공간에 위치하는 액정(35)은 균일하게 제어할 수 있으나, F와 G 부분에 대응된 액정(35)은 이상 배열에 따른 전경선이 발생하는 문제를 유발하고 있다.
- <26> 이를 상세히 설명하면, 상기 화소 전극 연장부 및 수직부(70a, 70b)와 공통 전극 수직부(80b)는 투과율을 개선하기 위한 목적으로 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 물질로 동일층에 형성하고 있다.
- <27> 이때, 상기 화소 전극 연장부 및 수직부(70a, 70b)와 공통 전극 수직부(80b) 간의 쇼트 불량이 발생하는 것을 미연에 방지하기 위해 일정 간격 이격되도록 설계할 수 밖에 없는 문제가 있다. 특히, 화소 전극 연장부(70a)와 공통 전극 수직부(80b)를 이격 설계하는 과정에서 F와 G 부분에 대응된 화소 전극 수직부 및 연장부(70a, 70b)와 공통 전극 수직부(70b) 간의 균일한 수평 전기장이 형성되지 않는 문제로, 이 부분에 대응된 액정(35)을 균일하게 제어하지 못하는 결과를 초래한다.
- <28> 이러한 액정(35)의 이상 배열로 인해 전경선이 발생하는 부분은 빛의 투과율을 저하시킬 뿐만 아니라, 빛샘 불량을 야기할 우려가 있어 블랙 매트릭스(12)로 차폐 설계하고 있다. 그 결과, F와 G 부분에 대응된 부분을 블랙 매트릭스로 차폐 설계하는 데 따른 개구율의 저하가 불가피한 상황이다.

발명의 내용

해결 하고자하는 과제

- <29> 본 발명은 전술한 문제를 해결하기 위해 안출된 것으로, 횡전계 방식 액정표시장치용 어레이 기관의 화소 설계를 변경하는 것을 통해 개구율을 개선하는 것을 목적으로 한다.

과제 해결수단

- <30> 전술한 목적을 달성하기 위한 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기관은 기관과; 상기 기관 상의 일 방향으로 구성된 게이트 배선과; 상기 게이트 배선과 평행하게 이격 구성된 제 1 및 제 2 공통 배선과; 상기 게이트 배선과 수직 교차하여 화소 영역을 정의하는 데이터 배선과; 상기 게이트 및 데이터 배선의 교차지

점에 구성된 박막트랜지스터와; 상기 박막트랜지스터와 접촉되고, 상기 제 2 공통 배선과 중첩된 상부에 대응하여 다수의 제 1 함몰부를 포함하는 연장부와, 상기 연장부에서 수직 분기된 다수의 수직부를 포함하는 화소 전극과; 상기 제 1 공통 배선과 접촉되고, 상기 제 1 공통 배선과 중첩된 상부에 대응하여 다수의 제 2 함몰부를 포함하는 연장부와, 상기 연장부에서 수직 분기된 다수의 수직부를 포함하는 공통 전극을 포함한다.

<31> 이때, 상기 제 1 및 제 2 함몰부는 상기 화소 전극과 공통 전극을 형성하는 단계에 마스크로 패터닝된 빈 공간이다. 상기 제 1 및 제 2 함몰부는 직사각형을 포함하는 다각형으로 설계될 수 있다.

<32> 상기 화소 전극과 공통 전극은 동일층에서 인듐-틴-옥사이드 또는 인듐-징크-옥사이드를 포함하는 투명한 도전성 금속 물질 그룹 중 선택된 하나인 것을 특징으로 한다.

<33> 상기 제 1 및 제 2 공통 배선은 공통 전압 발생부로부터 동일한 공통 전압을 인가받는다. 이때, 상기 제 2 공통 배선을 제 1 전극으로 하고, 상기 제 2 공통 배선과 중첩된 상부에 위치하는 상기 화소 전극 연장부를 제 2 전극으로 하며, 상기 제 1 및 제 2 전극의 중첩된 사이 공간에 개재된 절연막을 유전체층으로 하는 스토리지 커패시터가 구성된다.

효 과

<34> 본 발명에서는 공통 전극 수직부와 화소 전극 수직부를 제 1 및 제 2 공통 배선과 중첩된 상부로 연장 설계하는 것을 통해 개구율을 향상시킬 수 있는 장점이있다.

발명의 실시를 위한 구체적인 내용

<35> --- 실시예 ---

<36> 본 발명에서는 화소 전극 연장부와 공통 전극 수직부에 설계된 다수의 함몰부를 통해, 화소 전극 수직부와 공통 전극 수직부 각각의 끝단을 제 1 및 제 2 공통 배선과 중첩된 상부로 연장 설계하더라도 쇼트 불량 발생되지 않는 장점으로 개구율을 개선할 수 있는 화소 설계를 제공하는 것을 특징으로 한다.

<37> 이하, 첨부한 도면을 참조하여 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판에 대해 설명하도록 한다.

<38> 도 4는 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 단위 화소를 나타낸 평면도이다.

<39> 도시한 바와 같이, 기판(110) 상의 일 방향으로 게이트 배선(120)과, 상기 게이트 배선(120)과 수직 교차하여 화소 영역(P)을 정의하는 데이터 배선(130)을 구성한다. 상기 데이터 배선(130)은 적어도 한번의 굴절부를 갖는다.

<40> 상기 게이트 배선(120)과 평행하게 이격된 상측과 하측에 대응하여 제 1 및 제 2 공통 배선(150a, 150b)을 각각 구성한다. 상기 제 1 및 제 2 공통 배선(150a, 150b)은 도시하지 않은 공통 전압 발생부로부터의 동일한 공통 전압을 인가받는다.

<41> 상기 게이트 배선(120)과 데이터 배선(130)의 교차지점에는 박막트랜지스터(T)를 구성한다. 상기 박막트랜지스터(T)는 게이트 배선(120)에서 연장된 게이트 전극(125)과, 상기 게이트 전극(125)과 중첩된 상부에 구성된 반도체층(미도시)과, 상기 반도체층 상에 위치하고 상기 데이터 배선(130)에서 연장된 소스 전극(132)과, 상기 소스 전극(132)과 이격된 드레인 전극(134)을 포함한다.

<42> 상기 반도체층은 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(140)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)을 포함한다.

<43> 상기 드레인 전극(134)의 일부를 노출하는 드레인 콘택홀(CH2)을 통해 상기 드레인 전극(134)과 접촉된 화소 전극(170)을 화소 영역(P)에 대응하여 구성한다. 상기 화소 전극(170)은 드레인 전극(134)과 접촉되고 제 1 및 제 2 함몰부(T1, T2)를 포함하는 연장부(170a)와, 상기 연장부(170a)에서 화소 영역(P)으로 수직 분기된 다수의 수직부(170b)를 포함한다.

<44> 또한, 상기 제 1 공통 배선(150a)의 일부를 노출하는 공통 콘택홀(CMH2)을 통해 상기 제 1 공통 배선(150a)과 접촉된 공통 전극(180)을 구성한다. 상기 공통 전극(180)은 제 1 공통 배선(150a)과 접촉되고 제 3, 제 4, 제 5 함몰부(T3, T4, T5)를 포함하는 연장부(180a)와, 상기 연장부(180a)에서 화소 영역(P)으로 수직 분기된 다수의 수직부(180b)를 포함한다.

- <45> 상기 화소 전극 연장부(170a)의 제 1 및 제 2 함몰부(T1, T2)와, 상기 공통 전극 연장부(180b)의 제 3, 제 4, 제 5 함몰부(T3, T4, T5)는 화소 전극(170)과 공통 전극(180)을 형성하는 단계에 마스크로 패터닝된 빈 공간에 해당된다.
- <46> 이때, 상기 화소 전극 연장부(170a)의 제 1 및 제 2 함몰부(T1, T2)와, 공통 전극 연장부(180b)의 제 3, 제 4, 제 5 함몰부(T3, T4, T5)의 형상을 직사각형으로 설계된 것으로 도시하고 있으나, 이는 일예에 불과하며 직사각형을 포함하는 다각형으로 설계될 수 있다.
- <47> 특히, 본 발명에서는 화소 전극 연장부(170a)와 공통 전극 연장부(180a)에 각각 설계된 제 1 내지 제 5 함몰부(T1, T2, T3, T4, T5)에 의해 화소 전극 수직부(170b)와 공통 전극 수직부(180b)를 제 1 및 제 2 공통 배선(150a, 150b)과 중첩된 상부로 각각 연장 설계하더라도 쇼트 불량이 발생되지 않게 된다.
- <48> 즉, 상기 제 1 내지 제 5 함몰부(T1, T2, T3, T4, T5, T6)는 화소 전극(170)과 공통 전극(180) 간의 쇼트 불량이 발생되지 않는 설계 범위로 제작하는 것이 바람직하다.
- <49> 상기 데이터 배선(130)과 평행하게 이격 배치되는 화소 전극 수직부(170b)와 공통 전극 수직부(180b)는 적어도 한 번의 굴절부를 가지며, 화소 영역(P)에서 교대로 반복 배치된다.
- <50> 이때, 상기 제 2 공통 배선(150b)을 제 1 전극으로 하고, 상기 제 1 전극과 중첩된 화소 전극 연장부(170b)를 제 2 전극으로 하며, 상기 제 1 및 제 2 전극 간의 중첩된 사이 공간에 개재된 절연막을 유전체층으로 하는 스토리지 커패시터(Cst)가 구성된다.
- <51> 전술한 구성은 제 1 내지 제 5 함몰부(T1, T2, T3, T4, T5)를 통해 화소 전극 수직부(170b)와 공통 전극 수직부(180b) 각각의 끝단을 제 1 및 제 2 공통 배선(150a, 150b)과 중첩된 상부로 연장 설계하더라도 쇼트 불량이 발생되지 않는 장점으로 개구율을 개선할 수 있는 장점이 있다.
- <52> 이에 대해서는 이하 첨부한 도면을 참조하여 상세히 설명하도록 한다.
- <53> 도 5는 스토리지 커패시터에 대응된 부분을 확대한 평면도이고, 도 6은 도 5의 VI-VI'선을 따라 절단하여 나타낸 단면도로, 컬러필터 기관과 어레이 기관이 대향 합착된 상태를 나타내고 있다. 이때, 드레인 전극과 드레인 콘택홀은 도시하지 않았으며, 스토리지 커패시터부를 일 예로 설명하도록 한다.
- <54> 도 5와 도 6에 도시한 바와 같이, 표시 영역(AA)과 비표시 영역(NAA)으로 각각 구분된 어레이 기관(110)과 컬러필터 기관(105)이 대향 합착하고 있으며, 상기 어레이 기관(110)과 컬러필터 기관(105)의 이격된 사이 공간에는 액정층(115)이 개재된다. 상기 어레이 기관(110)과 컬러필터 기관(105)과 액정층(115)을 포함하여 액정 패널(190)이라 한다.
- <55> 상기 어레이 기관(110)의 투명 기관(102) 상부 면에는 제 2 공통 배선(150b)과, 상기 제 2 공통 배선(150b)을 덮는 게이트 절연막(145) 및 보호막(155)과, 상기 보호막(155) 상의 화소 영역(P)에 대응하여 구성된 화소 전극 연장부 및 수직부(170a, 170b)와 공통 전극 수직부(180b)와, 상기 화소 전극 연장부 및 수직부(170a, 170b)와 공통 전극 수직부(180b)를 덮는 하부 배향막(119)이 차례로 위치한다.
- <56> 이때, 상기 제 2 공통 배선(150b)은 게이트 배선(도 4의 120)과 동일층 동일 물질로 구성된다.
- <57> 한편, 상기 컬러필터 기관(105)의 투명 기관(101) 하부 면의 비표시 영역(NAA)에 대응 구성된 블랙 매트릭스(112)와, 상기 블랙 매트릭스(112) 상의 컬러필터층(116)과, 상기 컬러필터층(116) 하부의 상부 배향막(118)이 차례로 위치한다.
- <58> 상기 화소 전극 연장부 및 수직부(170a, 170b)와 공통 전극 수직부(180b)는 투과율을 개선하기 위한 목적으로 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 물질로 동일층에 형성하고 있다.
- <59> 이때, 본 발명에서는 화소 전극 연장부(170a)에 설계된 제 1 및 제 2 함몰부(T1, T2)에 의해 공통 전극 수직부(180b)의 끝단을 제 2 공통 배선(150b)과 중첩된 상부로 연장 설계하는 것을 통해, 화소 영역(P)에 대응된 화소 전극 수직부(170b)와 공통 전극 수직부(180b) 간의 이격 거리를 균일하게 확보할 수 있는 장점이 있다. 즉, 본 발명에서는 종래의 스토리지 커패시터(도 2의 Cst)에 대응된 F와 G 부분이 발생되지 않게 된다.
- <60> 상기 화소 전극 수직부(170b)와 공통 전극 수직부(180b)의 끝단에 대응된 부분까지 균일한 수평 전기장을 확보할 수 있으므로, 화소 영역(P)의 전반에 대응된 화소 전극 수직부(170b)와 공통 전극 수직부(180b)의 이격된 사

이 공간에 위치하는 모든 액정(135)을 제어할 수 있게 된다.

<61> 따라서, 본 발명에서는 종래의 스토리지 커패시터(도 2의 Cst)에 대응된 F와 G 부분이 제 2 공통 배선(250b)과 대응된 위치에 설계되므로, F와 G 부분에 대응된 면적 만큼 개구율이 개선되는 효과가 있다.

<62> 그러나, 본 발명은 상기 실시예에 한정되는 것은 아니며, 본 발명의 정신 및 사상을 벗어나지 않는 한도 내에서 다양하게 변경 및 변형할 수 있다는 것은 자명한 사실일 것이다.

도면의 간단한 설명

<63> 도 1은 종래에 따른 횡전계 방식 액정표시장치용 어레이 기관의 단위 화소를 나타낸 평면도.

<64> 도 2는 스토리지 커패시터에 대응된 부분을 확대한 평면도.

<65> 도 3은 도 2의 III-III'선을 따라 절단하여 나타낸 단면도.

<66> 도 4는 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기관의 단위 화소를 나타낸 평면도.

<67> 도 5는 스토리지 커패시터에 대응된 부분을 확대한 평면도.

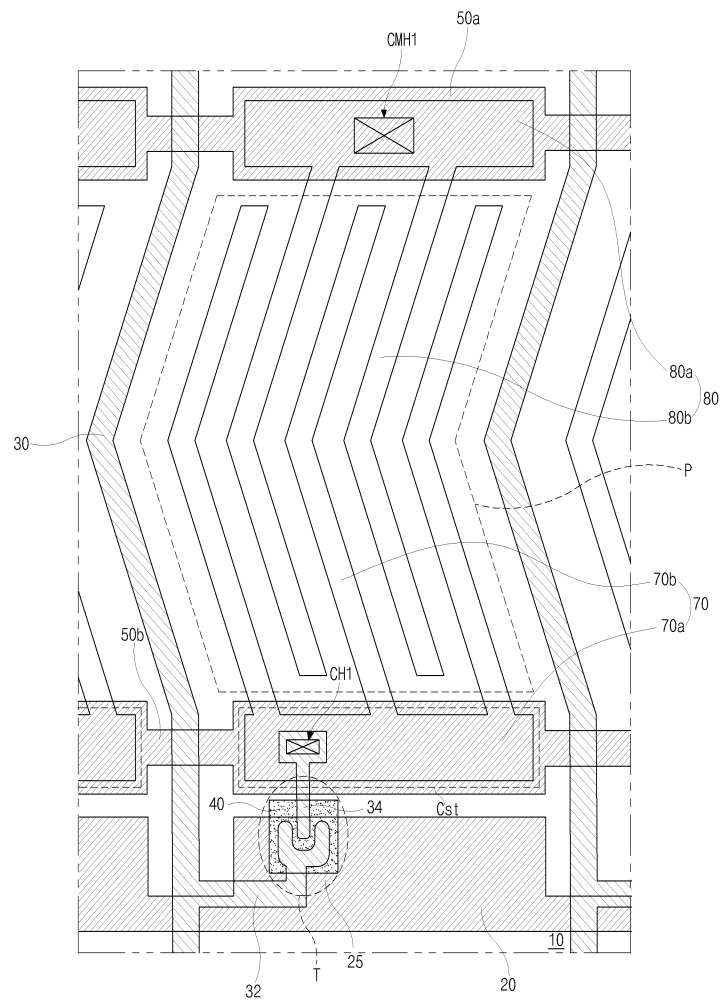
<68> 도 6은 도 5의 VI-VI'선을 따라 절단하여 나타낸 단면도.

<69> * 도면의 주요부분에 대한 부호의 설명*

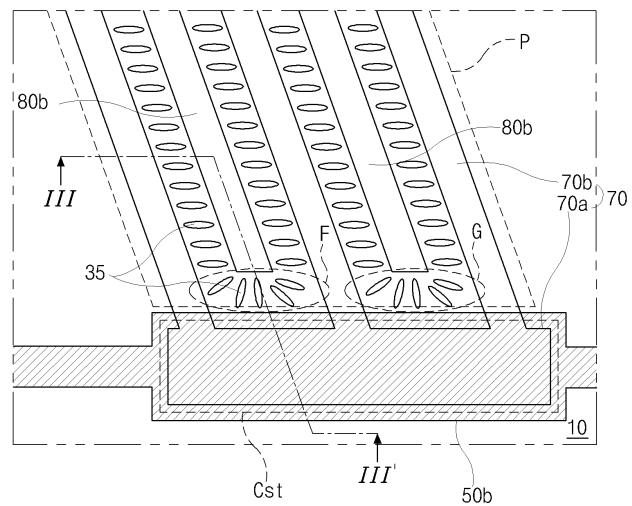
<70> 110 : 기관	135 : 액정
<71> 150b : 제 2 공통 배선	170 : 화소 전극
<72> 180b : 화소 전극 수직부	T1, T2 : 제 1 및 제 2 함몰부
<73> P : 화소 영역	Cst : 스토리지 커패시터

도면

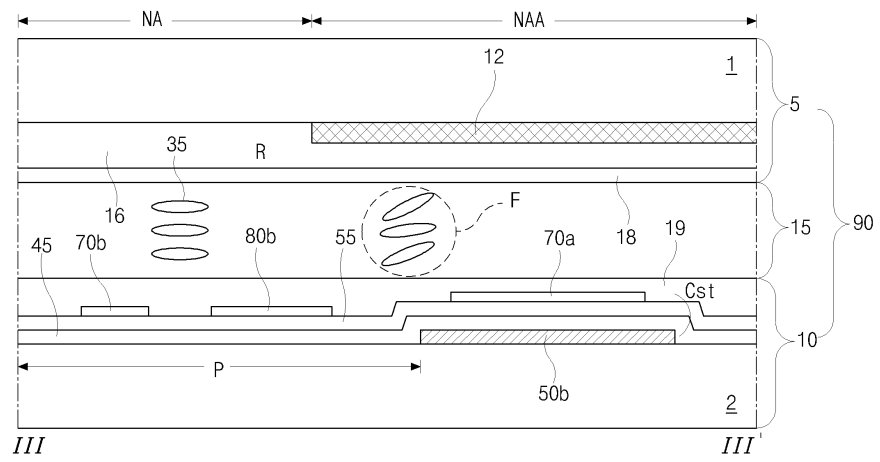
도면1



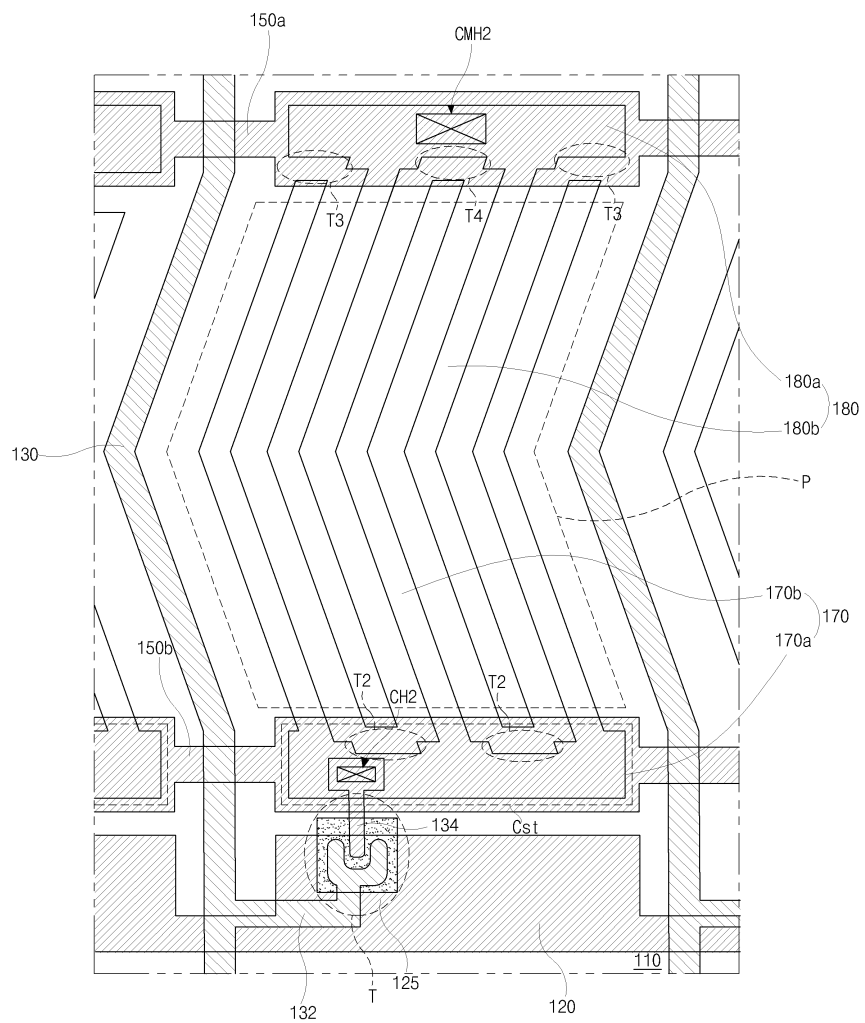
도면2



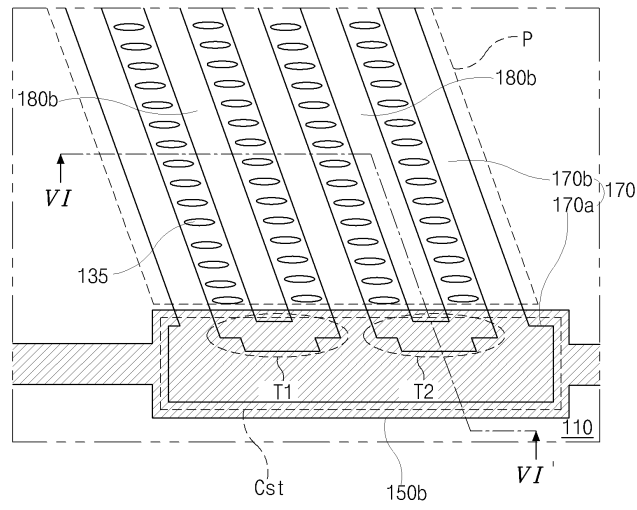
도면3



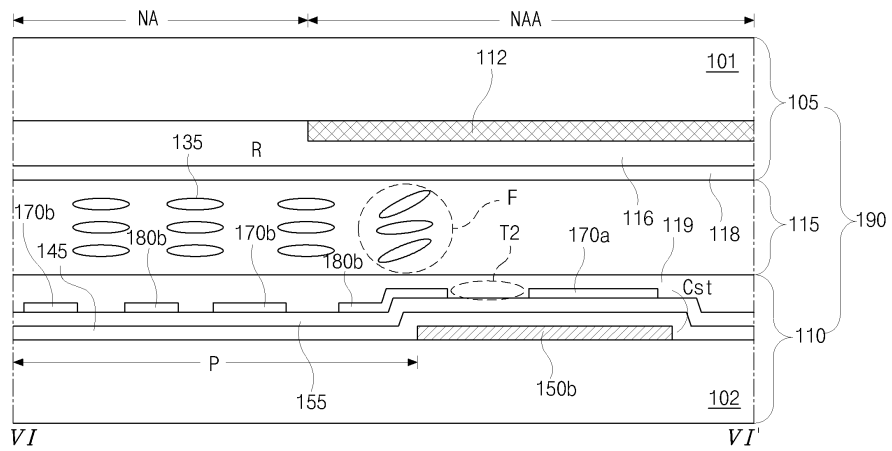
도면4



도면5



도면6



专利名称(译)	用于横向电场型液晶显示装置的阵列基板		
公开(公告)号	KR1020090073707A	公开(公告)日	2009-07-03
申请号	KR1020070141725	申请日	2007-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO SUNG SU 유성수 PARK SUN IK 박선익		
发明人	유성수 박선익		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/1343 G02F1/134363 G02F1/136286 G02F2201/40 H01L29/786		
其他公开文献	KR101469579B1		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。并且，为了提高在更详细的公共电极和像素电极相同的平面上形成的液晶显示器的平面切换模式阵列基板中的孔径比。在本发明中，在用于液晶显示器的平面切换模式阵列基板中，包括包括延伸部分的公共电极，以及从包括延伸部分的延伸部分垂直分支的多个垂直部分，以及从该延伸部分垂直分支的多个垂直部分。延伸部分包括延伸部分，以及从包括延伸部分的延伸部分垂直分支的多个垂直部分，以及从延伸部分垂直分支的多个垂直部分。薄膜在栅极布线的交叉点上配置的晶体管，包括在基板和基板上的单向方向以及第一和第二公共线：与栅极布线、栅极布线和数据线分开并行组织：垂直交叉并限定像素区域和门和数据线。该配置是通过在像素电极延伸部分中分别设计的第一和第二凹陷的像素电极垂直部分，并且公共电极延伸部分和公共电极垂直部分可以被设计为具有延伸的第一和第二公共线的优点。由此，具有如下效果：通过对应于像素区域的液晶或更多布置的旋错线的产生区域被最小化，孔径比可以得到改善。

