



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0061107
(43) 공개일자 2008년07월02일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2006-0136016

(22) 출원일자 2006년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

장훈

경북 구미시 옥계동 대동아파트 105동 705호

이성민

강원 강릉시 홍제동 413-4번지

(74) 대리인

허용록

전체 청구항 수 : 총 8 항

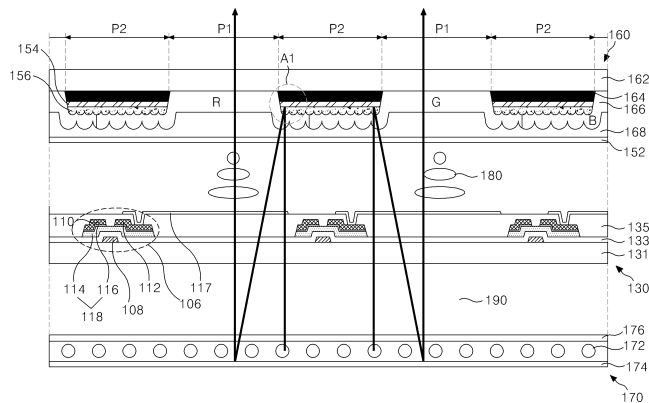
(54) 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 블랙 매트릭스 영역에서 소멸되는 광을 액정표시장치의 휘도 향상에 이용할 수 있는 액정표시장치 및 그 제조 방법에 관한 것이다.

본 발명에 따른 액정표시장치는 제1 기판 상에 형성된 게이트 라인, 상기 게이트 라인과 교차하여 상기 셀 영역을 정의하는 데이터 라인 및 상기 셀 영역에 형성된 화소 전극을 포함하는 제1 어레이 패널과; 상기 제1 기판과 대면하는 제2 기판 상에 형성되어 셀영역을 구획하는 블랙매트릭스, 상기 블랙매트릭스 상에 형성된 반사패턴 및 엠보싱 표면을 갖는 굴절 패턴과, 상기 셀 영역에 형성된 칼라 필터들을 포함하는 제2 어레이 패널과; 상기 제1 및 제2 어레이 패널에 광을 조사하기 위한 광원과, 상기 광원에서 조사되는 광을 상기 제1 및 제2 어레이 패널쪽으로 반사시키는 반사판을 포함한다.

대표도 - 도3



특허청구의 범위

청구항 1

제1 기관 상에 형성된 게이트 라인, 상기 게이트 라인과 교차하여 상기 셀 영역을 정의하는 데이터 라인 및 상기 셀 영역에 형성된 화소 전극을 포함하는 제1 어레이 패널과;

상기 제1 기관과 대면하는 제2 기관 상에 형성되어 셀영역을 구획하는 블랙매트릭스, 상기 블랙매트릭스 상에 형성된 반사패턴 및 엠보싱 표면을 갖는 굴절 패턴과, 상기 셀 영역에 형성된 칼라 필터들을 포함하는 제2 어레이 패널과;

상기 제1 및 제2 어레이 패널에 광을 조사하기 위한 광원과, 상기 광원에서 조사되는 광을 상기 제1 및 제2 어레이 패널쪽으로 반사시키는 반사판을 포함하는 백라이트 유닛을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 블랙매트릭스 패턴 및 상기 반사패턴은 동일 패턴으로 형성된 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 광원으로부터 상기 반사패턴에 입사된 광은 상기 굴절 패턴의 엠보싱 표면쪽으로 반사된 후, 상기 굴절 패턴의 표면에서 굴절되어 상기 셀 영역을 투과한 후, 상기 백라이트 유닛의 반사판에 입사되어 상기 칼라 필터쪽으로 조사되는 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 반사패턴은 AlNd 금속을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 굴절 패턴은 포토 아크릴을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

제1 기관 상에 형성된 게이트 라인, 상기 게이트 라인과 교차하여 상기 셀 영역을 정의하는 데이터 라인 및, 상기 셀 영역에 형성된 화소 전극을 포함하는 제1 어레이 패널을 마련하는 단계와;

제2 기관 상에 형성되어 셀영역을 구획하는 블랙매트릭스, 상기 블랙매트릭스 상에 증착된 반사패턴 및 엠보싱 표면을 갖는 굴절 패턴과, 상기 셀 영역에 형성된 칼라 필터들을 포함하는 제2 어레이 패널을 마련하는 단계와;

상기 제1 및 제2 어레이 패널이 마주하도록 합착하는 단계와;

상기 제1 및 제2 어레이 패널에 광을 조사하기 위한 광원과, 상기 광원에서 조사되는 광을 상기 제1 및 제2 어레이 패널쪽으로 반사시키는 반사판을 구비하는 백라이트 유닛을 조립하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조 방법.

청구항 7

제 6 항에 있어서,

상기 제2 어레이 패널을 마련하는 단계는,

상기 제2 기관상에 상기 블랙 매트릭스 및 상기 반사패턴을 형성하는 단계와;

상기 반사패턴 상에 상기 굴절 패턴을 형성하는 단계와;

상기 셀 영역에 상기 칼라 필터를 형성하는 단계를 순차적으로 포함하는 것을 특징으로 하는 액정표시장치의 제조 방법.

청구항 8

제 7 항에 있어서,

상기 제2 기관상에 상기 블랙 매트릭스 및 상기 반사패턴을 형성하는 단계는

상기 제2 기관 상에 크롬을 포함하는 불투명 금속 또는 불투명 수지를 포함하는 불투명 물질을 증착하는 단계와;

상기 불투명 물질 상에 AlNd를 포함하는 반사금속을 증착하는 단계와;

상기 반사 금속 상에 포토 레지스트 패턴을 형성하는 단계와;

상기 포토 레지스트 패턴을 이용하여 상기 불투명 물질 및 상기 반사 금속을 식각하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 액정표시장치 및 그 제조 방법에 관한 것이다. 특히 본 발명은 블랙 매트릭스 영역에서 소멸되는 광을 액정표시장치의 휘도 향상에 이용할 수 있는 액정표시장치 및 그 제조 방법에 관한 것이다.
- <19> 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시한다. 이를 위하여 종래 액정표시장치는 도 1 및 도 2에 도시된 바와 같이 액정셀들이 매트릭스 형태로 배열된 액정표시패널과, 액정패널을 구동하기 위한 구동회로(미도시)와, 액정패널에 광을 조사하기 위한 백 라이트 유닛(70)을 구비한다. 액정패널은 서로 대향하는 박막 트랜지스터 어레이 패널(30) 및 칼라필터 어레이 패널(60)과, 두 패널 사이에 위치하여 일정한 셀갭 유지하는 스페이서(미도시)와, 그 셀갭에 채워진 액정(80)을 구비한다.
- <20> 박막 트랜지스터 어레이 패널(30)은 하부기관(31) 위에 게이트 절연막(33)을 사이에 두고 교차하게 형성된 게이트 라인(2) 및 데이터 라인(4)과, 그 교차부마다 형성된 박막 트랜지스터(6)와, 그 교차구조로 마련된 셀영역에 형성된 화소 전극(17)을 구비한다. 그리고, 박막 트랜지스터 어레이 패널(30)은 화소전극(17)과 이전단 게이트 라인(2)의 중첩부에 형성된 스토리지 캐패시터(20)를 구비한다.
- <21> 박막 트랜지스터(6)는 게이트 라인(2)에 접속된 게이트 전극(8)과, 데이터 라인(4)에 접속된 소스 전극(10)과, 화소 전극(17)에 접속된 드레인 전극(12)과, 소스 전극(10)과 드레인 전극(12) 사이에 채널을 형성함과 아울러 게이트 절연막(33)을 사이에 두고 게이트 전극(8)에 중첩되는 반도체 패턴(18)을 구비한다.
- <22> 반도체 패턴(18)은 소스 전극(10) 및 드레인 전극(12)과 중첩되게 형성되어 소스 전극(10)과 드레인 전극(12) 사이의 채널부를 형성하는 활성층(14)과, 활성층(14)과 소스 전극(10) 사이 및, 활성층(14)과 드레인 전극(12) 사이의 오믹접촉을 위한 오믹접촉층(16)으로 구성된다. 이러한 박막 트랜지스터(6)는 게이트 라인(2)에 공급되는 게이트 신호에 응답하여 데이터 라인(4)에 공급되는 화소전압 신호가 화소 전극(17)에 충전되게 하는 스위치 역할을 한다.
- <23> 화소 전극(17)은 보호막(35)을 관통하는 컨택홀(15)을 통해 박막 트랜지스터(6)의 드레인 전극(12)과 접속된다. 화소 전극(17)은 충전된 화소전압에 의해 칼라 필터 어레이 패널(60)에 구비된 공통 전극(52)과 전위차를 발생시키게 된다. 이 전위차에 의해 박막 트랜지스터 어레이 패널(30)과 칼라 필터 어레이 패널(60) 사이에 위치하는 액정(80)이 유전 이방성에 의해 회전하여 액정(80)을 경유하는 광 투과율을 조절함으로써 계조를 구현한다.
- <24> 스토리지 캐패시터(20)는 게이트 절연막(33) 및 보호막(35)을 사이에 두고 서로 중첩되는 전단 게이트라인(2)과 화소 전극(17)으로 구성된다. 이러한 스토리지 캐패시터(20)는 화소 전극(17)에 충전된 화소전압이 다음 화소 전압이 충전될 때까지 안정적으로 유지되게 한다.

- <25> 게이트 라인(2)은 게이트 드라이버로부터 스캔 전압이 공급되고, 데이터 라인(4)은 데이터 드라이버로부터 공급되는 데이터 전압을 박막 트랜지스터(6)를 경유하여 화소 전극(17)에 전달한다.
- <26> 칼라 필터 어레이 패널(60)은 상부 기판(62)에 순차적으로 형성된 블랙 매트릭스(64), 칼라 필터(66), 평탄화층(68) 및 공통 전극(52)을 구비한다. 블랙 매트릭스(64)는 박막 트랜지스터 어레이 패널(30)의 박막 트랜지스터 영역과 게이트 라인(2)들 및 데이터 라인(4)들 영역과 중첩되게 형성되며, 칼라 필터(66)가 형성될 셀영역을 구획한다. 칼라 필터(66)는 상기 블랙 매트릭스(64)에 의해 분리된 셀영역에 형성된다. 이러한 칼라 필터(66)는 R, G, B 별로 형성되어 R, G, B 색상을 구현한다. 평탄화층(68)은 상기 칼라 필터(66)가 형성된 상부 기판(62)면을 평탄화하기 시키기 위해 형성된다. 공통전극(52)은 상술한 바와 같이 화소 전극(17)과 함께 전계를 형성하여 액정(80)의 움직임을 제어하기 위해 형성된다.
- <27> 백라이트 유닛(70)은 외부 전원으로부터 전력을 공급받아 액정표시패널에 빛을 조사한다. 이를 위하여 백라이트 유닛(70)은 액정 패널에 광을 조사하는 하나 이상의 광원(72) 및 상기 광원(72)으로부터 백라이트 유닛(70)의 바닥에 조사되는 광을 액정 패널 쪽으로 반사시키는 반사판(74)을 구비한다.
- <28> 이러한 액정표시장치의 액정표시패널은 칼라 필터 어레이 패널(60) 및 박막 트랜지스터 어레이 패널(30)을 각각 패터닝 한 후 합착함으로써 형성된다. 따라서 칼라 필터 어레이 패널(60)의 블랙 매트릭스(64)는 합착 마진을 고려하여 게이트 라인(2) 및 데이터 라인(4)의 보다 넓은 폭으로 형성된다. 여기서, 블랙 매트릭스(64)가 형성된 영역에 입사되는 광(90)은 블랙 매트릭스(64)에 가려져서 화면에 표시되지 않고 소멸되므로 액정표시장치의 휘도에 기여하지 못한다. 이러한 문제는 도 1에 도시된 수직 전계형 액정표시장치 뿐 아니라 공통 전극(52)이 하부 기판(31)에 형성되어 화소 전극(17)과 수평 전계를 형성하는 수평 전계형 액정표시장치에서도 동일하게 발생한다.

발명이 이루고자 하는 기술적 과제

- <29> 본 발명의 목적은 블랙 매트릭스 영역에서 소멸되는 광을 액정표시장치의 휘도 향상에 이용할 수 있는 액정표시장치 및 그 제조 방법을 제공하는데 있다.

발명의 구성 및 작용

- <30> 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 제1 기판 상에 형성된 게이트 라인, 상기 게이트 라인과 교차하여 상기 셀 영역을 정의하는 데이터 라인 및 상기 셀 영역에 형성된 화소 전극을 포함하는 제1 어레이 패널과; 상기 제1 기판과 대면하는 제2 기판 상에 형성되어 셀영역을 구획하는 블랙매트릭스, 상기 블랙매트릭스 상에 형성된 반사패턴 및 엠보싱 표면을 갖는 굴절 패턴과, 상기 셀 영역에 형성된 칼라 필터들을 포함하는 제2 어레이 패널과; 상기 제1 및 제2 어레이 패널에 광을 조사하기 위한 광원과, 상기 광원에서 조사되는 광을 상기 제1 및 제2 어레이 패널쪽으로 반사시키는 반사판을 포함한다.
- <31> 상기 블랙매트릭스 패턴 및 상기 반사패턴은 동일 패턴으로 형성된다.
- <32> 상기 광원으로부터 상기 반사패턴에 입사된 광은 상기 굴절 패턴의 엠보싱 표면쪽으로 반사된 후, 상기 굴절 패턴의 표면에서 굴절되어 상기 셀 영역을 투과한 후, 상기 백라이트 유닛의 반사판에 입사되어 상기 칼라 필터쪽으로 조사된다.
- <33> 그리고 본 발명에 따른 액정표시장치의 제조방법은 제1 기판 상에 형성된 게이트 라인, 상기 게이트 라인과 교차하여 상기 셀 영역을 정의하는 데이터 라인 및, 상기 셀 영역에 형성된 화소 전극을 포함하는 제1 어레이 패널을 마련하는 단계와; 제2 기판 상에 형성되어 셀영역을 구획하는 블랙매트릭스, 상기 블랙매트릭스 상에 중첩된 반사패턴 및 엠보싱 표면을 갖는 굴절 패턴과, 상기 셀 영역에 형성된 칼라 필터들을 포함하는 제2 어레이 패널을 마련하는 단계와; 상기 제1 및 제2 어레이 패널이 마주하도록 합착하는 단계와; 상기 제1 및 제2 어레이 패널에 광을 조사하기 위한 광원과, 상기 광원에서 조사되는 광을 상기 제1 및 제2 어레이 패널쪽으로 반사시키는 반사판을 구비하는 백라이트 유닛을 조립하는 단계를 포함한다.
- <34> 상기 제2 어레이 패널을 마련하는 단계는 상기 제2 기판상에 상기 블랙 매트릭스 및 상기 반사패턴을 형성하는 단계와; 상기 반사패턴 상에 상기 굴절 패턴을 형성하는 단계와; 상기 셀 영역에 상기 칼라 필터를 형성하는 단계를 순차적으로 포함한다.
- <35> 상기 제2 기판상에 상기 블랙 매트릭스 및 상기 반사패턴을 형성하는 단계는상기 제2 기판 상에 크롬을 포함하는 불투명 금속 또는 불투명 수지를 포함하는 불투명 물질을 증착하는 단계와; 상기 불투명 물질 상에 AlNd를

포함하는 반사금속을 증착하는 단계와; 상기 반사 금속 상에 포토 레지스트 패턴을 형성하는 단계와; 상기 포토 레지스트 패턴을 이용하여 상기 불투명 물질 및 상기 반사 금속을 식각하는 단계를 포함한다.

- <36> 상기 목적외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <37> 이하 본 발명의 바람직한 실시 예들을 도 3 내지 도 7e를 참조하여 설명하기로 한다.
- <38> 본 발명에 따른 액정표시장치는 칼라 필터 어레이 패널인 제2 어레이 패널의 블랙 매트릭스 영역에 반사 패턴 및 굴절 패턴을 형성시킴으로써 블랙 매트릭스영역에 입사된 광을 반사시켜 투과영역을 투과할 수 있도록 한다. 이러한 본 발명에 따른 액정표시장치에 대한 설명은 도 3 내지 도 5에 도시된 수평 전계형 액정표시장치를 일례로 구체적으로 하기로 한다.
- <39> 도 3은 본 발명의 제1 실시예에 따른 액정표시장치를 나타내는 도면이다. 그리고 도 4는 도 3에 도시된 액정표시장치의 블랙매트릭스 형성 영역 및 박막 트랜지스터 어레이 패널의 일부를 나타내는 도면이다. 또한 도 5는 도 3에 도시된 A1영역을 확대하여 나타내는 도면이다.
- <40> 도 3 내지 도 5를 참조하면, 본 발명의 제1 실시예에 따른 액정표시장치는 액정셀들이 매트릭스 형태로 배열된 액정표시패널(이하, '액정패널'이라 함.), 액정패널을 구동하기 위한 구동회로(미도시)와, 액정패널에 광을 조사하기 위한 백 라이트 유닛(170)을 구비한다. 액정패널은 서로 대향하는 제1 어레이 패널(130) 및 제2 어레이 패널(160), 두 패널 사이에 위치하여 일정한 셀갭 유지하는 스페이서(미도시)와, 그 셀갭에 채워진 액정(180)을 구비한다. 이러한 액정패널은 블랙 매트릭스(164), 게이트 라인(102), 데이터 라인(104), 박막 트랜지스터(106) 형성영역과 중첩되어 광이 투과하지 않는 비투과영역(P2) 및 이외 광이 투과되는 투과 영역(P1)으로 구분된다.
- <41> 백라이트 유닛(170)은 외부 전원으로부터 전력을 공급받아 액정표시패널에 빛을 조사한다. 이를 위하여 백라이트 유닛(170)은 액정 패널에 광을 조사하는 하나 이상의 광원(172), 상기 광원(172)으로부터 백라이트 유닛(170)의 바닥에 조사되는 광을 액정 패널 쪽으로 반사시키는 반사판(174) 및, 광원(172)으로부터 출사되는 광의 효율을 향상시켜 액정패널에 조사하는 광학시트들(176)을 구비한다. 특히, 광학 시트들(176)에는 프리즘 시트가 포함되어 있어서 반사판(174) 표면으로부터 경사지게 입사되는 광이 프리즘 시트를 지난 후 수직하게 액정표시패널을 향하도록 한다.
- <42> 제1 어레이 패널(130)은 제1 기판(131) 위에 게이트 절연막(133)을 사이에 두고 교차하게 형성된 게이트 라인(102) 및 데이터 라인(104)과, 그 교차부마다 형성된 박막 트랜지스터(106)와, 그 교차구조로 마련된 셀영역에 형성된 화소 전극(117)을 구비한다. 그리고, 제1 어레이 패널(130)은 화소전극(117)과 이전단 게이트 라인(102)의 중첩부에 형성된 스토리지 캐패시터(120)를 구비한다.
- <43> 박막 트랜지스터(106)는 게이트 라인(102)에 접속된 게이트 전극(108)과, 데이터 라인(104)에 접속된 소스 전극(110)과, 화소 전극(117)에 접속된 드레인 전극(112)과, 소스 전극(110)과 드레인 전극(112) 사이에 채널을 형성함과 아울러 게이트 절연막(133)을 사이에 두고 게이트 전극(108)에 중첩되는 반도체 패턴(118)을 구비한다.
- <44> 반도체 패턴(118)은 소스 전극(110) 및 드레인 전극(112)과 중첩되게 형성되어 소스 전극(110)과 드레인 전극(112) 사이의 채널부를 형성하는 활성층(114)과, 활성층(114)과 소스 전극(110) 사이 및, 활성층(114)과 드레인 전극(112) 사이의 오믹접촉을 위한 오믹접촉층(116)으로 구성된다. 이러한 박막 트랜지스터(106)는 게이트 라인(102)에 공급되는 게이트 신호에 응답하여 데이터 라인(104)에 공급되는 화소전압 신호가 화소 전극(117)에 충전되게 하는 스위치 역할을 한다.
- <45> 화소 전극(117)은 보호막(135)을 관통하는 콘택홀(115)을 통해 박막 트랜지스터(106)의 드레인 전극(112)과 접속된다. 화소 전극(117)은 충전된 화소전압에 의해 제1 어레이 패널(160)에 구비된 공통 전극(152)과 전위차를 발생시키게 된다. 이 전위차에 의해 제1 어레이 패널(130)과 제2 어레이 패널(160) 사이에 위치하는 액정(180)이 유전 이방성에 의해 회전하여 액정(180)을 경유하는 광 투과율을 조절함으로써 계조를 구현한다.
- <46> 스토리지 캐패시터(120)는 게이트 절연막(133) 및 보호막(135)을 사이에 두고 서로 중첩되는 전단 게이트라인(102)과 화소 전극(117)으로 구성된다. 이러한 스토리지 캐패시터(120)는 화소 전극(117)에 충전된 화소전압이 다음 화소전압이 충전될 때까지 안정적으로 유지되게 한다.
- <47> 게이트 라인(102)은 게이트 드라이버로부터 스캔 전압이 공급되고, 데이터 라인(104)은 데이터 드라이버로부터

공급되는 데이터 전압을 박막 트랜지스터(106)를 경유하여 화소 전극(117)에 전달한다.

- <48> 제2 어레이 패널(160)은 제2 기관(162)에 순차적으로 형성된 블랙 매트릭스(164), 반사패턴(154), 굴절 패턴(156) 및 칼라 필터(166)를 구비한다. 또한 제2 어레이 패널(160)에는 블랙 매트릭스(164), 반사패턴(154), 굴절 패턴(156) 및 칼라 필터(166)가 형성된 제2 기관(162)을 덮는 평탄화층(168)이 더 형성될 수 있다. 또한 도 3 내지 도 5에 도시된 바와 같이 액정(180)이 수직 전계에 의해 구동되는 경우, 평탄화층(168) 상에는 공통 전극(152)이 더 형성된다.
- <49> 블랙 매트릭스(164)는 제1 어레이 패널(130)의 박막 트랜지스터 형성 영역과 게이트 라인(102)들 및 데이터 라인(104)들 영역과 중첩되게 형성되며, 칼라 필터(166)가 형성될 셀영역을 구획한다.
- <50> 반사 패턴(154)은 블랙 매트릭스(164) 위에 블랙 매트릭스(164)와 동일 패턴으로 형성된다. 이러한 반사 패턴(154)은 블랙 매트릭스(164)쪽으로 입사된 광(190)을 백라이트 유닛(170)쪽으로 반사시키는 역할을 한다.
- <51> 굴절 패턴(156)은 반사 패턴(154) 위에 중첩되어 형성되고, 그 엠보싱 형상의 표면을 구비한다. 이러한 굴절 패턴(156)은 반사 패턴(154)에 입사된 광(190)이 반사될 때 엠보싱 형상의 표면에서 굴절되게 함으로써 블랙 매트릭스(164) 영역에 입사되어 반사 패턴(154)에 의해 반사되는 광(190)의 경로가 액정패널의 투과 영역(P1)을 향해 굴절되도록 한다. 투과 영역(P1)을 지나는 광(190)은 후술할 백라이트 유닛(170)의 반사판(174)에 의해 반사되어 투과 영역(P1)을 투과하므로 화면에 표시될 수 있다. 이에 따라 블랙 매트릭스(164)를 향해 입사된 광(190)은 반사 패턴(154), 굴절 패턴(156) 및 반사판(174)에 의해 투과 영역(P1)을 지나도록 반사 및 굴절되어 액정표시장치의 휘도 향상에 기여할 수 있다. 또한 굴절 패턴(156)에 의해 투과 영역(P1)을 향하도록 경로가 변경된 광은 박막 트랜지스터(106)의 채널부를 향하지 않고 투과 영역(P1)으로 굴절되므로 박막 트랜지스터(106)의 채널부가 광(190)에 의해 활성화되어 박막 트랜지스터(106)에 누설전류가 흐르는 현상도 더불어 방지할 수 있다.
- <52> 칼라 필터(166)는 상기 블랙 매트릭스(164)에 의해 분리된 셀영역에 형성된다. 이러한 칼라 필터(166)는 R, G, B 별로 형성되어 R, G, B 색상을 구현한다.
- <53> 평탄화층(168)은 상기 블랙 매트릭스(164), 반사패턴(154), 굴절 패턴(156) 및 칼라 필터(166)가 형성된 제2 기관(162)면을 평탄화하기 시키기 위해 형성된다.
- <54> 공통전극(152)은 화소 전극(117)과 함께 전계를 형성하여 액정(180)의 움직임을 제어하기 위해 형성된다.
- <55> 도 3 내지 도 5에서는 수직 전계형 액정표시장치에 대해서만 도시하여 설명하였다. 그러나 본 발명에 따른 반사 패턴(154) 및 굴절 패턴(156)은 수직 전계형 액정표시장치에 한정되어 적용되는 것이 아니라 공통 전극(152)이 제2 기관(162)이 아닌 제1 기관(131)에 형성되는 수평 전계형 액정표시장치에서도 적용될 수 있다. 수평 전계형 액정표시장치는 공통 전극(152)과 화소 전극(117)이 제1 기관(131)에 나란하게 형성되어 공통 전극(152)과 화소 전극(117) 사이에 수평 전계를 형성하는 것이다.
- <56> 도 6은 본 발명에 따른 액정표시장치의 제조 방법을 나타내는 순서도이다. 도 6을 참조하면, 본 발명에 따른 액정표시장치의 제조 방법은 크게 기관 패터닝 단계(S1), 액정셀 형성 단계(S3) 및 백라이트 유닛 조립 단계(S5)로 구분된다.
- <57> 기관 패터닝 단계(S1)는 제1 기관 및 제2 기관 각각에 각종 박막 패턴을 패터닝하여 마련하는 단계이다. 기관 패터닝 단계(S1)는 포토리소그래피 공정 및 식각 공정을 포함하는 다수의 마스크 공정을 포함함으로써 제1 어레이 패널 및 제2 어레이 패널을 마련한다. 제1 어레이 패널은 다수의 마스크 공정을 통해 제1 기관 상에 게이트 라인, 게이트 라인과 교차하는 데이터 라인과, 게이트 라인 및 데이터 라인과 접속된 박막 트랜지스터, 박막 트랜지스터와 접속된 화소 전극 등을 패터닝함으로써 마련된다. 수평 전계형 액정표시장치의 경우에는 수직 전계형 액정표시장치와 비교하여 제1 기관 상에 화소 전극과 나란한 공통 전극이 더 패터닝된다. 제2 어레이 패널은 다수의 마스크 공정을 통해 제2 기관 상에 블랙 매트릭스, 반사 패턴, 굴절 패턴, 칼라 필터등을 패터닝함으로써 마련된다. 수직 전계형 액정표시장치의 경우에는 수평 전계형 액정표시장치와 비교하여 제2 기관 상에 공통 전극이 더 형성된다.
- <58> 액정셀 형성 단계(S3)는 기관 패터닝 단계(S1)에서 마련된 제1 어레이 패널 및 제2 어레이 패널 사이에 일정한 셀 갭이 형성되도록 제1 어레이 패널 및 제2 어레이 패널을 대면되게 합착하고, 제1 어레이 패널 및 제2 어레이 패널의 사이의 셀 갭에 액정을 형성하는 단계이다. 이 후, 구동회로가 실장되어 액정 패널이 완성된다.
- <59> 백라이트 유닛 조립 단계(S5)는 광원 및 반사판을 포함하는 백라이트 유닛을 액정 패널의 배면에 조립하는 단계

이다.

- <60> 상술한 제2 어레이 패널을 마련하는 단계의 구체적인 내용은 이하 도 7a 내지 도 7e를 참조하여 살펴보기로 한다.
- <61> 본 발명에 따른 제2 어레이 패널을 마련하기 위해 먼저 도 7a에 도시된 바와 같이 제2 기판(162) 상에 PECVD, 스퍼코팅 또는 스퍼터링 등의 증착방법으로 불투명 물질(192) 및 반사금속(194)을 순차적으로 형성한다. 여기서, 불투명 물질(192)은 크롬(Cr)을 포함하는 불투명 금속 또는 불투명 수지가 이용되고, 반사 금속(194)은 AlNd등과 같은 반사율이 높은 금속이 이용된다. 이러한 반사금속(194) 상에는 제1 마스크를 이용한 포토리소그래피 공정을 통해 포토레지스트 패턴(196)이 형성된다.
- <62> 이어서 포토레지스트 패턴(196)을 이용하여 노출된 불투명 물질(192) 및 반사금속(194)이 식각됨으로써 도 7b에 도시된 바와 같이 제2 기판(162)상에 블랙 매트릭스(164) 및 이와 동일한 패턴인 반사패턴(154)이 형성된다.
- <63> 이 후, 반사패턴(154) 상에는 도 7c에 도시된 바와 같이 제2 마스크를 이용한 포토리소그래피 공정으로 엠보싱 형상의 표면을 갖는 굴절 패턴(156)이 형성된다. 여기서, 굴절 패턴(156)은 포토 아크릴로 이루어진다. 또한 굴절 패턴(156)을 형성하기 위한 제2 마스크는 블랙 매트릭스(164)가 형성되지 않은 영역 즉, 투과 영역과 중첩되는 투과부를 구비한다. 투과부와 대응하는 포토 아크릴은 포토리소그래피 공정에 포함된 현상 공정을 통해 제거된다. 투과부를 제외한 제2 마스크의 나머지 부분은 차단부와 회절 노광부가 반복되는 구조를 갖고, 이에 대응하여 남아 있는 포토 아크릴은 단차를 갖는 돌출부 및 홈부가 반복되는 구조로 패터닝된다. 이어서 돌출부 및 홈부가 반복된 포토 아크릴을 소성함으로써 표면이 엠보싱 형상인 굴절 패턴(156)이 형성된다.
- <64> 블랙 매트릭스(164), 반사패턴(154) 및 굴절 패턴(156)이 형성된 제2 기판(162) 상에는 도 7d에 도시된 바와 같이 적색(R), 녹색(G), 청색(B)을 포함하는 칼라 필터(166)가 형성된다. 칼라 필터(166)는 적색(R), 녹색(G), 청색(B)의 칼라 수지를 제3 마스크를 이용하여 순차적으로 패터닝함으로써 형성되거나, 잉크젯 분사장치를 이용하여 각 화소(R,G,B)에 해당하는 칼라 물질을 해당 셀 영역에 분사하고 경화시킴으로써 형성된다. 칼라 필터(166)가 형성된 제2 기판(162) 상에는 절연특성을 가진 투명한 수지가 도포됨으로써 제2 기판(162)을 평탄화하기 위한 평탄화층(168)이 형성된다.
- <65> 수직 전계형 액정표시장치의 경우는 도 7e에 도시된 바와 같이 평탄화층(168)상에 인듐 틴 옥사이드(Indium Tin Oxide : ITO), 틴 옥사이드(Tin Oxide : TO), 인듐 징크 옥사이드(Indium Zinc Oxide : IZO), 인듐 틴 징크 옥사이드(Indium Tin Zinc Oxide : ITZO) 등과 같은 투명 금속물질이 도포됨으로써 공통 전극(152)이 형성된다.

발명의 효과

- <66> 상술한 바와 같이 본 발명에 따른 액정표시장치 및 그 제조 방법은 블랙 매트릭스 영역에 반사 패턴 및 굴절 패턴을 형성시킴으로써 블랙 매트릭스영역에 입사된 광이 투과 영역을 향하게 굴절 및 반사되어 액정표시장치에 표시될 수 있도록 한다. 이에 따라 본 발명에 따른 액정표시장치 및 그 제조 방법은 블랙 매트릭스영역에 입사된 광을 액정표시장치의 휘도를 향상시키는데 이용할 수 있다.
- <67> 이와 더불어 본 발명은 반사 패턴 및 굴절 패턴을 이용하여 블랙 매트릭스에 입사된 광의 경로가 투과영역을 향하고, 비투과 영역의 박막 트랜지스터 채널부를 향하지 않으므로 박막 트랜지스터의 채널부가 광에 의해 활성화되어 박막 트랜지스터에 누설전류가 흐르는 현상도 더불어 방지할 수 있다.
- <68> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

- <1> 도 1은 종래의 액정표시장치를 개략적으로 나타내는 단면도.
- <2> 도 2는 도 1에 도시된 액정표시장치의 블랙매트릭스 형성 영역 및 박막 트랜지스터 어레이 패널의 일부를 나타내는 평면도.
- <3> 도 3은 본 발명에 따른 액정표시장치를 나타내는 도면.
- <4> 도 4는 도 3에 도시된 액정표시장치의 블랙매트릭스 형성 영역 및 박막 트랜지스터 어레이 패널의 일부를 나타

내는 도면.

<5> 도 5는 도 3에 도시된 A1영역을 확대하여 나타내는 도면.

<6> 도 6은 본 발명에 따른 액정표시장치의 제조 방법을 나타내는 순서도.

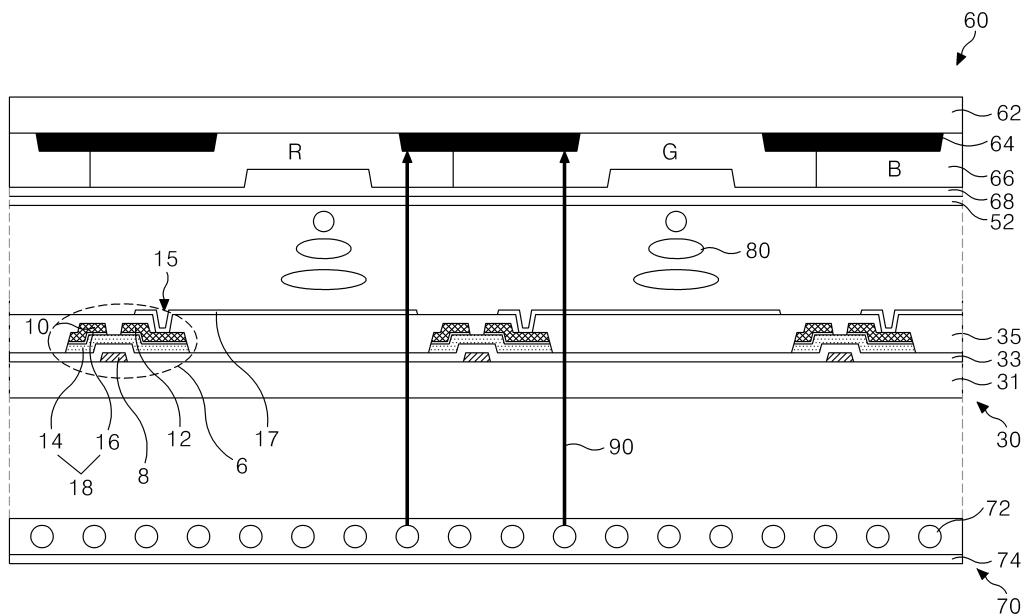
<7> 도 7a 내지 도 7e는 본 발명에 따른 제2 어레이 패널을 마련하는 단계를 순차적으로 설명하기 위한 단면도들.

<8> <도면의 주요 부분에 대한 부호의 설명>

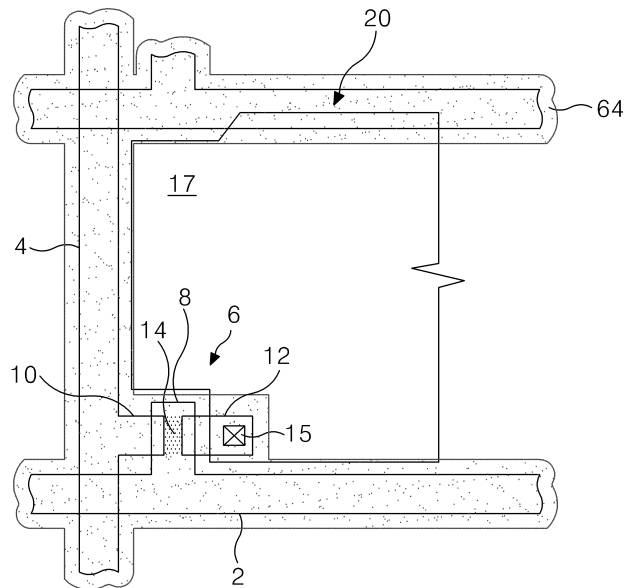
- | | |
|---------------------------------|-----------------|
| <9> 170 : 백라이트 유닛 | 172 : 광원 |
| <10> 174 : 반사판 | 176 : 광학시트 |
| <11> 130 : 제1 어레이 패널 | 131 : 제1 기판 |
| <12> 106 : 박막 트랜지스터 | 160 : 제2 어레이 패널 |
| <13> 162 : 제2 기판 | 164 : 블랙 매트릭스 |
| <14> 154 : 반사 패턴 | 156 : 굴절 패턴 |
| <15> 166 : 칼라 필터 | |
| <16> 190 : 블랙 매트릭스쪽으로 입사된 광의 경로 | |
| <17> P1 : 투과 영역 | P2 : 비투과 영역 |

도면

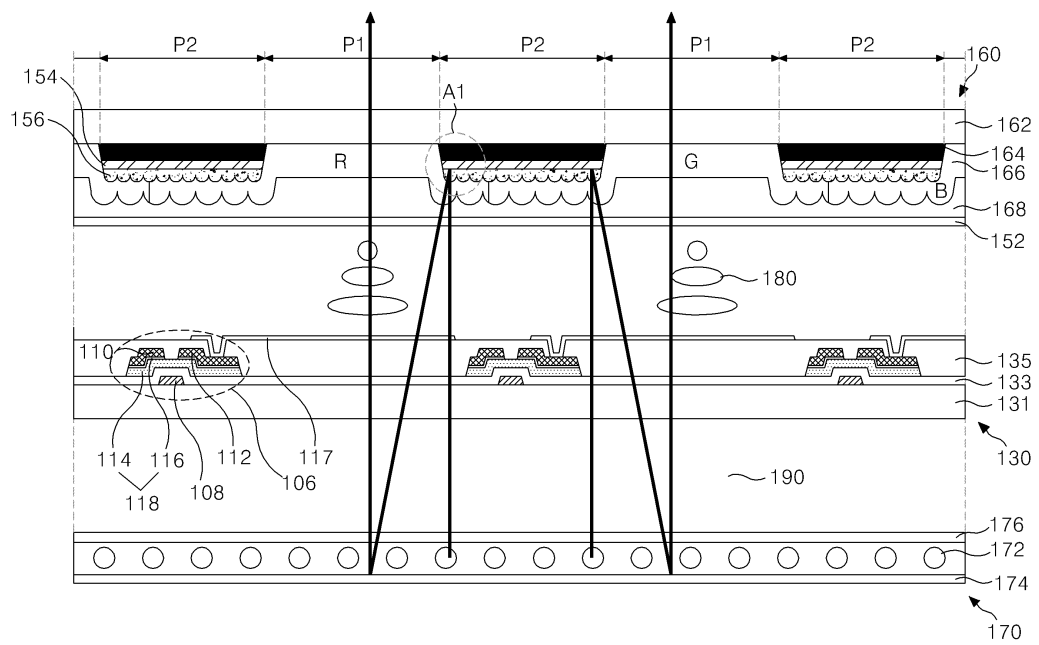
도면1



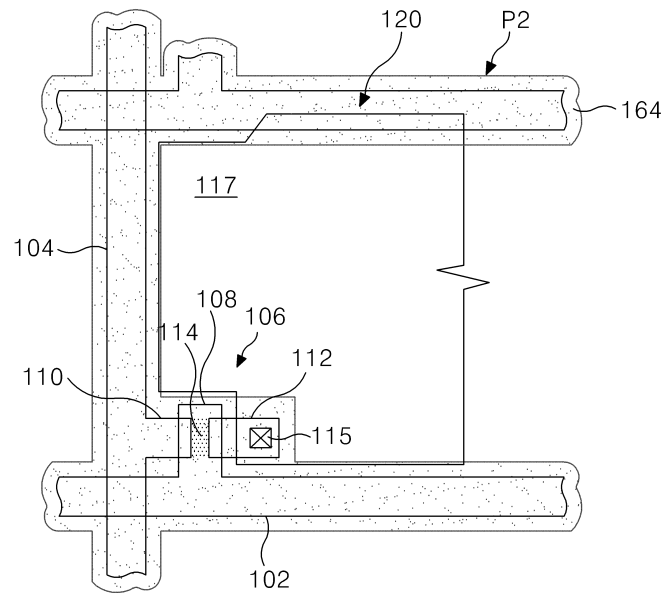
도면2



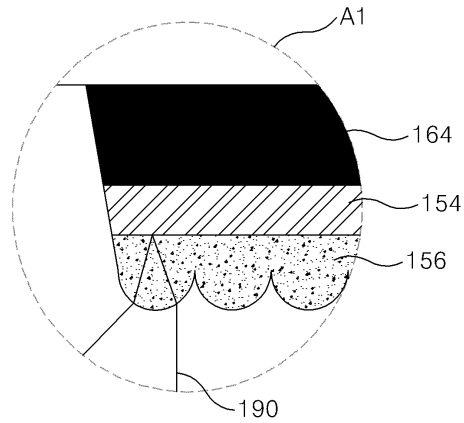
도면3



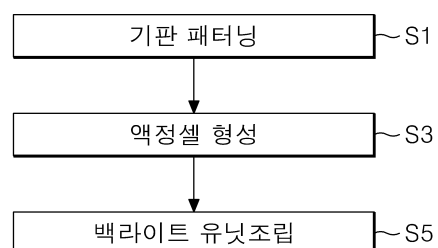
도면4



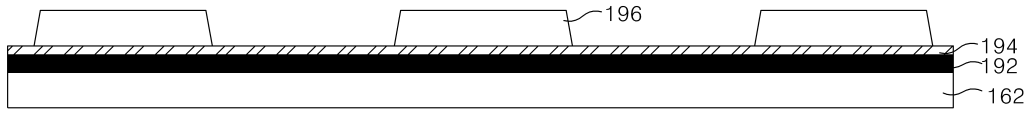
도면5



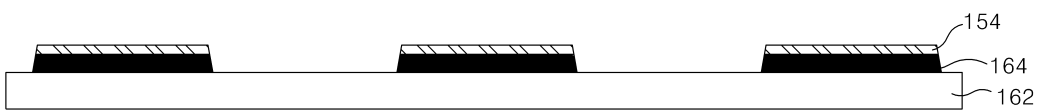
도면6



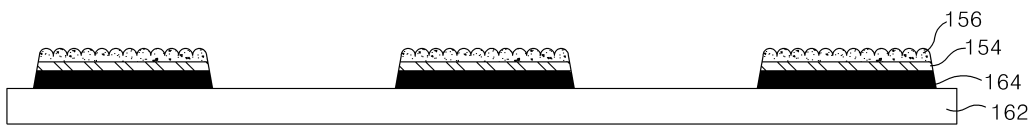
도면7a



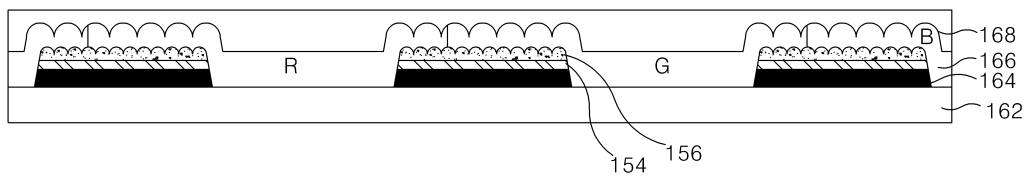
도면7b



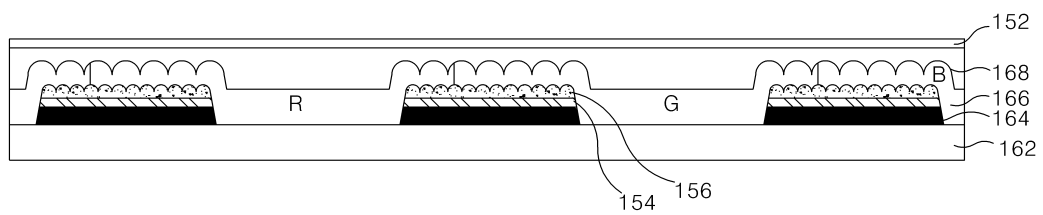
도면7c



도면7d



도면7e



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020080061107A	公开(公告)日	2008-07-02
申请号	KR1020060136016	申请日	2006-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JANG HUN 장훈 LEE SUNG MIN 이성민		
发明人	장훈 이성민		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/133516 G02F1/133555 G02F1/13394 G02F1/134363 G02F1/13458		
外部链接	Espacenet		

摘要(译)

本发明涉及一种可用于提高液晶显示器亮度的液晶显示器及其制造方法，其在黑矩阵区域消失。根据本发明的液晶显示器包括形成在第一基板上的栅极线，以及反射第一和第二阵列面板侧的栅极线和反射器，其中第一和第二阵列面板侧照射在光源中用于首先照射光第二阵列面板意味着在具有第一阵列面板的折射图案上形成的滤色器：暗示的并且黑色矩阵分隔单元区域，黑色矩阵形成在面向第一基板的第二基板上，并且反射图案和压印表面形成在黑色矩阵上，并且像素电极形成在数据线上并且单元区域交叉并限定单元区域。

