



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0102808
(43) 공개일자 2007년10월22일

(51) Int. Cl.

G02F 1/13 (2006.01)

(21) 출원번호 10-2006-0034470

(22) 출원일자 2006년04월17일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

마한나

서울 양천구 목4동 754-1번지 월드메르디앙 201동 1002호

박경순

경기 용인시 기흥읍 농서리 7-1 남자기숙사 월계수동 334호

(74) 대리인

조희원

전체 청구항 수 : 총 10 항

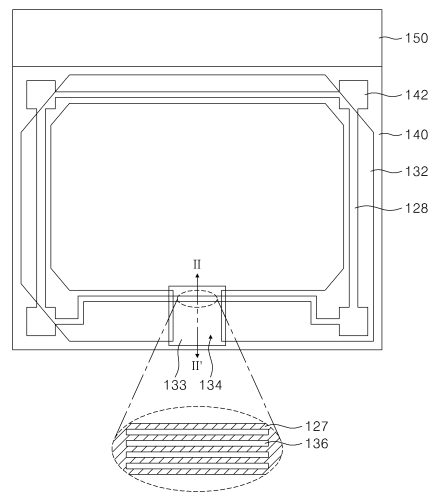
(54) 액정 표시 패널 및 이의 제조 방법

(57) 요약

본 발명은 액정 주입구에 도포되는 앤드 실의 미경화를 방지할 수 있는 액정 표시 패널과 이의 제조 방법에 관한 것이다.

본 발명의 액정 표시 패널은 액티브 영역과 액정 주입구를 마련하도록 형성된 실 라인과; 상기 액정 주입구를 밀봉하는 앤드 실과; 상기 액티브 영역으로 유입되는 정전기를 차단하도록 폐쇄 형태로 형성되며 상기 실 라인 및 앤드 실 중 적어도 어느 하나와 중첩되는 영역에서 적어도 하나의 투과홀을 가지는 가드 라인을 구비하는 것을 특징으로 한다.

대표도 - 도1



특허청구의 범위

청구항 1

액티브 영역과 액정 주입구를 마련하도록 형성된 실 라인과;

상기 액정 주입구를 밀봉하는 앤드 실과;

상기 액티브 영역으로 유입되는 정전기를 차단하도록 폐쇄 형태로 형성되며 상기 실 라인 및 앤드 실 중 적어도 어느 하나와 중첩되는 영역에서 적어도 하나의 투과홀을 가지는 가드 라인을 구비하는 것을 특징으로 하는 액정 표시 패널.

청구항 2

제1항에 있어서,

상기 액티브 영역에 형성되는 박막 트랜지스터와;

상기 박막 트랜지스터와 접속되는 액정 셀을 추가로 구비하는 것을 특징으로 하는 액정 표시 패널.

청구항 3

제2항에 있어서,

상기 가드 라인은 상기 박막 트랜지스터의 게이트 전극과 동일 평면상에 동일한 재질로 형성되는 것을 특징으로 하는 액정 표시 패널.

청구항 4

제1항에 있어서,

상기 가드 라인은 상기 투과홀에 의해 상기 앤드 실과 중첩되는 영역에서의 폭이 나머지 영역에서의 폭보다 좁은 것을 특징으로 하는 액정 표시 패널.

청구항 5

제1항에 있어서,

상기 가드 라인은 상기 앤드 실과 중첩되는 영역에서 가드 패턴과 상기 투과홀이 교번적으로 형성되는 것을 특징으로 하는 액정 표시 패널.

청구항 6

제1항에 있어서,

상기 가드 라인은 실 라인과 중첩되는 영역에서 적어도 하나의 투과홀을 갖는 것을 특징으로 하는 액정 표시 패널.

청구항 7

액티브 영역을 따라 폐쇄 형태로 형성되며 적어도 하나의 투과홀을 가지는 가드 라인을 포함하는 박막 트랜지스터 기판과 칼라 필터 기판을 실 라인을 이용하여 합착하는 단계와;

상기 실 라인에 의해 마련된 액정 주입구를 이용하여 상기 액티브 영역에 액정을 주입하는 단계와;

상기 액정 주입구를 앤드 실을 이용하여 밀봉하는 단계를 포함하며,

상기 가드 라인은 상기 실 라인 및 앤드 실 중 적어도 어느 하나와 중첩되는 영역에서 상기 투과홀을 가지는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 8

제7항에 있어서,

상기 가드 라인은 상기 박막 트랜지스터의 게이트 전극과 동일 평면상에 동일한 재질로 형성되는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 9

제7항에 있어서,

상기 가드 라인은 상기 투과홀에 의해 상기 앤드 실과 중첩되는 영역에서의 폭이 나머지 영역에서의 폭보다 좁은 것을 특징으로 하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 10

제7항에 있어서,

상기 가드 라인은 상기 앤드 실과 중첩되는 영역에서 가드 패턴과 상기 투과홀이 교번적으로 형성되는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 액정 표시 패널 및 이의 제조 방법에 관한 것으로, 특히 액정 주입구에 도포되는 앤드 실의 미경화를 방지할 수 있는 액정 표시 패널과 이의 제조 방법에 관한 것이다.
- <19> 폴리 실리콘을 사용하는 LTPS(Low-Temperature Polycrystalline Si)는 아모펄스 실리콘 등을 사용하는 것보다 전자 이동도가 매우 우수하여 시스템 온 글라스(System On Glass)를 구현할 수 있다. 기관 위에 회로를 실장하는 시스템 온 글라스의 경우, 고해상도로 갈수록 액티브 영역 외각에서부터 글라스 가장 자리까지의 거리가 매우 짧아지고 있다.
- <20> 또한, 종래 액정 표시 장치는 액티브 영역으로 정전기가 유입되는 것을 방지하기 위해 실 라인을 따라 형성되는 가드 라인을 구비한다. 이 가드 라인은 실 라인 뿐만 아니라, 액정 주입구를 밀봉하는 앤드 실과도 중첩되게 형성된다. 그러나, 이 가드 라인에 의해 앤드 실을 경화시키기 위한 자외선이 차단되므로 앤드 실이 제대로 경화되지 못하는 경우가 종종 발생된다. 이때, 액티브 영역 외각에서부터 글라스 가장 자리까지의 거리가 매우 짧아 앤드실이 경화되지 못하고 액티브 영역으로 침투되는 문제점이 발생된다. 이를 해결하기 위해 액정 주입구와 대응되는 가드 라인을 제거하게 되면 앤드 실의 미경화 방지할 수 있지만 액티브 영역으로 정전기가 유입되어 신뢰성이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <21> 따라서, 본 발명의 기술적 과제는 액정 주입구에 도포되는 앤드 실의 미경화를 방지할 수 있는 액정 표시 패널과 이의 제조 방법을 제공하는 것이다.

발명의 구성 및 작용

- <22> 상기 목적을 달성하기 위하여 본 발명의 액정 표시 패널은 액티브 영역과 액정 주입구를 마련하도록 형성된 실 라인과; 상기 액정 주입구를 밀봉하는 앤드 실과; 상기 액티브 영역으로 유입되는 정전기를 차단하도록 폐쇄 형태로 형성되며 상기 실 라인 및 앤드 실 중 적어도 어느 하나와 중첩되는 영역에서 적어도 하나의 투과홀을 가지는 가드 라인을 구비하는 것을 특징으로 한다.
- <23> 상기 액티브 영역에 형성되는 박막 트랜지스터와 상기 박막 트랜지스터와 접속되는 액정 셀을 추가로 구비하는 것을 특징으로 한다.
- <24> 또한, 상기 가드 라인은 상기 박막 트랜지스터의 게이트 전극과 동일 평면상에 동일한 재질로 형성되는 것을 특징으로 한다.

- <25> 그리고 상기 가드 라인은 상기 투과홀에 의해 상기 앤드 실과 중첩되는 영역에서의 폭이 나머지 영역에서의 폭보다 좁은 것을 특징으로 한다.
- <26> 상기 가드 라인은 상기 앤드 실과 중첩되는 영역에서 가드 패턴과 상기 투과홀이 교번적으로 형성되는 것을 특징으로 한다.
- <27> 또한, 상기 가드 라인은 실 라인과 중첩되는 영역에서 적어도 하나의 투과홀을 갖는 것을 특징으로 한다.
- <28> 상기 목적을 달성하기 위하여 본 발명의 액정 표시 패널의 제조 방법은 액티브 영역을 따라 폐쇄 형태로 형성되며 적어도 하나의 투과홀을 가지는 가드 라인을 포함하는 박막 트랜지스터 기관과 칼라 필터 기관을 실 라인을 이용하여 합착하는 단계와; 상기 실 라인에 의해 마련된 액정 주입구를 이용하여 상기 액티브 영역에 액정을 주입하는 단계와; 상기 액정 주입구를 앤드 실을 이용하여 밀봉하는 단계를 포함하며, 상기 가드 라인은 상기 실 라인 및 앤드 실 중 적어도 어느 하나와 중첩되는 영역에서 상기 투과홀을 가지는 것을 특징으로 한다.
- <29> 상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 특징들은 첨부한 도면들을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다. 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명한다.
- <30> 도 1은 본 발명에 따른 액정 표시 패널을 도시한 평면도이고, 도 2는 도 1에서 II-II' 선을 따라 절단한 액정 주입구 영역과 액티브 영역을 도시한 단면도이다.
- <31> 도 1 및 도 2를 참조하면, 액정 표시 패널은 액정층을 사이에 두고 서로 대향하여 합착된 박막 트랜지스터 기관(150) 및 컬러 필터 기관(140)과, 박막 트랜지스터 기관(150)에 액티브 영역 주변을 따라 형성되는 실 라인(132)과, 실 라인(132)에 액정을 주입한 뒤에 액정의 누설을 막는 앤드 실(133)과, 실 라인(132)과 중첩되는 영역에 형성되는 가드 라인(128)을 포함한다.
- <32> 컬러 필터 기관(140)에는 빛샘 방지를 위한 블랙 매트릭스와, 컬러 구형능을 위한 컬러 필터, 화소 전극과 수직 전계를 이루는 공통 전극이 상부 기관 상에 형성된다.
- <33> 박막 트랜지스터 기관(150)은 게이트 라인(미도시) 및 데이터 라인(104)과 접속된 TFT(130)를 구비한다. 여기서, TFT(130)는 N형 또는 P형으로 형성되지만, 이하에서는 N형으로 형성된 경우만을 설명하기로 한다.
- <34> TFT(130)는 화소 전극(122)에 비디오 신호를 충전한다. 이를 위하여, TFT(130)는 게이트 라인(미도시)과 접속된 게이트 전극(106), 데이터 라인(104)에 포함된 소스 전극(108), 보호막(118)을 관통하는 화소 콘택홀(120)을 통해 화소 전극(122)과 접속된 드레인 전극(110), 게이트 전극(106)에 의해 소스 전극(108) 및 드레인 전극(110) 사이에 채널을 형성하는 액티브층(114)을 구비한다.
- <35> 액티브층(114)은 버퍼막(116)을 사이에 두고 하부 기관(101) 위에 형성된다. 게이트 라인(미도시)과 접속된 게이트 전극(106)은 액티브층(114)의 채널 영역(114C)과 게이트 절연막(112)을 사이에 두고 중첩되게 형성된다. 소스 전극(108) 및 드레인 전극(110)은 게이트 전극(106)과 층간 절연막(126)을 사이에 두고 절연되게 형성된다. 그리고, 데이터 라인(104)에 포함된 소스 전극(108)과, 드레인 전극(110)은 층간 절연막(126) 및 게이트 절연막(112)을 관통하는 소스 콘택홀(124S) 및 드레인 콘택홀(124D) 각각을 통해 n+ 불순물이 주입된 액티브층(114)의 소스 영역(114S) 및 드레인 영역(114D) 각각과 접속된다. 또한, 액티브층(114)은 오프 전류를 감소시키기 위하여 채널 영역(114C)과 소스 및 드레인 영역(114S, 114D) 사이에 n- 불순물이 주입된 엘디디(Lightly Doped Drain ; LDD) 영역(미도시)을 더 구비하기도 한다.
- <36> 실 라인(132)은 박막 트랜지스터 기관(150)의 액티브 영역 주변에 따라 형성되며 박막 트랜지스터 기관(150)과 컬러 필터 기관(140)을 합착시킨다. 여기서 실 라인(132)은 합착된 두 기관(140, 150) 사이에 액정을 주입하는 액정 주입구(134)를 제외한 나머지 영역에 형성된다.
- <37> 앤드 실(133)은 액정을 액정 주입구(134)를 통해 액티브 영역에 주입한 후 액정이 흘러내리지 않기 위해 액정 주입구(134)를 밀봉한다. 이를 위해 앤드 실(133)은 액정 주입 공정후 액정 주입구(134)에 도포되어 자외선에 의해 경화된다.
- <38> 가드 라인(128)은 쇼트 포인트(142)와 접속되어 액티브 영역으로 정전기가 유입 되는 것을 방지함과 아울러 칼라 필터 기관(140)의 공통 전극에서 유입되는 정전기를 차단하도록 폐쇄 형태로 형성된다. 여기서 쇼트 포인트(142)는 공통 전극에 공통 전압을 공급하기 위해 하부 기관 상에 형성된 공통 전압 공급패드(미도시)와 공통 전극을 접속시킨다. 이 가드 라인(128)은 게이트(106)와 동일한 금속으로 동일 평면상에 형성된다. 이러한 가드

라인(128)은 실 라인(132)과 중첩되는 영역에서 제1 폭으로 형성되며 앤드 실(133)과 중첩되는 영역에서 제1 폭보다 좁은 제2 폭을 가지는 가드 패턴(127)과 투과홀(136)이 교번적으로 형성된다. 이러한 다수개의 투과홀(136)을 통과한 자외선은 앤드 실(133)에 조사됨으로써 앤드 실(133)이 미경화 되는 것을 방지할 수 있다. 이로 인해 칼라 필터 기관(140)의 가장 자리와 가드 라인(128) 거리가 가까워져도 앤드 실(133)이 액티브 영역을 구동시키는 구동 회로 및 액정 셀 내로 흘러 들어가는 것을 막을 수 있다. 한편, 실 라인(132)과 중첩되는 영역에서도 실 라인(132)의 미경화를 방지하도록 가드 라인(128)은 적어도 하나의 투과홀(136)을 가지도록 형성될 수 있다.

- <39> 도 3a 내지 도 3g는 본 발명에 따른 액정 표시 패널의 제조 방법을 설명하기 위한 단면도이다.
- <40> 도 3a를 참조하면, 하부 기관(101) 상에 버퍼막(116)이 형성되고, 그 위에 액티브층(114)이 형성된다.
- <41> 버퍼막(116)은 하부 기관(101) 상에 SiO₂ 등과 같은 무기 절연 물질이 전면 증착되어 형성된다.
- <42> 액티브층(114)은 버퍼막(116) 상에 아몰퍼스-실리콘을 증착한 후 그 아몰퍼스-실리콘을 레이저로 결정화하여 폴리-실리콘이 되게 한 다음, 그 폴리-실리콘을 포토리소그래피 공정과 식각 공정으로 패터닝함으로써 형성된다.
- <43> 도 3b를 참조하면, 액티브층(114)이 형성된 버퍼막(116) 상에 게이트 절연막(112)이 형성되고, 그 위의 액정 주입구 영역에서 투과홀(136)과 가드 패턴(127)이 교번적으로 형성된 가드 라인(128)과 게이트 전극(106)을 포함하는 제1 도전 패턴군이 형성된다.
- <44> 게이트 절연막(112)은 액티브층(114)이 형성된 버퍼막(116) 상에 SiO₂ 등과 같은 무기 절연 물질이 전면 증착되어 형성된다.
- <45> 게이트 전극(106) 및 가드 라인(128)은 게이트 절연막(112) 상에 게이트 금속층을 형성한 후, 그 게이트 금속층을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 형성된다.
- <46> 그리고, 게이트 전극(106)을 마스크로 이용하여 액티브층(114)에 n⁺ 불순물을 주입하여 게이트 전극(106)과 비중첩된 액티브층(114)의 소스 영역(114S) 및 드레인 영역(114D)이 형성된다. 이러한 액티브층(114)의 소스 및 드레인 영역(114S, 114D)은 게이트 전극(106)과 중첩되는 채널 영역(114C)을 사이에 두고 마주하게 된다.
- <47> 도 3c를 참조하면, 제1 도전패턴군이 형성된 게이트 절연막(112) 상에 층간 절연막(126)이 형성되고, 층간 절연막(126) 및 게이트 절연막(112)을 관통하는 소스 및 드레인 콘택홀(124S, 124D)이 형성된다.
- <48> 층간 절연막(126)은 가드 라인(128) 및 게이트 전극(106)을 포함하는 제1 도전패턴군이 형성된 게이트 절연막(112) 상에 SiO₂ 등과 같은 무기 절연 물질이 전면 증착되어 형성된다.
- <49> 이어서, 포토리소그래피 공정 및 식각 공정으로 층간 절연막(126) 및 게이트 절연막(112)을 관통하여 액티브층(114)의 소스 및 드레인 영역(114S, 114D)을 각각 노출시키는 소스 및 드레인 콘택홀(124S, 124D)이 형성된다.
- <50> 도 3d를 참조하면, 층간 절연막(126) 상에 데이터 라인(104), 소스 전극(108), 드레인 전극(110)을 포함하는 제2 도전패턴군이 형성된다.
- <51> 데이터 라인(104), 드레인 전극(110), 소스 전극(108)을 포함하는 제2 도전 패턴군은 층간 절연막(126) 상에 소스/드레인 금속층을 형성한 후, 그 소스/드레인 금속층을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 형성된다.
- <52> 소스 전극(104) 및 드레인 전극(110)은 소스 및 드레인 콘택홀(124S, 124D) 각각을 통해 제1 액티브층(114)의 소스 영역(114S) 및 드레인 영역(114D) 각각과 접속된다.
- <53> 도 3e를 참조하면, 제2 도전 패턴군이 형성된 층간 절연막(126) 상에 보호막(118)이 형성되고, 그 보호막(118)을 관통하는 화소 콘택홀(120)이 형성된다.
- <54> 보호막(118)은 데이터 라인(104) 및 드레인 전극(110)이 형성된 층간 절연막(126) 상에 무기 절연 물질 또는 포토 아크릴 등과 같은 유기 절연 물질이 전면 증착되어 형성된다.
- <55> 이어서, 포토리소그래피 공정 및 식각 공정으로 보호막(118) 및/또는 층간 절연막(126)을 관통하는 화소 콘택홀(120)이 형성된다. 화소 콘택홀(120)은 보호막(118)을 관통하여 TFT(130)의 드레인 전극(110)을 노출시킨다.
- <56> 도 3f를 참조하면, 보호막(118) 상에 화소 전극(122)을 포함하는 제3 도전패턴군이 형성된다.

- <57> 화소 전극(122)을 포함하는 제3 도전패턴군은 보호막(118) 상에 ITO 등의 투명 도전막을 증착한 후, 그 투명 도전막을 포토리소그래피 공정 및 건식 식각 공정으로 패터닝함으로써 형성된다.
- <58> 도 3g를 참조하면, 박막 트랜지스터 기관(150)의 액티브 영역 주변에 따라 실 라인(132)이 형성되며 박막 트랜지스터 기관(150)과 컬러 필터 기관(140)을 그 실 라인(132)을 이용하여 합착시킨다. 그런 다음, 액정 주입구를 통해 액티브 영역으로 액정을 주입한 후, 액정 주입구를 앤드 실로 밀봉한다. 밀봉된 앤드 실(133)은 자외선을 조사함으로써 경화된다.
- <59> 도 4는 본 발명의 제2 실시 예에 따른 액정 표시 패널을 도시한 평면도이다.
- <60> 도 4에 도시된 액정 표시 패널은 액정 주입구(134)에 중첩되는 가드 라인(128)을 제외하고 본 발명의 제1 실시 예와 중복된 구성 요소들에 대한 상세한 설명은 생략하기로 한다.
- <61> 가드 라인(128)는 쇼트 포인트(142)와 접촉되어 액티브 영역으로의 정전기 유입 방지 및 칼라 필터 기관(140)의 공통 전극에서 유입되는 정전기를 차단하도록 폐쇄 형태로 형성된다. 공통 전극에 공통 전압을 공급하기 위해 하부 기관 상에 형성된 공통 전압 공급패드(미도시)와 공통 전극을 접속시킨다. 이 가드 라인(128)은 게이트(106)과 동일한 금속으로 동일 평면상에 형성된다. 이러한 가드 라인(128)은 실 라인(132)과 중첩되는 영역에서 제1 폭으로 형성되며, 앤드 실(133)과 중첩되는 영역에서 가드 라인(128)의 일측단을 제거하는 투과홀(136)에 의해 제1 폭보다 얇은 제2 폭으로 형성된다. 이러한 투과홀(136)을 통해 자외선이 조사되어 앤드 실(133)에 조사됨으로써 앤드 실(133)이 미경화 되는 것을 방지할 수 있다. 이로 인해 칼라 필터 기관(140)의 가장 자리와 가드 라인(128) 거리가 가까워져도 앤드 실(133)이 액티브 영역을 구동시키는 회로 및 액정 셀 내로 흘러 들어가는 것을 막을 수 있다.

발명의 효과

- <62> 상술한 바와 같이, 본 발명에 따른 액정 표시 패널과 이의 제조 방법은 앤드 실 영역과 중첩되는 영역의 가드 라인에 형성된 투과홀에 의해 자외선의 투과율이 상대적으로 높아져 앤드 실의 미경화를 방지할 수 있다.
- <63> 이에 따라, 본 발명에 따른 액정 표시 패널 및 그 제거 방법은 앤드 실이 액티브 영역 및 구동 회로로 침투되는 것을 방지할 수 있다.
- <64> 또한 본 발명에 따른 액정 표시 패널과 이의 제조 방법은 가드 라인을 이용하여 정전기 유입을 방지할 수 있어 신뢰성이 향상된다.
- <65> 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야에 통상의 지식을 갖는 자라면, 후술된 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.
- <66> 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정하여져야만 할 것이다.

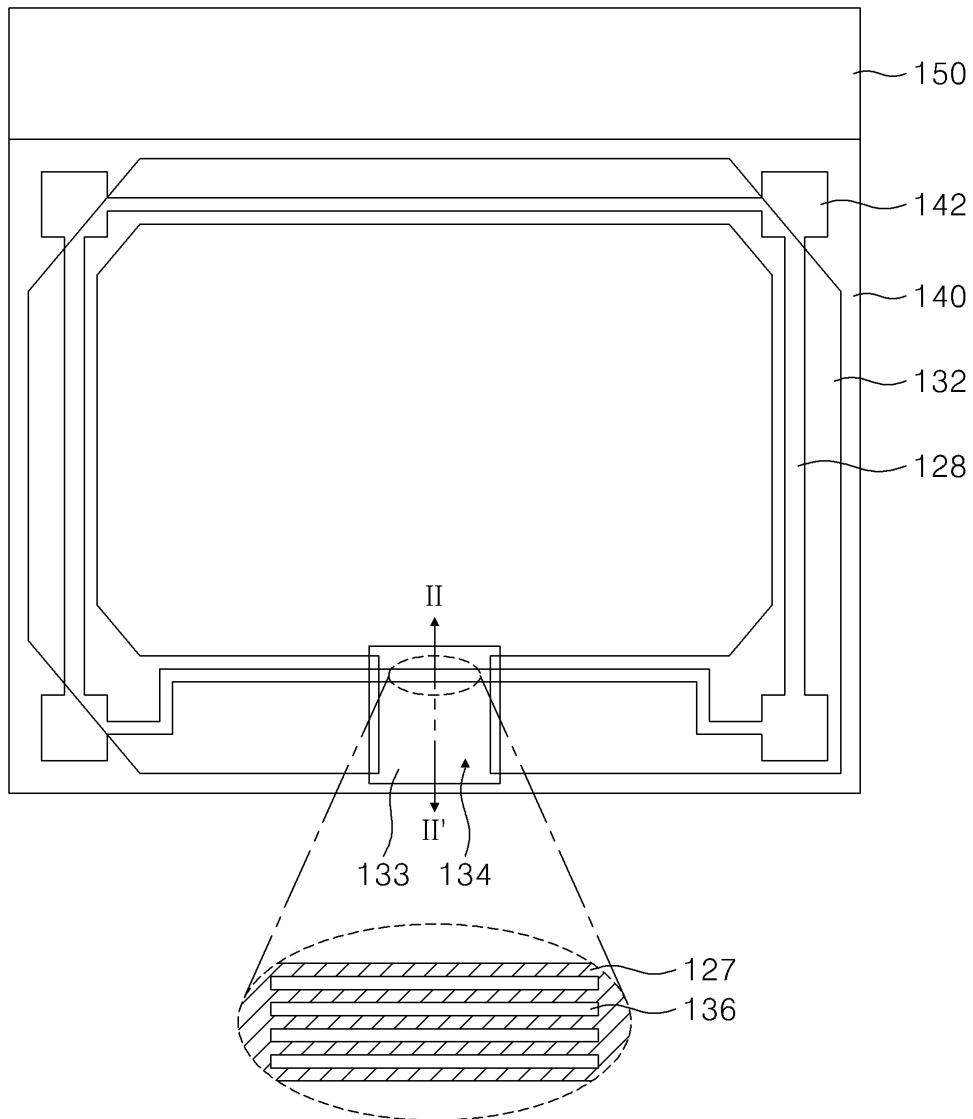
도면의 간단한 설명

- <1> 도 1은 본 발명에 따른 액정 표시 패널을 도시한 평면도이다.
- <2> 도 2는 도 1에서 도시된 II-II' 선을 따라 절단한 액정 주입구 영역과 액티브 영역을 도시한 단면도이다.
- <3> 도 3a 내지 도 3g는 본 발명에 따른 액정 표시 패널의 제조 방법을 설명하기 위한 단면도이다.
- <4> 도 4는 본 발명의 제2 실시 예에 따른 액정 표시 패널을 도시한 평면도이다.
- <5> <도면의 주요 부분에 대한 부호 설명>
- <6> 101 : 하부 기관 104 : 데이터 라인
- <7> 106 : 게이트 전극 108 : 소스 전극
- <8> 110 : 드레인 전극 112 : 게이트 절연막
- <9> 114 : 액티브층 116 : 버퍼막

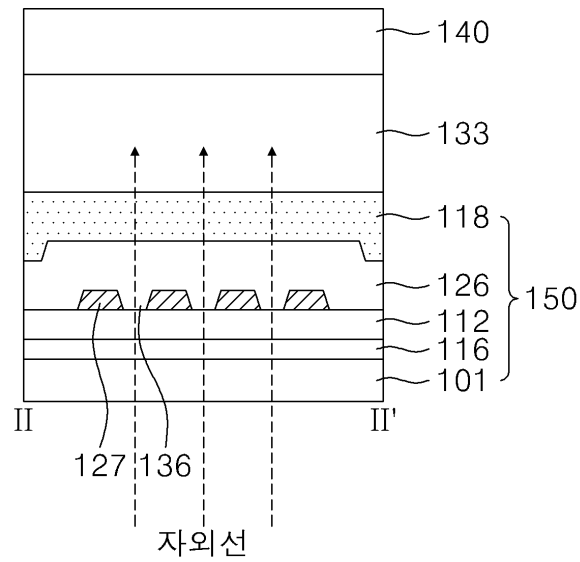
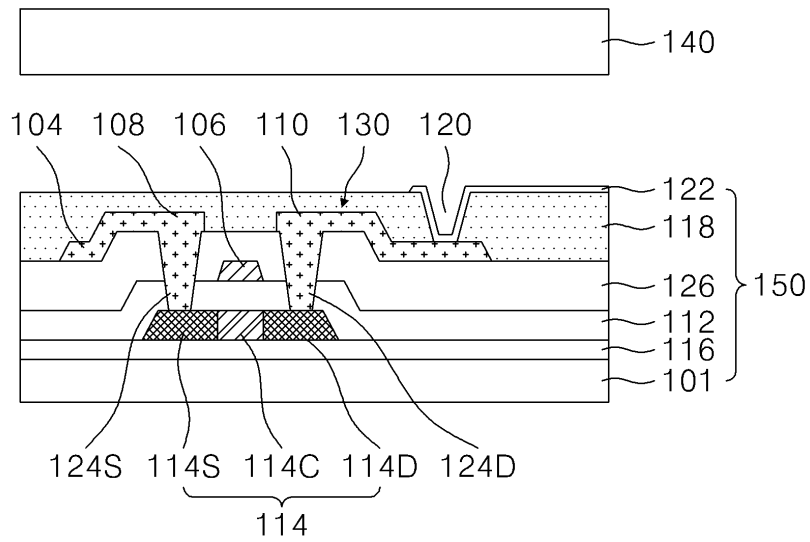
- <10> 118 : 보호막 120,124 : 콘택홀
- <11> 122 : 화소 전극 126 : 층간 절연막
- <12> 127 : 가드 패턴 128 : 가드 라인
- <13> 130 : 박막 트랜지스터 132 : 실 라인
- <14> 133 : 앤드 실 134 : 액정 주입구
- <15> 136 : 투과홀 140 : 칼라 필터 기판
- <16> 142 : 쇼트 포인트 150 : 박막 트랜지스터 기판
- <17>

도면

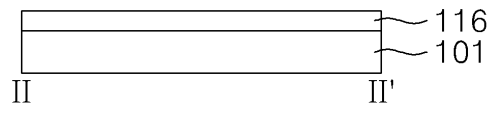
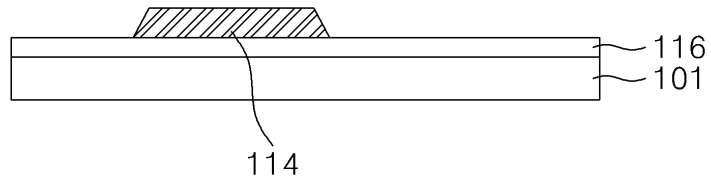
도면1



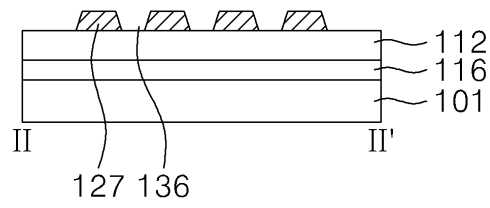
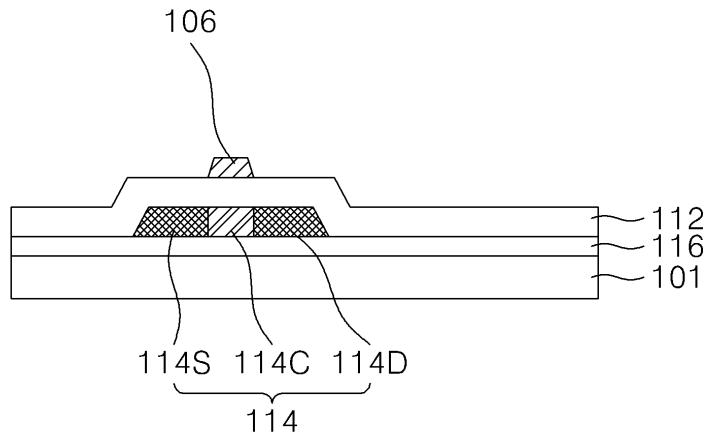
도면2



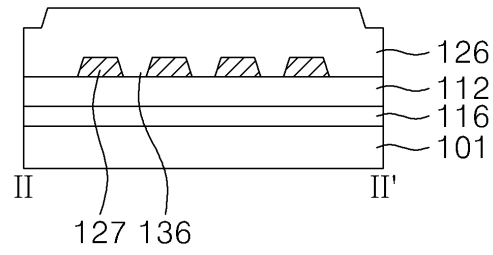
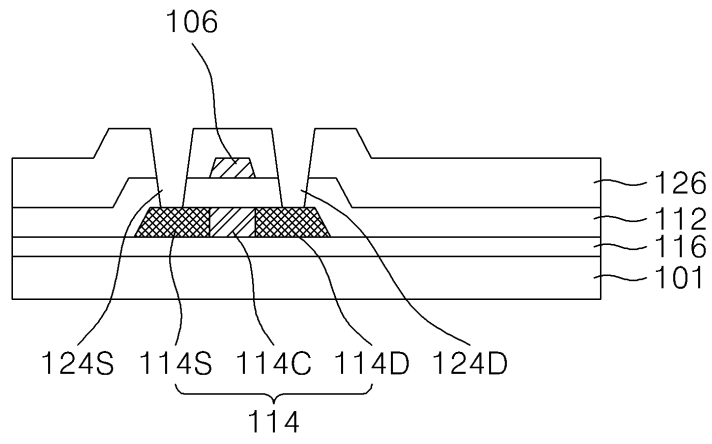
도면3a



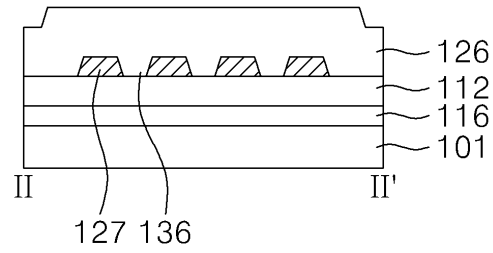
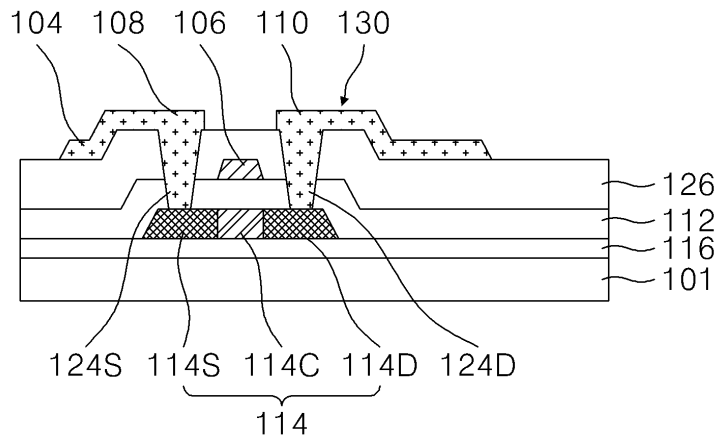
도면3b



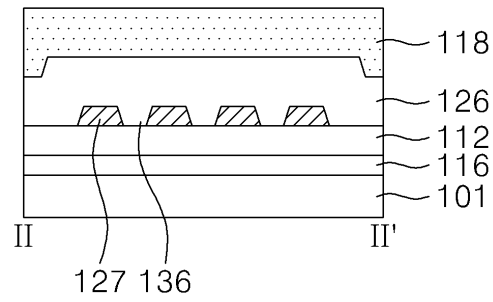
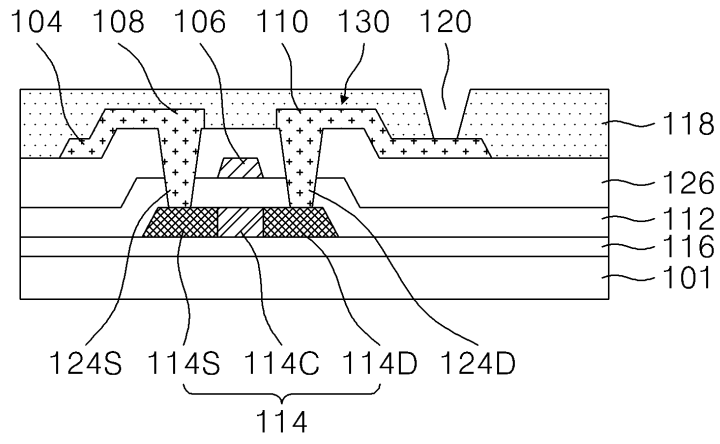
도면3c



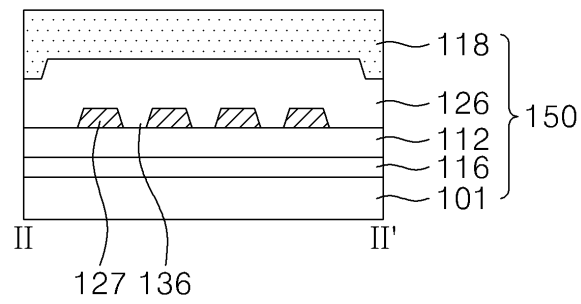
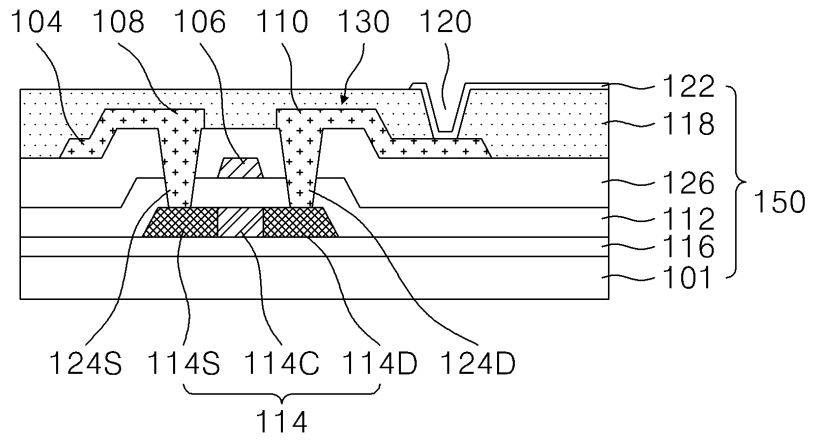
도면3d



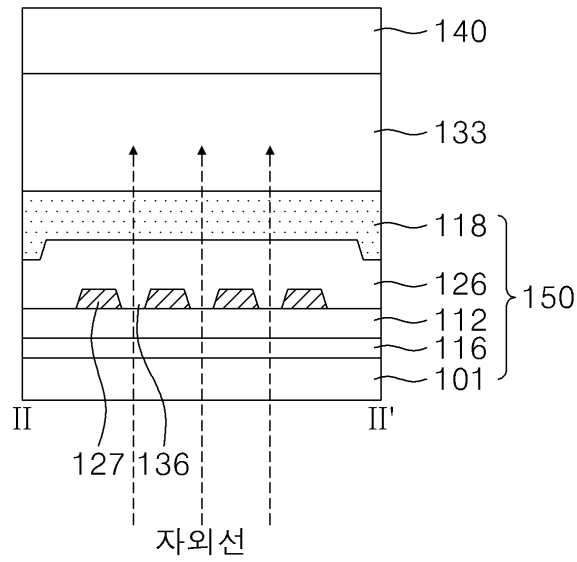
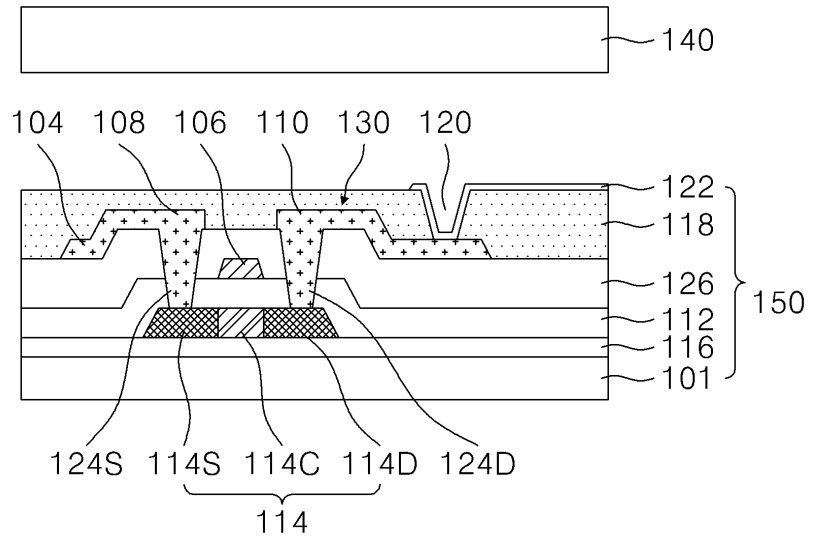
도면3e



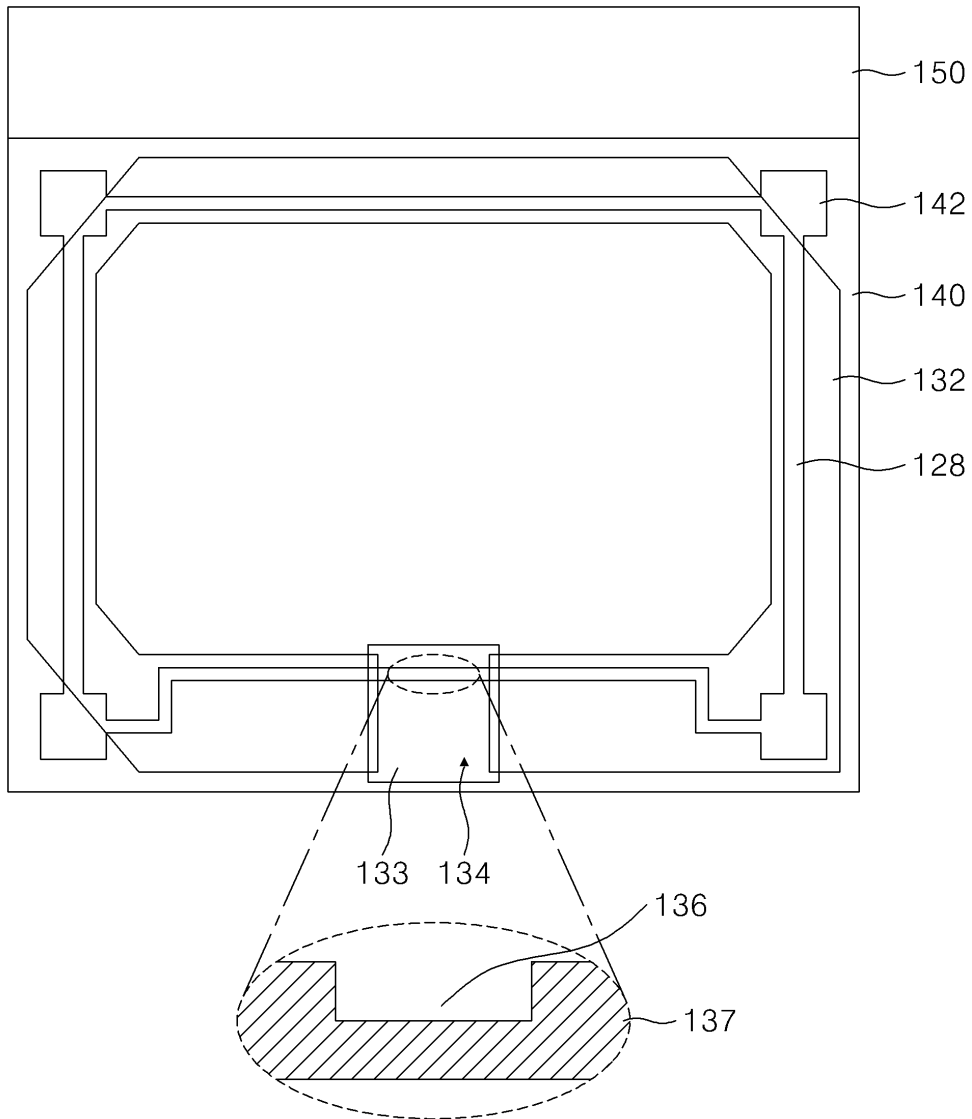
도면3f



도면3g



도면4



专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	KR1020070102808A	公开(公告)日	2007-10-22
申请号	KR1020060034470	申请日	2006-04-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MA HAN NA 마한나 PARK GYUNG SOON 박경순		
发明人	마한나 박경순		
IPC分类号	G02F1/13		
CPC分类号	G02F1/1341 G02F1/136 G02F2202/22 H01L29/786		
代理人(译)	SE JUN OH KWON , HYUK SOO 宋 , 云何		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够防止涂有液晶注入孔的端部密封未固化的LCD面板及其制造方法。本发明的LCD面板配备有保护线，该保护线在该区域内具有至少一个传输孔，该区域是引入密封线的静电，其形成为准备活动区域和液晶注入孔的端部密封密封液晶注入孔和与密封线中的至少一个重叠的有效区域，其形成有封闭形式，以便封闭和封端。防护线，密封线，端部密封，传动孔，防护模式。

