



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

G02F 1/1339 (2006.01)*G02F 1/1343* (2006.01)

(11) 공개번호

10-2007-0042134

(43) 공개일자

2007년04월20일

(21) 출원번호 10-2007-0032253(분할)

(22) 출원일자 2007년04월02일

심사청구일자 2007년04월02일

(62) 원출원 특허10-2002-0033793

원출원일자 : 2002년06월17일

심사청구일자

2005년11월02일

(30) 우선권주장	JP-P-2001-00199313	2001년06월29일	일본(JP)
	JP-P-2002-00119774	2002년04월22일	일본(JP)

(71) 출원인
 샤프 가부시키가이샤
 일본 오사카후 오사카시 아베노구 나가이케조 22방 22고

(72) 발명자
 사와사키 마나부
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 이노우에 유이치
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 시바사키 마사카즈
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 곤도 나오토
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 후지카와 데츠야
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 다카기 다카시
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 다노세 도모노리
 일본국 도토리켄 요나고시 세키슈프 오츠카 2-650 요나고 후지쓰가부
 시끼가이샤 내
 오다 도모시게
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 고모리타 아키라
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 미사키 가츠노리
 일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
 가부시끼가이샤 내
 히로타 시로

일본국 가나가와켄 가와사키시 나가하라구 가미고다나카 4-1-1후지쓰
가부시끼가이샤 내

(74) 대리인
문두현
문기상

전체 청구항 수 : 총 4 항

(54) 액정표시장치용 기판, 액정표시장치 및 액정표시장치용기판의 제조 방법

(57) 요약

본 발명은, 정보 기기 등의 표시부에 이용되고, 휙도가 높으며 표시 특성이 양호한 표시장치를 얻을 수 있는 액정표시장치 용 기판 및 그를 구비한 액정표시장치와 그 제조 방법을 제공하는 것을 목적으로 한다. 각 화소는 좌우 방향으로 연장하는 게이트 버스 라인(25)과, 상하 방향으로 연장하는 드레인 버스 라인(26)에 의해 확정되어 있다. 각 버스 라인(25, 26)의 교차 위치 근방에는 TFT가 형성되고, 그 상부에 TFT를 차광하는 수지 중첩부(32)가 형성되어 있다. TFT 기판(8)에 대향하여 배치되는 공통 전극 기판 위에는 BM이 형성되지 않고, TFT 기판(8)에 형성된 각 버스 라인(25, 26) 및 수지 중첩부(32)가 BM의 기능을 나타내도록 되어 있다.

대표도

도 1

특허청구의 범위

청구항 1.

제 1 수지층이 형성된 제 1 기판과,

제 2 수지층이 형성된 제 2 기판과,

상기 제 1 및 제 2 기판을 접합시켜 상기 제 1 및 제 2 수지층으로 형성된 기둥 형상 스페이서와,

상기 제 1 및 제 2 기판 사이에 밀봉된 액정을 갖는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 기판과, 서로 교차하여 상기 제 1 기판 위에 형성된 복수의 버스 라인과, 상기 버스 라인에 의해 확정된 화소 영역과, 상기 화소 영역마다 형성된 박막 트랜지스터와, 상기 화소 영역마다 형성된 수지 컬러 필터층과, 상기 화소 영역마다 형성된 화소 전극을 구비한 박막 트랜지스터 기판과,

상기 제 1 기판과 상이한 두께 또는 재질을 갖는 제 2 기판과, 상기 제 2 기판 위에 형성된 공통 전극을 구비하고, 상기 제 1 기판에 대향하여 배치된 공통 전극 기판과,

상기 박막 트랜지스터 기판과 상기 공통 전극 기판 사이에 밀봉된 액정을 갖는 것을 특징으로 하는 액정표시장치.

청구항 3.

대향하여 배치되는 대향 기판과 함께 액정을 사이에 끼우는 기판과,

상기 기판 위에 형성된 복수의 게이트 버스 라인과,

상기 게이트 버스 라인에 교차하여 상기 기판 위에 형성된 복수의 드레인 버스 라인과,

상기 게이트 버스 라인과 상기 드레인 버스 라인에 의해 확정된 화소 영역과,

상기 화소 영역마다 형성된 박막 트랜지스터와,

상기 화소 영역마다 형성된 수지 컬러 필터층과,

상기 화소 영역마다 형성된 화소 전극과,

상기 박막 트랜지스터의 소스/드레인 전극 위 및 상기 드레인 버스 라인 위를 덮도록 형성된 수지층을 갖는 것을 특징으로 하는 액정표시장치용 기판.

청구항 4.

기판 위에 박막 트랜지스터를 형성하고,

상기 박막 트랜지스터의 소스/드레인 전극 및 드레인 버스 라인을 덮도록 제 1 수지 컬러 필터층을 형성하고,

다른 화소 영역에 제 2 수지 컬러 필터층을 형성하며,

또 다른 화소 영역에 제 3 수지 컬러 필터층을 형성하는 것을 특징으로 하는 액정표시장치용 기판의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 정보기기 등의 표시부에 이용되는 액정표시장치를 구성하는 액정표시장치용 기판 및 그를 구비한 액정표시장치와 그 제조 방법에 관한 것이다.

액정표시장치는, 일반적으로 투명 전극을 구비한 2개의 기판과, 양 기판 사이에 밀봉된 액정을 갖고 있다. 양 투명 전극 사이에 전압을 인가하여 액정을 구동시키고, 광의 투과율을 제어함으로써 원하는 표시를 얻을 수 있다. 액티브 매트릭스형 액정표시장치는, 각 화소를 스위칭하는 박막 트랜지스터(TFT: Thin Film Transistor)가 형성된 TFT 기판과, 공통 전극이 형성된 공통 전극 기판으로 구성된다. 최근, 액정표시장치의 수요는 증가하고 있으며, 액정표시장치에 대한 요구도 다양화하고 있다. 특히, 시각 특성이나 표시 품질의 개선이 강하게 요구되고 있어, 이를 실현하는 수단으로서, VA(Vertically Aligned) 모드(수직 배향형)의 액정표시장치가 유망시되고 있다.

VA 모드의 액정표시장치는, 대향하는 면에 수직 배향 처리가 실행된 2개의 기판과, 양 기판 사이에 밀봉된 부의 유전율 이방성을 갖는 액정으로 구성되어 있다. 상기 액정의 액정 분자는 수직(homeotropic) 배향의 성질을 갖고 있어, 양 전극 사이에 전압이 인가되고 있지 않을 때에는 기판면에 대략 수직으로 배향한다. 또한, 양 전극 사이에 소정의 전압이 인가되었을 때에는 기판면에 대략 수평으로 배향하고, 상기 전압보다 작은 전압이 인가되었을 때에는 기판면에 대하여 비스듬하게 경사져 배향한다.

또한, 액정표시장치의 시각 특성 개선의 견지에서, 최근 MVA(Multi-domain Vertical Alignment) 방식의 액정표시장치가 주목되고 있다. MVA 방식에서는, 양 기판 위에 설치한 선형 돌기나 슬릿 등의 배향 규제용 구조물(도메인 규제 수단)을 이용하여 화소 내를 복수의 영역으로 분할하고, 액정 분자의 경사 방향이 영역마다 각각 상이하도록 배향 분할을 행하도록 하고 있다.

도 35는 MVA 방식 액정표시장치의 구성을 나타내고 있으며, 양 기판 위에 배향 규제용 구조물로서 형성된 선형 돌기의 배치를 나타내고 있다. 도 35에서는 R(적색), G(녹색), B(청색)의 3화소를 나타내고 있다. 도 35에 나타낸 바와 같이, TFT 기판(108) 위에는 선형 돌기(104)가 형성되어 있고, 공통 전극 기판(110) 위에는 선형 돌기(106)가 형성되어 있다. 선형 돌기(104, 106)는 화소에 대하여서 비스듬하게 형성되어 있다. R, G, B의 각 화소 영역은 공통 전극 기판(110) 위에 형성된 차광막(BM; Black Matrix)(102)에 의해 획정되어 있다. 또한, BM(102)은 각 화소의 대략 중앙을 획단하는 축적 용량 버스 라인(도시 생략) 및 그 상충의 축적 용량 전극(도시 생략)을 차광하고 있다.

도 36은 도 35의 X-X선으로 절단한 액정표시장치의 단면도이다. 도 36에 나타낸 바와 같이, TFT 기판(108)은 유리 기판(112) 위의 각 화소마다 형성된 화소 전극(114)을 갖고 있다. 또한, 유리 기판(112) 위에 형성된 절연막, 드레인 버스 라인, 보호막 등의 도시는 생략하고 있다. 화소 전극(114) 위에는 선형 돌기(104)가 형성되어 있다. 화소 전극(114) 및 선형 돌기(104) 위의 전면에는 수직 배향막(116)이 형성되어 있다. 한편, 공통 전극 기판(110)은 유리 기판(112) 위에 형성된 BM(102)을 갖고 있다. 또한, 유리 기판(112) 위의 BM(102)에 의해 획정된 화소 영역마다 수지 컬러 필터(CF; Color Filter) 층(R, G, B)(도 36에서는 G와 B만 도시)가 형성되어 있다. 수지 CF층(R, G, B) 위에는 공통 전극(118)이 형성되고, 공통 전극(118) 위에는 선형 돌기(106)가 형성되어 있다. 또한, 공통 전극(118) 및 선형 돌기(106) 위의 전면에는 수직 배향막(116)이 형성되어 있다. TFT 기판(108)과 공통 전극 기판(110) 사이에는, 양 기판(108, 110) 사이의 간격(셀 캡)을 유지하는 플라스틱제 또는 유리제 등의 구형(球形) 스페이서(122)와, 액정(LC)이 밀봉되어 있다.

도 37은 도 35의 Y-Y선으로 절단한 액정표시장치의 단면도이며, 전압 무인가 시의 액정(LC)의 상태를 나타내고 있다. 도 37에 나타낸 바와 같이, 액정 문자(도면 중에서 원기둥으로 도시)는 양 기판(108, 110) 위의 수직 배향막(116)에 대하여 대략 수직으로 배향하고 있다. 따라서, 선형 돌기(104, 106)가 형성되어 있는 영역의 액정 문자는 선형 돌기(104, 106) 표면에 대하여 대략 수직으로 배향하고 있으며, 양 기판(108, 110)의 법선에 대하여 약간 경사져 배향하고 있다. 양 기판(108, 110)의 외측에는 편광판(도시 생략)이 크로스 니콜의 상태로 배치되어 있기 때문에, 전압 무인가 시에서는 흑색 표시를 얻을 수 있다.

도 38은 도 37과 동일하게 도 35의 Y-Y선으로 절단한 액정표시장치의 단면도이며, 전압 인가 시의 액정(LC)의 상태를 나타내고 있다. 도면 중의 파선은 화소 전극(114) 및 공통 전극(118) 사이의 전기력선을 나타내고 있다. 도 38에 나타낸 바와 같이, 화소 전극(114) 및 공통 전극(118) 사이에 전압이 인가되면, 유전체로 이루어진 선형 돌기(104, 106) 근방에서 전계가 왜곡된다. 이것에 의해 부의 유전율 이방성을 갖는 액정 문자의 경사 방향이 규제되는 동시에, 전계 강도에 따라 경사 각도를 제어함으로써 계조 표시를 얻을 수 있다.

이 때, 선형 돌기(104, 106) 근방의 액정 문자는, 선형 돌기(104, 106)가 도 35에 나타낸 바와 같이 선형으로 설치된 것인 경우, 선형 돌기(104, 106)를 경계로 하여 선형 돌기(104, 106)가 연장되는 방향과 직교하는 2방향으로 경사진다. 선형 돌기(104, 106) 근방의 액정 문자는, 전압 무인가 상태에서도 양 기판(108, 110)에 수직인 방향보다 약간 경사져 있기 때문에 전계 강도에 신속하게 응답하여 경사진다. 이것에 의해 주위의 액정 문자도 차례로 그 거동에 따라 경사지는 방향이 결정되고, 전계 강도에 따라 경사지기 때문에, 선형 돌기(104, 106)를 경계로 한 배향 분할이 실현된다.

도 39는 선형 돌기(104) 대신에 슬릿(120)이 형성된 도 35에 나타낸 액정표시장치를 Y-Y선으로 절단한 단면도이며, 전압 무인가 시의 상태를 나타내고 있다. 도 39에 나타낸 바와 같이, 배향 규제용 구조물인 슬릿(120)은 화소 전극(114)을 제거하여 형성되어 있다. 액정 문자는, 도 37에 나타낸 액정 문자와 동일하게, 양 기판(108, 110) 위의 수직 배향막(116)에 대하여 대략 수직으로 배향하고 있다.

도 40은 도 39와 동일하게 도 35의 Y-Y선으로 절단한 액정표시장치의 단면도이며, 전압 인가 시의 액정(LC)의 상태를 나타내고 있다. 도 40에 나타낸 바와 같이, 슬릿(120)이 형성된 영역은, 도 38에 나타낸 선형 돌기(104)가 형성된 영역과 대략 동일한 전기력선이 형성되어 있다. 이것에 의해, 선형 돌기(106) 및 슬릿(120)을 경계로 한 배향 분할이 실현된다. 또한, 도 37 내지 도 40에서는, 셀 캡을 유지하는 구형 스페이서(122)의 표시는 생략하고 있다.

도 41은 도 35의 Z-Z선으로 절단한 액정표시장치의 드레인 버스 라인 근방의 단면도이다. 도 41에 나타낸 바와 같이, TFT 기판(108)은 유리 기판(112) 위의 전면에 절연막(124)을 갖고 있다. 절연막(124) 위에는 드레인 버스 라인(126)이

형성되어 있다. 드레인 버스 라인(126) 위에는 보호막(128)이 전면에 형성되어 있다. 보호막(128) 위에는 화소마다 화소 전극(114)이 형성되어 있다. 대향하여 배치되는 공통 전극 기판(110) 위에는, TFT 기판(108) 위에서 화소 전극(114)이 형성되지 않은 영역(화소 영역 단부)을 차광하도록 BM(102)이 형성되어 있다.

발명이 이루고자 하는 기술적 과제

그런데, 종래의 MVA 방식 액정표시장치는, 패널 투과율이 낮기 때문에 표시가 어두워진다는 결점을 갖고 있다. 패널 투과율의 저하에는 다양한 요인이 있으나, TFT 기판(108)과 공통 전극 기판(110)의 접합 어긋남에 의한 개구율의 저하, 또는 배향 규제용 구조물(선형 돌기(104, 106) 또는 슬릿(120))에 의한 개구율의 저하, 구형 스페이서(122) 근방에서의 액정 배향의 흐트러짐 등을 들 수 있다.

MVA 방식 액정표시장치는, 시각 특성이 크게 개선되어 있어, 휙도의 높이가 비교적 중요하지 않은 컴퓨터의 모니터 등에는 우수하다. 그러나, 휙도의 높이가 중요한 DVD(Digital Versatile Disk) 재생 장치의 표시부나 텔레비전으로서 사용하기 위해서는, 백라이트를 밝게 하거나, 광의 사출 방향을 일치시켜 특정 방향의 휙도를 향상시키는 특수한 시트를 사용할 필요가 있다. 따라서, 제조 비용이 증가한다는 문제가 발생한다.

또한, 배향 규제용 구조물로서의 선형 돌기나 절연층 등을 형성함으로써, 통상의 기판 제조 공정보다도 제조 공정이 증가하기 때문에, 제조 비용이 증가한다는 문제가 발생한다.

본 발명의 목적은, 휙도가 높으며 표시 특성이 양호한 표시장치를 얻을 수 있는 액정표시장치용 기판 및 그를 구비한 액정 표시장치 및 그 제조 방법을 제공함에 있다.

발명의 구성

상기 목적은, 대향하여 배치되는 대향 기판과 함께 부의 유전율 이방성을 갖는 액정을 사이에 끼우는 기판과, 상기 기판 위에 형성된 복수의 게이트 버스 라인과, 상기 게이트 버스 라인에 교차하여 상기 기판 위에 형성된 복수의 드레인 버스 라인과, 상기 게이트 버스 라인과 상기 드레인 버스 라인에 의해 획정된 화소 영역과, 상기 화소 영역마다 형성된 박막 트랜지스터와, 상기 화소 영역마다 형성된 수지 컬러 필터층과, 상기 화소 영역마다 형성된 화소 전극과, 상기 액정을 배향 규제하기 위해 상기 기판 위에 형성된 배향 규제용 구조물을 갖는 것을 특징으로 하는 액정표시장치용 기판에 의해 달성된다.

또한, 상기 목적은, 제 1 기판과, 서로 교차하여 상기 제 1 기판 위에 형성된 복수의 버스 라인과, 상기 버스 라인에 의해 획정된 화소 영역과, 상기 화소 영역마다 형성된 박막 트랜지스터와, 상기 화소 영역마다 형성된 수지 컬러 필터층과, 상기 화소 영역마다 형성된 화소 전극을 구비한 박막 트랜지스터 기판과, 상기 제 1 기판과 상이한 두께 또는 재질을 갖는 제 2 기판과, 상기 제 2 기판 위에 형성된 공통 전극을 구비하고, 상기 제 1 기판에 대향하여 배치된 공통 전극 기판과, 상기 박막 트랜지스터 기판과 상기 공통 전극 기판 사이에 밀봉된 액정을 갖는 것을 특징으로 하는 액정표시장치에 의해 달성된다.

또한, 상기 목적은, 대향하여 배치되는 대향 기판과 함께 액정을 사이에 끼우는 기판과, 상기 기판 위에 형성된 복수의 게이트 버스 라인과, 상기 게이트 버스 라인에 교차하여 상기 기판 위에 형성된 복수의 드레인 버스 라인과, 상기 게이트 버스 라인과 상기 드레인 버스 라인에 의해 획정된 화소 영역과, 상기 화소 영역마다 형성된 박막 트랜지스터와, 상기 화소 영역마다 형성된 수지 컬러 필터층과, 상기 화소 영역마다 형성된 화소 전극과, 상기 박막 트랜지스터의 소스/트레인 전극 위 및 상기 드레인 버스 라인 위를 덮도록 형성된 수지층을 갖는 것을 특징으로 하는 액정표시장치용 기판에 의해 달성된다.

[제 1 실시형태]

본 발명의 제 1 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서도 1 내지 도 22 및 도 42를 이용하여 설명한다. 먼저, 본 실시형태의 제 1 기본 구성에 대해서도 1 및 도 2를 이용하여 설명한다. 도 1은 TFT 기판(8) 위의 R, G, B의 3화소를 나타내고 있다. 도 1에 나타낸 바와 같이, 각 화소는 도면 중의 좌우 방향으로 연장되는 게이트 버스 라인(25)과, 도면 중의 상하 방향으로 연장되는 드레인 버스 라인(26)에 의해 획정되어 있다. 각 버스 라인(25, 26)의 교차 위치 근방에는 TFT(도시 생략)가 형성되어 있다. 또한, 그 상부에는 TFT에 입사하는 광을 차광하기 위해, 수지 CF층(R, G, B) 중의 적어도 2층을 중첩시킨 수지 중첩부(32)가 형성되어 있다. 본 실시형태에 의한 액정표

시장치는, TFT 기판(8)에 대향하여 배치되는 공통 전극 기판 위에는 BM이 형성되지 않고, TFT 기판(8)에 형성된 각 버스 라인(25, 26) 및 수지 중첩부(32)가 BM의 기능을 나타내도록 되어 있다. 또한, 도 1에 나타낸 수지 중첩부(32) 대신에, 수지 CF층(R, G, B) 중의 어느 1층만을 TFT 위에 형성하여도 차광은 가능하다.

도 2는 본 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치의 제 1 기본 구성을 나타내는 도면이며, 도 1의 A-A선으로 절단한 액정표시장치의 단면을 나타내고 있다. 도 2에 나타낸 바와 같이, TFT 기판(8)은 투명한 유리 기판(12) 위의 대략 전면에 절연막(24)을 갖고 있다. 절연막(24) 위에는 드레인 버스 라인(26)이 형성되어 있다. 드레인 버스 라인(26) 위에는 수지 CF층(R, G, B)(도 2에서는 G와 B만 도시)이 형성되어 있다(CF-on-TFT 구조). 수지 CF층(R, G, B) 위에는 화소마다 화소 전극(14)이 형성되어 있다. 한편, TFT 기판(8)에 대향하여 배치되어 있는 공통 전극 기판(10)은, 유리 기판(12) 위의 전면에 공통 전극(18)을 갖고 있다. 공통 전극 기판(10) 위에 BM은 형성되어 있지 않다. 화소 전극(14) 및 공통 전극(18) 위의 전면에는 수직 배향막(도시 생략)이 형성되어 있다. TFT 기판(8)과 공통 전극 기판(10) 사이에는 액정층(LC)이 밀봉되어 있다.

그런데, 도 41에 나타낸 종래의 액정표시장치에서는, 화소 전극(114)을 드레인 버스 라인(126) 위까지 돌출시켜 형성하면, 화소 전극(114)과 드레인 버스 라인(126) 사이에 보호막(128)을 유전체로서 끼우는 용량이 구성된다. 따라서, 화소 전극(114)과 드레인 버스 라인(126) 사이에는, 기판면에 따른 방향에서 소정의 간격을 마련하는 것이 필요하다.

이것에 대하여, 도 2에 나타낸 본 실시형태에 의한 액정표시장치에서는, 화소 전극(114)과 드레인 버스 라인(126) 사이에 수지 CF층(R, G, B)이 형성되어 있다. 수지 CF층(R, G, B)은 스펜 코팅법 등을 이용하여 도포 형성되기 때문에, CVD(Chemical Vapor Deposition)법을 이용하여 성막되는 보호막(128)과 비교하여, 용이하게 두껍게 형성할 수 있다. 따라서, 드레인 버스 라인(26)과 화소 전극(14) 사이에 생기는 정전 용량을 저감시킬 수 있다. 따라서, 기판면에 수직 방향으로 보아, 드레인 버스 라인(26) 위에 화소 전극(14)을 중첩시켜 형성할 수 있기 때문에, 공통 전극 기판(10) 위에 BM을 형성할 필요가 없고, 개구율이 향상된다. 또한, 드레인 버스 라인(26)이 BM으로서 기능하여, 공통 전극 기판(10) 위에 BM을 배치할 필요가 없기 때문에, 제조 공정이 감소한다. 또한, TFT 기판(8)과 공통 전극 기판(10) 사이의 접합 어긋남에 의한 개구율 저하가 발생하지 않는다.

도 2에 나타낸 CF-on-TFT 구조는, 화소 전극(14) 단부가 드레인 버스 라인(26)에 중첩되도록 형성하지 않으면 흑색 표시 시에 광 누설이 생기게 되는 TN 모드에서 표준 백색 모드의 액정표시장치에 적합하다. 그런데, 화소 전극(14)과 드레인 버스 라인(26)의 중첩 영역에 형성되는 용량을 작게 하기 위해서는 수지 CF층(R, G, B)(유기 절연막)을 상당히 두껍게 형성해야만 한다. 따라서, CF-on-TFT 구조는, 대향 기판 측에 수지 CF층(R, G, B)을 형성하는 경우보다 제조 프로세스가 번잡해진다는 문제가 발생한다. 또한, 드레인 버스 라인(26)에 의한 차광(버스 라인 차광)을 확실하게 하기 위해서는 수지 CF층(R, G, B) 단부를 드레인 버스 라인(26) 위에 정확하게 위치 맞춤하여 형성할 필요가 있다. 따라서, 드레인 버스 라인의 선 폭이 미세화하면 수지 CF층(R, G, B)의 형성에 통상 이용되는 근접(proximity) 노광 장치에서는 충분한 위치 맞춤이 불가능할 우려가 생긴다. 한편, 위치 맞춤 정밀도가 우수한 스텝퍼 또는 미러 프로젝션 방식의 얼라이너(aligner) 등을 사용한 것에서는 CF-on-TFT 구조의 제조 비용이 증가하게 된다.

도 3은 도 2에 나타낸 제 1 기본 구성의 변형예를 나타내고 있다. 도 3에 나타낸 바와 같이, 화소 전극(14)은, 기판면에 수직 방향으로 보아, 드레인 버스 라인(26)에 중첩되지 않도록, 화소 전극(14) 단부와 드레인 버스 라인(26) 단부와의 사이에서 기판면 방향으로 소정의 간극을 갖고 형성되어 있다. 또한, 수지 CF층(G) 단부는 드레인 버스 라인(26) 위에 형성되어 있으나, 수지 CF층(B) 단부는 패터닝 어긋남에 의해 드레인 버스 라인(26) 위로부터 벗어나 형성되어 있다. 그런데, 예를 들어, MVA 방식으로서 전압 무인가 시에 흑색을 표시하는 표준 흑색 모드의 액정표시장치의 경우에는, 화소 전극(14)이 소정의 간극에 의해 드레인 버스 라인(26)에 중첩되지 않도록 형성되어 있어도, 상기 간극 영역은 전압 무인가 시에 흑색으로 되기 때문에 광 누설의 문제는 발생하지 않는다. 또한, 화소 전극(14)과 드레인 버스 라인(26)의 중첩 영역을 형성하지 않기 때문에 용량이 구성되지 않고, 따라서, 수지 CF층(R, G, B)의 막 두께를 임의의 두께로 할 수 있게 된다. 또한, 도 3에 나타낸 바와 같이 수지 CF층(R, G, B) 단부가 드레인 버스 라인(26) 위로부터 벗어나 형성되어도, 수지 CF층(R, G, B) 단부가 화소 전극(14) 단부보다 드레인 버스 라인(26) 측에 있는 한 광 누설은 발생하지 않는다. 따라서, 수지 CF층(R, G, B)의 패터닝 시의 위치 맞춤 마진을 크게 할 수 있고, 통상의 근접 노광 장치를 이용하여 저렴한 비용으로 CF-on-TFT 구조를 얻을 수 있게 된다.

도 4는 본 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치의 제 2 기본 구성을 나타내고 있으며, 도 1의 B-B선으로 절단한 액정표시장치의 단면을 나타내고 있다. 도 4에 나타낸 바와 같이, 액정표시장치는 화소 전극(14) 위에 형성된 배향 규제용 구조물인 선형 돌기(28)를 갖고 있다. 또한, 게이트 버스 라인(25)과 드레인 버스 라인(26)의 교차 위치 근방에서는, 수지 CF층(R, B, G)이 상기 순서로 적층되고, BM으로서 기능하는 수지 중첩부(32)가 형성되어 있다. 수

지 중첩부(32) 위에는, 배향 규제용 구조물로서의 기능을 갖지 않는 돌기(29)가 형성되어 있다. 돌기(29)는 선형 돌기(28)와 동일한 형성 재료로 동시에 형성되어 있다. TFT 기판(8)을 구성하는 각 수지층의 수지 중첩부(32) 및 돌기(29)가 적층되어, 대향하여 배치되는 공통 전극 기판(10)과의 사이의 셀 캡을 유지하는 기둥 형상 스페이서(30)가 형성되어 있다.

본 실시형태의 제 2 기본 구성에서는, TFT 기판(8)을 구성하는 수지 CF층 등을 적층시켜 기둥 형상 스페이서를 형성하고 있다. 이와 같이 함으로써, 제조 공정이 감소하기 때문에 제조 비용을 저감시킬 수 있다. 또한, 구형 등의 산포식 스페이서의 근방에서 발생하는 광 누설 또는 배향의 흐트러짐을 저감시킬 수 있기 때문에, 양호한 표시 특성이 얻어진다.

도 5는 본 실시형태에 의한 액정표시장치용 기판의 제 3 기본構成을 나타내고 있다. 공통 전극 기판(10)의 프레임 영역(40)에는, 표시 영역(38) 단부를 차광하는 프레임 패턴(34)이 형성되어 있다. 또한, 프레임 영역(40)의 외측에는, 대향하는 TFT 기판(8)(도 5 및 도 6에서는 도시 생략)과 접합시킬 때에 이용되는, 예를 들어, 십자 형상의 위치 맞춤용 마크가 형성되어 있다.

도 6의 (a)는 도 5에 나타낸 공통 전극 기판(10)의 영역 a를 확대하여 나타내고 있다. 또한, 도 6의 (b)는 도 6의 (a)의 C-C 선으로 절단한 공통 전극 기판(10)의 단면을 나타내고 있다. 도 6의 (a) 및 (b)에 나타낸 바와 같이, 유리 기판(12) 위의 표시 영역(38) 및 표시 영역(38) 단부의 프레임 영역(40)에는 공통 전극(18)이 형성되어 있다. 표시 영역(38)의 공통 전극(18) 위에는, 표시 영역(38) 단부에 대하여 비스듬하게 선형 돌기(28)가, 예를 들어, 흑색 레지스트(흑색 수지) 등으로 형성되어 있다. 프레임 영역(40)의 공통 전극(18) 위에는, 표시 영역(38) 단부를 차광하기 위한 프레임 패턴(34)이 선형 돌기(28)와 동일한 형성 재료로 동시에 형성되어 있다. 또한, 프레임 영역(40)의 도면 중의 좌측에는, 위치 맞춤용 마크(36)가 선형 돌기(28)와 동일한 형성 재료로 동시에 형성되어 있다.

본 실시형태의 제 3 기본 구성에 의하면, 프레임 패턴(34) 또는 위치 맞춤용 마크(36)를 배향 규제용 구조물과 동일한 형성 재료로 동시에 형성하기 때문에, 공통 전극 기판(10)의 제조 공정이 감소하여, 제조 비용을 저감시킬 수 있다.

이하, 본 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치에 대해서 실시예 1-1 내지 1-3을 이용하여 보다 구체적으로 설명한다.

(실시예 1-1)

먼저, 실시예 1-1에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 도 7 내지 도 16을 이용하여 설명한다. 도 7은 도 1에 나타낸 TFT 기판(8)과 공통 전극 기판(10)을 접합시킨 상태를 나타내는 개념도이며, R, G, B의 3화소에 대해서 나타내고 있다. 또한, 본 실시예에 의한 액정표시장치는, 예를 들어, MVA 방식의 액정표시장치이며, 도 7에는 배향 규제용 구조물의 배치도 나타내고 있다. 공통 전극 기판(10) 위에는, 화소 영역 단부에 대하여 비스듬하게 선형 돌기(28)가 형성되어 있다. 또한, TFT 기판(8) 위에는, 슬릿(20)과, 슬릿(20)의 연장 방향과 대략 직교하여 슬릿(20)으로부터 연장 돌출되는 미세 슬릿(21)이 화소 영역 단부에 대하여 비스듬하게 형성되어 있다. 미세 슬릿(21)은, 슬릿(20)과 선형 돌기(28)의 간격에 비교하여 좁은 간격으로 복수 형성되어 있다. 부의 유전율 이방성을 갖는 액정 분자는, 배향 규제용 구조물이 비교적 좁은 간격으로 형성되어 있으면, 배향 규제용 구조물의 연장 방향과 평행으로 되도록 배열한다. 따라서, 슬릿(20)과 직교하는 미세 슬릿(21)을 형성함으로써, 액정 분자는 보다 강하게 배향 규제된다.

도 8은 도 7의 D-D선으로 절단한 액정표시장치의 단면을 나타내고 있다. 도 8에 나타낸 바와 같이, TFT 기판(8)은 유리 기판(12) 위의 전면에 절연막(24)을 갖고 있다. 절연막(24) 위에는 드레인 버스 라인(26)이 형성되어 있다. 드레인 버스 라인(26) 위에는 수지 CF층(R, B, G)(도 8에서는 G와 B만 도시)이 형성되어 있다. 수지 CF층(R, B, G) 위에는, 화소 전극(14)과, 화소 전극(14)을 일부 제거한 슬릿(20)이 형성되어 있다. 또한, 도 8에서는 미세 슬릿(21)의 도시는 생략하고 있다. 한편, 공통 전극 기판(10)은 유리 기판(12) 위의 전면에 공통 전극(18)을 갖고 있다. 공통 전극(18) 위에는 선형 돌기(28)가 형성되어 있다. 화소 전극(14), 공통 전극(18) 및 선형 돌기(28) 위에는 수직 배향막(도시 생략)이 형성되어 있다. TFT 기판(8)과 공통 전극 기판(10) 사이에는 부의 유전율 이방성을 갖는 액정(LC)이 밀봉되어 있다.

도 9는 본 실시예에 의한 TFT 기판(8)의 TFT 근방의 구성을 나타내고 있다. 도 9에 나타낸 바와 같이, TFT 기판(8)은, 유리 기판(12) 위에 도면 중의 좌우 방향으로 연장되는 복수의 게이트 버스 라인(25)(도 9에서는 1개만 도시)과, 게이트 버스 라인(25)에 교차하여 도면 중의 상하 방향으로 연장되는 복수의 드레인 버스 라인(26)(도 9에서는 3개만 도시)을 갖고 있다. 양 버스 라인(25, 26)의 교차 위치 근방에는 TFT(42)가 형성되어 있다. TFT(42)는, 드레인 버스 라인(26)으로부터 분기한 드레인 전극(44)과, 드레인 전극(44)에 소정의 간극으로 대향하여 배치된 소스 전극(46)과, 게이트 버스 라인(25) 중에서 드레인 전극(44) 및 소스 전극(46)과 중첩되는 부분(게이트 전극)을 갖고 있다. 게이트 전극 위에는 동작 반도체층(52)과 그 상층의 채널 보호막(48)이 형성되어 있다. 게이트 버스 라인(25)과 드레인 버스 라인(26)은 화소 영역을 획정하

고 있으며, 각 화소 영역에는 수지 CF층(R, G, B)이 형성되어 있다. 또한, 각 화소 영역에는 화소 전극(14)이 형성되어 있다. 화소 전극(14)의 도면 중의 좌우 단부는 기판면에 수직 방향으로 보아, 드레인 버스 라인(26) 단부에 중첩되도록 형성되어 있다. 또한, 도 9에서는 슬릿의 도시는 생략하고 있다.

또한, 도 10의 (a)는 도 9의 E-E선으로 절단한 TFT 기판(8)의 단면을 나타내고 있으며, 도 10의 (b)는 도 9의 F-F선으로 절단한 TFT 기판(8)의 단면을 나타내고 있다. 도 10의 (a) 및 (b)에 나타낸 바와 같이, TFT(42) 및 드레인 버스 라인(26) 위에는 수지 CF층(R, G, B)이 형성되어 있다. 수지 CF층(R, G, B) 위에는 화소 전극(14)이 형성되어 있다. 화소 전극(14) 단부는, 기판면에 수직 방향으로 보아, 드레인 버스 라인(26) 단부에 중첩되도록 형성되어 있다.

다음으로, 본 실시예에 의한 액정표시장치용 기판의 제조 방법에 대해서 도 11 내지 도 16을 이용하여 설명한다. 도 11 내지 도 16은 본 실시예에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도이다. 도 11 내지 도 16에 있어서, (a)는 도 9에 나타낸 E-E선으로 절단한 TFT 기판(8)의 단면을 나타내고 있으며, (b)는 도 9에 나타낸 F-F선으로 절단한 TFT 기판(8)의 단면을 나타내고 있다. 먼저, 도 11의 (a) 및 (b)에 나타낸 바와 같이, 유리 기판(12) 위의 전면에, 예를 들어, 막 두께 100nm의 알루미늄(Al)층과 막 두께 50nm의 티타늄(Ti)층을 이 순서로 성막하여 패터닝하고, 게이트 버스 라인(25)을 형성한다. 패터닝은, 괴패터닝층 위에 소정의 레지스트 패턴을 형성하고, 얻어진 레지스트 패턴을 에칭 마스크로서 이용하여 괴패터닝층을 에칭하여, 레지스트 패턴을 박리하는 포토리소그래피법을 이용하여 실행된다.

다음으로, 도 12의 (a) 및 (b)에 나타낸 바와 같이, 예를 들어, 막 두께 350nm의 실리콘 질화막(SiN막), 막 두께 30nm의 a-Si층(52') 및 막 두께 120nm의 SiN막을 연속 성막한다. 다음으로, 뒷면 노광에 의한 패터닝에 의해, 에칭 스텝퍼로 되는 채널 보호막(48)을 자기 정합적으로 형성한다. 다음으로, 도 13의 (a) 및 (b)에 나타낸 바와 같이, 예를 들어, 막 두께 30nm의 n+a-Si층, 막 두께 20nm의 Ti층, 막 두께 75nm의 Al층 및 막 두께 40nm의 Ti층을 성막하고, 채널 보호막(48)을 에칭 스텝퍼로서 이용하여 패터닝하여, 드레인 전극(44), 소스 전극(46) 및 드레인 버스 라인(26)을 형성한다. 이상의 공정에 의해 TFT(42)가 완성된다.

다음으로, 도 14의 (a) 및 (b)에 나타낸 바와 같이, 감광성 안료 분산 타입의 R 레지스트를, 예를 들어, 막 두께 3.0μm로 도포하여 패터닝한다. 그 후, 포스트 베이킹하여, 소스 전극(46) 위에서 개구된 콘택트 홀(50)을 갖는 수지 CF층(R)을 소정의 화소 영역에 형성한다.

다음으로, 도 15의 (a) 및 (b)에 나타낸 바와 같이, 감광성 안료 분산 타입의 B 레지스트를, 예를 들어, 막 두께 3.0μm로 도포하여 패터닝한다. 그 후, 포스트 베이킹하여, 수지 CF층(B)을 소정의 화소 영역에 형성한다. 이와 동일하게, 도 16의 (a) 및 (b)에 나타낸 바와 같이, 수지 CF층(G)을 소정의 화소 영역에 형성한다. 다음으로, 예를 들어, 막 두께 70nm의 ITO를 전면에 성막하여 패터닝하고, 도면 중의 좌우 단부가, 기판면에 수직 방향으로 보아, 드레인 버스 라인(26) 단부에 중첩되는 것과 같은 화소 전극(14)을 형성한다. 이상의 공정을 거쳐, 도 9 및 도 10의 (a)와 (b)에 나타낸 TFT 기판(8)이 완성된다.

또한, 본 실시예에서는, 드레인 전극(44), 소스 전극(46) 및 드레인 버스 라인(26) 등의 소스/드레인 형성층 위에 직접 수지 CF층(R, G, B)을 형성했으나, 소스/드레인 형성층 위에 보호막을 형성하고, 상기 보호막 위에 수지 CF층(R, G, B)을 형성할 수도 있다. 또한, 수지 CF층(R, G, B) 위에 보호막을 형성하고, 상기 보호막 위에 화소 전극(14)을 형성할 수도 있다. TFT(42)나 수지 CF층(R, G, B) 등의 형성 재료 또는 제조 공정은 상기 이외일 수도 있다.

또한, 본 실시예에서는, 배향 규제용 구조물로서 TFT 기판(8) 위에 슬릿(20) 및 미세 슬릿(21)을 형성하고, 공통 전극 기판(10) 위에 선형 돌기(28)를 형성했으나, 다른 조합을 이용할 수도 있다. 본 실시예에 의하면, 상기 제 1 기본 구성과 동일한 효과를 얻을 수 있다.

(실시 예 1-2)

다음으로, 실시 예 1-2에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치에 대해서 도 17, 도 18 및 도 42를 이용하여 설명한다. 도 17은 본 실시예에 의한 액정표시장치의 구성을 나타내는 단면도이며, 도 8과 동일한 단면을 나타내고 있다. 도 17에 나타낸 바와 같이, 본 실시예에 의한 액정표시장치는, TFT 기판(8)의 슬릿(20) 위에 형성되고, 중간조에서의 액정 분자의 응답 특성을 개선시키는 배향 규제용 구조물로 되는 유전체층(56)을 갖고 있다. 유전체층(56)은 포토레지스트 등으로 형성되어 있다.

도 18은 본 실시예에 의한 액정표시장치의 구성을 나타내는 단면도이며, 도 4와 동일한 단면을 나타내고 있다. 도 18에 나타낸 바와 같이, 본 실시예에 의한 액정표시장치는, TFT 기판(8)의 게이트 버스 라인(25)과 드레인 버스 라인(26)과의 교차 위치 근방에서는, 수지 CF층(R, B, G)이 이 순서로 적층되어 있다. 또한, 공통 전극 기판(10)의 공통 전극(18) 위에는,

배향 규제용 구조물로서의 기능을 갖지 않는 돌기(29)가 형성되어 있다. TFT 기판(8) 위의 게이트 버스 라인(25), 절연막(24), 드레인 버스 라인(26) 및 수지 CF층(R, G, B)과, 공통 전극 기판(10) 위의 돌기(29)에 의해 셀 갭을 유지하는 기동 형상 스페이서(30)를 구성하고 있다.

또한, 기동 형상 스페이서(30)는 상기의 구성에 한정되지 않으며, 다른 층으로 구성되어 있을 수도 있다. 예를 들면, 수지 CF층(B) 위에 유전체층(56)과 동일한 형성 재료로 동시에 형성된 수지층을 이용할 수도 있다. 이 때, 공통 전극 기판(10) 층의 돌기(29)는 형성되지 않아도 된다. 또한, TFT(42)나 수지 CF층(R, G, B) 등의 형성 재료 또는 제조 공정은 상기 이외 일 수도 있다. TFT 기판(8) 및 공통 전극 기판(10)에 각각 형성되는 배향 규제용 구조물은 다른 조합일 수도 있다. 본 실시 예에 의하면, 상기 제 2 기본 구성과 동일한 효과를 얻을 수 있다.

도 42는 본 실시예에 의한 액정표시장치의 구성의 변형예를 나타내는 단면도이며, 도 4와 동일한 단면을 나타내고 있다. 도 42에 나타낸 바와 같이, 본 변형예의 액정표시장치는, TFT 기판(8)의 게이트 버스 라인(25)과 드레인 버스 라인(26)과의 교차 위치 근방에 있어서, 수지 CF층(R, B, G)의 적층만으로 기동 형상 스페이서(30)를 구성하고 있다. 이와 같이, 공통 전극 기판(10)의 돌기(29) 또는 TFT 기판(8) 층의 유전체층(56)을 이용하지 않고 기동 형상 스페이서(30)를 형성하도록 할 수도 있다.

이 구성은 돌기와는 다른 배향 규제용 구조물이 형성된 CF-on-TFT 구조의 MVA-LCD에 매우 적합하다. 예를 들면, TN 모드의 LCD에 있어서, 통상 수지 CF층 등의 적층 구조로 기동 형상 스페이서를 형성하기 위해서는, 수지 CF층을 중첩시킬 때의 중첩 정밀도나 패널 접합 정밀도, 또는 충분한 층 높이를 얻기 위해 필요로 하는 설치 면적에 대해서 배려하면, 기동 형상 스페이서를 위한 수지 CF층의 단면적을 크게 해야만 하고, 개구율이 저하된다는 문제가 생긴다.

한편, CF-on-TFT 구조에서 수지 CF층을 중첩시켜 기동 형상 스페이서를 형성하면, 패널 접합 정밀도를 고려하지 않아도 된다. 다만, 기동 형상 스페이서 근방의 액정 배향 불량에 대한 차광이 필요하며, 이 차광 때문에 개구율이 저하되거나, BM이 필요하게 된다.

이것에 대하여, CF-on-TFT 구조의 MVA-LCD는 표준 흑색 모드이며, 수지 CF층을 중첩시켜 기동 형상 스페이서를 형성하면, 화소 전극이 존재하지 않는 부분은 항상 흑색 표시로 되기 때문에 BM을 형성할 필요가 없고, 개구율 저하를 억제하는 것이 가능해진다. 또한, 패널 접합 정밀도 또는 기동 형상 스페이서 근방의 액정 배향 불량을 고려할 필요가 없기 때문에, 개구율의 저하를 억제하면서 기동 형상 스페이서를 형성하는 것이 가능해진다.

(실시예 1-3)

다음으로, 실시예 1-3에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 도 19 내지 도 22를 이용하여 설명한다. 도 19는 본 실시형태에 의한 액정표시장치용 기판의 구성을 나타내고 있으며, 도 6의 (a)에 대응하고 있다. 또한, 도 20은 도 19의 G-G선으로 절단한 액정표시장치용 기판의 단면을 나타내고 있으며, 도 6의 (b)에 대응하고 있다. 도 19 및 도 20에 나타낸 바와 같이, 공통 전극 기판(10)의 표시 영역(38) 및 프레임 영역(40)의 유리 기판(12) 위에는 공통 전극(18)이 형성되어 있다. 표시 영역(38)의 공통 전극(18) 위에는, 표시 영역(38) 단부에 대하여 비스듬하게 선형 돌기(28)가 형성되어 있다. 선형 돌기(28)는, 하층이 차광용의 금속 크롬(Cr)으로 형성되고, 상층이 Cr의 패터닝에 이용하는 레지스트층으로 형성되어 있다. 프레임 영역(40)에는, 표시 영역(38) 단부를 차광하기 위한 프레임 패턴(34)이 형성되어 있다. 또한, 프레임 영역(40)의 도면 중의 좌측에는, 대향하는 TFT 기판(8)(도 19 및 도 20에서는 도시 생략)과 접합시킬 때에 이용되는 십자 형상의 위치 맞춤용 마크(36)가 유리 기판(10) 위에 형성되어 있다. 프레임 패턴(34) 및 위치 맞춤용 마크(36)는, 선형 돌기(28)와 동일한 형성 재료로 동시에 형성되어 있다.

다음으로, 본 실시예에 의한 액정표시장치용 기판의 제조 방법에 대해서 도 21 및 도 22를 이용하여 설명한다. 먼저, 도 21에 나타낸 바와 같이, 유리 기판(12) 위에, 예를 들어, 막 두께 100nm의 ITO를 전면에 성막하여 패터닝하고, 공통 전극(18)을 형성한다. 다음으로, 도 22에 나타낸 바와 같이, 예를 들어, 막 두께 100nm의 Cr막을 전면에 성막한다. 다음으로, 레지스트를 전면에 도포하여 노광 및 현상하고, 소정의 레지스트 패턴을 형성한다. 다음으로, 레지스트 패턴을 에칭 마스크로서 이용하여 Cr을 에칭하고, 선형 돌기(28) 하층, 프레임 패턴(34) 및 위치 맞춤용 마크(36)를 형성한다. 다음으로, 레지스트 패턴을 포스트 베이킹에 의해 경화시켜 선형 돌기(28) 상층을 형성한다. 이상의 공정을 거쳐, 본 실시예에 의한 공통 전극 기판(10)이 완성된다.

또한, 본 실시예에서는 프레임 영역(40)을 차광하고, 또는 위치 맞춤용 마크(36)를 눈으로 확인하기 위해 Cr 등의 차광 가능한 금속층을 이용하며, 선형 돌기(28)를 형성하기 위해 레지스트를 이용하고 있으나, 도 5 및 도 6에 나타낸 바와 같이, 차광막을 형성하는 흑색 레지스트를 레지스트층에 이용하도록 하면 차광용의 금속층이 불필요해진다. MVA 방식의 액정표시장치는 표준 흑색 모드이며, 흑색 레지스트의 OD(Optical Density) 값은 2.0 정도로 충분하다.

이상과 같이, 본 실시형태에 의하면, 휘도가 높으며 표시 특성이 양호한 액정표시장치를 얻을 수 있다.

[제 2 실시형태]

본 발명의 제 2 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 도 23 및 도 24를 이용하여 설명한다.

컬러 액정표시장치는 모니터, 노트형 PC나 PDA(Personal Digital Assistant) 등의 디스플레이에 이용되고 있으며, 최근 한층 더 경량화가 요망되고 있다. 일반적으로, 액정표시장치는 유리 기판이 다른 부재와 비교하여 큰 중량비를 갖고 있다. 예를 들면, 두께(판 두께) 0.7mm의 유리 기판에서는, 액정표시장치의 약 40%의 중량을 갖고 있다. 따라서, 유리 기판을 경량화하는 것은, 일반적으로 액정표시장치의 경량화에 대한 효과가 크다.

유리를 경량화하는 하나의 수단으로서, 두께를 얇게 하는 방법이 있다. 그러나, 얇은 유리 기판 위로의 고정밀 패터닝에 의한 TFT나 CF 등의 형성은 곤란하며, 패터닝의 정밀도에 한계가 있다는 문제가 생긴다. 또한, TFT 기판과, 대향하여 배치되는 공통 전극 기판에서 서로 다른 특성의 유리 기판을 사용하면, 열 등에 의한 기판의 변형이 생기기 때문에, 접합이 곤란하다는 문제가 발생한다. 액정표시 패널이 완성된 후에 양 기판의 외측을 연마하여 두께를 얇게 하는 방법도 있으나, 제조 비용이 증가한다는 문제가 발생한다.

기판을 경량화하는 다른 방법으로서, 유리 기판 대신에 플라스틱 기판을 사용하는 방법이 있다. 그러나, 얇은 유리 기판과 동일하게 고정밀 패터닝을 필요로 하는 TFT나 CF 등의 형성은 곤란하다는 문제가 발생한다. 또한, 기판이 유연하기 때문에, 사용하는 목적에 따라 손가락으로 누르는 것 등에 대한 내각성이 불충분할 경우가 있다는 문제가 발생한다. 본 실시 형태의 목적은, 높은 신뢰성을 가지며 경량인 액정표시장치를 제공함에 있다.

이러한 문제에 대하여, 본 실시형태에서는, 한쪽 기판 위에 TFT와 CF를 형성하고 있다. 이와 같이 함으로써 다른쪽 기판은 고정밀 패터닝이 불필요해지기 때문에, 얇은 유리 기판 또는 플라스틱 기판 등을 자유롭게 선택할 수 있다. 또한, 본 실시형태에서는, 미리 기판 위에 셀 갭을 유지하는 기둥 형상 스페이서를 형성하고 있다. 이와 같이 함으로써, 안정된 셀 갭이 얻어지고, 내각성이 향상된다.

이하, 본 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 실시예 2-1 및 2-2를 이용하여 보다 구체적으로 설명한다.

(실시예 2-1)

먼저, 실시예 2-1에 의한 액정표시장치에 대해서 설명한다. 본 실시예에 의한 액정표시장치의 TFT 기판(8)은, 도 9 및 도 10에 나타낸 제 1 실시형태에 의한 TFT 기판(8)의 구성과 동일하다.

도 23은 도 10의 (a)에 대응하고 있으며, 본 실시예에 의한 액정표시장치의 단면을 나타내고 있다. 도 23에 나타낸 바와 같이, 본 실시예에 의한 액정표시장치는, TFT 기판(8)과 TFT 기판(8)보다 얇은 공통 전극 기판(10)이 소정의 셀 갭을 통하여 접합되어 형성되어 있다. 공통 전극 기판(10)은, TFT 기판(8)의 유리 기판(12)보다 얇은 유리 기판(12') 위에 공통 전극(18)이 형성되어 있다.

여기서, 본 실시예에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치의 제조 방법에 대해서 간단하게 설명한다. 또한, TFT 기판(8)의 제조 방법은 도 11 내지 도 16에 나타낸 제 1 실시형태와 동일하기 때문에 도시 및 그 설명을 생략한다. 공통 전극 기판(10)은, 도 23에 나타낸 바와 같이, TFT 기판(8) 측의 유리 기판(12)과 동일한 재질로 유리 기판(12)보다 얇은, 예를 들어, 두께 0.2mm의 무(無)알칼리 유리를 사용한 유리 기판(12')을 이용한다. 유리 기판(12')의 전면에, 예를 들어, 막 두께 100nm의 ITO를 성막하여 패터닝하고, 공통 전극(18)을 형성한다. 이상의 공정을 거쳐 공통 전극 기판(10)이 완성된다.

그 후, 양 기판(8, 10)의 대향면에 배향막을 형성하여 러빙한다. 다음으로, 밀봉재를 도포하고, 스페이서를 산포한다. 다음으로, 양 기판(8, 10)을 접합시켜 패널마다 분단(分斷)한다. 다음으로, 액정 주입구로부터 액정을 주입하여 밀봉하고, 편광판을 접착시킨다. 이상의 공정을 거쳐 본 실시예에 의한 액정표시장치가 완성된다.

본 실시예에서는, 유리 기판(12')으로서 두께 0.2mm의 무알칼리 유리를 사용했으나, 유리 기판(12)과 비중이 상이한 유리를 사용할 수도 있다. 제조 비용을 보다 저감시키기 위해, 알칼리 성분을 함유하는 소다 라임 유리를 사용할 수도 있다. 유리가 함유하는 알칼리 성분은, 예를 들어, 1% 이상으로 한다. 다만, 동작 반도체층(52)이 노출된 채널 에칭형 등의 TFT(42)를 갖는 액정표시장치에 알칼리 성분을 함유하는 유리가 사용될 때는, TFT(42)의 알칼리 오염이 우려되기 때문에, 보호막 등으로 TFT(42)를 보호하는 것이 바람직하다. 또한, 채널 보호막형 TFT(42)를 갖는 액정표시장치에 알칼리 성분을 함유하는 유리가 사용될 때에는 문제가 없다.

본 실시예에서는, TFT 기판(8) 위에 수지 CF층(R, G, B)을 형성함으로써, 공통 전극 기판(10)에 경량의 유리제 또는 플라스틱제 기판을 사용하고 있다. 따라서, 경량이며 신뢰성이 높은 액정표시장치를 실현할 수 있다. 또한, 두꺼운 기판을 표시화면 측에 배치하도록 하면, 손가락으로 누르는 것 등에 대한 내가압성을 향상시킬 수 있다.

(실시예 2-2)

다음으로, 실시예 2-2에 의한 액정표시장치에 대해서 도 24를 이용하여 설명한다. 도 24는 본 실시예에 의한 액정표시장치의 구성을 나타내는 단면도이다. 도 24에 나타낸 바와 같이, 본 실시예에 의한 액정표시장치는, 실시예 2-1에 의한 액정표시장치와 동일하게, 공통 전극 기판(10)은 TFT 기판(8)의 유리 기판(12)보다 얇은 유리 기판(12')을 갖고 있다.

TFT 기판(8) 위에는 수지 CF층(B, G, R)을 이 순서로 적층시키고, 다시 그 위에 감광성 아크릴 수지에 의한 수지층(60)을 적층시켜, 셀 캡을 유지하는 기동 형상 스페이서(30)가 형성되어 있다. 또한, 기동 형상 스페이서(30)의 층 구성은 다른 구성일 수도 있고, 적층의 순서도 임의이다. 또한, MVA 방식의 액정표시장치일 경우, 수지층(60)은 배향 규제용 구조물인 선형 돌기와 동일한 형성 재료로 동시에 형성되어 있을 수도 있다.

본 실시예에 의하면, 기동 형상 스페이서(30)를 이용하고 있기 때문에, 기판면에 산포되는 구형 스페이서 등과 같이 배향 규제용 구조물 위에 위치하여 셀 캡이 불규칙하게 분포되지 않고, 안정된 셀 캡을 얻을 수 있다. 또한, 기동 형상 스페이서(30)는 기판면 위에 균일하게 고밀도로 배치되기 때문에 내가압성이 향상된다. 따라서, 공통 전극 기판(10)을 표시화면 측에 배치하여도, 신뢰성이 높은 액정표시장치를 실현할 수 있다. 또한, TFT 기판(8)을 표시화면 측에 배치할 때는 금속층에 의한 반사가 커지기 때문에, 금속층의 적어도 유리 기판(12) 측의 면에는 저반사 다층막의 금속을 사용하는 것이 바람직하다.

본 실시형태에 의한 효과에 대해서, 종래의 액정표시장치와 비교하여 구체적으로 설명한다. 표 1은 종래의 액정표시장치를 구성하는 2개의 기판 A1 및 B1에 대해서 나타내고 있다. 한쪽 기판 A1에는 수지 CF층(R, G, B)이 형성되어 있고, 다른 쪽 기판 B1에는 TFT(42)가 형성되어 있다. 기판 A1 및 B1의 재질은 NA35 유리이다. 또한, 기판 A1 및 B1의 두께는 0.7mm이고, 밀도는 2.50g/cm³이다.

[표 1]

	재질	두께(mm)	밀도(g/cm ³)	기판 위의 형성물	패널의 중량비
기판 A1	NA35 유리	0.7	2.50	CF	
기판 B1	NA35 유리	0.7	2.50	TFT	1

표 2는 종래의 다른 액정표시장치를 구성하는 2개의 기판 A2 및 B2에 대해서 나타내고 있다. 양 기판 A2 및 B2는, 기판 A1 및 B1과 동일하게, 밀도 2.50g/cm³의 NA35 유리가 사용되고 있다. 양 기판 A2 및 B2는 접합된 후에 연마되어, 두께가 각각 0.5mm로 얇게 되어 있다. 한쪽 기판 A2에는 수지 CF층(R, G, B)이 형성되어 있고, 다른 쪽 기판 B2에는 TFT(42)가 형성되어 있다. 또한, 표 1에 나타낸 기판 A1 및 B1을 접합시킨 액정표시 패널의 중량을 1로 했을 때의 중량비(이하, 「패널의 중량비」라고 함)는 0.71로서 경량화되어 있으나, 제조 비용이 증가하기 때문에 고가로 된다.

[표 2]

	재질	두께(mm)	밀도(g/cm³)	기판 위의 형성물	패널의 중량비
기판 A2	NA35 유리	0.5	2.50	CF	
기판 B2	NA35 유리	0.5	2.50	TFT	0.71

표 3은 본 실시예에 의한 액정표시장치를 구성하는 2개의 기판 A3 및 B3에 대해서 나타내고 있다. 기판 B3은, 기판 B1과 동일하게, 두께 0.7mm, 밀도 2.50g/cm³의 NA35 유리가 사용되고 있다. 또한, 기판 B3 위에는 TFT(42) 및 수지 CF층(R, G, B)이 형성된다. 한편, 기판 A3은, 두께 0.2mm, 밀도 2.49g/cm³의 알칼리 유리인 AsahiAS 유리가 사용되고 있다. 패널의 중량비는 0.64이며, 표 2에 나타낸 패널보다도 경량화되어 있다. 기판 A3의 재질은 기판 B3보다도 경량의 유리이면 종류를 불문하고 사용한다.

[표 3]

	재질	두께(mm)	밀도(g/cm³)	기판 위의 형성물	패널의 중량비
기판 A3	Asahi AS 유리	0.2	2.49	-	
기판 B3	NA35 유리	0.7	2.50	TFT	0.64

표 4는 본 실시형태에 의한 다른 액정표시장치를 구성하는 2개의 기판 A4 및 B4에 대해서 나타내고 있다. 기판 B4는, 기판 B1과 동일하게, 두께 0.7mm, 밀도 2.50g/cm³의 NA35 유리가 사용되고 있다. 또한, 기판 B4 위에는 TFT 및 CF가 형성된다. 한편, 기판 A4는, 두께 0.2mm, 밀도 1.40의 폴리에테르설폰(PES)이 사용되고 있다. 패널의 중량비는 0.58이며, 표 3에 나타낸 패널보다도 더 경량화되어 있다. 기판 A4의 재질은, 플라스틱이라면 PES에 한정되지 않고, 폴리카보네이트(PC) 또는 폴리아릴레이트(PAR) 등일 수도 있다.

[표 4]

	재질	두께(mm)	밀도(g/cm³)	기판 위의 형성물	패널의 중량비
기판 A4	PES	0.2	1.40	-	
기판 B4	NA35 유리	0.7	2.50	TFT CF	0.58

상술한 바와 같이, 본 실시형태에서는, 수지 CF층(R, B, G)을 화소 전극(14) 하층에 형성하고 있다. 따라서, 공통 전극 기판(10)은 고정밀 패터닝이 불필요하며, TFT 기판(8)과 접합시킬 때도 정확한 위치 맞춤이 불필요하다. 따라서, 공통 전극 기판(10)으로서, 두께가 얇은 유리 기판 또는 플라스틱 기판 등을 사용할 수 있기 때문에, 경량이며 신뢰성이 높은 액정표시장치를 실현할 수 있다. 또한, TFT 기판(8)과 공통 전극 기판(10)을 접합시킨 후에, 양 기판을 연마하여 두께를 얇게 할 필요가 없기 때문에 제조 공정이 증가하지 않고, 제조 비용도 증가하지 않는다.

[제 3 실시형태]

본 발명의 제 3 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서도 25 내지 34를 이용하여 설명한다.

제 1 실시형태와 같이, 수지 CF층(R, G, B)을 TFT 기판(8) 위에 형성하는 구조(CF-on-TFT 구조)를 갖는 액정표시장치용 기판은, 화소 전극(14)의 하층에 수지 CF층(R, G, B)을 형성하기 때문에, 개구율을 향상시킬 수 있다. 따라서, 패널 투과율이 향상되고, 액정표시장치의 휘도를 향상시킬 수 있다.

그러나, 제 1 실시형태와 같은 CF-on-TFT 구조를 갖는 액정표시장치용 기판에서는, TFT(42)를 형성한 단계에서 최상층인 소스/드레인 금속층 위(탑 게이트 구조에서는 게이트 금속층도 포함되는 경우가 있다. 이하, 이들을 포함하여 소스/드레인 금속층이라고 약칭한다)가 보호막(패시베이션막)에 의해 덮여 있지 않으면, 상층에 형성되는 수지 CF층(R, G, B)을 패터닝할 때의 CF 현상액에 의해 소스/드레인 금속층이 침식되고, 상기 금속층으로 형성된 버스 라인의 저항값이 증가하거나 버스 라인이 단선된다는 문제가 생긴다. 또한, 소스/드레인 전극(44, 46)이 침식되어 후퇴하고, 노출된 동작 반도체층(52)이 CF 현상액과 접촉함으로써 오염된다는 문제가 생긴다. 한편, 소스/드레인 금속층 위에, CVD 장치에 의해 성막되는 보호막을 형성하면 제조 공정이 증가한다는 문제가 생긴다. 본 실시형태의 목적은, 저렴한 비용으로 신뢰성이 높은 표시장치를 얻을 수 있는 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법을 제공함에 있다.

이러한 문제에 대하여, 본 실시형태에서는, 최초로 형성하는 수지 CF층(R, G, B)이나 수지 CF층(R, G, B)의 하층에 형성하는 BM 수지 또는 기동 형상 스페이서(30)를 구성하는 수지에 의해 소스/드레인 금속층을 덮고 있다.

이하, 본 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 실시예 3-1 및 3-2를 이용하여 보다 구체적으로 설명한다.

(실시예 3-1)

먼저, 실시예 3-1에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 도 25 내지 도 33을 이용하여 설명한다. 도 25는 본 실시예에 의한 액정표시장치용 기판의 구성(단, CF층의 표시는 생략하고 있음)을 나타내고 있다. 도 26의 (a)는 도 25의 J-J선으로 절단한 액정표시장치용 기판의 단면을 나타내고 있으며, 도 26의 (b)는 도 25의 K-K선으로 절단한 액정표시장치용 기판의 단면을 나타내고 있다. 도 26에 나타낸 바와 같이, 본 실시예에 의한 액정표시장치용 기판은, 화소 영역 단부에 색이 서로 다른 수지 CF층이 2층 적층되어 BM이 형성되어 있다. 이와 같이 하여 형성된 BM은, 모두 수지 CF층(R)을 하층에 갖고 있다. 수지 CF층(R)은 드레인 버스 라인(26) 등의 소스/드레인 금속층을 모두 덮도록 형성되어 있다. 화소 전극(14)에는, 화소 영역 단부에 평행하게 연장되는 슬릿(20)과, 슬릿(20)으로부터 비스듬하게 연장 돌출된 복수의 미세 슬릿(21)이 형성되어 있다. 또한, 본 실시예에 의한 액정표시장치용 기판은, 자외선의 조사에 의해 자외선 모노머가 경화된 폴리머 구조가 형성된 액정을 갖고 있다.

다음으로, 본 실시예에 의한 액정표시장치용 기판의 제조 방법에 대해서 도 27 내지 도 33을 이용하여 설명한다. 도 27 내지 도 30은 본 실시예에 의한 액정표시장치용 기판의 제조 방법을 나타내는 도면이다. 도 31 내지 도 33은 본 실시예에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도이다. 도 31 내지 도 33에 있어서, (a)는 도 26의 (a)와 동일한 단면을 나타내고 있으며, (b)는 도 26의 (b)와 동일한 단면을 나타내고 있다. 또한, 유리 기판(12) 위에 TFT(42) 및 드레인 버스 라인(26)을 형성할 때까지의 공정은, 도 11 내지 도 13에 나타낸 실시예 1-1에 의한 액정표시장치용 기판의 제조 방법과 동일하기 때문에, 도시 및 그 설명을 생략한다.

도 11 내지 도 13에 나타낸 공정에 의해, 도면 중의 좌우 방향으로 연장되는 복수의 게이트 버스 라인(25)과, 게이트 버스 라인(25)에 교차하여 도면 중의 상하 방향으로 연장되는 드레인 버스 라인(26)이 형성되어 있다(도 27 참조). 게이트 버스 라인(25)과 드레인 버스 라인(26)과의 교차 위치 근방에는 TFT(42)가 형성되어 있다. 또한, 게이트 버스 라인(25)과 드레인 버스 라인(26)에 의해 화소 영역이 획정되어 있다. 화소 영역의 대략 중앙을 획단하여 게이트 버스 라인(25)에 대략 평행하게 연장되는 축적 용량 버스 라인(보조 용량 전극)(62)이 게이트 버스 라인(25)과 동일한 층으로 형성되어 있다. 축적 용량 버스 라인(62) 위에는 화소 영역마다 축적 용량 전극(중간 전극)(64)이 드레인 버스 라인(26)과 동일한 층으로 형성되어 있다.

다음으로, 감광성 안료 분산 타입의 R 레지스트를, 예를 들어, 막 두께 $1.5\mu\text{m}$ 로 도포하여 패터닝한다. 그 후, 포스트 베이킹하여, 도 28 및 도 31에 나타낸 바와 같이, R을 표시하는 화소 영역, TFT(42) 위, 게이트 버스 라인(25) 위, 드레인 버스 라인(26) 위 및 축적 용량 버스 라인(62) 위에 제 1 수지 CF층(R)을 형성한다. 이 때, 최상층인 금속층의 드레인 전극(44), 소스 전극(46) 및 드레인 버스 라인(26)을 수지 CF층(R)으로 덮도록 한다.

다음으로, G 레지스트를, 예를 들어, 막 두께 $1.5\mu\text{m}$ 로 도포하여 패터닝한다. 그 후, 포스트 베이킹하여, 도 29 및 도 32에 나타낸 바와 같이, G를 표시하는 화소 영역 및 상기 화소 영역의 도면 중의 왼쪽에 인접하는 드레인 버스 라인(26) 위에 제 2 수지 CF층(G)을 형성한다. 이 때, 상기 화소 영역의 TFT(42), 상기 화소 영역에 인접하는 게이트 버스 라인(25), 상기 화소 영역 내의 축적 용량 버스 라인(62) 및 상기 화소 영역의 왼쪽에 인접하는 드레인 버스 라인(26) 위에는, 수지 CF층의 2층 중첩에 의한 BM이 형성된다.

다음으로, B 레지스트를, 예를 들어, 막 두께 $1.5\mu\text{m}$ 로 도포하여 패터닝한다. 그 후, 포스트 베이킹하여, 도 30 및 도 33에 나타낸 바와 같이, B를 표시하는 화소 영역, 상기 화소 영역의 양쪽에 인접하는 드레인 버스 라인(26) 위 및 상기 화소 영역의 도면 중의 오른쪽에 인접하는 TFT(42) 위에 제 3 수지 CF층(B)을 형성한다. 이 때, 상기 화소 영역의 오른쪽에 인접하는 화소 영역의 TFT(42), 상기 화소 영역에 인접하는 게이트 버스 라인(25), 상기 화소 영역 내의 축적 용량 버스 라인(62) 및 상기 화소 영역의 양쪽에 인접하는 드레인 버스 라인(26) 위에는, 수지 CF층의 2층 중첩에 의한 BM이 형성된다.

그 후, 예를 들어, 막 두께 70nm 의 ITO를 전면에 성막하여 패터닝하고, 각 화소 영역의 화소 전극(14)과 슬릿(20)과 미세 슬릿(21)을 형성하여, 도 25 및 도 26에 나타낸 액정표시장치용 기판이 완성된다.

다음으로, 예를 들어, ITO로 이루어진 공통 전극이 형성된 공통 전극 기판과 상기 액정표시장치용 기판과의 각각의 대향면에 수직 배향막을 도포한다. 다음으로, 한쪽 기판에, 예를 들어, 구형 스페이서를 산포하고, 다른쪽 기판의 주위에 밀봉재를 도포한다. 이어서, 양 기판을 접합시키고, 양 기판 사이에 액정을 주입한다. 액정은, 예를 들어, 부의 유전율 이방성을 갖는 네거티브형 액정에 자외선 경화형 모노머를 0.2w\% 첨가한 것을 사용한다. 다음으로, 드레인 버스 라인(26)에, 예를 들어, 직류(DC) 10V 의 제조 전압을 인가하고, 공통 전극에, 예를 들어, DC 5V 의 공통 전압을 인가한다. 이어서, 게이트 버스 라인(25)에, 예를 들어, DC 30V 의 게이트 전압을 인가하고, 액정 표시 패널 내의 액정을 경사시킨 상태에서, 대향 기판 측으로부터, 예를 들어, 파장 $300\text{nm} \sim 450\text{nm}$ 의 자외선을 2000mJ 조사한다. 이것에 의해, 자외선 경화형 모노머가 경화되어 폴리머 구조가 액정 표시 패널 내의 액정에 형성되고, 도 25에 나타낸 바와 같이, 전압 무인가 상태에서의 액정 분자(도면 중의 원기둥으로 나타냄)에 4방향의 경사가 생긴다. 본 실시예에서는, 액정 분자의 프리틸트각은 86° 이다. 그 후, 양 기판의 편광판을 접착시켜 본 실시예에 의한 액정표시장치가 완성된다.

(실시예 3-2)

다음으로, 실시예 3-2에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 도 34를 이용하여 설명한다. 도 34는 본 실시예에 의한 액정표시장치용 기판의 구성을 나타내는 단면도이다. 실시예 3-1에 의한 액정 표시장치용 기판은 채널 보호막형 TFT(42)를 갖고 있으나, 본 실시예에 의한 액정표시장치용 기판은, 도 34에 나타낸 바와 같이, 채널 에칭형 TFT(66)를 갖고 있다.

다음으로, 본 실시예에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법에 대해서 설명한다. 먼저, 유리 기판(12) 위의 전면에, 예를 들어, 막 두께 100nm 의 Al층과 막 두께 50nm 의 Ti층을 이 순서로 성막하여 패터닝하고, 게이트 버스 라인(25) 및 축적 용량 버스 라인을 형성한다. 다음으로, 예를 들어, 막 두께 350nm 의 SiN막, 막 두께 120nm 의 a-Si층 및 막 두께 30nm 의 n+ a-Si층을 연속 성막한다. 다음으로, n+ a-Si층 및 a-Si층을 섬 형상으로 패터닝하여 동작 반도체층(52')과 그 상층의 n형 반도체층(도시 생략)을 형성한다. 다음으로, 예를 들어, 막 두께 50nm 의 MoN, 막 두께 150nm 의 Al, 막 두께 70nm 의 MoN 및 막 두께 10nm 의 Mo을 연속 성막하여 패터닝하고, 소자 분리에 의해 소스 전극(46), 드레인 전극(44) 및 축적 용량 전극을 형성한다. 이상의 공정에 의해 채널 에칭형 TFT(66)가 완성된다. 이후의 공정은 도 27 내지 도 33에서 나타낸 실시예 3-1에 의한 액정표시장치의 제조 방법과 동일하기 때문에, 도시 및 그 설명을 생략한다.

다음으로, 다른 예에 의한 액정표시장치용 기판의 제조 방법에 대해서 설명한다. 도시는 생략하나, 도 34에 나타낸 구성과 동일한 기능 작용을 나타내는 구성에는 동일 부호를 첨부하여 설명한다. 본 예에 의한 액정표시장치용 기판은, 탑 게이트 형 TFT(42)를 갖고 있다. 먼저, 유리 기판(12) 위에, 예를 들어, 막 두께 20nm 의 Ti층, 막 두께 75nm 의 Al층, 막 두께 40nm 의 Ti층 및 막 두께 30nm 의 n+ a-Si층을 성막하여 패터닝하고, 드레인 전극(44) 및 소스 전극(46)을 형성한다. 다음으로, 예를 들어, 막 두께 30nm 의 a-Si층, 막 두께 350nm 의 SiN막 및 막 두께 100nm 의 Al층을 성막하여 패터닝하고, 동작 반도체층(52'), 절연막(24) 및 게이트 버스 라인(25)을 일괄적으로 형성한다. 동작 반도체층(52'), 절연막(24) 및 게이트 버스 라인(25)은 일괄적으로 형성하지 않고 차례로 형성할 수도 있다. 이상의 공정에 의해 탑 게이트 형 TFT(42)가 완성된다. 또한, 본 예에서는 축적 용량 버스 라인(62) 및 축적 용량 전극(64)을 형성하고 있지 않으나, 형성할 수도 있다.

이후의 공정은, 도 27 내지 도 33에서 나타낸 실시예 3-1에 의한 액정표시장치의 제조 방법과 대략 동일하기 때문에 그 설명을 생략한다. 또한, 본 예에서는 최상층인 금속층은 게이트 금속층이기 때문에, 최초로 형성하는 수지 CF층에 의해 게이트 금속층을 덮도록 한다.

또한, 또 다른 예에 의한 액정표시장치용 기판의 제조 방법에 대해서 설명한다. 도시는 생략하지만, 도 34에 나타낸 구성과 동일한 기능 작용을 나타내는 구성에는 동일 부호를 첨부하여 설명한다. 본 예에 의한 액정표시장치용 기판은, 동작 반도체층(52')에 폴리실리콘(p-Si)을 사용한 TFT를 갖고 있다. 먼저, 유리 기판(12) 위에, 예를 들어, 막 두께 50nm 의 SiN막,

막 두께 200nm의 SiO₂막 및 막 두께 40nm의 a-Si층을 성막하고, 어닐링 노에서 열처리하여 수소 추출을 행한다. 다음으로, a-Si층에 소정의 레이저를 조사하여 결정화시키고, 패터닝하여 p-Si층을 형성한다. 다음으로, 예를 들어, 막 두께 110nm의 SiO₂막 및 막 두께 300nm의 AlNd을 성막하여 패터닝하고, 절연막(게이트 절연막)(24)과 게이트 버스 라인(25)을 형성한다.

다음으로, 인(P)을 p-Si층에 이온 도핑하여 N형 영역을 선택적으로 형성하고, 이어서 붕소(B)를 p-Si층에 이온 도핑하여 P형 영역을 선택적으로 형성한다. 다음으로, 예를 들어, 막 두께 60nm의 SiO₂막 및 막 두께 370nm의 SiN막을 성막하고, 층간절연막을 형성한다. 이어서, 고농도 불순물 영역 위의 층간절연막을 개구하여, 콘택트 홀을 형성한다. 다음으로, 예를 들어, 막 두께 100nm의 Ti층, 막 두께 200nm의 Al층 및 막 두께 100nm의 Ti층을 성막하여 패터닝하고, 드레인 전극(44) 및 소스 전극(46)을 형성한다. 이상의 공정에 의해, 동작 반도체층에 p-Si을 사용한 TFT(70)가 완성된다. 또한, 본 실시예에서는 축적 용량 버스 라인 및 축적 용량 전극을 형성하고 있지 않으나, 축적 용량 버스 라인을 게이트 버스 라인과 동일한 형성 재료로 동시에 형성하고, 축적 용량 전극을 소스/드레인 전극과 동일한 형성 재료로 동시에 형성할 수도 있다.

상기 실시예에서는, 최초로 형성하는 수지 CF층에 의해 최상층인 금속층을 덮고 있으나, 수지 CF층 형성 전에 BM용 수지 또는 기둥 형상 스페이서의 일부로 되는 수지에 의해 최상층인 금속층을 덮도록 할 수도 있다. 또한, 상기 실시예에서는, TFT(42) 및 각 버스 라인(25, 26, 62) 위에 제 1 및 제 2 수지 CF층 또는 제 1 및 제 3 수지 CF층을 2층 적층시켜 BM을 형성하고 있으나, 수지 CF층을 3층 모두 적층시켜 BM을 형성할 수도 있고, 다른 공정에 의해 BM을 형성하면 수지 CF층을 적층시키지 않아도 된다.

또한, 상기 실시예에서는, 폴리머를 사용한 프리틸트각 부여 기술을 이용한 액정표시장치를 예로 들고 있기 때문에 화소 전극(14) 위에 슬릿(20) 및 미세 슬릿(21)이 형성되어 있으나, 다른 배향 규제용 구조물이 형성되어 있을 수도 있다. 또한, 상기 실시예에서는, 최상층인 금속층 전체를 수지 CF층에 의해 덮고 있으나, 최상층인 금속층의 에지부만을 덮도록 할 수도 있다. 또한, 액정표시장치용 기판은, 게이트 버스 라인(25)과 동일한 형성 재료의 축적 용량 버스 라인(62) 또는 소스/드레인 전극(44, 46)과 동일한 형성 재료의 축적 용량 전극(64)을 갖지 않는 구조로 할 수도 있다.

상술한 바와 같이, 본 실시형태에서는, 소스/드레인 금속층(탑 게이트 구조에서는 게이트 금속층)을 최초로 형성하는 수지 CF층으로 덮도록 형성하고 있다. 따라서, 수지 CF층의 패터닝 시에 CF 현상액에 의해 소스/드레인 금속층이 침식되지 않는다. 따라서, 버스 라인의 저항값이 증가하거나 버스 라인이 단선되지 않아, 제조 수율이 향상된다. 또한, 동작 반도체층(52)이 오염되지도 않는다. 또한, 소스/드레인 금속층 위에 보호막을 형성할 필요가 없기 때문에 제조 공정도 증가하지 않는다.

본 실시형태에 의한 액정표시장치는, 유지율의 저하에 의한 휘도 저하 또는 불균일, 패턴 번인(burn-in)이 발생하지 않는다. 또한, TFT(42) 상층에 형성되는 수지 CF층(R, G, B)이 폴리머 구조를 형성할 때에 조사되는 자외선을 흡수하기 때문에, TFT(42)의 특성 이상에 의한 크로스토크 또는 플리커 등의 표시 불량이 발생하지 않는다.

또한, 본 실시형태에 의한 액정표시장치는, 액정 문자가 4방향으로 배향 분할되어 있음으로써 넓은 시야각을 얻을 수 있고, 수직 배향에 의해 높은 콘트라스트를 얻을 수 있다. 또한, 폴리머 구조에 의해 액정 문자의 경사 방향이 규정되어 있음으로써 고속의 응답 특성을 실현할 수 있다.

본 발명은 상기 실시형태에 한정되지 않고, 다양한 변형이 가능하다.

예를 들면, 상기 실시형태에서는, 수지 CF층(R, G, B) 바로 위에 화소 전극(14)을 형성하고 있으나, 본 발명은 이것에 한정되지 않으며, 수지 CF층(R, G, B) 위에 유기 재료 또는 무기 재료로 이루어진 보호막을 형성하고, 보호막 위에 화소 전극(14)을 형성할 수도 있다. 보호막을 형성함으로써, 수지 CF 재료에 의한 액정의 오염을 방지하거나, 화소 전극(14)의 단차를 작게 하여 단선을 방지하는 것이 가능해진다. 또한, 수지 CF층(R, G, B)의 형성 순서는 임의이며, TFT(42)나 수지 CF층(R, G, B)의 형성 재료 또는 층 구성, 막 두께 등도 상기 실시형태에 한정되지 않는다.

또한, 상기 실시형태에서는, 투과형 액정표시장치에 대해서 설명하고 있으나, 본 발명은 이것에 한정되지 않으며, 반사형 액정표시장치에도 적용할 수 있다. 또한, 상기 실시형태에서는, MVA 방식의 액정표시장치에 대해서 설명하고 있으나, 본 발명은 이것에 한정되지 않고, TN 모드 등과 같은 다른 액정표시장치에도 적용할 수 있다.

상술한 제 1 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치 및 그 제조 방법은 이하와 같이 정리된다.

(부기 1)

대향하여 배치되는 대향 기판과 함께 부의 유전율 이방성을 갖는 액정을 사이에 끼우는 기판과, 상기 기판 위에 형성된 복수의 게이트 버스 라인과, 상기 게이트 버스 라인에 교차하여 상기 기판 위에 형성된 복수의 드레인 버스 라인과, 상기 게이트 버스 라인과 상기 드레인 버스 라인에 의해 획정된 화소 영역과, 상기 화소 영역마다 형성된 박막 트랜지스터와, 상기 화소 영역마다 형성된 수지 컬러 필터층과, 상기 화소 영역마다 형성된 화소 전극과, 상기 액정을 배향 규제하기 위해 상기 기판 위에 형성된 배향 규제용 구조물을 갖는 것을 특징으로 하는 액정표시장치용 기판.

(부기 2)

부기 1에 기재된 액정표시장치용 기판에 있어서, 상기 화소 영역 단부를 차광하는 차광막을 더 갖는 것을 특징으로 하는 액정표시장치용 기판.

(부기 3)

부기 2에 기재된 액정표시장치용 기판에 있어서, 상기 차광막은 상기 수지 컬러 필터층을 적층시켜 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 4)

부기 1 내지 3에 기재된 액정표시장치용 기판에 있어서, 상기 화소 전극은 상기 수지 컬러 필터층 위에 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 5)

부기 4에 기재된 액정표시장치용 기판에 있어서, 상기 화소 전극은 상기 기판면에 수직 방향으로 보아 상기 드레인 버스 라인에 중첩되도록 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 6)

부기 4에 기재된 액정표시장치용 기판에 있어서, 상기 화소 전극은 상기 기판면에 수직 방향으로 보아 상기 드레인 버스 라인에 중첩되지 않도록 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 7)

부기 1 내지 6 중의 어느 하나에 기재된 액정표시장치용 기판에 있어서, 상기 배향 규제용 구조물은 선형 돌기인 것을 특징으로 하는 액정표시장치용 기판.

(부기 8)

부기 1 내지 7 중의 어느 하나에 기재된 액정표시장치용 기판에 있어서, 셀 캡을 유지하기 위한 기둥 형상 스페이서를 더 갖고, 상기 기둥 형상 스페이서는 상기 기판 위에 형성되는 수지층을 적층시켜 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 9)

부기 8에 기재된 액정표시장치용 기판에 있어서, 상기 수지층은 상기 수지 컬러 필터층을 포함하는 것을 특징으로 하는 액정표시장치용 기판.

(부기 10)

부기 8 또는 9에 기재된 액정표시장치용 기판에 있어서, 상기 수지층은 흑색 수지층을 포함하는 것을 특징으로 하는 액정표시장치용 기판.

(부기 11)

부기 8 내지 10 중의 어느 하나에 기재된 액정표시장치용 기판에 있어서, 상기 수지층은 상기 선형 돌기의 형성층을 포함하는 것을 특징으로 하는 액정표시장치용 기판.

(부기 12)

대향하여 배치되는 대향 기판과 함께 부의 유전율 이방성을 갖는 액정을 사이에 끼우는 기판과, 상기 액정을 배향 규제하기 위해 상기 기판 위에 형성된 선형 돌기와, 상기 기판 위에 상기 선형 돌기와 동일한 형성 재료로 형성되고, 상기 대향 기판과 접합시킬 때에 사용하는 위치 맞춤용 마크를 갖는 것을 특징으로 하는 액정표시장치용 기판.

(부기 13)

대향하여 배치되는 대향 기판과 함께 부의 유전율 이방성을 갖는 액정을 사이에 끼우는 기판과, 상기 액정을 배향 규제하기 위해 상기 기판 위에 형성된 선형 돌기와, 상기 기판 위의 표시 영역 단부에 상기 돌기와 동일한 형성 재료로 형성되고, 상기 표시 영역 단부를 차광하는 프레임 영역을 갖는 것을 특징으로 하는 액정표시장치용 기판.

(부기 14)

부기 12 또는 13에 기재된 액정표시장치용 기판에 있어서, 상기 돌기는 흑색 수지로 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 15)

부기 12 또는 13에 기재된 액정표시장치용 기판에 있어서, 상기 돌기는 금속층과 레지스트층을 적층시켜 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 16)

2개의 기판과, 상기 기판 사이에 밀봉된 액정을 갖는 액정표시장치에 있어서, 상기 기판의 적어도 한쪽에 부기 1 내지 15에 기재된 액정표시장치용 기판을 사용하는 것을 특징으로 하는 액정표시장치.

(부기 17)

제 1 수지층이 형성된 제 1 기판과, 제 2 수지층이 형성된 제 2 기판과, 상기 제 1 및 제 2 기판을 접합시켜 상기 제 1 및 제 2 수지층으로 형성된 기동 형상 스페이서와, 상기 제 1 및 제 2 기판 사이에 밀봉된 액정을 갖는 것을 특징으로 하는 액정표시장치.

(부기 18)

기판 위에 공통 전극을 형성하고, 상기 공통 전극 위에 선형 돌기를 형성할 때, 동시에 상기 기판 위에 위치 맞춤용 마크를 형성하는 것을 특징으로 하는 액정표시장치용 기판의 제조 방법.

(부기 19)

기판 위에 공통 전극을 형성하고, 상기 공통 전극 위에 선형 돌기를 형성할 때, 동시에 상기 기판 위에 프레임 영역을 형성하는 것을 특징으로 하는 액정표시장치용 기판의 제조 방법.

(부기 20)

서로 교차하는 복수의 버스 라인과 박막 트랜지스터를 기판 위에 형성하고, 상기 기판 위에 선형 돌기를 형성할 때, 동시에 기동 형상 스페이서를 형성하는 것을 특징으로 하는 액정표시장치용 기판의 제조 방법.

상술한 제 2 실시형태에 의한 액정표시장치용 기판 및 그 제조 방법 및 그를 구비한 액정표시장치는 이하와 같이 정리된다.

(부기 21)

제 1 기판과, 서로 교차하여 상기 제 1 기판 위에 형성된 복수의 버스 라인과, 상기 버스 라인에 의해 확정된 화소 영역과, 상기 화소 영역마다 형성된 박막 트랜지스터와, 상기 화소 영역마다 형성된 수지 컬러 필터층과, 상기 화소 영역마다 형성된 화소 전극을 구비한 박막 트랜지스터 기판과, 상기 제 1 기판과 상이한 두께 또는 재질을 갖는 제 2 기판과, 상기 제 2 기판 위에 형성된 공통 전극을 구비하고, 상기 제 1 기판에 대향하여 배치된 공통 전극 기판과, 상기 박막 트랜지스터 기판과 상기 공통 전극 기판 사이에 밀봉된 액정을 갖는 것을 특징으로 하는 액정표시장치.

(부기 22)

부기 21에 기재된 액정표시장치에 있어서, 상기 제 2 기판은 상기 제 1 기판보다 두께가 얇은 것을 특징으로 하는 액정표시장치.

(부기 23)

부기 21 또는 22에 기재된 액정표시장치에 있어서, 상기 제 2 기판은 상기 제 1 기판보다 중량이 가벼운 것을 특징으로 하는 액정표시장치.

(부기 24)

부기 21 내지 23 중의 어느 하나에 기재된 액정표시장치에 있어서, 상기 제 2 기판은 알칼리 성분을 함유하는 유리재로 형성되어 있는 것을 특징으로 하는 액정표시장치.

(부기 25)

부기 24에 기재된 액정표시장치에 있어서, 상기 유리재는 알칼리 성분을 1% 이상 함유하는 것을 특징으로 하는 액정표시장치.

(부기 26)

부기 21 내지 23 중의 어느 하나에 기재된 액정표시장치에 있어서, 상기 제 2 기판은 수지재로 형성되어 있는 것을 특징으로 하는 액정표시장치.

(부기 27)

부기 21 내지 26 중의 어느 하나에 기재된 액정표시장치에 있어서, 상기 박막 트랜지스터 기판과 상기 공통 전극 기판과의 간격을 유지하는 기둥 형상 스페이서를 더 갖는 것을 특징으로 하는 액정표시장치.

(부기 28)

부기 21 내지 27 중의 어느 하나에 기재된 액정표시장치에 있어서, 상기 박막 트랜지스터 기판이 표시 화면 측으로 되는 것을 특징으로 하는 액정표시장치.

(부기 29)

부기 28에 기재된 액정표시장치에 있어서, 상기 버스 라인은 적어도 상기 제 1 기판측 표면이 저반사의 재료로 형성되어 있는 것을 특징으로 하는 액정표시장치.

(부기 30)

부기 28 또는 29에 기재된 액정표시장치에 있어서, 상기 박막 트랜지스터의 드레인 전극 및 소스 전극은 적어도 상기 제 1 기판측 표면이 저반사의 재료로 형성되어 있는 것을 특징으로 하는 액정표시장치.

상술한 제 3 실시형태에 의한 액정표시장치용 기판 및 그 제조 방법 및 그를 구비한 액정표시장치는 이하와 같이 정리된다.

(부기 31)

대향하여 배치되는 대향 기판과 함께 액정을 사이에 끼우는 기판과, 상기 기판 위에 형성된 복수의 게이트 버스 라인과, 상기 게이트 버스 라인에 교차하여 상기 기판 위에 형성된 복수의 드레인 버스 라인과, 상기 게이트 버스 라인과 상기 드레인 버스 라인에 의해 획정된 화소 영역과, 상기 화소 영역마다 형성된 박막 트랜지스터와, 상기 화소 영역마다 형성된 수지 컬러 필터층과, 상기 화소 영역마다 형성된 화소 전극과, 상기 박막 트랜지스터의 소스/드레인 전극 위 및 상기 드레인 버스 라인 위를 덮도록 형성된 수지층을 갖는 것을 특징으로 하는 액정표시장치용 기판.

(부기 32)

부기 31에 기재된 액정표시장치용 기판에 있어서, 상기 수지층은 상기 수지 컬러 필터층으로 형성되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 33)

부기 32에 기재된 액정표시장치용 기판에 있어서, 상기 수지층 위에 다른 색의 상기 수지 컬러 필터층이 적층되어 있는 것을 특징으로 하는 액정표시장치용 기판.

(부기 34)

부기 31에 기재된 액정표시장치용 기판에 있어서, 상기 수지층은 흑색 수지를 포함하는 것을 특징으로 하는 액정표시장치용 기판.

(부기 35)

부기 31에 기재된 액정표시장치용 기판에 있어서, 상기 수지층은 기둥 형상 스페이서 형성층을 포함하는 것을 특징으로 하는 액정표시장치용 기판.

(부기 36)

2개의 기판과, 상기 기판 사이에 밀봉된 액정층을 갖는 액정표시장치에 있어서, 상기 기판의 한쪽에 부기 31 내지 35에 기재된 액정표시장치용 기판을 사용하는 것을 특징으로 하는 액정표시장치.

(부기 37)

부기 36에 기재된 액정표시장치에 있어서, 상기 액정층은 폴리머 구조가 형성되어 있는 것을 특징으로 하는 액정표시장치.

(부기 38)

기판 위에 박막 트랜지스터를 형성하고, 상기 박막 트랜지스터의 소스/드레인 전극 및 드레인 버스 라인을 덮도록 제 1 수지 컬러 필터층을 형성하고, 다른 화소 영역에 제 2 수지 컬러 필터층을 형성하며, 또 다른 화소 영역에 제 3 수지 컬러 필터층을 형성하는 것을 특징으로 하는 액정표시장치용 기판의 제조 방법.

발명의 효과

이상과 같이, 본 발명에 의하면, 휘도가 높으며 표시 특성이 양호한 액정표시장치를 얻을 수 있다.

도면의 간단한 설명

도 1은 본 발명의 제 1 실시형태에 의한 액정표시장치의 구성을 나타내는 도면.

도 2는 본 발명의 제 1 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치의 제 1 기본 구성을 나타내는 단면도.

도 3은 본 발명의 제 1 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치의 제 1 기본 구성의 변형예를 나타내는 단면도.

도 4는 본 발명의 제 1 실시형태에 의한 액정표시장치용 기판 및 그를 구비한 액정표시장치의 제 2 기본 구성을 나타내는 단면도.

도 5는 본 발명의 제 1 실시형태에 의한 액정표시장치용 기판의 제 3 기본 구성을 나타내는 도면.

도 6은 본 발명의 제 1 실시형태에 의한 액정표시장치용 기판의 제 3 기본 구성을 나타내는 도면.

도 7은 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치의 구성을 나타내는 도면.

도 8은 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치의 구성을 나타내는 도면.

도 9는 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 구성을 나타내는 도면.

도 10은 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 구성을 나타내는 단면도.

도 11은 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 12는 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 13은 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 14는 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 15는 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 16은 본 발명의 제 1 실시형태의 실시예 1-1에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 17은 본 발명의 제 1 실시형태의 실시예 1-2에 의한 액정표시장치의 구성을 나타내는 단면도.

도 18은 본 발명의 제 1 실시형태의 실시예 1-2에 의한 액정표시장치의 구성을 나타내는 단면도.

도 19는 본 발명의 제 1 실시형태의 실시예 1-3에 의한 액정표시장치용 기판의 구성을 나타내는 도면.

도 20은 본 발명의 제 1 실시형태의 실시예 1-3에 의한 액정표시장치용 기판의 구성을 나타내는 단면도.

도 21은 본 발명의 제 1 실시형태의 실시예 1-3에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 22는 본 발명의 제 1 실시형태의 실시예 1-3에 의한 액정표시장치용 기판의 제조 방법을 나타내는 공정 단면도.

도 23은 본 발명의 제 2 실시형태의 실시예 2-1에 의한 액정표시장치용 기판의 구성을 나타내는 도면.

도 24는 본 발명의 제 2 실시형태의 실시예 2-2에 의한 액정표시장치의 구성을 나타내는 공정 단면도.

도 25는 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 구성을 나타내는 도면.

도 26은 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 구성을 나타내는 단면도.

도 27은 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 제조 방법을 나타내는 도면.

도 28은 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 제조 방법을 나타내는 도면.

도 29는 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 제조 방법을 나타내는 도면.

도 30은 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 제조 방법을 나타내는 도면.

도 31은 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 제조 방법을 나타내는 공정 단면도.

도 32는 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 제조 방법을 나타내는 공정 단면도.

도 33은 본 발명의 제 3 실시형태의 실시예 3-1에 의한 액정표시장치의 제조 방법을 나타내는 공정 단면도.

도 34는 본 발명의 제 3 실시형태의 실시예 3-2에 의한 액정표시장치의 구성을 나타내는 단면도.

도 35는 종래의 액정표시장치의 구성을 나타내는 도면.

도 36은 종래의 액정표시장치의 구성을 나타내는 단면도.

도 37은 종래의 액정표시장치의 구성을 나타내는 단면도.

도 38은 종래의 액정표시장치의 구성을 나타내는 단면도.

도 39는 종래의 액정표시장치의 구성을 나타내는 단면도.

도 40은 종래의 액정표시장치의 구성을 나타내는 단면도.

도 41은 종래의 액정표시장치의 구성을 나타내는 단면도.

도 42는 본 발명의 제 1 실시형태의 실시예 1-2에 의한 액정표시장치 구성의 변형예를 나타내는 단면도.

※ 도면의 주요부분에 대한 부호의 설명 ※

8: TFT 기판 10: 공통 전극 기판

12, 12': 유리 기판 14: 화소 전극

18: 공통 전극 20: 슬릿

21: 미세 슬릿 24: 절연막

25: 케이트 버스 라인 26: 드레인 버스 라인

28: 선형 돌기 29: 돌기

30: 기둥 형상 스페이서 32: 수지 중첩부

34: 프레임 패턴 36: 위치 맞춤용 마크

38: 표시 영역 40: 프레임 영역

42, 66: TFT 44: 드레인 전극

46: 소스 전극 48: 채널 보호막

50, 51: 콘택트 헬 52: 동작 반도체층

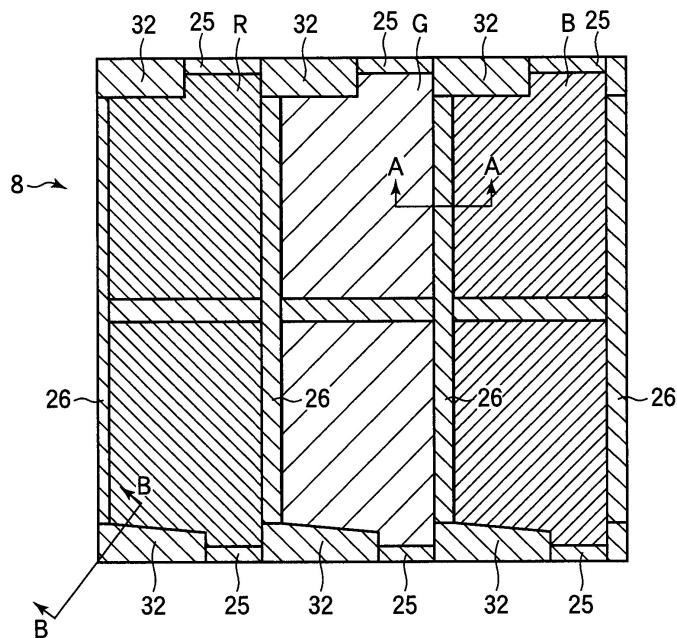
54: SiN막 56: 유전체층

58: Cr막 60: 수지층

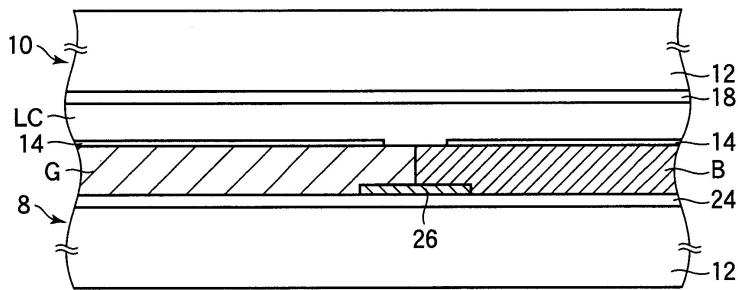
62: 축적 용량 버스 라인 64: 축적 용량 전극

도면

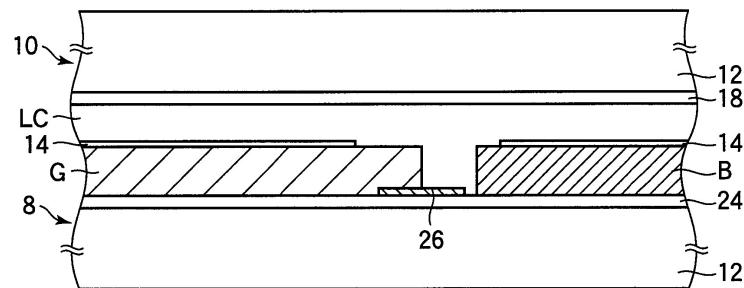
도면1



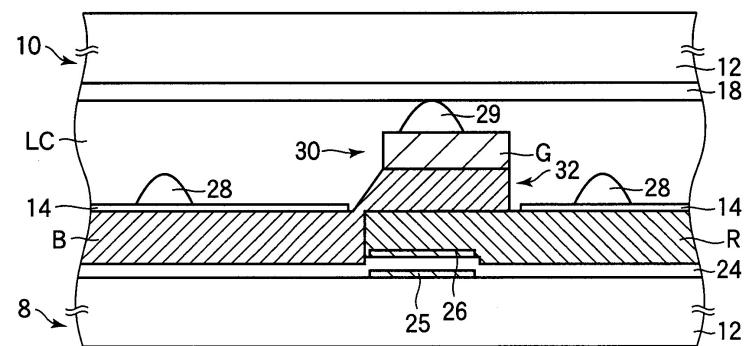
도면2



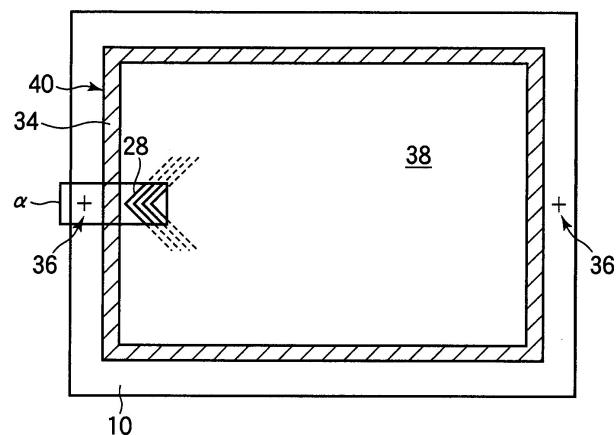
도면3



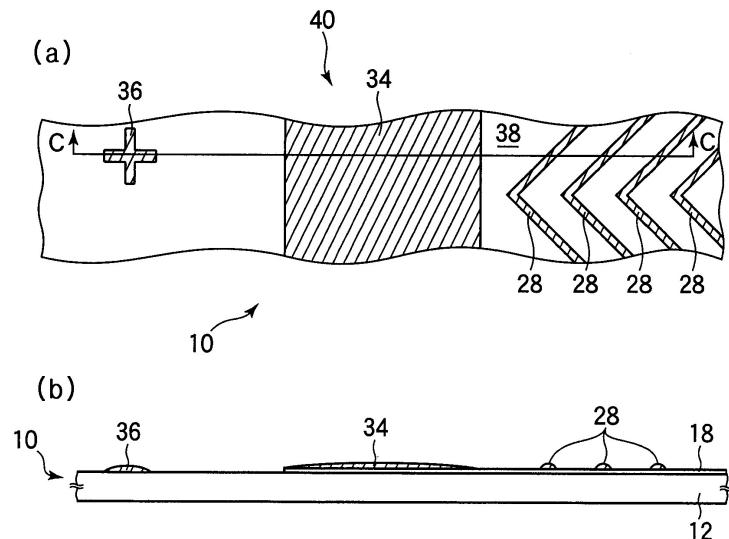
도면4



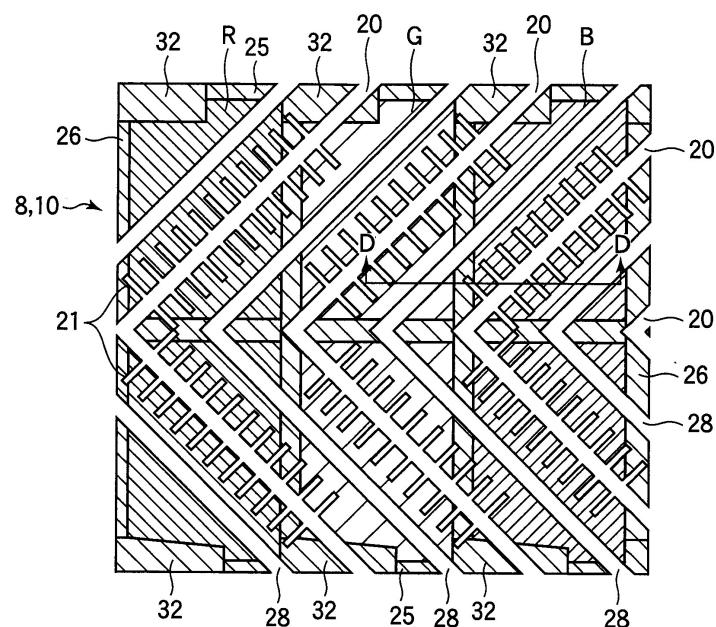
도면5



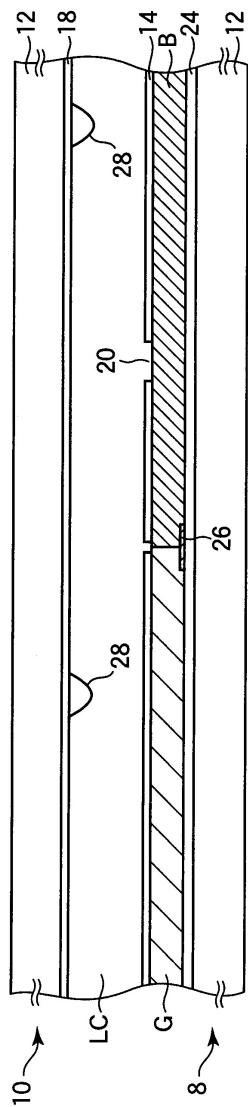
도면6



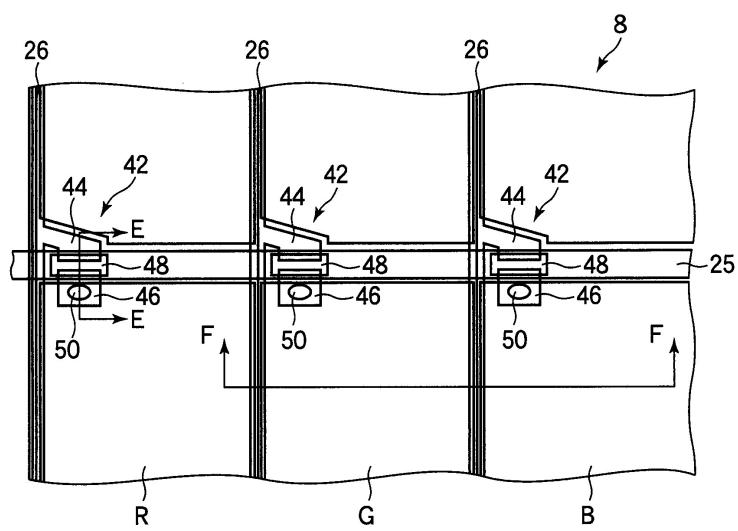
도면7



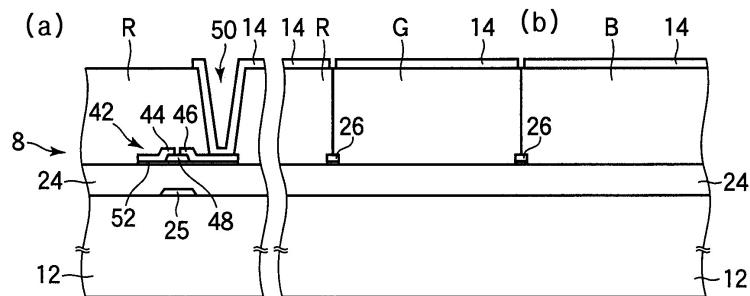
도면8



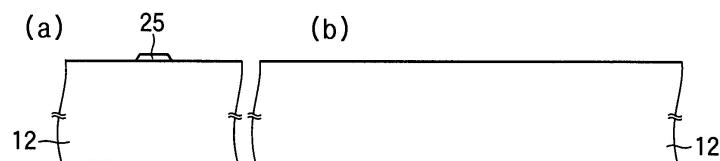
도면9



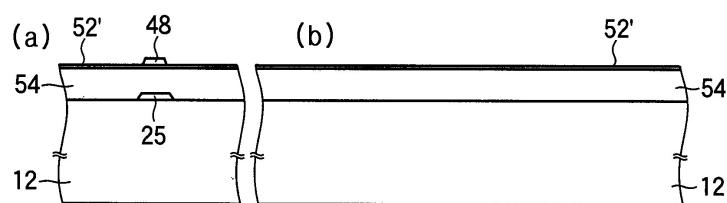
도면10



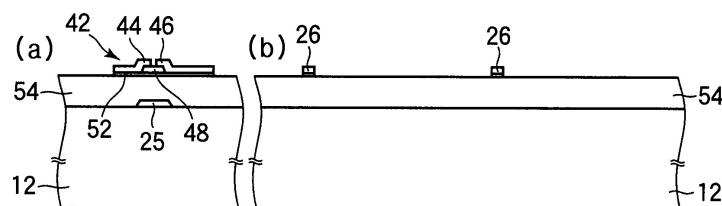
도면11



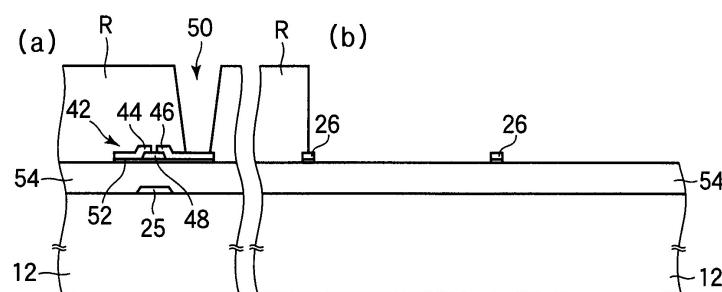
도면12



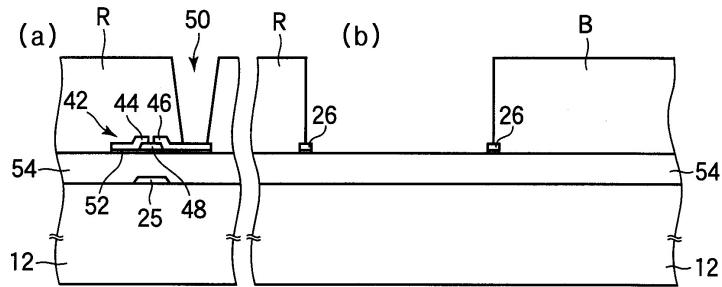
도면13



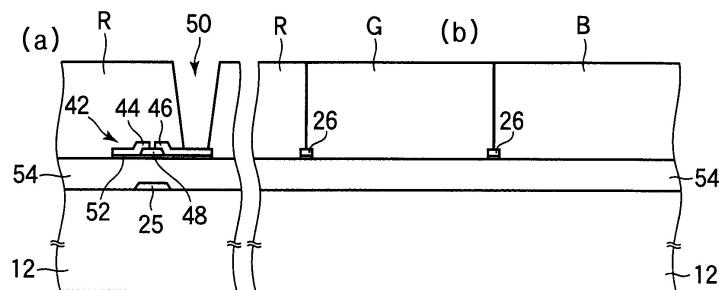
도면14



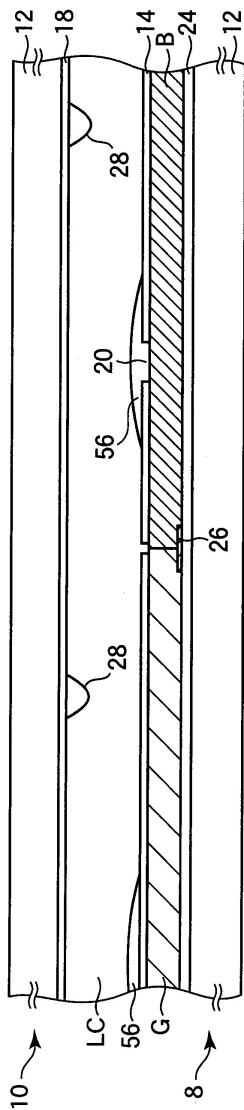
도면15



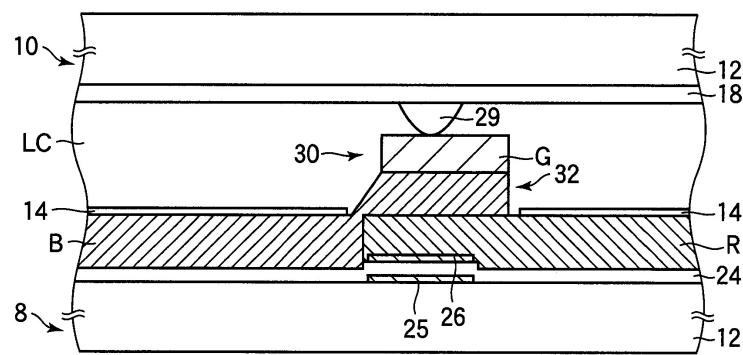
도면16



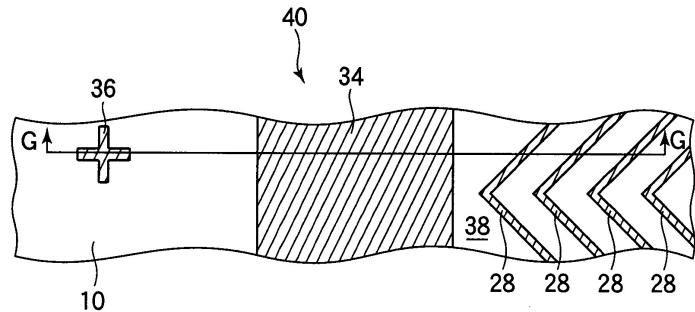
도면17



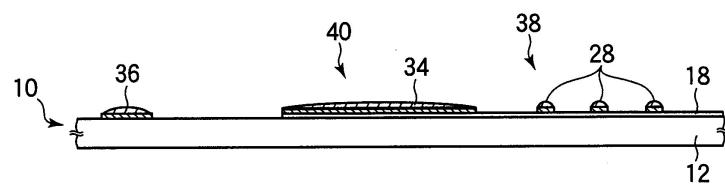
도면18



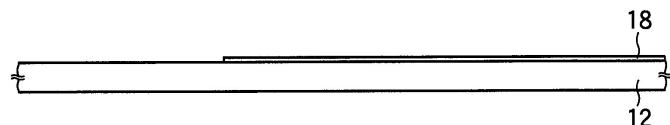
도면19



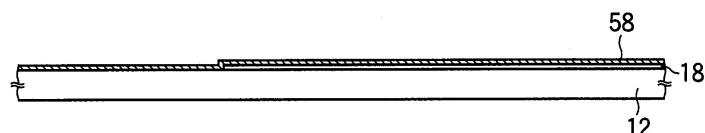
도면20



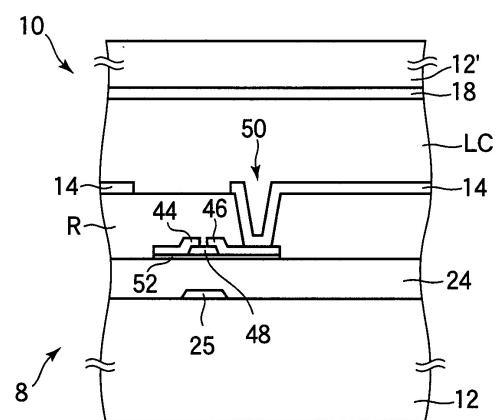
도면21



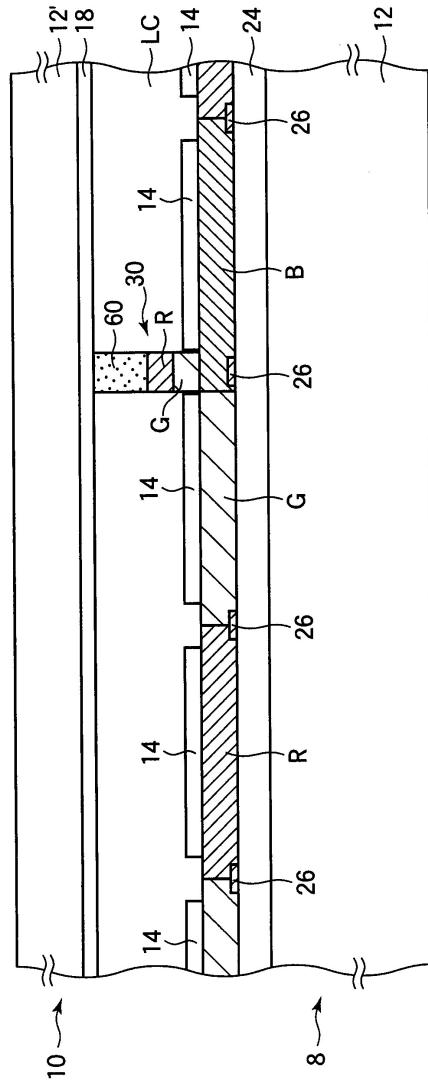
도면22



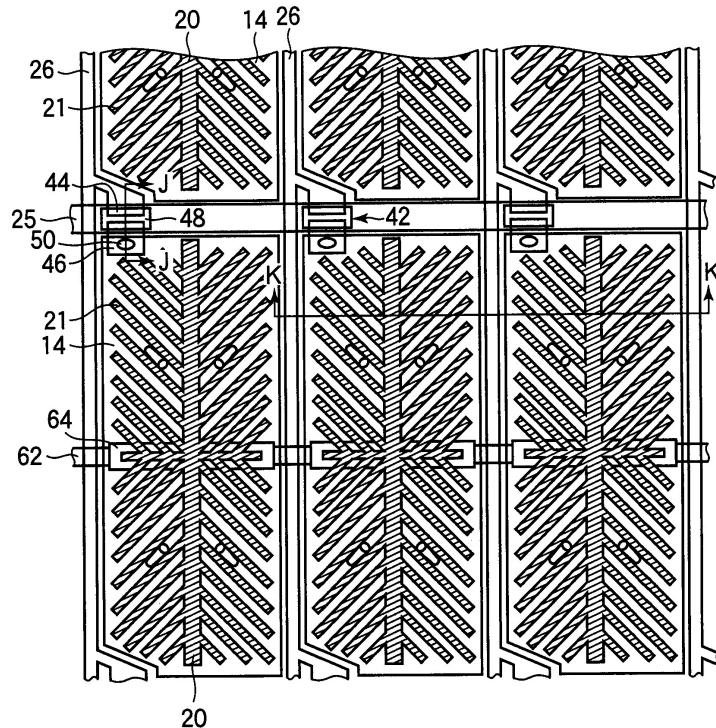
도면23



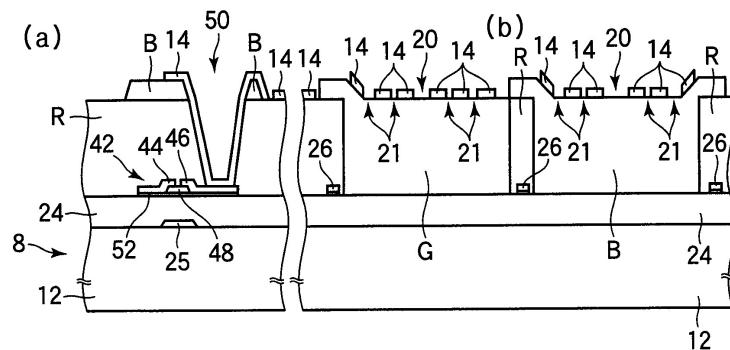
도면24



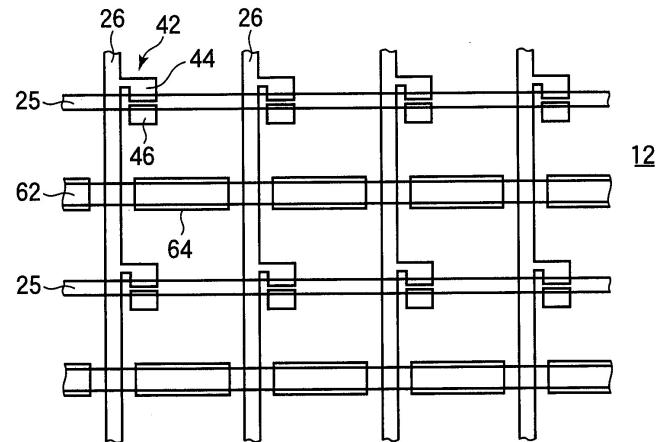
도면25



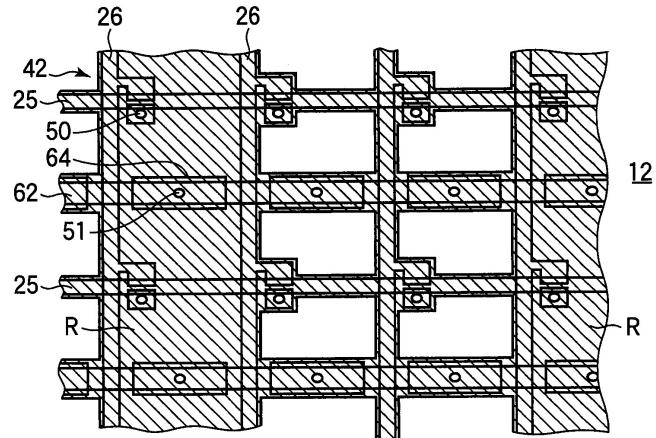
도면26



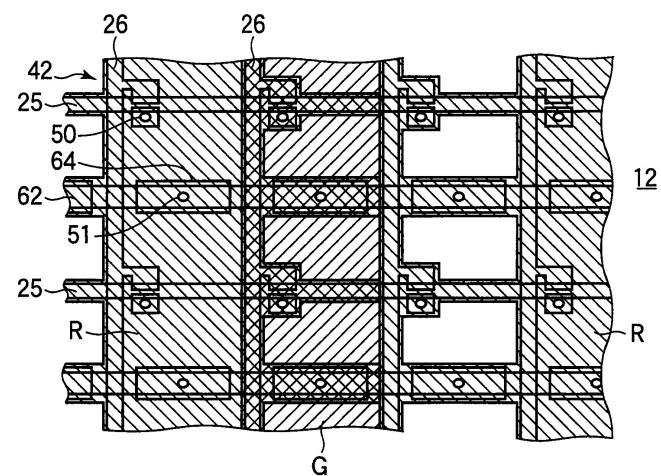
도면27



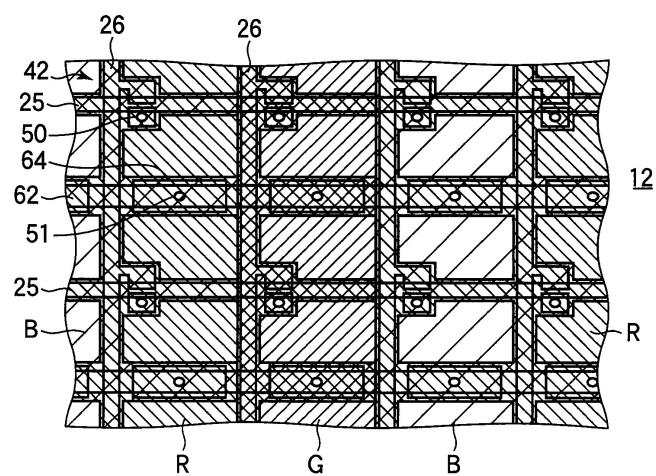
도면28



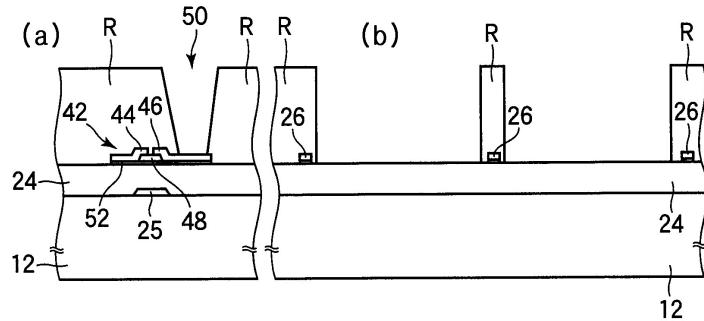
도면29



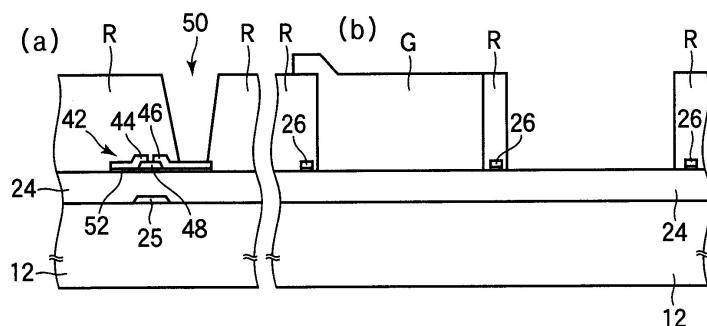
도면30



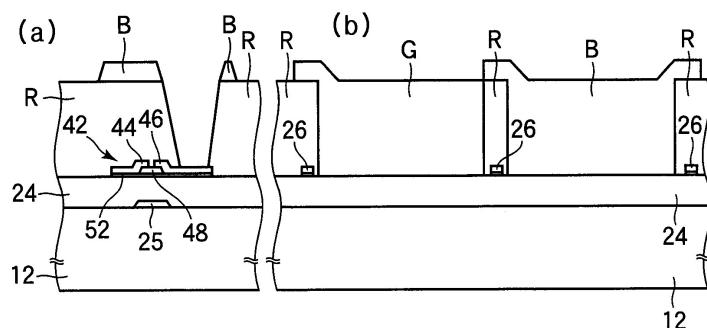
도면31



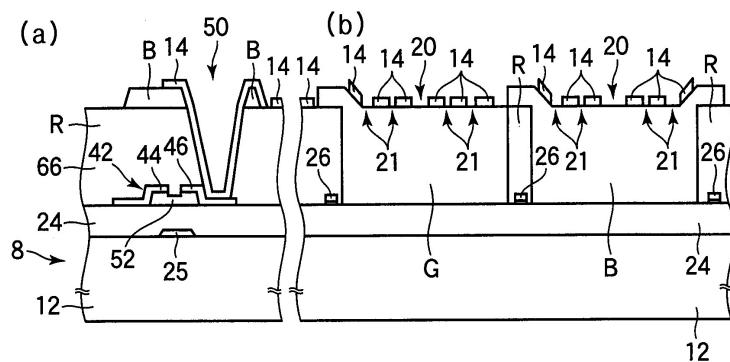
도면32



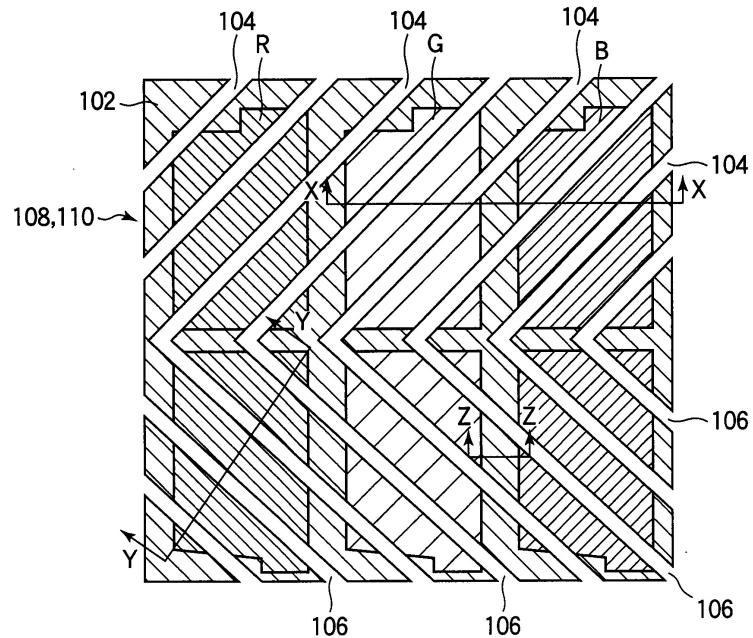
도면33



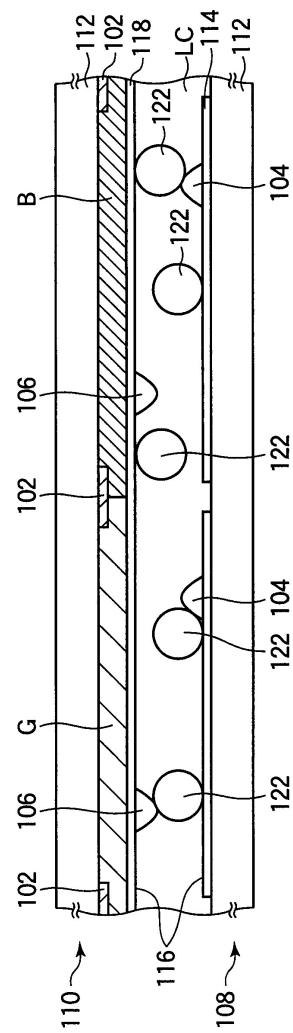
도면34



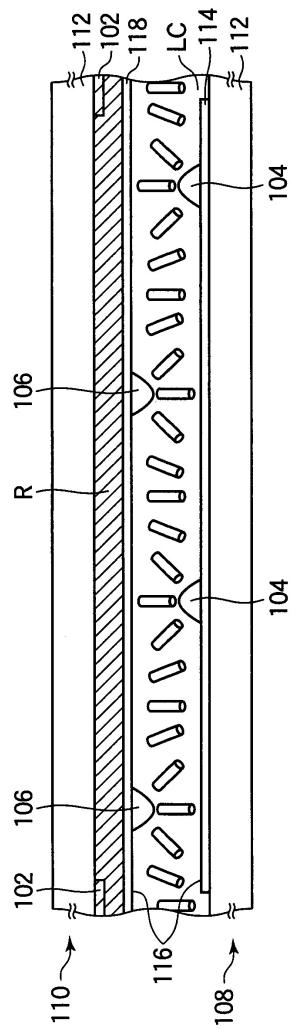
도면35



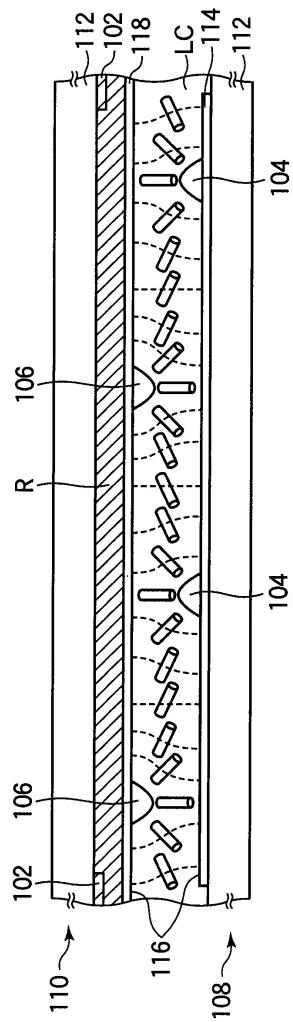
도면36



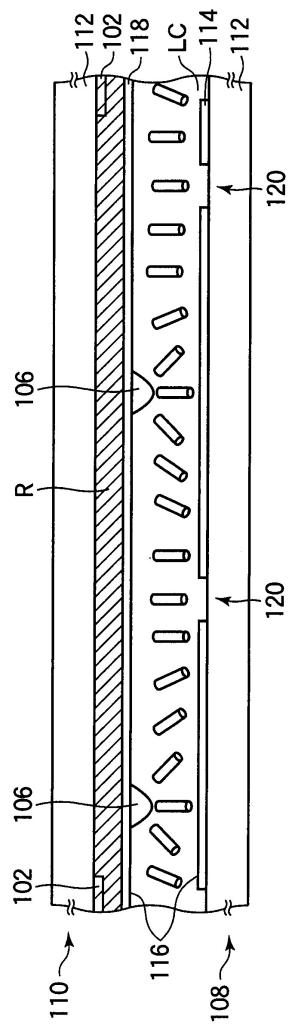
도면37



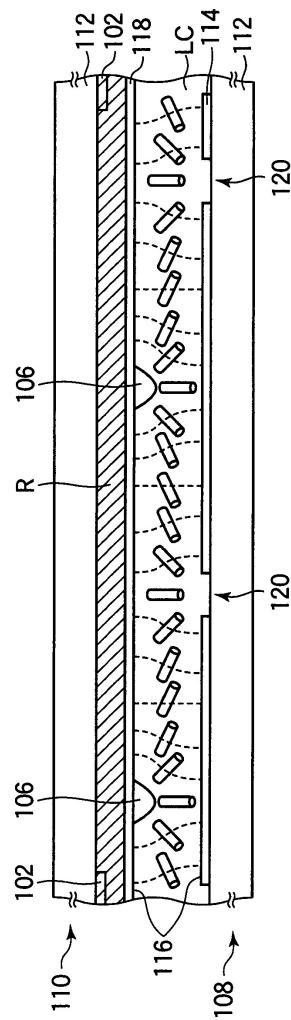
도면38



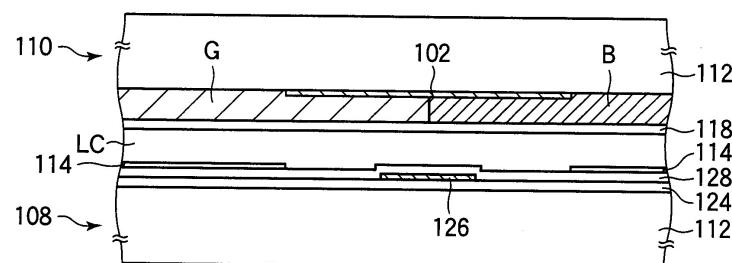
도면39



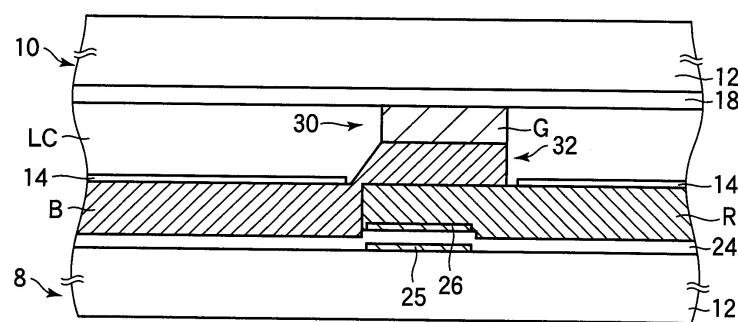
도면40



도면41



도면42



专利名称(译)	液晶显示装置 , 液晶显示装置和液晶显示装置		
公开(公告)号	KR1020070042134A	公开(公告)日	2007-04-20
申请号	KR1020070032253	申请日	2007-04-02
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	SAWASAKI MANABU 사와사키마나부 INOUE YUICHI 이노우에유이치 SHIBASAKI MASAKAZU 시바사키마사카즈 KONDO NAOTO 곤도나오토 FUJIKAWA TETSUYA 후지카와데츠야 TAKAGI TAKASHI 다카기다카시 TANOSE TOMONORI 다노세도모노리 ODA TOMOSHIGE 오다도모시게 KOMORITA AKIRA 고모리타아키라 MISAKI KATSUNORI 미사키가츠노리 HIROTA SHIRO 히로타시로		
发明人	사와사키마나부 이노우에유이치 시바사키마사카즈 곤도나오토 후지카와데츠야 다카기다카시 다노세도모노리 오다도모시게 고모리타아키라 미사키가츠노리 히로타시로		
IPC分类号	G02F1/1339 G02F1/1343 G02F1/13 G02F1/1333 G02F1/1337 G02F1/1362		
CPC分类号	G02F1/13392 G02F1/136209 G02F1/1368		
代理人(译)	MOON , KI桑		
优先权	2001199313 2001-06-29 JP 2002119774 2002-04-22 JP		

外部链接

[Espacenet](#)

摘要(译)

液晶显示装置技术领域本发明涉及一种用于诸如信息设备的显示部分的液晶显示装置，并且可以获得具有高亮度和良好显示特性的显示装置。以及具有该液晶显示装置的液晶显示装置及其制造方法。每个像素在左右方向上延伸栅极总线25和漏极总线26沿垂直方向延伸。每条公交线路25的桥梁，在汽车位置附近形成TFT，在TFT上形成用于屏蔽TFT的树脂重叠部分32。TFT基板8在要布置的公共电极基板上没有形成BM，并且在TFT基板8上形成的总线25和26以及树脂重叠部分

