



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1337 (2006.01)

(11) 공개번호 10-2007-0024086
(43) 공개일자 2007년03월02일

(21) 출원번호 10-2005-0078626
(22) 출원일자 2005년08월26일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 유재진
경기도 광주시 오포읍 양벌1리 692번지

(74) 대리인 유미특허법인

전체 청구항 수 : 총 9 항

(54) 액정 표시 장치

(57) 요약

본 발명에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있는 게이트선 및 데이터선, 상기 게이트선 및 데이터선에 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있으며, 복수의 절개부를 가지는 화소 전극, 상기 제1 기판에 마주보는 제2 기판, 상기 제2 기판 위에 형성되어 있는 색필터, 그리고 상기 색필터 위에 형성되어 있으며, 복수의 절개부를 가지는 공통 전극, 그리고 상기 화소 전극과 상기 공통 사이에 들어있으며, 수직 배향되어 있는 액정층을 포함하고, 상기 액정층의 유전율 이방성은 -4.6 내지 -3.3 이고, 상기 액정층의 탄성 계수는 $12.5 \times 10^{-12} \text{N}$ 내지 $16.5 \times 10^{-12} \text{N}$ 이고, 상기 액정층의 회전 점성은 45mPa 내지 140mPa 이며, 상기 탄성 계수 값과 회전 점성의 비는 $3.7 (\times 10^{12})$ 내지 $8.5 (\times 10^{12})$ 이다.

이처럼 액정층의 물성을 조절함으로써, 액정 표시 장치의 응답 시간을 줄일 수 있다.

대표도

도 4

특허청구의 범위

청구항 1.

제1 전극,

상기 제1 전극에 마주하는 제2 전극, 그리고

상기 제1 전극과 상기 제2 전극 사이에 들어있으며, 수직 배향되어 있는 액정층
을 포함하고,

상기 액정층의 유전율 이방성은 -4.6 내지 -3.3 이고, 상기 액정층의 탄성 계수는 $12.5 \times 10^{-12} \text{N}$ 내지 $16.5 \times 10^{-12} \text{N}$ 이고,
상기 액정층의 회전 점성은 45mPa 내지 140mPa 인

액정 표시 장치.

청구항 2.

제1항에서,

상기 탄성 계수 값과 회전 점성의 비는 $3.7(\times 10^{12})$ 내지 $8.5(\times 10^{12})$ 인 액정 표시 장치.

청구항 3.

제1항에서,

상기 제1 전극은

제1 기관,

상기 제1 기관 위에 형성되어 있는 게이트선 및 데이터선,

상기 게이트선 및 데이터선에 연결되어 있는 박막 트랜지스터, 그리고

상기 박막 트랜지스터와 연결되어 있는 화소 전극

을 포함하는 액정 표시 장치.

청구항 4.

제1항에서,

상기 제2 전극은

제2 기관,

상기 제2 기관 위에 형성되어 있는 색필터, 그리고

상기 색필터 위에 형성되어 있는 공통 전극

을 포함하는 액정 표시 장치.

청구항 5.

제4항에서,

상기 제2 전극은 상기 제2 기관 위에 형성되어 있는 차광 부재를 더 포함하는 액정 표시 장치.

청구항 6.

제1항에서,

상기 제1 전극 및 제2 전극은 각각 복수의 제1 절개부와 복수의 제2 절개부를 가지는 액정 표시 장치.

청구항 7.

제6항에서,

상기 제2 절개부는 상기 제1 절개부와 교대로 배치되어 있는 액정 표시 장치.

청구항 8.

제1항에서,

상기 제1 전극은 복수의 절개부를 가지고, 상기 제2 전극은 복수의 돌기를 포함하는 액정 표시 장치.

청구항 9.

제8항에서,

상기 절개부는 상기 돌기와 교대로 배치되어 있는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 특히 절개부를 가지는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

액정 표시 장치 중에서도 전기장이 인가되지 않은 상태에서 액정 분자를 그 장축이 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode) 액정 표시 장치는 대비비가 크고 기준 시야각이 넓어서 각광받고 있다.

발명이 이루고자 하는 기술적 과제

그러나 일반적으로 이러한 수직 배향 방식 액정 표시 장치에서 전기장 생성 전극 사이에 충분한 크기의 전압을 인가한 상태에서 충분히 낮은 전압을 인가하였을 때 액정이 반응하는 응답 시간, 즉 액정 분자가 원래의 상태로 되돌아 가는 시간이 길어져서 전체 응답 시간이 길어진다.

따라서 본 발명이 이루고자 하는 기술적 과제는 액정의 회전 점성과 탄성 계수를 조절하여 빠른 응답 시간을 가지는 수직 배향 액정 표시 장치를 제공하는 것이다.

발명의 구성

본 발명의 실시예에 따른 액정 표시 장치는 제1 전극, 상기 제1 전극에 마주하는 제2 전극, 그리고 상기 제1 전극과 상기 제2 전극 사이에 들어있으며, 수직 배향되어 있는 액정층을 포함하고, 상기 액정층의 유전율 이방성은 -4.6 내지 -3.3 이고, 상기 액정층의 탄성 계수는 $12.5 \times 10^{-12} \text{N}$ 내지 $16.5 \times 10^{-12} \text{N}$ 이고, 상기 액정층의 회전 점성은 45mPa 내지 140mPa 이다.

상기 탄성 계수 값과 회전 점성의 비는 $3.7(\times 10^{12})$ 내지 $8.5(\times 10^{12})$ 일 수 있다.

상기 제1 전극은 제1 기판, 상기 제1 기판 위에 형성되어 있는 게이트선 및 데이터선, 상기 게이트선 및 데이터선에 연결되어 있는 박막 트랜지스터, 그리고 상기 박막 트랜지스터와 연결되어 있는 화소 전극을 포함할 수 있다.

상기 제2 전극은 제2 기판, 상기 제2 기판 위에 형성되어 있는 색필터, 그리고 상기 색필터 위에 형성되어 있는 공통 전극을 포함할 수 있다.

상기 제2 전극은 상기 제2 기판 위에 형성되어 있는 차광 부재를 더 포함할 수 있다.

상기 제1 전극 및 제2 전극은 각각 복수의 제1 절개부와 복수의 제2 절개부를 가질 수 있다.

상기 제2 절개부는 상기 제1 절개부와 교대로 배치될 수 있다.

상기 제1 전극은 복수의 절개부를 가지고, 상기 제2 전극은 복수의 돌기를 포함할 수 있다.

상기 절개부는 상기 돌기와 교대로 배치될 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

그러면 도 1 내지 도 5를 참고로 하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이고, 도 3은 도 1의 박막 트랜지스터 표시판과 도 2의 공통 전극 표시판을 포함하는 액정 표시 장치의 배치도이고, 도 4는 도 3의 액정 표시 장치를 IV-IV 선을 따라 잘라 도시한 단면도이며, 도 5는 도 3의 V-V 선을 따라 잘라 도시한 단면도이다.

도 1 내지 도 5를 참조하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

먼저, 도 1, 도 3 내지 도 5를 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 설명한다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수의 유지 전극선(storage electrode line)(131)이 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 아래위로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(129)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 게이트 구동 회로가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

유지 전극선(131)은 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗은 줄기선과 이로부터 갈라진 복수의 제1, 제2, 제3 및 제4 유지 전극(133a, 133b, 133c, 133d) 집합 및 복수의 연결부(133e)를 포함한다. 유지 전극선(131) 각각은 인접한 두 게이트선(121) 사이에 위치하며 줄기선은 두 게이트선(121) 중 위쪽에 가깝다.

제1 및 제2 유지 전극(133a, 133b)은 세로 방향으로 뻗으며 서로 마주한다. 제1 유지 전극(133a)은 줄기선에 연결된 고정단과 그 반대 쪽의 자유단을 가지며, 자유단은 돌출부를 포함한다. 제3 및 제4 유지 전극(133c, 133d)은 대략 제1 유지 전극(133a)의 중앙에서 제2 유지 전극(133b)의 하단 및 상단까지 비스듬하게 뻗어 있다. 연결부(133e)는 인접한 유지 전극(133a-133d) 집합 사이에 연결되어 있다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.

게이트선(121) 및 유지 전극선(131)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진 다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진 다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121) 및 유지 전극선(131)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트선(121) 및 유지 전극선(131)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80°인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiN_x) 또는 산화규소(SiO_x) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(projection)(154)를 포함한다. 선형 반도체(151)는 게이트선(121) 및 유지 전극선(131) 부근에서 너비가 넓어져 이들을 폭넓게 덮고 있다.

반도체(151) 위에는 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 저항성 접촉 부재(161, 165)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 선형 저항성 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 저항성 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 배치되어 있다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 그 경사각은 30° 내지 80° 정도인 것이 바람직하다.

저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175) 및 복수의 고립 금속편(isolated metal piece)(178)이 형성되어 있다.

데이터선(171)은 데이터 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선은 게이트 전극(124)을 향하여 뻗어 J자형으로 굽은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 외부 구동 회로와의 접

속을 위한 넓은 끝 부분(179)을 포함한다. 데이터 전압을 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

드레인 전극(175)은 데이터선(171)과 분리되어 있으며 게이트 전극(124)을 중심으로 소스 전극(173)과 마주 본다. 각 드레인 전극(175)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 가지고 있으며, 막대형 끝 부분은 소스 전극(173)으로 일부 둘러싸여 있다.

하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

고립 금속편(178)은 제1 유지 전극(133a) 부근의 게이트선(121) 위에 위치한다.

데이터선(171)과 드레인 전극(175) 및 금속편(178)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171)과 드레인 전극(175) 및 금속편(178)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

데이터선(171)과 드레인 전극(175) 및 금속편(178) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

저항성 접촉 부재(161, 165)는 그 아래의 반도체(151)와 그 위의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 준다. 대부분의 곳에서는 선형 반도체(151)가 데이터선(171)보다 좁지만, 앞서 설명하였듯이 게이트선(121) 및 유지 전극선(131)과 만나는 부분에서 너비가 넓어져 표면의 프로파일을 부드럽게 함으로써 데이터선(171)이 단선되는 것을 방지한다. 반도체(151)에는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171), 드레인 전극(175), 금속편(178) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소와 산화규소를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(151) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181), 제1 유지 전극(133a) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 그리고 제1 유지 전극(133a) 자유단의 돌출부를 드러내는 복수의 접촉 구멍(183b)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 연결 다리(overpass)(83) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.

화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자(도시하지 않음)의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 축전기[이하 "액정 축전기(liquid crystal capacitor)"라 함]를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

화소 전극(191)은 유지 전극(133a-133d)을 비롯한 유지 전극선(131)과 중첩한다. 화소 전극(191) 및 이와 전기적으로 연결된 드레인 전극(175)이 유지 전극선(131)과 중첩하여 이루는 축전기를 "유지 축전기(storage capacitor)"라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.

각 화소 전극(191)은 게이트선(121) 또는 데이터선(171)과 거의 평행한 네 개의 주 변을 가지며 네 모퉁이가 모따기되어 있는(chamfered) 대략 사각형 모양이다. 화소 전극(191)의 모판 빗변은 게이트선(121)에 대하여 약 45°의 각도를 이룬다.

화소 전극(191)에는 중앙 절개부(91), 하부 절개부(92a) 및 상부 절개부(92b)가 형성되어 있으며, 화소 전극(191)은 이들 절개부(91-92b)에 의하여 복수의 영역(partition)으로 분할된다. 절개부(91-92b)는 화소 전극(191)을 이등분하는 가상의 가로 중심선에 대하여 거의 반전 대칭을 이룬다.

하부 및 상부 절개부(92a, 92b)는 대략 화소 전극(191)의 오른쪽 변에서부터 왼쪽 변으로 비스듬하게 뻗어 있으며, 화소 전극(191)의 가로 중심선에 대하여 하반부와 상반부에 각각 위치하고 있다. 하부 및 상부 절개부(92a, 92b)는 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직하게 뻗어 있다.

중앙 절개부(91)는 화소 전극(191)의 가로 중심선을 따라 뻗으며 오른쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(91)의 입구는 하부 절개부(92a)와 상부 절개부(92b)에 각각 거의 평행한 한 쌍의 빗변을 가지고 있다.

따라서 화소 전극(191)의 하반부는 하부 절개부(92a)에 의하여 두 개의 영역(partition)으로 나누어지고, 상반부 또한 상부 절개부(92b)에 의하여 두 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소 전극(191)의 크기, 화소 전극(191)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

연결 다리(83)는 게이트선(121)을 가로지르며, 게이트선(121)을 사이에 두고 반대 쪽에 위치하는 접촉 구멍(183a, 183b)을 통하여 유지 전극선(131)의 노출된 부분과 유지 전극(133a) 자유단의 노출된 끝 부분에 연결되어 있다. 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)은 연결 다리(83) 및 금속편(178)과 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결합을 수리하는 데 사용할 수 있다.

다음, 도 2 내지 도 4를 참고하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부(225)를 가지고 있으며, 화소 전극(191) 사이의 빛샘을 막는다. 그러나 차광 부재(22)는 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수 있다.

기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.

덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어지며 공통 전극(270)에는 복수의 절개부(71, 72a, 72b) 집합이 형성되어 있다.

하나의 절개부(71-72b) 집합은 하나의 화소 전극(191)과 마주하며 중앙 절개부(71), 하부 절개부(72a) 및 상부 절개부(72b)를 포함한다. 절개부(71-72b) 각각은 화소 전극(191)의 인접 절개부(91-92b) 사이 또는 절개부(92a, 92b)와 화소

전극(191)의 모판 빗변 사이에 배치되어 있다. 또한, 각 절개부(71-72b)는 화소 전극(191)의 하부 절개부(92a) 또는 상부 절개부(92b)와 평행하게 뻗은 적어도 하나의 사선부를 포함한다. 절개부(71-72b)는 화소 전극(191)의 가로 중심선에 대하여 거의 반전 대칭을 이룬다.

하부 및 상부 절개부(72a, 72b)는 각각은 사선부와 가로부 및 세로부를 포함한다. 사선부는 대략 화소 전극(191)의 위쪽 또는 아래쪽 변에서 왼쪽 변으로 뻗는다. 가로부 및 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.

중앙 절개부(71)는 중앙 가로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 가로부는 대략 화소 전극(191)의 왼쪽 변에서부터 화소 전극(191)의 가로 중심선을 따라 오른쪽으로 뻗는다. 한 쌍의 사선부는, 중앙 가로부의 끝에서부터 화소 전극(191)의 오른쪽 변을 향하여 중앙 가로부와 둔각을 이루면서, 각각 하부 및 상부 절개부(72a, 72b)와 거의 나란하게 뻗는다. 종단 세로부는 해당 사선부의 끝에서부터 화소 전극(191)의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.

절개부(71-72b)의 수효 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71~75b)와 중첩하여 절개부(71-72b) 부근의 빛샘을 차단할 수 있다.

표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있으며, 이들은 수직 배향막일 수 있다. 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 편광축은 직교하며 이중 한 편광축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다.

본 실시예에 따른 액정 표시 장치는 액정층(3)의 지연을 보상하기 위한 위상 지연막(retardation film)(도시하지 않음)을 더 포함할 수 있다. 액정 표시 장치는 또한 편광자(12, 22), 위상 지연막, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자(도시하지 않음)는 공통 전극(270)과 화소 전극(191) 사이에 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다.

공통 전극(270)에 공통 전압을 인가하고 화소 전극(191)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 앞으로는 화소 전극(191)과 공통 전극(270)을 통틀어 전기장 생성 전극이라 한다.

전기장 생성 전극(191, 270)의 절개부(71-72b, 91-92b)와 화소 전극(191)의 변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(71-72b, 91-92b)의 변과 화소 전극(191)의 변에 거의 수직이다.

도 3을 참고하면, 하나의 절개부 집합(71-72b, 91-92b)은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(major edge)을 가진다. 각 부영역의 주 변은 편광판(12, 22)과 약 45°를 이루며, 이는 광효율을 최대로 하기 위해서이다.

각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

적어도 하나의 절개부(71-72b, 91-92b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전기장 생성 전극(191, 270)의 위 또는 아래에 배치될 수 있다.

한편, 본 발명의 실시예에 따른 액정층(3)의 유전율 이방성의 값은 약 -4.6 내지 -3.3 사이의 값을 가지고, 액정층(3)의 탄성 계수(K_{33}) 값은 12.5×10^{-12} N 내지 16.5×10^{-12} N 사이의 값을 가지고, 액정층(3)의 회전 점성(γ_1)의 값은 45mPa 내지 140mPa 사이의 값을 가지며, 탄성 계수 값과 회전 점성의 비(γ_1/K_{33})는 $3.7(\times 10^{12})$ 내지 $8.5(\times 10^{12})$ 의 값을 가지는 것이 바람직하다.

액정층(3)의 응답 시간은 크게 상승 시간(rising time)과 하강 시간(falling time)으로 나누어지며, 상승 시간은 전기장 생성 전극(191, 270) 사이에 전압이 인가되지 않은 상태에서 충분한 크기의 전압을 인가하였을 때 액정이 반응하는 응답 시간이고, 하강 시간은 충분한 크기의 전압을 인가한 상태에서 충분히 낮은 전압을 인가하였을 때 액정이 반응하는 응답 시간, 즉 액정 분자가 원래의 상태로 되돌아가는 시간이다.

절개부(71-72b, 91-92b)가 형성되어 있는 액정 표시 장치에서, 절개부(71-72b, 91-92b)와 화소 전극(191)의 변은 전기장을 왜곡하여 액정 분자들의 하강 시 경사 방향을 결정하는 수평 성분을 만들어내므로, 액정층(3)의 하강 시간보다 상승 시간이 더 길다. 따라서 수직 배향되어 있는 액정층(3)의 전체 응답 시간은 주로 상승 시간에 의하여 결정되는 것이 일반적이다. 그러므로, 액정층(3)의 상승 응답 속도를 감소하면, 액정층(3) 전체 응답 시간도 줄일 수 있다.

본 발명의 실시예와 같이 액정층(3)의 물성을 조절하면 약 5ms 내지 약 10ms의 짧은 상승 응답 시간을 얻을 수 있다.

도 6은 본 발명의 한 실시예에 따른 액정층의 탄성 계수 값과 회전 점성의 비에 따른 상승 응답 시간 결과를 도시한 그래프이다. 그래프의 가로축은 액정층(3)의 탄성 계수 값과 회전 점성의 비($\times 10^{12}$)의 값을 나타내고, 세로축은 하강 응답 시간(γ_{off})을 나타낸다.

본 실험에서는 Merk 사의 액정을 사용하였으며, 탄성 계수와 회전 점성 값을 제외한 나머지 액정층(3)의 물성은 일정한 상태에서 탄성 계수 값과 회전 점성을 변화시켜, 탄성 계수 값과 회전 점성의 비에 따른 액정층(3)의 상승 응답 시간을 측정하였다.

도시한 바와 같이, 액정층(3)의 탄성 계수 값과 회전 점성의 비($\times 10^{12}$)의 값이 약 8.5 보다 작은 경우 액정층(3)의 상승 응답 시간이 10ms 보다 작은 값을 나타낸다.

따라서 액정 표시 장치의 액정층의 탄성 계수 값과 회전 점성 값을 조절하여 그 비($\times 10^{12}$)의 값을 8.5 보다 작게 함으로써, 액정 표시 장치의 응답 시간을 줄일 수 있음을 알 수 있다.

다음, 도 7 내지 도 9를 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

도 7은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 8은 도 7의 VIII-VIII 선을 따라 잘라 도시한 단면도이며, 도 9는 도 7의 IX-IX 선을 따라 잘라 도시한 단면도이다.

도 8 내지 도 10에 도시한 바와 같이, 본 실시예에 따른 액정 표시 장치 또한 서로 마주보는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200), 이들 사이에 들어 있는 액정층(3) 및 표시판(100, 200)의 바깥 면에 부착된 편광판(12, 22)을 포함한다.

본 실시예에 따른 표시판(100, 200)의 층상 구조는 대개 도 1 내지 도 5에 도시한 것과 동일하다.

박막 트랜지스터 표시판(100)을 보면, 기판(110) 위에 복수의 게이트선(121) 및 복수의 유지 전극선(131)이 형성되어 있다. 게이트선(121)은 복수의 게이트 전극(124)과 끝 부분(129)을 포함하며, 유지 전극선(131)은 복수의 유지 전극(133a-133d) 및 복수의 연결부(133e)를 포함한다. 게이트선(121) 및 유지 전극선(131) 위에는 게이트 절연막(140), 돌출부(154)를 포함하는 복수의 선형 반도체(151), 돌출부(163)를 포함하는 복수의 선형 저항성 접촉 부재(161) 및 복수의 섬형 저항성 접촉 부재(165)가 차례로 형성되어 있다.

저항성 접촉 부재(161, 165) 위에는 소스 전극(173) 및 끝 부분(179)을 포함하는 복수의 데이터선(171), 복수의 드레인 전극(175) 및 복수의 고립 금속편(178)이 형성되어 있고 그 위에 보호막(180)이 형성되어 있다. 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(181, 182, 183a, 183b, 185)이 형성되어 있다. 보호막(180) 위에는 절개부(91-92b)를 가지는 복수의 화소 전극(191), 복수의 접촉 보조 부재(81, 82) 및 복수의 연결 다리(83)가 형성되어 있으며, 그 위에는 배향막(11)이 형성되어 있다.

공통 전극 표시판(200)에 대하여 설명하자면, 복수의 개구부(225)를 가지는 차광 부재(220), 복수의 색필터(230), 공통 전극(270) 및 배향막(21)이 절연 기판(210) 위에 형성되어 있다.

그러나 도 1 내지 도 4에 도시한 액정 표시 장치와 달리, 선형 반도체(151)는 데이터선(171), 드레인 전극(175) 및 그 아래의 저항성 접촉 부재(161, 165)와 실질적으로 동일한 평면 모양이다. 그러나 선형 반도체(151)에는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)으로 가리지 않고 노출된 부분이 있다.

또한 고립 금속편(178)의 아래에도 고립 금속편(178)과 실질적으로 동일한 평면 모양의 저항성 접촉 부재(도시하지 않음) 및 섬형 반도체(도시하지 않음)가 형성되어 있다. 이러한 박막 트랜지스터 표시판(100)을 본 발명의 한 실시예에 따라 제조하는 방법에서는 데이터선(171), 드레인 전극(175) 및 금속편(178)과 반도체(151) 및 저항성 접촉 부재(161, 165)를 한번의 사진 공정으로 형성한다.

이러한 사진 공정에서 사용하는 감광막은 위치에 따라 두께가 다르며, 특히 두께가 작아지는 순서로 제1 부분과 제2 부분을 포함한다. 제1 부분은 데이터선(171), 드레인 전극(171) 및 금속편(178)이 차지하는 배선 영역에 위치하며, 제2 부분은 박막 트랜지스터의 채널 영역에 위치한다.

위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투광 영역(light transmitting area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명 영역에는 슬릿(slit) 패턴, 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 방법이 있다. 즉, 투광 영역과 차광 영역만을 지닌 통상의 노광 마스크로 리플로우 가능한 감광막을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록 함으로써 얇은 부분을 형성하는 것이다.

이와 같이 하면 한 번의 사진 공정을 줄일 수 있으므로 제조 방법이 간단해진다.

또한 본 실시예에 따른 액정 표시 장치는 도 1 내지 도 5에 도시한 액정 표시 장치와 달리, 공통 전극(270)에 절개부가 없는 대신, 공통 전극(270) 위에 유기물 등으로 만들어진 복수의 돌기(51, 52a, 52b) 집합이 형성되어 있다.

이러한 돌기(51-52b)로 인하여 배향막(21) 또한 돌출부를 가진다. 배향막(21)이 수직 배향막이며, 액정층(3)의 액정 분자들은 배향막(21)의 표면에 수직으로 기울어진 상태로 배향된다. 또한 돌기(51-52b)의 유전율과 액정층(3)의 유전율이 다르므로 돌기(51-52b)는 화소 전극(191)과 공통 전극(270) 사이의 전기장을 왜곡하여 수평 성분을 만들어내기도 한다.

돌기(51-52b)는 도 1 내지 도 5에 도시한 실시예의 절개부(71-72b)와 같은 위치에 배치되며, 하나의 돌기(51-52b) 집합은 하나의 화소 전극(191)과 마주하며 중앙 돌기(51), 하부 돌기(52a) 및 상부 돌기(52b)를 포함한다.

도 1 내지 도 5에서 절개부(71-72b)와 관련하여 앞서 설명한 바와 마찬가지로, 하나의 돌기(51-52b) 및 절개부(91-92b) 집합은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(major edge)을 가진다. 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

돌기(51-52b)는 공통 전극(270) 아래에 형성될 수도 있다.

또한, 공통 전극(270)에 절개부가 없으므로 덮개막 또한 없다.

표시판(100, 200)의 바깥 면에는 편광판(12, 22)이 구비되어 있으며 안쪽 면에는 수직 배향막(11, 21)이 형성되어 있다.

도 1 내지 도 5에 도시한 액정 표시 장치의 많은 특징들이 도 8 내지 도 10에 도시한 액정 표시 장치에도 해당할 수 있다.

발명의 효과

이상과 같이, 본 발명에서는 액정 표시 장치의 액정층의 탄성 계수 값과 회전 점성을 변화시켜 액정 표시 장치의 응답 속도를 줄일 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 공통 전극 표시판의 배치도이다.

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 4는 도 3의 IV-IV 선을 따라 잘라 도시한 단면도이다.

도 5는 도 3의 V-V 선을 따라 잘라 도시한 단면도이다.

도 6은 본 발명의 한 실시예에 따른 액정층의 탄성 계수 값과 회전 점성의 비에 따른 상승 응답 시간 결과를 도시한 그래프이다.

도 7은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 8은 도 7의 VIII-VIII 선을 따라 잘라 도시한 단면도이다.

도 9는 도 7의 IX-IX 선을 따라 잘라 도시한 단면도이다.

<도면 부호의 설명>

11, 21...배향막 12, 22...편광판

3...액정층 51, 51a, 51b...돌기

71, 72, 72a...절개부 81, 82...접촉 보조 부재

83...연결 다리 91, 92a, 92b...절개부

100...박막 트랜지스터 표시판 110...기관

121, 129...게이트선 124...게이트 전극

131...유지 전극선

133, 133a, 133b, 133c, 133d, 133e...유지 전극

140...게이트 절연막 151, 154...반도체

161, 163, 165...저항성 접촉층 171, 179...데이터선

173...소스 전극 175...드레인 전극

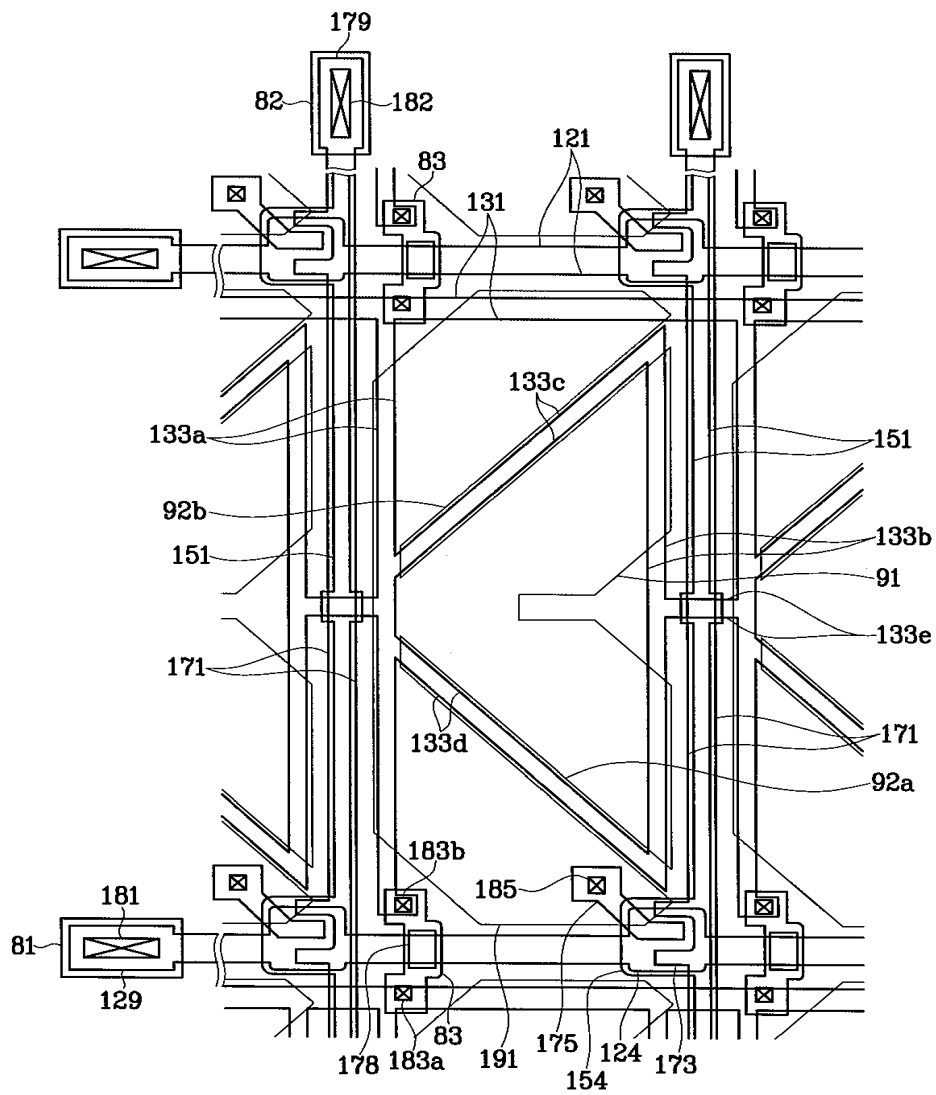
180...보호막

181, 182, 183a, 183b, 185...접촉 구멍 191...화소 전극

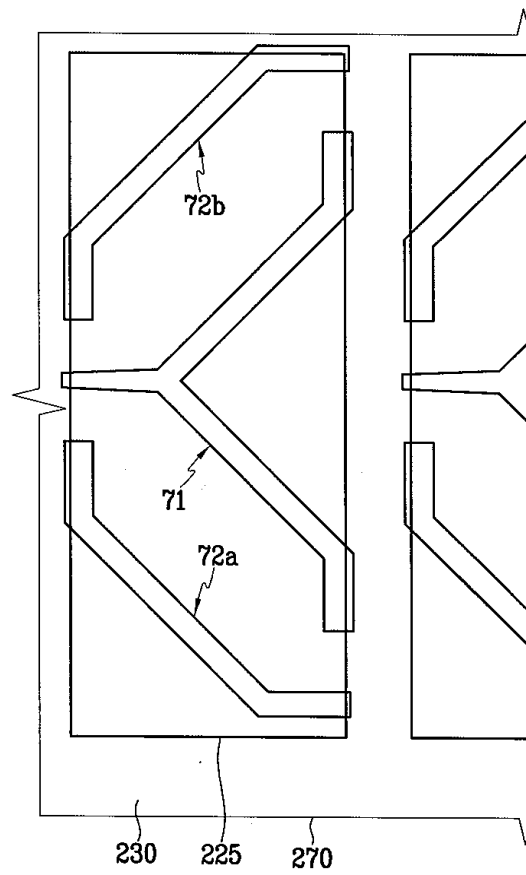
200...색필터 표시판 210...기판
 220...차광 부재 230...색필터
 250...덮개막 270...공통 전극

도면

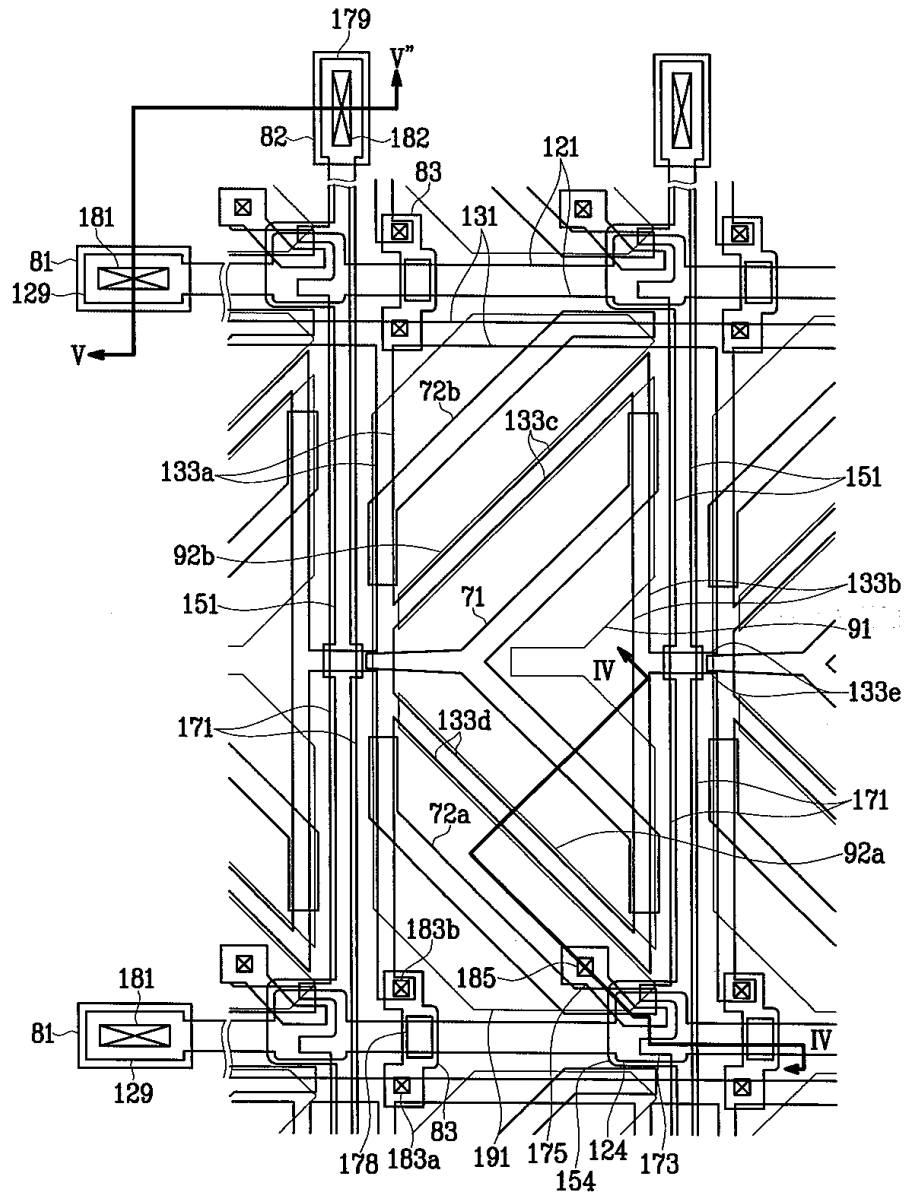
도면1



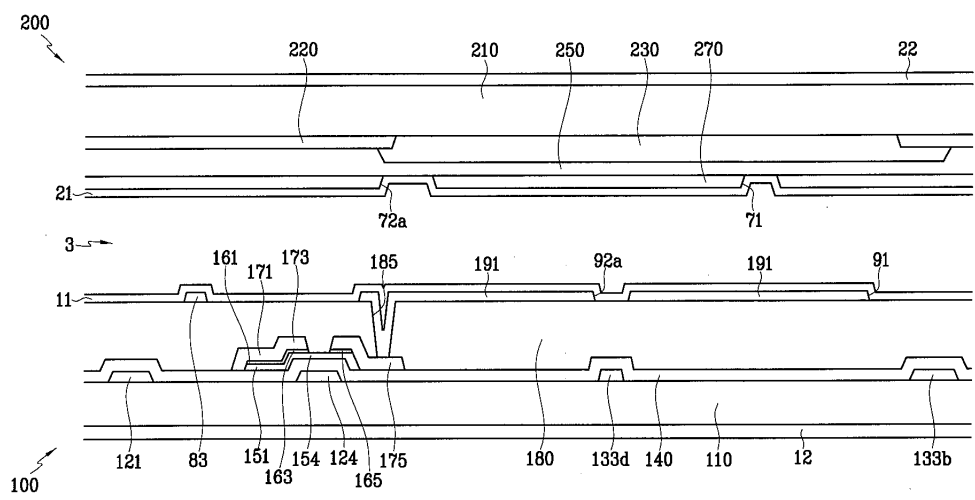
도면2



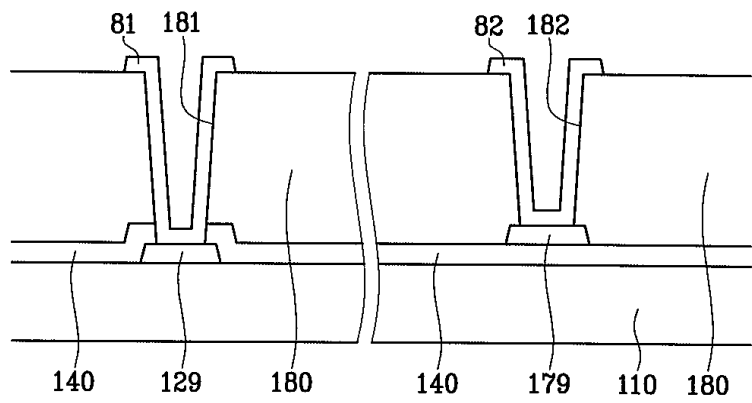
도면3



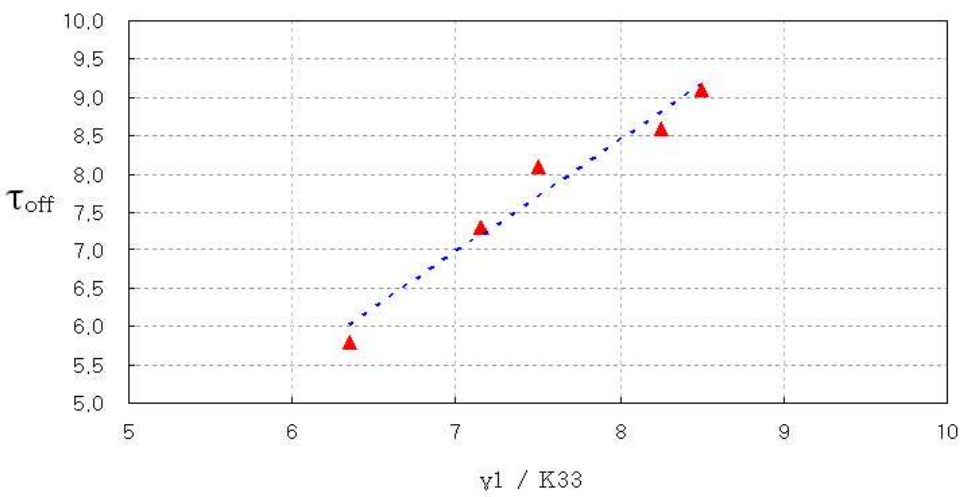
도면4



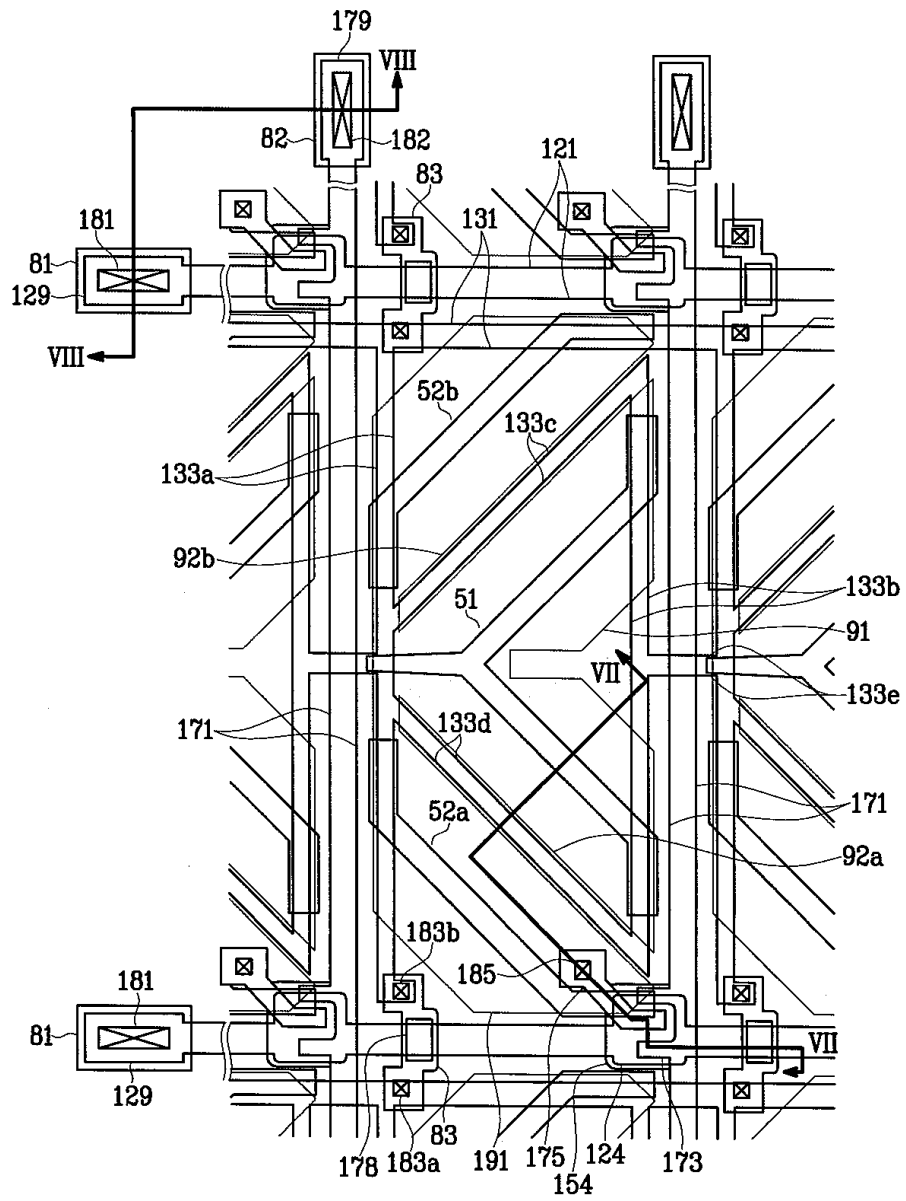
도면5



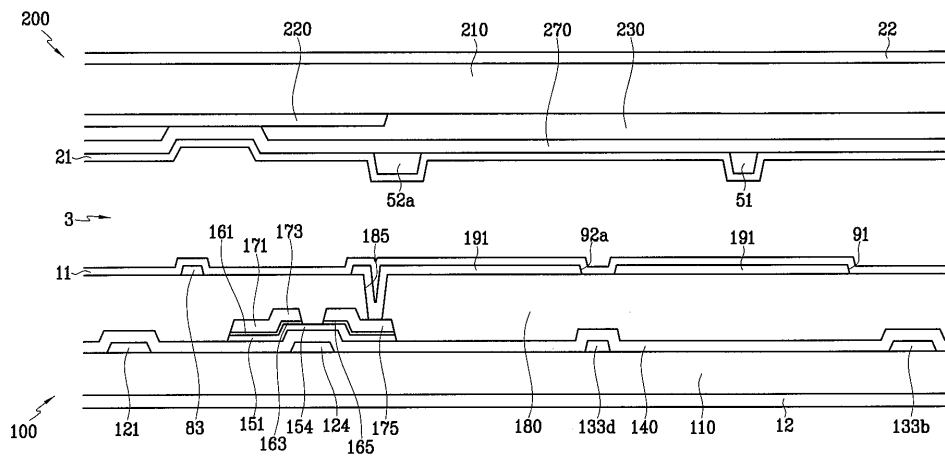
도면6



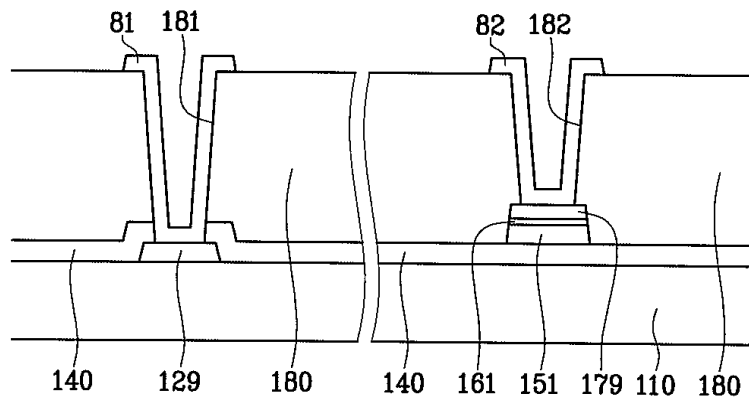
도면7



도면8



도면9



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070024086A	公开(公告)日	2007-03-02
申请号	KR1020050078626	申请日	2005-08-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LYU JAE JIN		
发明人	LYU, JAE JIN		
IPC分类号	G02F1/1337		
CPC分类号	G02F1/133707 C09K19/56 G02F1/133512 G02F1/133514		
外部链接	Espacenet		

摘要(译)

根据本发明的液晶显示器是第一基板，薄膜晶体管连接到形成在第一基板上的栅极线和数据线，以及栅极线和数据线，以及多个切出部分的种类它连接到薄膜晶体管的弹性模量与旋转粘度之比为 $3.7 \times 10^{-12} \text{ (SP)} / \text{ (SP)}$ 至 $8.5 \times 10^{-12} \text{ (SP)} / \text{ (SP)}$ 的旋转粘度液晶层为45mPa至140mPa的像素电极，面对第一基板的第二基板，包括液晶层，液晶层的介电各向异性为-4.6至-3.3，弹性系数为液晶层为 $12.5 \times 10^{-12} \text{ N}$ 至 $16.5 \times 10^{-12} \text{ N}$.液晶层形成在滤色器上，并且滤色器形成在第二基板上，并且种类是多个切口部分包含在共同的电极，像素电极和通信在和垂直对齐。像这样，控制液晶层的物理性质。以这种方式，可以减少液晶显示装置的响应时间。液晶显示器，切口部分，垂直排列，响应速度，旋转粘度，弹性系数。

