

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1343 (2006.01)

(11) 공개번호 10-2006-0062162
(43) 공개일자 2006년06월12일

(21) 출원번호 10-2004-0100916

(22) 출원일자 2004년12월03일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 유재진
경기 광주시 오포읍 양별 1 리692
김현욱
경기 용인시 기흥읍 삼성전자(주)기흥공장 LCD총괄LCD연구소 액정기
술그룹
이창훈
경기 용인시 기흥읍 서천리 705번지 예현마을 현대홈타운104동 1205호
엄윤성
경기 용인시 수지읍 상현리 쌍룡아파트 216동 1702호

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 박막 트랜지스터 표시판 및 액정 표시 장치

요약

본 발명에서는 하나의 화소를 다수의 부화소로 나누고 이를 서로 연결하여 적어도 2개의 부화소 전극으로 구분되어 있는 박막 트랜지스터 표시판 및 액정 표시 장치를 제공하고자 한다.

하나의 픽셀에서 다수의 화소 전극으로 분할하고 이를 적어도 2개의 부화소 전극으로 구분 연결하여 서로 다른 전압을 인가하고, 분할된 화소 전극의 사선 구조로 인하여 문자의 깨짐 현상을 제거할 수 있으며, 액정 표시 장치의 표시 품질을 높일 수 있다.

대표도

도 1

색인어

절개부, 화소 전극, 연결부, 표시 장치

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 박막 트랜지스터 표시판의 배치도이다.

도 2는 본 발명의 실시예에 따른 공통 전극 표시판의 배치도이다.

도 3은 본 발명의 실시예에 따른 액정 표시 장치의 배치도이다.

도 4는 도 3의 IV-IV'선에 대한 단면도이다.

도 5는 본 발명의 또 다른 실시예에 따른 박막 트랜지스터 표시판의 배치도이다.

도 6은 본 발명의 또 다른 실시예에 따른 공통 전극 표시판의 배치도이다.

도 7은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 배치도이다.

도 8은 도 7의 VIII-VIII'선에 대한 단면도이다.

<도면의 주요 부분에 대한 부호의 설명>

110: 제1 기판

121: 게이트선 124: 게이트 전극

131: 유지 전극선 140: 게이트 절연막

154: 반도체층 163, 165: 저항성 접촉층

171: 데이터선 173: 소스 전극

175: 드레인 전극 176: 결합 전극

180: 보호막

185a: 제1 접촉구 185b: 제2 접촉구

186: 제3 접촉구

190a, 190b, 190c, 190d: 화소 전극

191a, 191b, 191c, 191d: 연결부

210: 제2 기판

220: 차광 부재 230: 색필터

250: 덮개막 270: 공통 전극

72a, 72b: 공통 전극 절개부

92a, 92b: 화소 전극 절개부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 박막 트랜지스터 표시판 및 액정 표시 장치에 대한 것이다.

일반적으로 LCD(liquid crystal display) 장치는 게이트선, 데이터선, 박막 트랜지스터 및 화소 전극 등이 형성되어 있는 박막 트랜지스터 표시판과 이에 대향하며 색필터 및 공통 전극 등이 형성되어 있는 색필터 표시판 및 이들 박막 트랜지스터 표시판과 색필터 표시판의 사이에 채워져 있는 액정층 등으로 구성된다.

LCD 장치는 화소 전극과 공통 전극 사이에 형성되는 전계로 인하여 액정이 회전하면서 빛의 투과율이 변하게 되며, 이러한 투과율의 변화에 따라서 화상이 표시된다. 화소 전극과 공통 전극 사이에 형성되는 전계는 화소 전극에 의하여 조절되며, 화소 전극의 전압을 제어하는 것은 박막 트랜지스터라는 스위칭 소자를 통하여 이루어진다. 여기서, 박막 트랜지스터는 게이트선을 따라 전송되는 주사 신호에 의하여 데이터선을 따라 전송되는 화상 신호를 화소 전극에 전달 또는 차단한다.

액정층은 화소 전극과 공통 전극에 전압이 가해지지 않는 경우에는 박막 트랜지스터 표시판과 색필터 표시판의 표면에 형성된 배향막에 의하여 일정한 방향으로 배열되어 있다가 전압이 가해지면 전계의 방향에 따라서 액정이 회전하게 된다.

이러한 LCD 장치의 표시 품질을 개선하기 위한 방안으로 화소를 분할하는 방법이 있다.

화소를 분할하는 방법은 화소를 복수의 부화소로 분할하여 부화소별로 서로 다른 전압이 인가되도록 하기 위하여 결합 전극을 형성하여 부화소들을 용량성으로 결합하는 방법 등이 사용된다. 그렇지만 이 방법에 의한 경우 인가되는 전압에 비하여 전압강하가 필연적으로 동반되어 투과율 및 휘도 저하를 동반할 수밖에 없고, 하나의 화소가 양분되어 서로 다른 전압을 가지게 되므로 문자 등을 표시할 때 문자가 깨져 보이는 등의 단점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 문자나 그림이 깨져 보이지 않는 박막 트랜지스터 표시판 및 액정 표시 장치를 제공하는 발명입니다.

발명의 구성 및 작용

이러한 과제를 해결하기 위하여 본 발명에서는 하나의 화소를 다수의 부화소로 나누고 이를 서로 연결하여 적어도 2개의 부화소 전극으로 구분되어 있는 박막 트랜지스터 표시판 및 액정 표시 장치를 제공한다.

구체적으로는, 절연 기판, 상기 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선, 상기 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선, 상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소영역마다 형성되어 있으며, 복수의 제1 소영역과 상기 제1 소영역 사이를 연결하는 제1 연결부를 포함하는 제1 부화소 전극, 상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소 영역마다 형성되어 있으며, 복수의 제2 소영역과 상기 제2 소영역 사이를 연결하는 제2 연결부를 포함하는 제2 부화소 전극, 상기 게이트선, 상기 데이터선과 상기 제1 및 제2 부화소 전극과 연결되어 있는 박막 트랜지스터를 포함하고, 상기 제1 부화소 전극은 전단 화소행의 상기 제2 부화소 전극과 용량성으로 결합되어 있고, 상기 화소 영역을 상기 전단 화소행으로부터 가까운 제1 영역과 상기 전단 화소행으로부터 먼 제2 영역으로 정의할 때, 상기 제1 영역과 상기 제2 영역 각각에 상기 제1 소영역과 상기 제2 소영역이 형성되어 있는 박막 트랜지스터 표시판에 대한 것이며,

상기 용량성 결합은 결합 전극에 의하여 형성되는 것이 바람직하며,

제1 절연 기판, 상기 제1 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선, 상기 제1 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선, 상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소영역마다 형성되어 있으며, 복수의 제1 소영역과 상기 제1 소영역 사이를 연결하는 제1 연결부를 포함하는 제1 부화소 전극, 상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소 영역마다 형성되어 있으며, 복수의 제2 소영역과 상기 제2 소영역 사이를 연결하는 제2 연결부를 포함하는 제2 부화소 전극, 상기 게이트선, 상기 데이터선과 상기 제1 및 제2 부화소 전극과 연결되어 있는 박막 트랜지스터, 상기 제1 절연 기판과 대향하고 있는 제2 절연 기판, 상기 제2 절연 기판 위에 형성되어 있는 공통 전극, 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 주입되어 있는 액정층을 포함하며, 상기

제1 부화소 전극은 전단 화소행의 상기 제2 부화소 전극과 용량성으로 결합되어 있고, 상기 화소 영역을 상기 전단 화소행으로부터 가까운 제1 영역과 상기 전단 화소행으로부터 먼 제2 영역으로 정의할 때, 상기 제1 영역과 상기 제2 영역 각각에 상기 제1 소영역과 상기 제2 소영역이 형성되어 있는 액정 표시 장치에 대한 것이며,

상기 용량성 결합은 결합 전극에 의하여 형성되는 것이 바람직하며,

절연 기판, 상기 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선, 상기 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선, 상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소마다 형성되어 있으며, 절개부에 의하여 분할되어 있는 제1, 제2, 제3 및 제4 화소 전극, 상기 게이트선, 상기 데이터선 및 상기 제1 및 제2 화소 전극과 연결되어 있는 박막 트랜지스터, 상기 제1 화소 전극과 상기 제3 화소 전극을 연결하여 형성된 제1 부화소 전극, 상기 제2 화소 전극과 상기 제4 화소 전극을 연결하여 형성된 제2 부화소 전극, 상기 화소 전극 중 2개의 화소 전극을 상호 용량 결합시키는 결합 전극을 포함하는 박막 트랜지스터 표시판에 대한 것이며,

상기 결합 전극은 상기 제1 부화소 전극을 이루는 화소 전극 중 하나와 상기 제2 부화소 전극을 이루는 화소 전극 중 하나를 상호 용량 결합시키는 것이 바람직하며,

상기 제1 부화소 전극과 상기 제2 부화소 전극을 형성하기 위하여 각각의 상기 화소 전극을 연결하는 것은 상기 화소 전극과 동일한 층에 동일한 재료로 연결부를 형성하여 연결하는 것이 바람직하며,

상기 제1 및 제2 화소 전극은 화소 영역의 상부에 형성되어 있으며, 상기 제3 및 제4 화소 전극은 화소 영역의 하부에 형성되어 있는 것이 바람직하며,

제1 절연 기판, 상기 제1 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선, 상기 제1 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선, 상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소마다 형성되어 있는 제1, 제2, 제3 및 제4 화소 전극, 상기 게이트선, 상기 데이터선 및 상기 제1 및 제2 화소 전극과 연결되어 있는 박막 트랜지스터, 상기 제1 화소 전극과 상기 제3 화소 전극을 연결하여 형성된 제1 부화소 전극, 상기 제2 화소 전극과 상기 제4 화소 전극을 연결하여 형성된 제2 부화소 전극, 상기 화소 전극 중 2개의 화소 전극을 상호 용량 결합시키는 결합 전극, 상기 제1 절연 기판과 대향하고 있는 제2 절연 기판, 상기 제2 절연 기판 위에 형성되어 있는 공통 전극, 상기 공통 전극 위에 형성되며, 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 주입되어 있는 액정층을 포함하는 액정 표시 장치에 대한 것이며,

상기 제1 내지 제4 화소 전극을 분할하는 제1 도메인 분할 수단, 상기 공통 전극에 형성되어 있으며 상기 제1 도메인 분할 수단과 함께 화소 영역을 다수의 소도메인으로 분할하는 제2 도메인 분할 수단을 더 포함하는 것이 바람직하며,

상기 제1 및 제2 도메인 분할 수단은 절개부인 것이 바람직하며,

상기 절개부는 사선부를 포함하는 것이 바람직하며,

상기 절개부는 1 μ m 이상 50 μ m 이하의 폭을 가지며, 사선부가 이루는 각도는 게이트선에 대하여 1도 이상 89도 이하인 것이 바람직하다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 박막 트랜지스터 표시판 및 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 실시예에 따른 박막 트랜지스터 표시판의 배치도이고, 도 2는 본 발명의 실시예에 따른 공통 전극 표시판의 배치도이고, 도 3은 본 발명의 실시예에 따른 액정 표시 장치의 배치도이고, 도 4는 도 3의 IV-IV'선에 대한 단면도이다.

먼저, 박막 트랜지스터 기관에 대하여 설명한다.

유리등의 투명한 절연 기관(110) 위에 게이트 배선(121, 124)과 유지 용량선(131)이 형성되어 있다.

게이트 배선(121, 124)은 가로 방향으로 뻗어 있는 게이트선(121)을 포함하며 게이트선(121)의 일부는 상하로 돌출하여 게이트 전극(124)을 이룬다.

유지 용량선(131)은 게이트선(121)과 나란하게 형성되어 있고, 도시하지는 않았으나 가지선을 가질 수도 있다.

게이트 배선(121, 124)과 유지 용량선(131)은 게이트 절연막(140)으로 덮여 있고, 게이트 절연막(140) 위에는 비정질 규소로 이루어진 반도체층(154)이 형성되어 있다. 반도체층(154)은 게이트 전극(124)과 중첩하여 박막 트랜지스터의 채널부를 형성한다. 반도체층(154)의 위에는 인등의 N형 불순물이 고농도로 도핑된 비정질 규소로 이루어진 저항성 접촉층(163, 165)이 형성되어 있다.

접촉층(163, 165) 및 게이트 절연막(140) 위에는 데이터 배선(171, 173, 175) 및 결합 전극(176)이 형성되어 있다. 데이터 배선(171, 173, 175)은 세로 방향으로 뻗은 데이터선(171)과 이에 연결된 소스 전극(173) 및 이들과 분리된 드레인 전극(175)을 포함한다. 소스 전극(173)은 게이트 전극(124) 상부에서 데이터선(171)으로부터 돌출해 있다. 드레인 전극(175)은 소스 전극(173)에 대향하여 배치되어 있고 한쪽 끝은 화소 영역의 안쪽으로 두 갈래로 나뉘어 뻗어 있다.

결합 전극(176)은 유지 용량선(131)과 일부가 중첩되어 있고, 후술하는 바와 같이, 유지 용량선(131)을 중심으로 하여 양쪽으로 분리되어 있는 상부 제1 소영역 화소 전극(190a)과 하부 제2 소영역 화소 전극(190d)을 전자기적으로 결합하고 있다. 여기에서, 저항성 접촉층(163, 165)은 반도체층(154)과 데이터 배선(171, 173, 175)이 중첩하는 부분에만 형성되어 있다.

데이터 배선(171, 173, 175) 및 결합 전극(176)의 위에는 보호막(180)이 형성되어 있다. 이 때, 보호막(180)은 드레인 전극(175)의 두 갈래 끝을 각각 노출하는 제1 및 제2 접촉구(185a, 185b)와 결합 전극(176)의 한쪽 끝을 노출하는 접촉구(186)를 가지고 있다.

보호막(180)의 위에는 제1 접촉구(185a)와 제2 접촉구(185b)를 통하여 드레인 전극(175)과 연결되어 있는 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)이 형성되어 있다. 한편, 게이트선(121)을 중심으로 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)과 대칭인 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)이 형성되어 있다. 하부 제1 소영역 화소 전극(190c)은 상부 제1 소영역 화소 전극(190a)과 제1 연결부(191a)를 통하여 전기적으로 연결되어 제1 부화소 전극을 이루며, 하부 제2 소영역 화소 전극(190d)은 상부 제2 소영역 화소 전극(190b)과 제2 연결부(191b)를 통하여 전기적으로 연결되어 제2 부화소 전극을 이루고 있다. 상기 제1 및 제2 연결부(191a, 191b)는 화소 전극과 동일한 물질로 동일한 층에 형성된다.

상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)은 게이트선(121)을 중심으로 상부 영역에 형성되어 있으며, 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)은 하부 영역에 형성되어 있다. 제1 부화소 전극은 상부 영역의 좌상부와 하부 영역의 우상부를 포함하며, 제2 부화소 전극은 상부 영역의 우하부와 하부 부화소의 좌하부를 포함한다.

상부 영역인 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)과 하부 영역인 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)은 게이트선(121) 위의 간극을 사이에 두고 서로 대칭으로 형성되어 있으며, 상부 영역은 좌상 모퉁이와 우하 모퉁이가 모따기된 형태이며, 하부 영역은 좌하 모퉁이와 우상 모퉁이가 모따기된 형태이다.

상부 영역을 이루는 상부 영역인 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)은 제1 절개부(92a)에 의하여 서로 분리되어 있으며, 하부 영역을 이루는 하부 영역인 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)은 제2 절개부(92b)에 의하여 서로 분리되어 있다. 절개부(92a, 92b)는 게이트선(121)에 대하여 반

전 대칭을 이룬다. 제1 및 제2 절개부(92a, 92b)는 게이트선(121)에 대하여 약 45도의 각도를 이루며 서로 수직하게 뻗어 있다. 상기 절개부의 각도는 1도 이상 89도 이하로 형성 가능하다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층의 종류나 특성 등 설계 요소에 따라서 달라지며, 기울어진 방향도 달라질 수 있다. 또한, 절개부(92a, 92b)는 1 μ m 이상 50 μ m 이하로 형성 가능하다. 절개부간의 간격이 동일할 필요도 없다.

한편 하부 제2 소영역 화소 전극(190d)은 결합 전극(176)과 제3 접촉구(83)를 통하여 전기적으로 연결되어 있고, 상부 제1 소영역 화소 전극(190a)은 결합 전극(176)과 중첩되어 있다. 결국, 상부 제1 소영역 화소 전극(190a)과 하부 제2 소영역 화소 전극(190d)은 결합 전극(176)을 매개로 하여 용량성 결합을 이루고 있다. 하부 제2 소영역 화소 전극(190d)은 제2 연결부(191b)에 의하여 상부 제2 소영역 화소 전극(190b)과 연결되어 제2 부화소 전극을 이루고 있으므로, 상부 제2 소영역 화소 전극(190b)과 하부 제2 소영역 화소 전극(190d)은 동일한 전압이 걸리며, 상부 제1 소영역 화소 전극(190a)은 제1 연결부(191a)에 의하여 하부 제1 소영역 화소 전극(190c)과 연결되어 제1 부화소 전극을 이루고 있으므로, 상부 제1 소영역 화소 전극(190a)과 하부 제1 소영역 화소 전극(190c)은 동일한 전압이 걸린다. 또한, 상부 제1 소영역 화소 전극(190a)과 하부 제2 소영역 화소 전극(190d)간의 용량성 결합에 의하여 제1 부화소 전극과 제2 부화소 전극간에도 용량성 결합을 이루고 있다.

제1 부화소 전극에 비하여 제2 부화소 전극에는 낮은 전압이 유지되는데 이하에서는 그 이유를 설명한다.

먼저, 하나의 화소 영역 내에 배치되어 있는 두 부화소 전극의 전극[P(n)-a, P(n)-b] 전위{V[P(n)-a], V[P(n)-b]} 사이의 관계를 도출한다.

이하에서 Clca는 제1 부화소 전극과 공통 전극 사이에서 형성되는 액정 용량, Csta는 유지 용량선과 제1 부화소 전극 사이에서 형성되는 유지 용량, Clcb는 제2 부화소 전극과 공통 전극 사이에서 형성되는 액정 용량, Cstb는 유지 용량선과 제2 부화소 전극 사이에서 형성되는 유지 용량, Cpp는 제1 부화소 전극과 제2 부화소 전극 사이에서 형성되는 결합 용량을 나타낸다.

하나의 데이터선(171)을 기준으로 볼 때, n 번째 게이트선(121)이 온(on)되면 두 개의 박막 트랜지스터(TFT) 채널이 온되고 이를 통하여 제1 및 제2 부화소 전극[P(n)-a, P(n)-b]에 전압이 인가된다. 그런데 P(n)-b는 P(n+1)-a와 용량성으로 결합되어 있어서 P(n+1)-a가 온될 때 P(n)-b가 영향을 받는다. 따라서 P(n)-a,와 P(n)-b의 전압은 다음과 같이 주어진다.

수학식 1

$$V[P(n)-a]=Vd(n)$$

수학식 2

$$V[P(n)-b]=Vd(n)+\frac{[Vd(n+1)-V'd(n+1)]C_{pp}}{Clcb+Cstb+C_{pp}}$$

수학식 1 및 2에서 Vd(n)은 P(n) 화소를 구동하기 위하여 데이터선에 인가되는 전압을 의미하고, Vd(n+1)은 P(n+1)를 구동하기 위하여 인가된 데이터선 전압을 의미한다. 또, V'd(n+1)은 이전 프레임(frame)의 P(n+1) 화소에 인가되었던 전압을 의미한다.

수학식 1 및 2에 나타난 바와 같이, P(n)-b 화소에 인가되는 전압과 P(n)-a에 인가되는 전압은 서로 다르다. 특히, 점 반전 구동 또는 선 반전 구동을 하고, 다음 화소 행이 이전 화소 행과 동일한 계조를 표시하는 경우(실제로 대부분의 화소가 이러한 경우에 해당하는 시간이 많다.)에는 Vd(n)=-Vd(n+1), Vd(n)=-V'd(n)(공통 전극 전압은 접지 전압으로 가정함)이므로 수학식 2는 다음과 같이 정리할 수 있다.

수학식 3

$$V[P(n)-b]=Vd(n)-\frac{2Vd(n)C_{pp}}{Clcb+Cstb+C_{pp}}=\frac{Clcb+Cstb-C_{pp}}{Clcb+Cstb+C_{pp}}Vd(n)=TVd(n)$$

$$T=\frac{Clcb+Cstb-C_{pp}}{Clcb+Cstb+C_{pp}}$$

수학식 3에 의하면, $P(n)-b$ 에는 $P(n)-a$ 보다 낮은 전압이 인가됨을 알 수 있다. 이 때, T 는 0.65~0.95 정도가 적당하다.

도 1에 도시되어 있는 바와 같이 제1 부화소 전극과 제2 부화소 전극이 화소 영역 내에서 상하로 분리되지 않고 분산 배치되어 있기 때문에 서로 다른 전압이 인가되더라도 문자나 그림이 깨어져 보이지 않는다. 즉, 상기 제1 부화소 전극은 전단 화소행의 상기 제2 부화소 전극과 용량성으로 결합되어 있고, 상기 화소 영역을 상기 전단 화소행으로부터 가까운 제1 영역과 상기 전단 화소행으로부터 먼 제2 영역으로 정의할 때, 상기 제1 영역과 상기 제2 영역 각각에 상기 제1 소영역과 상기 제2 소영역이 형성되어 있기 때문에 전단 화소와의 용량성 결합으로 인하여 제1 부화소 전극의 전압이 전단 화소의 전압에 동조되더라도 그 영향이 화소의 상하 영역 전체로 분산된다. 따라서 하나의 화소에서 상부 영역과 하부 영역의 휘도가 달라짐으로 인하여 발생하는 문자나 그림의 깨짐 현상을 방지할 수 있다.

화소 전극(191a, 191b, 191c, 191d) 및 연결부(191a, 191b)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 이루어진다.

유지 용량 배선(131)에는 화소 전극(190a, 190b, 190c, 190d)과 대향하는 공통 전극의 전위와 동전위의 신호가 인가되는 것이 보통이다.

다음, 도 2 내지 도 4를 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

도 2는 본 발명의 실시예에 따른 공통 전극 표시판의 배치도이고, 도 3은 본 발명의 실시예에 따른 액정 표시 장치의 배치도이고, 도 4는 도 3의 IV-IV'선에 대한 단면도이다.

투명한 유리등으로 이루어진 제2 절연 기관(210) 위에 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(190a, 190b, 190c, 190d)과 마주보며 화소 전극(190a, 190b, 190c, 190d)과 거의 동일한 모양을 가지는 복수의 개구부(72a, 72b)를 가지고 있으며, 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어지는 것이 바람직하다.

기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있으며 차광 부재(220)로 둘러싸인 영역 내에 대부분 위치한다. 색필터(230)는 화소 전극(190a, 190b, 190c, 190d)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터는 적색, 녹색 및 청색 등의 원색 중 하나가 선택되어 사용된다.

색필터(230)의 위에는 덮개막(250)이 형성되어 있다.

덮개막(250)의 위에는 ITO, IZO 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)은 복수 벌의 절개부(72a, 72b) 집합을 가진다.

한 벌의 절개부(72a, 72b)는 화소 전극(190a, 190b, 190c, 190d)과 마주 보며 제1 절개부(72a) 및 제2 절개부(72b)를 포함한다. 절개부(72a, 72b) 각각은 화소 전극(190a, 190b, 190c, 190d)의 절개부(92a, 92b)와 화소 전극(190a, 190b, 190c, 190d)의 모따기된 빗변 사이에 배치되어 있다.

절개부(72a, 72b)의 수효 및 방향 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재가 절개부(72a, 72b)와 중첩하여 절개부(72a, 72b) 부근의 빗샘을 차단할 수 있다.

표시판(100, 200)의 안쪽 면에는 수직 배향막이 도포되어 있고, 바깥쪽 면에는 편광판이 구비되어 있다. 두 편광판의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판 중 하나가 생략될 수 있다.

액정층은 음의 유전율 이방성을 가지며, 액정층의 액정 분자는 전계가 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다.

공통 전극(270)에 공통 전압을 인가하고 화소 전극(190a, 190b, 190c, 190d)에 데이터 전압을 인가하면 표시판의 표면에 거의 수직인 주 전계(primary electric field)가 생성된다. 액정 분자들은 전계에 응답하여 그 장축이 전계의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 한편, 공통 전극(270) 및 화소 전극(190a, 190b, 190c, 190d)의 절개부(72a, 72b, 92a,

92b)와 이들과 평행한 화소 전극(190a, 190b, 190c, 190d)의 변은 주 전계를 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 주 전계의 수평 성분은 절개부(72a, 72b, 92a, 92b)의 변과 화소 전극(190a, 190b, 190c, 190d)의 변에 수직이다. 또한 절개부(72a, 72b, 92a, 92b)의 마주보는 두 변에서의 주 전계의 수평 성분은 서로 반대 방향이다.

이러한 전계를 통하여 절개부(72a, 72b, 92a, 92b)는 액정층의 액정 분자가 기울어지는 방향을 제어한다. 인접하는 절개부(72a, 76b, 92a, 92b)에 의하여 정의되거나 절개부(72a, 72b)와 화소 전극(190a, 190b, 190c, 190d)의 빗변에 의하여 정의되는 각 도메인 내에 있는 액정 분자는 절개부(72a, 72b, 92a, 92b)의 길이 방향에 대하여 수직을 이루는 방향으로 기울어진다.

적어도 하나의 절개부(92a, 92b, 72a, 72b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전계 생성 전극(190a, 190b, 190c, 190d, 270)의 위 또는 아래에 배치될 수 있다.

절개부(92a, 92b, 72a, 72b)의 모양 및 배치는 변형될 수 있다.

본 실시예에서 드레인 전극(175)은 하나이지만, 2개의 화소 전극(190a, 190b)과 연결되는 구조를 가진다. 이와 달리 2개의 드레인 전극을 형성하여 화소 전극과 연결되도록 형성할 수도 있다.

또한, 본 실시예와 달리 드레인 전극과 연결되는 화소 전극을 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)으로 형성할 수도 있으며, 상부 제1 소영역 화소 전극(190a) 및 하부 제2 소영역 화소 전극(190d)으로 형성하거나, 상부 제2 소영역 화소 전극(190b) 및 하부 제1 소영역 화소 전극(190c)으로 형성할 수도 있다.

한편, 이하에서는 본 발명의 또 다른 실시예에 대하여 기술한다.

본 발명의 또 다른 실시예는 도 5 내지 도 8에 도시되어 있으며, 도 5는 본 발명의 또 다른 실시예에 따른 박막 트랜지스터 표시판의 배치도이고, 도 6은 본 발명의 또 다른 실시예에 따른 공통 전극 표시판의 배치도이고, 도 7은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 배치도이고, 도 8은 도 7의 VIII-VIII선에 대한 단면도이다.

먼저, 박막 트랜지스터 기관에 대하여 설명한다.

유리등의 투명한 절연 기관(110) 위에 게이트 배선(121, 124)과 유지 용량선(131)이 형성되어 있다.

게이트 배선(121, 124)은 가로 방향으로 뻗어 있는 게이트선(121)을 포함하며 게이트선(121)의 일부는 상하로 돌출하여 게이트 전극(124)을 이룬다.

유지 용량선(131)은 게이트선(121)과 나란하게 형성되어 있고, 도시하지는 않았으나 가지선을 가질 수도 있다.

게이트 배선(121, 124)과 유지 용량선(131)은 게이트 절연막(140)으로 덮여 있고, 게이트 절연막(140) 위에는 비정질 규소로 이루어진 반도체층(154)이 형성되어 있다. 반도체층(154)은 게이트 전극(124)과 중첩하여 박막 트랜지스터의 채널부를 형성한다. 반도체층(154)의 위에는 인등의 N형 불순물이 고농도로 도핑된 비정질 규소로 이루어진 저항성 접촉층(163, 165)이 형성되어 있다.

접촉층(163, 165) 및 게이트 절연막(140) 위에는 데이터 배선(171, 173, 175) 및 결합 전극(176)이 형성되어 있다. 데이터 배선(171, 173, 175)은 세로 방향으로 뻗은 데이터선(171)과 이에 연결된 소스 전극(173) 및 이들과 분리된 드레인 전극(175)을 포함한다. 소스 전극(173)은 게이트 전극(124) 상부에서 데이터선(171)으로부터 돌출해 있다. 드레인 전극(175)은 소스 전극(173)에 대향하여 배치되어 있고 한쪽 끝은 화소 영역의 안쪽으로 두 갈래로 나뉘어 뻗어 있다.

결합 전극(176)은 유지 용량선(131)과 일부가 중첩되어 있고, 후술하는 바와 같이, 유지 용량선(131)을 중심으로 하여 양쪽으로 분리되어 있는 상부 제1 소영역 화소 전극(190a)과 하부 제1 소영역 화소 전극(190c)을 전자기적으로 결합하고 있다. 여기에서, 저항성 접촉층(163, 165)은 반도체층(154)과 데이터 배선(171, 173, 175)이 중첩하는 부분에만 형성되어 있다.

데이터 배선(171, 173, 175) 및 결합 전극(176)의 위에는 보호막(180)이 형성되어 있다. 이 때, 보호막(180)은 드레인 전극(175)의 두 갈래 끝을 각각 노출하는 제1 및 제2 접촉구(185a, 185b)와 결합 전극(176)의 한쪽 끝을 노출하는 접촉구(186)를 가지고 있다.

보호막(180)의 위에는 제1 접촉구(185a)와 제2 접촉구(185b)를 통하여 드레인 전극(175)과 연결되어 있는 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)이 형성되어 있다. 한편, 게이트선(121)을 중심으로 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)과 대칭인 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)이 형성되어 있다. 하부 제2 소영역 화소 전극(190d)은 상부 제2 소영역 화소 전극(190b)과 제4 연결부(191d)를 통하여 전기적으로 연결되어 제2 부화소 전극을 이루며, 하부 제1 소영역 화소 전극(190c)은 상부 제1 소영역 화소 전극(190a)과 제3 연결부(191c)를 통하여 전기적으로 연결되어 제1 부화소 전극을 이루고 있다. 상기 제3 및 제4 연결부(191c, 191d)는 화소 전극과 동일한 물질로 동일한 층에 형성된다.

상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)은 게이트선(121)을 중심으로 상부 영역에 형성되어 있으며, 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)은 하부 영역에 형성되어 있다. 제1 부화소 전극은 상부 영역의 좌상부와 하부 영역의 좌하부를 포함하며, 제2 부화소 전극은 상부 영역의 우상부와 하부 부화소의 우상부를 포함한다.

상부 영역인 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)과 하부 영역인 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)은 게이트선(121) 위의 간극을 사이에 두고 서로 대칭으로 형성되어 있으며, 상부 영역은 좌상 모퉁이와 우하 모퉁이가 모따기된 형태이며, 하부 영역은 좌하 모퉁이와 우상 모퉁이가 모따기된 형태이다.

상부 영역을 이루는 상부 제1 소영역 화소 전극(190a) 및 상부 제2 소영역 화소 전극(190b)은 제1 절개부(92a)에 의하여 서로 분리되어 있으며, 하부 영역을 이루는 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)은 제2 절개부(92b)에 의하여 서로 분리되어 있다. 절개부(92a, 92b)는 게이트선(121)에 대하여 반전 대칭을 이룬다. 제1 및 제2 절개부(92a, 92b)는 게이트선(121)에 대하여 약 45도의 각도를 이루며 서로 수직하게 뻗어 있다. 상기 절개부의 각도는 1도 이상 89도 이하로 형성 가능하다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층의 종류나 특성 등 설계 요소에 따라서 달라지며, 기울어진 방향도 달라질 수 있다. 또한, 절개부(92a, 92b)는 1 μ m 이상 50 μ m 이하로 형성 가능하다. 절개부간의 간격이 동일할 필요도 없다.

한편 하부 제1 소영역 화소 전극(190c)은 결합 전극(176)과 제3 접촉구(83)를 통하여 전기적으로 연결되어 있고, 상부 제1 소영역 화소 전극(190a)은 결합 전극(176)과 중첩되어 있다. 결국, 상부 제1 소영역 화소 전극(190a)과 하부 제1 소영역 화소 전극(190c)은 결합 전극(176)을 매개로 하여 용량성 결합을 이루고 있다. 하부 제1 소영역 화소 전극(190c)은 제3 연결부(191c)에 의하여 상부 제1 소영역 화소 전극(190a)과 연결되어 제1 부화소 전극을 이루고 있으므로, 상부 제1 소영역 화소 전극(190a)과 하부 제1 소영역 화소 전극(190c)은 동일한 전압이 걸리며, 상부 제2 소영역 화소 전극(190b)은 제4 연결부(191d)에 의하여 하부 제2 소영역 화소 전극(190d)과 연결되어 제2 부화소 전극을 이루고 있으므로, 상부 제2 소영역 화소 전극(190b)과 하부 제2 소영역 화소 전극(190d)은 동일한 전압이 걸린다. 도 5에 도시되어 있는 바와 같이 제1 부화소 전극과 제2 부화소 전극이 화소 영역 내에서 상하로 분리되지 않고 상하 영역에 분산 배치되기 때문에 두 부화소 전극에 서로 다른 전압이 인가되더라도 문자 등이 깨져 보이지 않는다. 즉 제1 부화소 전극은 좌상 및 좌하 영역에 형성되고, 제2 부화소 전극은 우측 중앙 영역에 형성되어 있으므로 전단 화소와의 용량성 결합으로 인하여 제1 부화소 전극의 전압이 전단 화소의 전압에 동조되더라도 그 영상이 화소에서 상부 영역과 하부 영역의 휘도가 달라짐으로 인하여 발생하는 문자나 그림의 깨짐 현상을 방지할 수 있다.

화소 전극(191a, 191b, 191c, 191d) 및 연결부(191a, 191b)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 이루어진다.

유지 용량 배선(131)에는 화소 전극(190a, 190b, 190c, 190d)과 대향하는 공통 전극의 전위와 동전위의 신호가 인가되는 것이 보통이다.

다음, 도 6 내지 도 8을 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

도 6은 본 발명의 또 다른 실시예에 따른 공통 전극 표시판의 배치도이고, 도 7은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 배치도이고, 도 8은 도 7의 VIII-VIII선에 대한 단면도이다.

투명한 유리등으로 이루어진 제2 절연 기관(210) 위에 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(190a, 190b, 190c, 190d)과 마주보며 화소 전극(190a, 190b, 190c, 190d)과 거의 동일한 모양을 가지는 복수의 개구부(72a, 72b)를 가지고 있으며, 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어지는 것이 바람직하다.

기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있으며 차광 부재(220)로 둘러싸인 영역 내에 대부분 위치한다. 색필터(230)는 화소 전극(190a, 190b, 190c, 190d)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터는 적색, 녹색 및 청색 등의 원색 중 하나가 선택되어 사용된다.

색필터(230)의 위에는 덮개막(250)이 형성되어 있다.

덮개막(250)의 위에는 ITO, IZO 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)은 복수 벌의 절개부(72a, 72b) 집합을 가진다.

한 벌의 절개부(72a, 72b)는 화소 전극(190a, 190b, 190c, 190d)과 마주 보며 제1 절개부(72a) 및 제2 절개부(72b)를 포함한다. 절개부(72a, 72b) 각각은 화소 전극(190a, 190b, 190c, 190d)의 절개부(92a, 92b)와 화소 전극(190a, 190b, 190c, 190d)의 모따기된 빗변 사이에 배치되어 있다.

절개부(72a, 72b)의 수효 및 방향 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재가 절개부(72a, 72b)와 중첩하여 절개부(72a, 72b) 부근의 빛샘을 차단할 수 있다.

표시판(100, 200)의 안쪽 면에는 수직 배향막이 도포되어 있고, 바깥쪽 면에는 편광판이 구비되어 있다. 두 편광판의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판 중 하나가 생략될 수 있다.

액정층은 음의 유전율 이방성을 가지며, 액정층의 액정 분자는 전계가 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다.

공통 전극(270)에 공통 전압을 인가하고 화소 전극(190a, 190b, 190c, 190d)에 데이터 전압을 인가하면 표시판의 표면에 거의 수직인 주 전계(primary electric field)가 생성된다. 액정 분자들은 전계에 응답하여 그 장축이 전계의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 한편, 공통 전극(270) 및 화소 전극(190a, 190b, 190c, 190d)의 절개부(72a, 72b, 92a, 92b)와 이들과 평행한 화소 전극(190a, 190b, 190c, 190d)의 변은 주 전계를 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 주 전계의 수평 성분은 절개부(72a, 72b, 92a, 92b)의 변과 화소 전극(190a, 190b, 190c, 190d)의 변에 수직이다. 또한 절개부(72a, 72b, 92a, 92b)의 마주보는 두 변에서의 주 전계의 수평 성분은 서로 반대 방향이다.

이러한 전계를 통하여 절개부(72a, 72b, 92a, 92b)는 액정층의 액정 분자가 기울어지는 방향을 제어한다. 인접하는 절개부(72a, 72b, 92a, 92b)에 의하여 정의되거나 절개부(72a, 72b)와 화소 전극(190a, 190b, 190c, 190d)의 빗변에 의하여 정의되는 각 도메인 내에 있는 액정 분자는 절개부(72a, 72b, 92a, 92b)의 길이 방향에 대하여 수직을 이루는 방향으로 기울어진다.

적어도 하나의 절개부(92a, 92b, 72a, 72b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전계 생성 전극(190a, 190b, 190c, 190d, 270)의 위 또는 아래에 배치될 수 있다.

절개부(92a, 92b, 72a, 72b)의 모양 및 배치는 변형될 수 있다.

본 실시예에서 드레인 전극(175)은 하나이지만, 2개의 화소 전극(190a, 190b)과 연결되는 구조를 가진다. 이와 달리 2개의 드레인 전극을 형성하여 화소 전극과 연결되도록 형성할 수도 있다.

또한, 본 실시예와 달리 드레인 전극과 연결되는 화소 전극을 하부 제1 소영역 화소 전극(190c) 및 하부 제2 소영역 화소 전극(190d)으로 형성할 수도 있으며, 상부 제1 소영역 화소 전극(190a) 및 하부 제2 소영역 화소 전극(190d)으로 형성하거나, 상부 제2 소영역 화소 전극(190b) 및 하부 제1 소영역 화소 전극(190c)으로 형성할 수도 있다.

도 1 내지 도 4의 실시예와 도 5 내지 도 8의 또 다른 실시예에서 제시하고 있는 내용은 하나의 픽셀에 화소 전극을 4개로 분할하고 이를 2개씩 연결하여 2개의 부화소 전극을 이루도록 하고 각각의 부화소 전극에 서로 다른 전압이 인가한다. 이렇게 함으로써 전단 화소 전극이 화이트를 표시하고 본단의 화소 전극이 블랙을 표시하는 경우에도 전단의 전압에 영향을 받는 화소 전극의 배치가 교대로 나타나기 때문에 문자 및 그림의 깨어지는 것을 막을 수 있다.

본 명세서에서는 하나의 픽셀에 4개의 화소 전극으로 분할하는 구조를 제시하고 있으나 2 이상의 화소 전극으로 분할하는 구조이면 가능하다. 또한 본 명세서에서는 2개의 부화소 전극으로 나누었으나 2 이상의 부화소 전극으로 나누는 구조이면 가능하다. 하나의 부화소 전극에 연결되는 화소가 1개 이상이면 가능하고, 부화소 전극에 연결되는 화소의 개수가 같을 필요도 없다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이상에서 살펴본 바와 같이 하나의 픽셀에서 다수의 화소 전극으로 분할하고 이를 적어도 2개의 부화소 전극으로 구분 연결하여 서로 다른 전압을 인가한다. 분할된 화소 전극의 사선 구조로 인하여 문자의 깨짐 현상을 제거할 수 있으며, 액정 표시 장치의 표시 품질을 높일 수 있다.

(57) 청구의 범위

청구항 1.

절연 기판,

상기 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선,

상기 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선,

상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소영역마다 형성되어 있으며, 복수의 제1 소영역과 상기 제1 소영역 사이를 연결하는 제1 연결부를 포함하는 제1 부화소 전극,

상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소 영역마다 형성되어 있으며, 복수의 제2 소영역과 상기 제2 소영역 사이를 연결하는 제2 연결부를 포함하는 제2 부화소 전극,

상기 게이트선, 상기 데이터선과 상기 제1 및 제2 부화소 전극과 연결되어 있는 박막 트랜지스터,

를 포함하고,

상기 제1 부화소 전극은 전단 화소행의 상기 제2 부화소 전극과 용량성으로 결합되어 있고, 상기 화소 영역을 상기 전단 화소행으로부터 가까운 제1 영역과 상기 전단 화소행으로부터 먼 제2 영역으로 정의할 때, 상기 제1 영역과 상기 제2 영역 각각에 상기 제1 소영역과 상기 제2 소영역이 형성되어 있는 박막 트랜지스터 표시판.

청구항 2.

제1항에서,

상기 용량성 결합은 결합 전극에 의하여 형성되는 박막 트랜지스터 표시판.

청구항 3.

제1 절연 기판,

상기 제1 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선,

상기 제1 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선,

상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소영역마다 형성되어 있으며, 복수의 제1 소영역과 상기 제1 소영역 사이를 연결하는 제1 연결부를 포함하는 제1 부화소 전극,

상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소 영역마다 형성되어 있으며, 복수의 제2 소영역과 상기 제2 소영역 사이를 연결하는 제2 연결부를 포함하는 제2 부화소 전극,

상기 게이트선, 상기 데이터선과 상기 제1 및 제2 부화소 전극과 연결되어 있는 박막 트랜지스터,

상기 제1 절연 기판과 대향하고 있는 제2 절연 기판,

상기 제2 절연 기판 위에 형성되어 있는 공통 전극,

상기 제1 절연 기판과 상기 제2 절연 기판 사이에 주입되어 있는 액정층

을 포함하며,

상기 제1 부화소 전극은 전단 화소행의 상기 제2 부화소 전극과 용량성으로 결합되어 있고, 상기 화소 영역을 상기 전단 화소행으로부터 가까운 제1 영역과 상기 전단 화소행으로부터 먼 제2 영역으로 정의할 때, 상기 제1 영역과 상기 제2 영역 각각에 상기 제1 소영역과 상기 제2 소영역이 형성되어 있는 액정 표시 장치.

청구항 4.

제3항에서,

상기 용량성 결합은 결합 전극에 의하여 형성되는 박막 트랜지스터 표시판.

청구항 5.

절연 기판,

상기 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선,

상기 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선,

상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소마다 형성되어 있으며, 절개부에 의하여 분할되어 있는 제1, 제2, 제3 및 제4 화소 전극,

상기 게이트선, 상기 데이터선 및 상기 제1 및 제2 화소 전극과 연결되어 있는 박막 트랜지스터,
상기 제1 화소 전극과 상기 제3 화소 전극을 연결하여 형성된 제1 부화소 전극,
상기 제2 화소 전극과 상기 제4 화소 전극을 연결하여 형성된 제2 부화소 전극,
상기 화소 전극 중 2개의 화소 전극을 상호 용량 결합시키는 결합 전극을 포함하는 박막 트랜지스터 표시판.

청구항 6.

제5항에서,

상기 결합 전극은 상기 제1 부화소 전극을 이루는 화소 전극 중 하나와 상기 제2 부화소 전극을 이루는 화소 전극 중 하나를 상호 용량 결합시키는 박막 트랜지스터 표시판.

청구항 7.

제5항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극을 형성하기 위하여 각각의 상기 화소 전극을 연결하는 것은 상기 화소 전극과 동일한 층에 동일한 재료로 연결부를 형성하여 연결하는 박막 트랜지스터 표시판.

청구항 8.

제5항에서,

상기 제1 및 제2 화소 전극은 화소 영역의 상부에 형성되어 있으며, 상기 제3 및 제4 화소 전극은 화소 영역의 하부에 형성되어 있는 박막 트랜지스터 표시판.

청구항 9.

제1 절연 기판,

상기 제1 절연 기판 위에 제1 방향으로 형성되어 있는 게이트선,

상기 제1 절연 기판 위에 제2 방향으로 형성되어 있으며 상기 게이트선과 절연되어 교차하고 있는 데이터선,

상기 게이트선과 상기 데이터선이 교차하여 정의하는 화소마다 형성되어 있는 제1, 제2, 제3 및 제4 화소 전극,

상기 게이트선, 상기 데이터선 및 상기 제1 및 제2 화소 전극과 연결되어 있는 박막 트랜지스터,

상기 제1 화소 전극과 상기 제3 화소 전극을 연결하여 형성된 제1 부화소 전극,

상기 제2 화소 전극과 상기 제4 화소 전극을 연결하여 형성된 제2 부화소 전극,

상기 화소 전극 중 2개의 화소 전극을 상호 용량 결합시키는 결합 전극,

상기 제1 절연 기판과 대향하고 있는 제2 절연 기판,

상기 제2 절연 기관 위에 형성되어 있는 공통 전극,

상기 제1 절연 기관과 상기 제2 절연 기관 사이에 주입되어 있는 액정층
을 포함하는 액정 표시 장치.

청구항 10.

제9항에서,

상기 제1 내지 제4 화소 전극을 분할하는 제1 도메인 분할 수단,

상기 공통 전극 에 형성되어 있으며 상기 제1 도메인 분할 수단과 함께 화소 영역을 다수의 소도메인으로 분할하는 제2 도메인 분할 수단을 더 포함하는 액정 표시 장치.

청구항 11.

제10항에서,

상기 제1 및 제2 도메인 분할 수단은 절개부인 액정 표시 장치.

청구항 12.

제11항에서,

상기 절개부는 사선부를 포함하는 액정 표시 장치.

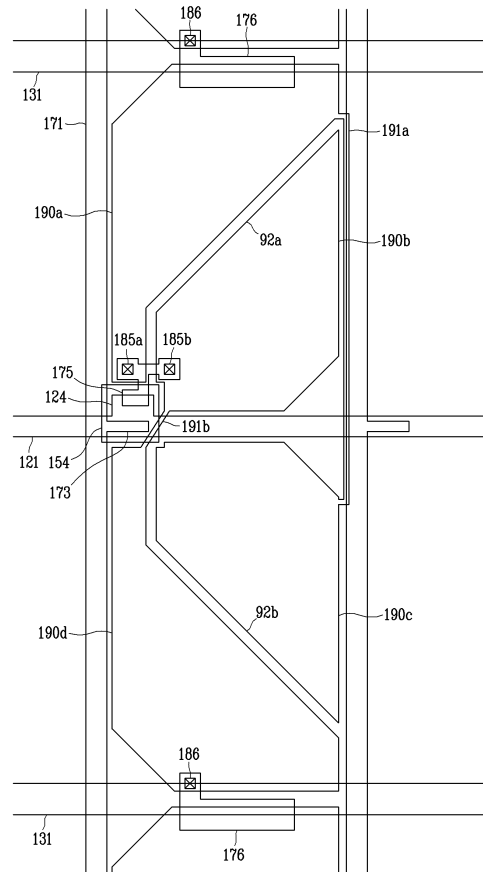
청구항 13.

제14항에서,

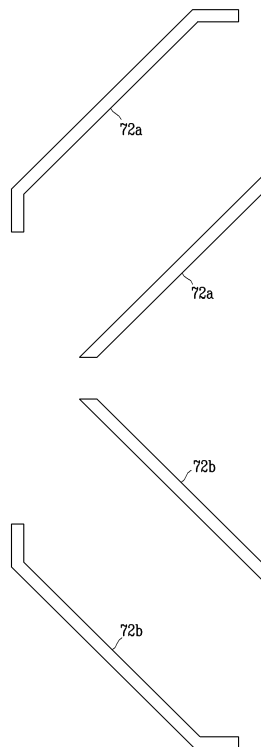
상기 절개부는 $1\mu\text{m}$ 이상 $50\mu\text{m}$ 이하의 폭을 가지며, 사선부가 이루는 각도는 게이트선에 대하여 1도 이상 89도 이하인 액정 표시 장치.

도면

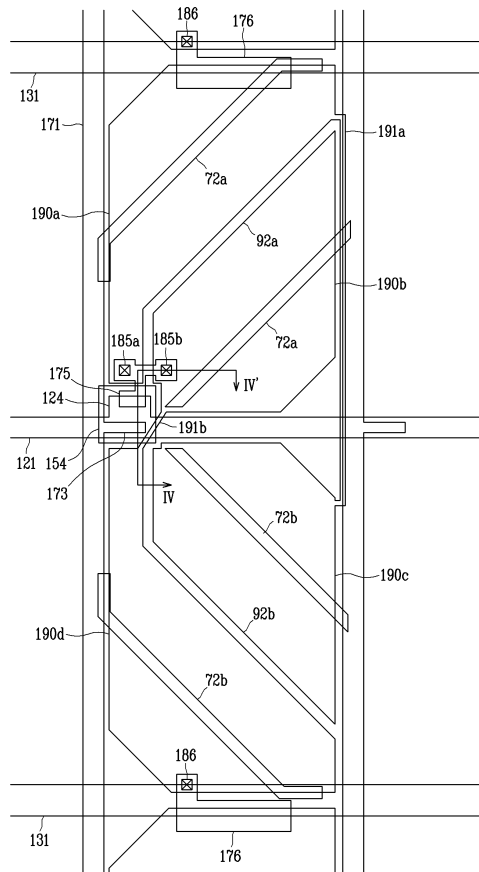
도면1



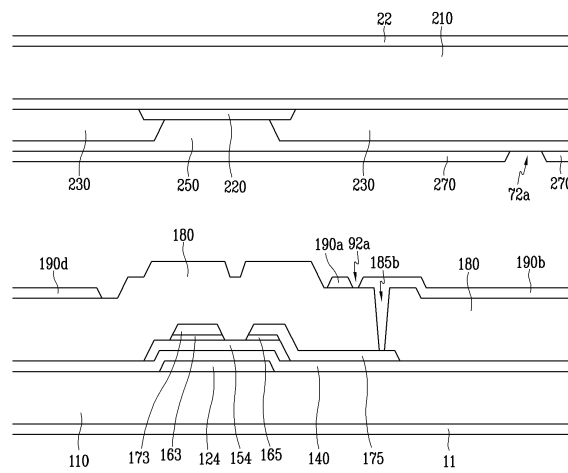
도면2



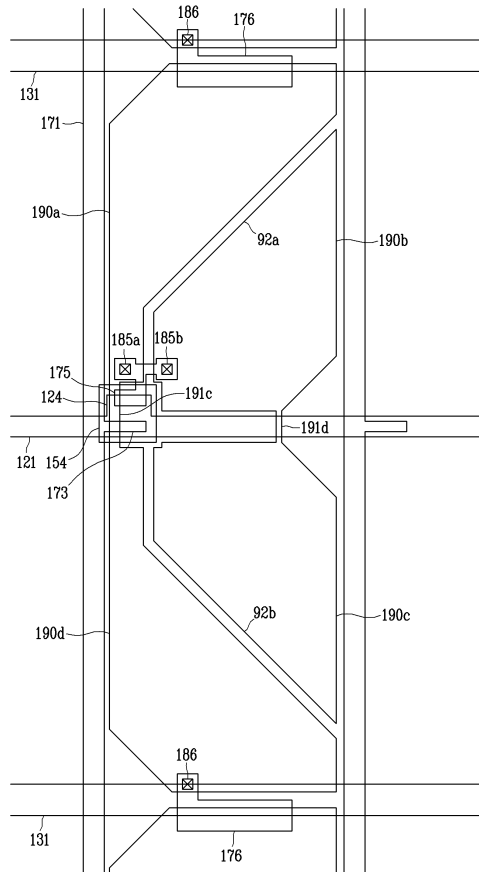
도면3



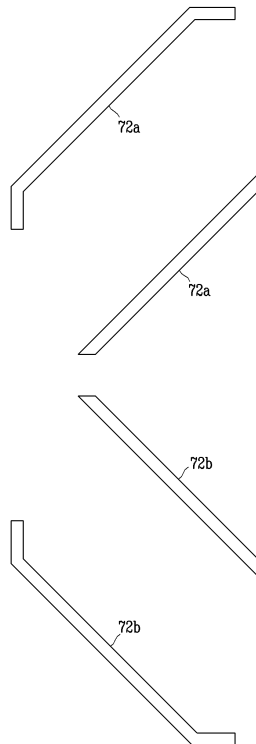
도면4



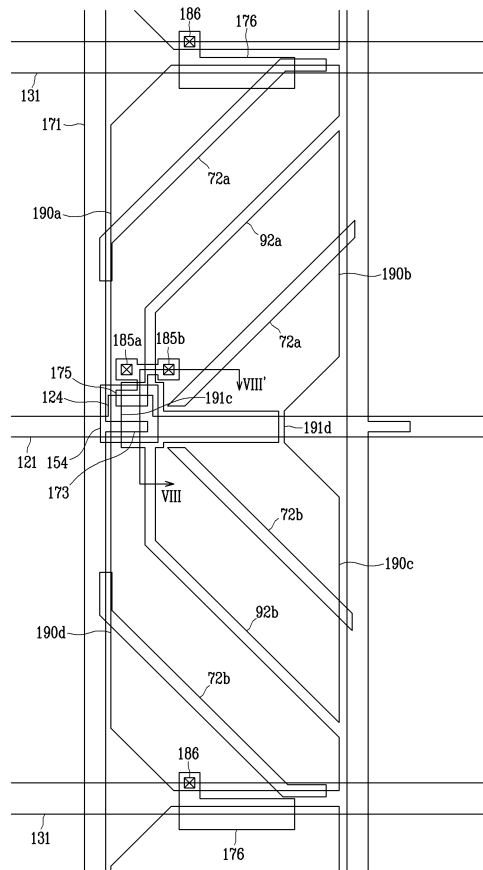
도면5



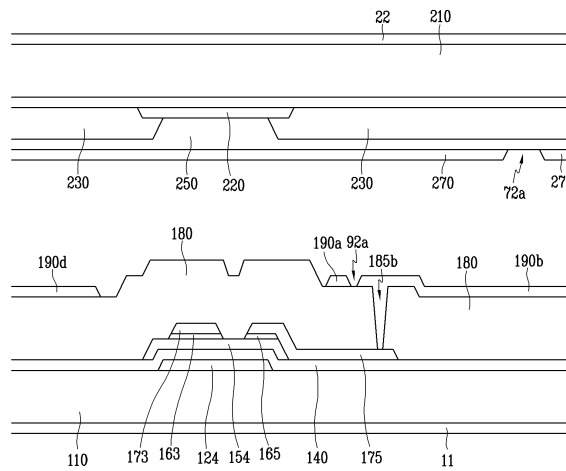
도면6



도면7



도면8



专利名称(译)	薄膜晶体管显示面板和液晶显示装置		
公开(公告)号	KR1020060062162A	公开(公告)日	2006-06-12
申请号	KR1020040100916	申请日	2004-12-03
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LYU JAE JIN 유재진 KIM HYUN WUK 김현욱 LEE CHANG HUN 이창훈 UM YOON SUNG 엄윤성		
发明人	유재진 김현욱 이창훈 엄윤성		
IPC分类号	G02F1/1343		
CPC分类号	G02F2001/134345 G02F1/134309 G02F1/136286		
其他公开文献	KR101189267B1		
外部链接	Espacenet		

摘要(译)

在本发明中，将一个像素划分为多个子像素并将其连接，并且尝试提供用于分类为至少2个子像素电极的薄膜晶体管基板和液晶显示器。在一个像素中，它划分为多个像素电极，并且将该划分（或类别）连接为至少2个子像素电极，并且授权不同的电压。由于分割像素电极的偏置结构，可以消除字符的破裂。并且可以提高液晶显示器的显示质量。切口部分，像素电极，连接部分，显示装置。

