



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2014년08월14일
 (11) 등록번호 10-1429905
 (24) 등록일자 2014년08월07일

- (51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01)
- (21) 출원번호 10-2007-0064117
- (22) 출원일자 2007년06월28일
 심사청구일자 2012년06월08일
- (65) 공개번호 10-2008-0029759
- (43) 공개일자 2008년04월03일
- (30) 우선권주장
 1020060095724 2006년09월29일 대한민국(KR)
- (56) 선행기술조사문헌
 JP2003241736 A
 KR1019980019206 A
 KR1020040048522 A
 JP11326943 A
- 전체 청구항 수 : 총 23 항

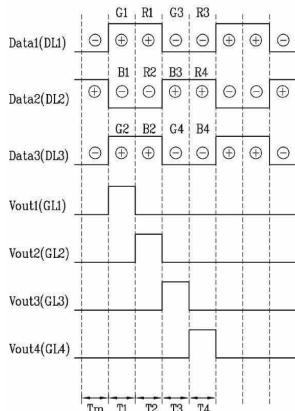
(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
전민두
 서울특별시 동대문구 천호대로83길 19, 101동 80
 2호 (장안동, 형인허브빌)
문태웅
 경기도 성남시 분당구 중앙공원로 53, 삼성아파트
 101동 1301호 (서현동)
 (뒷면에 계속)

(74) 대리인
김용인, 박영복

심사관 : 이옥우

(54) 발명의 명칭 **액정표시장치****(57) 요약**

본 발명은 화소셀간의 휘도차를 방지하여 화상의 품질을 향상시킬 수 있는 액정표시장치에 관한 것으로, 녹색 화소셀들 및 적색 화소셀들이 동일한 데이터 라인의 충전상태에서 데이터 신호를 공급받도록 하여 녹색 화소셀들간의 휘도차 및 적색 화소셀들간의 휘도차를 방지함으로써 화상의 품질을 향상시킬 수 있는 액정표시장치를 제공하는데 그 목적이 있다.

대 표 도 - 도4

(72) 발명자

조혁력

인천광역시 남동구 호구포로 858, 2동 1208호 (구
월동, 신세계아파트)

박권식

서울특별시 강남구 언주로 123, 개포한신아파트 5
동 406호 (도곡동)

조남옥

경기 군포시 금당로17번길 9, 112동 306호 (당동,
무지개대림아파트)

윤수영

경기도 고양시 덕양구 무원로 63, 1010동 802호 (
행신동, 무원마을)

특허청구의 범위

청구항 1

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;

각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;

상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;

상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 적색, 제 1 녹색, 제 1 청색, 제 2 적색, 제 2 녹색, 및 제 2 청색 화소셀들을 포함하며;

상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 2 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고,

상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 적색, 제 3 녹색, 제 3 청색, 제 4 적색, 제 4 녹색, 및 제 4 청색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,

상기 제 3 적색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 3 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 3 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 4 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 4 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며; 그리고,

상기 제 4 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 또는 제 2 항에 있어서,

서로 인접한 게이트 라인들간은 서로 일정 기간동안 동시에 구동되는 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 또는 제 2 항에 있어서,

각 적색, 녹색, 및 청색 화소셀은,

해당 게이트 라인으로부터의 게이트 신호에 따라 턴-온되어 해당 데이터 라인으로부터의 데이터 신호를 스위칭하는 박막트랜지스터; 및,

상기 박막트랜지스터로부터의 데이터 신호를 공급받아 화상을 표시하기 위한 화소전극을 포함함을 특징으로 하는 액정표시장치.

청구항 5

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;

각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;

상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;

상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 녹색, 제 1 적색, 제 1 청색, 제 2 녹색, 제 2 적색, 및 제 2 청색 화소셀들을 포함하며;

상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 2 녹색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고,

상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 녹색, 제 3 적색, 제 3 청색, 제 4 녹색, 제 4 적색, 및 제 4 청색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,

상기 제 3 녹색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 3 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 3 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 4 녹색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 4 적색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며; 그리고,

상기 제 4 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 7

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;

각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;

상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;

상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 게이트 라인들 따라 차례로 배열된 제 1 적색, 제 1 녹색, 제 1 청색, 제 2 적색, 제 2 녹색, 및 제 2 청색 화소셀들을 포함하며;

상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;
 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;
 상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;
 상기 제 2 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;
 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 그리고,
 상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 적색, 제 3 녹색, 제 3 청색, 제 4 적색, 제 4 녹색, 및 제 4 청색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,
 상기 제 3 적색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;
 상기 제 3 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;
 상기 제 3 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;
 상기 제 4 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;
 상기 제 4 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며; 그리고,
 상기 제 4 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 9

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;

각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;
 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;
 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;
 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 게이트 라인들 따라 차례로 배열된 제 1 녹색, 제 1 적색, 제 1 청색, 제 2 녹색, 제 2 적색, 및 제 2 청색 화소셀들을 포함하며;
 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;
 상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;
 상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;
 상기 제 2 녹색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;
 상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 그리고,
 상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 10

제 9 항에 있어서,

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인

과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 녹색, 제 3 적색, 제 3 청색, 제 4 녹색, 제 4 적색, 및 제 4 청색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,

상기 제 3 녹색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 3 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 3 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 4 녹색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 4 적색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며; 그리고,

상기 제 4 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 11

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;

각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;

상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;

상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 녹색, 제 1 적색, 제 2 청색, 제 2 녹색, 및 제 2 적색 화소셀들을 포함하며;

상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 1 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고,

상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 청색, 제 3 녹색, 제 3 적색, 제 4 청색, 제 4 녹색, 및 제 4 적색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,

상기 제 3 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 3 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 3 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 4 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 4 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며; 그리고,

상기 제 4 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 13

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;

각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;

상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;

상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 적색, 제 1 녹색, 제 2 청색, 제 2 적색, 및 제 2 녹색 화소셀들을 포함하며;

상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 1 녹색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고,

상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 14

제 13 항에 있어서,

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 청색, 제 3 적색, 제 3 녹색, 제 4 청색, 제 4 적색, 및 제 4 녹색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,

상기 제 3 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 3 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 3 녹색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 4 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 4 적색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며; 그리고,

상기 제 4 녹색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 15

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;

각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;

상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;

상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;

상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 녹색, 제 1 적색, 제 2 청색, 제 2 녹색, 및 제 2 적색 화소셀들을 포함하며;

상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;

상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;

상기 제 1 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;
 상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;
 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 그리고,
 상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 16

제 15 항에 있어서,
 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 청색, 제 3 녹색, 제 3 적색, 제 4 청색, 제 4 녹색, 및 제 4 적색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,
 상기 제 3 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;
 상기 제 3 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;
 상기 제 3 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;
 상기 제 4 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;
 상기 제 4 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며; 그리고,
 상기 제 4 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 17

일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인;
 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부;
 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인;
 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부;
 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 적색, 제 1 녹색, 제 2 청색, 제 2 적색, 및 제 2 녹색 화소셀들을 포함하며;
 상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;
 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;
 상기 제 1 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며;
 상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며;
 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 그리고,
 상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 18

제 17 항에 있어서,
 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 3 및 제 4 게이트 라인과; 상기 제 3 게이트 라인과 상기 제 4 게이트 라인 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인들 따라 차례로 배열된 제 3 청색, 제 3 적색, 제 3 녹색, 제 4 청색, 제 4 적색, 및 제 4 녹색 화소셀들을 더 포함하며; 상기 게이트 구동부는 상

기 게이트 라인들을 제 1 게이트 라인부터 제 4 게이트 라인까지 차례로 구동하며,

상기 제 3 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 3 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 3 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 3 게이트 라인에 접속되며;

상기 제 4 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 4 게이트 라인에 접속되며;

상기 제 4 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 4 게이트 라인에 접속되며; 그리고,

상기 제 4 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 3 게이트 라인에 접속된 것을 특징으로 하는 액정표시장치.

청구항 19

제 1, 제 5, 제 7, 제 9, 제 11, 제 13, 제 15, 및 제 17 항 중 어느 한 항에 있어서,

상기 제 1 내지 제 3 데이터 라인에 교차하도록 배열된 제 3 내지 제 n 게이트 라인들(n은 3보다 큰 짝수)을 더 포함하며;

제 $2k-1$ 게이트 라인과 제 $2k$ 게이트 라인(k 는 2이상의 자연수) 사이에 위치한 화소셀들이 상술한 제 1 게이트 라인과 제 2 게이트 라인 사이에 위치한 화소셀들과 동일한 방식으로 해당 게이트 라인과 해당 데이터 라인에 접속되며;

상기 게이트 구동부는 상기 제 1 내지 제 n 게이트 라인들을 차례로 구동하며;

기수번째 게이트 라인에 접속된 화소셀들 각각에 공급되는 각 데이터 신호의 유지시간이 모두 동일하며; 그리고,

우수번째 게이트 라인들 중 일부 게이트 라인에 접속된 화소셀들 각각에 공급되는 데이터 신호의 유지시간이 다른 것을 특징으로 하는 액정표시장치.

청구항 20

제 1, 제 5, 제 7, 제 9, 제 11, 제 13, 제 15, 및 제 17 항 중 어느 한 항에 있어서,

상기 제 1 내지 제 3 데이터 라인에 교차하도록 배열된 제 3 내지 제 n 게이트 라인들(n은 3보다 큰 짝수)을 더 포함하며;

제 $2k-1$ 게이트 라인과 제 $2k$ 게이트 라인(k 는 2이상의 자연수) 사이에 위치한 화소셀들이 상술한 제 1 게이트 라인과 제 2 게이트 라인 사이에 위치한 화소셀들과 동일한 방식으로 해당 게이트 라인과 해당 데이터 라인에 접속되며;

상기 게이트 구동부는 상기 제 1 내지 제 n 게이트 라인들을 차례로 구동하며;

기수번째 게이트 라인에 접속된 화소셀들 각각에 공급되는 각 데이터 신호의 유지시간이 모두 동일하며; 그리고,

우수번째 게이트 라인들 중 상위 25% 이내의 우수번째 게이트 라인들 각각에 접속된 화소셀들 각각에 공급되는 데이터 신호의 유지시간이 다른 것을 특징으로 하는 액정표시장치.

청구항 21

제 1, 제 5, 제 7, 제 9, 제 11, 제 13, 제 15, 및 제 17 항 중 어느 한 항에 있어서,

상기 제 1 내지 제 3 데이터 라인에 교차하도록 배열된 제 3 내지 제 n 게이트 라인들(n은 3보다 큰 짝수)을 더 포함하며;

제 $2k-1$ 게이트 라인과 제 $2k$ 게이트 라인(k 는 2이상의 자연수) 사이에 위치한 화소셀들이 상술한 제 1 게이트 라인과 제 2 게이트 라인 사이에 위치한 화소셀들과 동일한 방식으로 해당 게이트 라인과 해당 데이터 라인에 접속되며;

상기 게이트 구동부는 상기 제 1 내지 제 n 게이트 라인들을 차례로 구동하며;

기수번째 게이트 라인에 접속된 화소셀들 각각에 공급되는 각 데이터 신호의 유지시간이 모두 동일하며;

제 2 게이트 라인에 접속된 화소셀에 공급되는 데이터 신호의 유지시간보다 제 4 게이트 라인에 접속된 화소셀에 공급되는 데이터 신호의 유지시간이 더 짧으며, 상기 제 4 게이트 라인에 접속된 화소셀에 공급되는 데이터 신호의 유지시간보다 제 6 게이트 라인에 접속된 화소셀에 공급되는 데이터 신호의 유지시간이 더 짧으며, 상기 제 6 게이트 라인에 접속된 화소셀에 공급되는 데이터 신호의 유지시간보다 제 8 게이트 라인에 접속된 화소셀에 공급되는 데이터 신호의 유지시간이 더 짧으며;

상기 제 2, 제 4, 제 6, 및 제 8 게이트 라인을 제외한 나머지 우수번째 게이트 라인에 접속된 화소셀들 각각에 공급되는 각 데이터 신호의 유지시간이, 상기 제 8 게이트 라인에 접속된 화소셀에 공급되는 데이터 신호의 유지시간과 동일한 것을 특징으로 하는 액정표시장치.

청구항 22

제 1, 제 5, 제 7, 제 9, 제 11, 제 13, 제 15, 및 제 17 항 중 어느 한 항에 있어서,

상기 제 1 내지 제 3 데이터 라인에 교차하도록 배열된 제 3 내지 제 n 게이트 라인들(n은 3보다 큰 짹수)을 더 포함하며;

제 $2k-1$ 게이트 라인과 제 $2k$ 게이트 라인(k 는 2이상의 자연수) 사이에 위치한 화소셀들이 상술한 제 1 게이트 라인과 제 2 게이트 라인 사이에 위치한 화소셀들과 동일한 방식으로 해당 게이트 라인과 해당 데이터 라인에 접속되며;

상기 게이트 구동부는 상기 제 1 내지 제 n 게이트 라인들을 차례로 구동하며;

기수번째 게이트 라인에 접속된 화소셀들 각각에 공급되는 각 제 1 데이터 신호의 유지시간이 모두 동일하며; 그리고,

우수번째 게이트 라인들 중 일부 게이트 라인에 접속된 화소셀들 각각에 공급되는 각 제 2 데이터 신호의 유지시간이 다르며;

상기 데이터 구동부는 소스 아웃풋 인에이블 신호를 이용하여 상기 제 1 및 제 2 데이터 신호의 유지시간을 제어하며;

상기 각 제 1 데이터 신호는 상기 소스 아웃풋 인에이블 신호의 각 제 1 인에이블 구간마다 출력되며, 상기 각 제 2 데이터 신호는 상기 소스 아웃풋 인에이블 신호의 각 제 2 인에이블 구간마다 출력되며; 그리고,

상기 각 제 1 인에이블 구간의 길이는 모두 동일하며, 상기 제 2 인에이블 구간들 중 일부의 제 2 인에이블 구간의 길이가 서로 다른 것을 특징으로 하는 액정표시장치.

청구항 23

제 1, 제 5, 제 7, 제 9, 제 11, 제 13, 제 15, 및 제 17 항 중 어느 한 항에 있어서,

상기 제 1 내지 제 3 데이터 라인에 교차하도록 배열된 제 3 내지 제 n 게이트 라인들(n은 3보다 큰 짹수)을 더 포함하며;

제 $2k-1$ 게이트 라인과 제 $2k$ 게이트 라인(k 는 2이상의 자연수) 사이에 위치한 화소셀들이 상술한 제 1 게이트 라인과 제 2 게이트 라인 사이에 위치한 화소셀들과 동일한 방식으로 해당 게이트 라인과 해당 데이터 라인에 접속되며;

상기 게이트 구동부는 상기 제 1 내지 제 n 게이트 라인들을 차례로 구동하며;

기수번째 게이트 라인에 접속된 화소셀들 각각에 공급되는 각 데이터 신호의 유지시간이 모두 동일하며;

제 2 게이트 라인에 접속된 화소셀에 공급되는 제 1 데이터 신호의 유지시간보다 제 4 게이트 라인에 접속된 화소셀에 공급되는 제 2 데이터 신호의 유지시간이 더 짧으며, 제 2 데이터 신호의 유지시간보다 제 6 게이트 라인에 접속된 화소셀에 공급되는 제 3 데이터 신호의 유지시간이 더 짧으며, 상기 제 3 데이터 신호의 유지시간보다 제 8 게이트 라인에 접속된 화소셀에 공급되는 제 4 데이터 신호의 유지시간이 더 짧으며;

상기 제 2, 제 4, 제 6, 및 제 8 케이트 라인을 제외한 나머지 우수변제 케이트 라인에 접속된 화소셀들 각각에 공급되는 각 제 5 데이터 신호의 유지시간이, 상기 제 4 데이터 신호의 유지시간과 동일하며;

상기 데이터 구동부는 소스 아웃풋 인에이블 신호를 이용하여 상기 제 1 내지 제 5 데이터 신호의 유지시간을 제어하며;

상기 제 1 데이터 신호는 상기 소스 아웃풋 인에이블 신호의 제 1 인에이블 구간에 출력되며, 상기 제 2 데이터 신호는 상기 소스 아웃풋 인에이블 신호의 제 2 인에이블 구간에 출력되며, 상기 각 제 3 데이터 신호는 상기 소스 아웃풋 인에이블 신호의 제 3 인에이블 구간에 출력되며, 상기 각 제 4 데이터 신호는 상기 소스 아웃풋 인에이블 신호의 제 4 인에이블 구간에 출력되며,

상기 제 1 인에이블 구간의 길이보다 제 2 인에이블 구간의 길이가 더 짧으며, 상기 제 2 인에이블 구간의 길이보다 제 3 인에이블 구간의 길이가 더 짧으며, 상기 제 3 인에이블 구간의 길이보다 제 4 인에이블 구간의 길이가 더 짧으며; 그리고,

상기 제 5 인에이블 구간의 길이가 상기 제 4 인에이블 기간의 길이와 동일한 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0018] 본 발명은 액정표시장치에 관한 것으로, 특히 화소셀간의 휘도차를 방지하여 화상의 품질을 향상시킬 수 있는 액정표시장치에 대한 것이다.
- [0019] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 액티브 매트릭스 (Active Matrix) 타입의 액정표시장치는 액정셀마다 스위칭소자가 형성되어 동영상을 표시하기에 유리하다. 스위칭소자로는 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.
- [0020] 최근에는 액정표시장치의 데이터 라인의 수를 줄이기 위해, 서로 다른 색을 표시하는 인접한 화소셀들이 하나의 데이터 라인을 공유하는 DLS(Data Line Sharing) 기술이 주목을 받고 있다.
- [0021] 2도트 구동방식으로 상기 데이터 라인을 구동할 경우, 이 데이터 라인에는 정극성의 데이터 신호와 부극성의 데이터 신호가 2H 기간을 주기로 번갈아 가며 충전된다. 이와 같은 경우, 인접한 두 기간에 걸쳐 상기 데이터 라인이 동일한 극성으로 연속하여 충전되거나, 또는 인접한 두 기간에 걸쳐 상기 데이터 라인이 정극성에서 부극성(또는 부극성에서 정극성)으로 충전될 수 있다. 즉, 데이터 라인의 충전상태가 달라질 수 있다.
- [0022] 따라서, 동일한 색을 표시하는 화소셀이 상기 데이터 라인의 충전상태에 따라, 동일한 계조의 데이터 신호를 공급받음에도 불구하고 휘도차를 나타낼 수 있다. 특히, 이러한 휘도차는 녹색을 표현하기 위한 녹색 화소셀에서 크게 시감된다.
- [0023] 도 1은 광의 파장에 따른 시감도를 나타낸 그래프로서, 이를 살펴보면 녹색 광은 적색 광 및 청색 광에 비하여 높은 시감도를 나타낸다. 시감도가 높다는 것은, 작은 휘도 변화에도 인간의 눈에 쉽게 관찰된다는 것을 의미한다. 다시말하면, 상기 녹색 광은 다른 색의 광보다 높은 시감도를 나타내기 때문에, 이 녹색 광은 작은 휘도 변화에도 인간의 눈에 쉽게 그 변화정도가 관찰된다. 따라서, 적색 화소셀, 녹색 화소셀, 및 청색 화소셀로 이루어지는 하나의 단위 화소의 휘도는 상기 녹색 화소셀의 휘도에 의해 좌우된다고 할 수 있으며, 이에 따라 표시장치의 화질을 향상시키기 위해선 상기 녹색 광을 출사하는 녹색 화소셀들간의 휘도차이를 줄이는 것이 중요하다.

발명이 이루고자 하는 기술적 과제

- [0024] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 녹색 화소셀들 및 적색 화소셀들이 동일한 데이터 라인의 충전상태에서 데이터 신호를 공급받도록 하여 녹색 화소셀들간의 휘도차 및 적색 화소셀들간의 휘도차를 방지함으로써 화상의 품질을 향상시킬 수 있는 액정표시장치를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

[0025]

상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인; 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부; 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 적색, 제 1 녹색, 제 1 청색, 제 2 적색, 제 2 녹색, 및 제 2 청색 화소셀들을 포함하며; 상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 2 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고, 상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 그 특징으로 한다.

[0026]

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인; 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부; 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 녹색, 제 1 적색, 제 1 청색, 제 2 녹색, 제 2 적색, 및 제 2 청색 화소셀들을 포함하며; 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 2 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고, 상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 그 특징으로 한다.

[0027]

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인; 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부; 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 게이트 라인들 따라 차례로 배열된 제 1 적색, 제 1 녹색, 제 1 청색, 제 2 적색, 제 2 녹색, 및 제 2 청색 화소셀들을 포함하며; 상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 2 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 그리고, 상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속된 것을 그 특징으로 한다.

[0028]

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인; 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부; 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 게이트 라인들 따라 차례로 배열된 제 1 녹색, 제 1 적색, 제 1 청색, 제 2 녹색, 제 2 적색, 및 제 2 청색 화소셀들을 포함하며; 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 1 청색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 2 적색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 그리고, 상기 제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 그리고, 상기

제 2 청색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 케이트 라인에 접속된 것을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인; 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부; 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 녹색, 제 1 적색, 제 2 청색, 제 2 녹색, 및 제 2 적색 화소셀들을 포함하며; 상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 1 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고, 상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 게이트 라인; 상기 게이트 라인들을 제 1 게이트 라인부터 제 2 게이트 라인까지 차례로 구동하는 게이트 구동부; 상기 제 1 게이트 라인과 상기 제 2 게이트 라인 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 적색, 제 1 녹색, 제 2 청색, 제 2 적색, 및 제 2 녹색 화소셀들을 포함하며; 상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 1 적색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 1 녹색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속되며; 상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 1 게이트 라인에 접속되며; 그리고, 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속된 것을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 케이트 라인; 상기 케이트 라인들을 제 1 케이트 라인부터 제 2 케이트 라인까지 차례로 구동하는 케이트 구동부; 상기 제 1 케이트 라인과 상기 제 2 케이트 라인 사이에 위치하며, 상기 제 1 및 제 2 케이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 녹색, 제 1 적색, 제 2 청색, 제 2 녹색, 및 제 2 적색 화소셀들을 포함하며; 상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 케이트 라인에 접속되며; 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 케이트 라인에 접속되며; 상기 제 1 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 케이트 라인에 접속되며; 상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 케이트 라인에 접속되며; 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 케이트 라인에 접속되며; 그리고, 상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 케이트 라인에 접속된 것을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인; 각 데이터 라인에 제 1 극성 데이터 신호와 제 2 극성 데이터 신호를 두 기간씩 번갈아가며 공급하되, 서로 인접한 데이터 라인에 서로 반대의 극성을 갖는 데이터 신호를 공급하는 데이터 구동부; 상기 제 1 내지 제 3 데이터 라인들에 교차하도록 배열된 제 1 및 제 2 케이트 라인; 상기 케이트 라인들을 제 1 케이트 라인부터 제 2 케이트 라인까지 차례로 구동하는 케이트 구동부; 상기 제 1 케이트 라인과 상기 제 2 케이트 라인 사이에 위치하며, 상기 제 1 및 제 2 케이트 라인들 따라 차례로 배열된 제 1 청색, 제 1 적색, 제 1 녹색, 제 2 청색, 제 2 적색, 및 제 2 녹색 화소셀들을 포함하며; 상기 제 1 청색 화소셀이 상기 제 1 데이터 라인의 일측 및 상기 제 1 케이트 라인에 접속되며; 상기 제 1 녹색 화소셀이 상기 제 1 데이터 라인의 타측 및 상기 제 2 케이트 라인에 접속되며; 상기 제 1 적색 화소셀이 상기 제 2 데이터 라인의 일측 및 상기 제 1 케이

트 라인에 접속되며; 상기 제 2 청색 화소셀이 상기 제 2 데이터 라인의 타측 및 상기 제 2 게이트 라인에 접속되며; 상기 제 2 녹색 화소셀이 상기 제 3 데이터 라인의 일측 및 상기 제 2 게이트 라인에 접속되며; 그리고, 상기 제 2 적색 화소셀이 상기 제 3 데이터 라인의 타측 및 상기 제 1 게이트 라인에 접속된 것을 그 특징으로 한다.

[0033] 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 액정표시장치를 상세히 설명하면 다음과 같다.

[0034] 도 2는 본 발명의 제 1 실시예에 따른 액정표시장치를 나타낸 도면이다.

[0035] 본 발명의 제 1 실시예에 따른 액정표시장치는, 도 2에 도시된 바와 같이, 다수의 화소행들(HL1, HL2, HL3, HL4, ..., HL_k)을 갖는 액정패널(400)과; 상기 다수의 화소행들(HL1 내지 HL_k)과 교차하도록 배열된 다수의 데이터 라인(DL1 내지 DL_n)들과 상기 각 데이터 라인(DL1 내지 DL_n)의 일측에 위치하도록 각 화소행(HL1 내지 HL_k)에 형성되며, 상기 각 데이터 라인(DL1 내지 DL_n)의 좌측에 각각 접속된 제 1 화소셀(PXL1)과; 상기 각 데이터 라인(DL1 내지 DL_n)의 우측에 위치하도록 각 화소행(HL1 내지 HL_k)에 형성되며, 상기 각 데이터 라인(DL1 내지 DL_n)의 우측에 각각 접속된 제 2 화소셀(PXL2)들과; 상기 각 화소행(HL1 내지 HL_k)의 상측에 형성된 A 게이트 라인(GL1, GL3, ..., GL_m-1)과; 상기 각 화소행의 하측에 형성된 B 게이트 라인(GL2, GL4, ..., GL_m)과; 상기 A 및 B 게이트 라인(GL1 내지 GL_m)들을 구동하기 위한 게이트 구동부(GD)와; 상기 데이터 라인들을 구동하기 위한 데이터 구동부(DD)를 포함한다.

[0036] 각 화소셀(PXL1, PXL2)은 해당 게이트 라인으로부터의 게이트 신호에 따라 편-온되어 해당 데이터 라인으로부터의 데이터 신호를 스위칭하는 박막트랜지스터와, 상기 박막트랜지스터로부터의 데이터 신호를 공급받아 화상을 표시하기 위한 화소전극을 포함한다.

[0037] 각 화소행의 화소셀들은 적색 화소셀, 녹색 화소셀, 및 청색 화소셀 순서로 반복적으로 배열되어 있다.

[0038] A 게이트 라인(GL1, GL3, ..., GL_m-1)들은 기수번째 게이트 라인들을 의미하며, B 게이트 라인(GL1, GL3, ..., GL_m)들은 우수번째 게이트 라인들을 의미하는 것으로, 이 게이트 라인들(GL1 내지 GL_m)은 위에서부터 아래로 차례로 구동된다. 이를 위해, 게이트 구동부(GD)는 순차적으로 게이트 신호를 출력하고, 이 출력된 게이트 신호들을 제 1 내지 제 _m 게이트 라인(GL1 내지 GL_m)에 순차적으로 공급한다. 이에 따라, 한 프레임 기간내에 제 1 게이트 라인(GL1)이 가장 먼저 구동되고, 제 _m 게이트 라인(GL_m)이 가장 마지막으로 구동된다.

[0039] 상기 각 데이터 라인(DL1 내지 DL_n)에는 게이트 라인(GL1 내지 GL_m)이 구동될 때마다 데이터 신호가 공급된다. 이때, 각 데이터 라인(DL1 내지 DL_n)에는 정극성의 데이터 신호와 부극성의 데이터 신호가 2기간씩 번갈아 가며 공급된다. 즉, 하나의 데이터 라인에는 정극성의 데이터 신호가 2기간동안 공급되고, 이후 연속하는 2기간동안 부극성의 데이터 신호가 공급된다. 또한, 서로 인접한 데이터 라인에는 동일 기간에 서로 다른 극성의 데이터 신호가 공급된다.

[0040] A블록은 하나의 단위 화소 어레이를 나타낸 것으로, 본 발명의 액정패널(400)에는 상기 단위 화소 어레이가 매트릭스 형태로 다수개 형성된다.

[0041] 도 3은 도 2의 A블록의 확대도이고, 도 4는 도 3의 화소셀들에 공급되는 게이트 신호 및 데이터 신호의 타이밍 도를 나타낸 도면이다.

[0042] 도 3에 도시된 바와 같이, 단위 화소 어레이에는 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)과; 상기 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들에 교차하도록 배열된 제 1, 제 2, 제 3, 및 제 4 게이트 라인(GL1, GL2, GL3, GL4)과; 상기 제 1 게이트 라인(GL1)과 상기 제 2 게이트 라인(GL2) 사이에 위치하며, 상기 제 1 게이트 라인(GL1)들 따라 차례로 배열된 제 1 적색, 제 1 녹색, 제 1 청색, 제 2 적색, 제 2 녹색, 및 제 2 청색 화소셀(R1, G1, B1, R2, G2, B2)과; 상기 제 3 게이트 라인(GL3)과 상기 제 4 게이트 라인(GL4) 사이에 위치하며, 상기 제 3 게이트 라인(GL3)을 따라 차례로 배열된 제 3 적색, 제 3 녹색, 제 3 청색, 제 4 적색, 제 4 녹색, 및 제 4 청색 화소셀(R3, G3, B3, R4, G4, B4)을 포함한다.

[0043] 상기 제 1 적색 화소셀(R1)은 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 2 게이트 라인(GL2)에 접속된다.

[0044] 상기 제 1 녹색 화소셀(G1)은 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 1 게이트 라인(GL1)에 접속된다.

[0045] 상기 제 1 청색 화소셀(B1)은 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 1 게이트 라인(GL1)에 접속된다.

[0046] 상기 제 2 적색 화소셀(R2)은 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 2 게이트 라인(GL2)에 접속된다.

- [0047] 상기 제 2 녹색 화소셀(G2)은 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 1 게이트 라인(GL1)에 접속된다.
- [0048] 상기 제 2 청색 화소셀(B2)은 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 2 게이트 라인(GL2)에 접속된다.
- [0049] 상기 제 3 적색 화소셀(R3)은 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0050] 상기 제 3 녹색 화소셀(G3)은 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0051] 상기 제 3 청색 화소셀(B3)은 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0052] 상기 제 4 적색 화소셀(R4)은 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0053] 상기 제 4 녹색 화소셀(G4)이 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0054] 상기 제 4 청색 화소셀(B4)이 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0055] 여기서, 제 1 데이터 라인(DL1)에 접속된 화소셀들은 제 1 녹색 화소셀(G1), 제 1 적색 화소셀(R1), 제 3 녹색 화소셀(G3), 그리고 제 3 적색 화소셀(R3) 순서로 구동된다.
- [0056] 상기 제 2 데이터 라인(DL2)에 접속된 화소셀들은 제 1 청색 화소셀(B1), 제 2 적색 화소셀(R2), 제 3 청색 화소셀(B3), 그리고 제 4 적색 화소셀(R4) 순서로 구동된다.
- [0057] 상기 제 3 데이터 라인(DL3)에 접속된 화소셀들은 제 2 녹색 화소셀(G2), 제 2 청색 화소셀(B2), 제 4 녹색 화소셀(G4), 그리고 제 4 청색 화소셀(B4) 순서로 구동된다.
- [0058] 상기 제 1 데이터 라인(DL1)에는 제 1 내지 제 4 기간(T1 내지 T4)동안 정극성, 정극성, 부극성, 부극성 순으로 데이터 신호(Data1)가 공급된다.
- [0059] 상기 제 2 데이터 라인(DL2)에는 제 1 내지 제 4 기간(T1 내지 T4)동안 부극성, 부극성, 정극성, 정극성 순으로 데이터 신호(Data2)가 공급된다.
- [0060] 상기 제 3 데이터 라인(DL3)에는 제 1 내지 제 4 기간(T1 내지 T4)동안 정극성, 정극성, 부극성, 부극성 순으로 데이터 신호(Data3)가 공급된다.
- [0061] 임의의 프레임 기간내의 제 1 기간(T1)동안의 동작을 설명하면 다음과 같다.
- [0062] 제 1 기간(T1)에는 제 1 게이트 신호(GS1)가 출력되어 제 1 게이트 라인(GL1)에 공급된다. 그러면, 상기 제 1 게이트 라인(GL1)에 접속된 제 1 녹색 화소셀(G1), 제 1 청색 화소셀(B1), 및 제 2 녹색 화소셀(G2)이 동시에 구동된다.
- [0063] 이 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)에는 정극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 부극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 정극성의 데이터 신호(Data3)가 충전된다.
- [0064] 그러면, 이 제 1 기간(T1)에 상기 제 1 녹색 화소셀(G1)은 상기 제 1 데이터 라인(DL1)에 충전된 정극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 1 청색 화소셀(B1)은 상기 제 2 데이터 라인(DL2)에 충전된 부극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 2 녹색 화소셀(G2)은 상기 제 3 데이터 라인(DL3)에 충전된 정극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.
- [0065] 여기서, 상기 제 1 기간(T1) 이전 기간, 즉 이 임의의 프레임 기간의 바로 이전 프레임 기간내에 포함된 기간들 중 가장 마지막 기간인 제 m 기간(T_m)에 상기 제 1 데이터 라인(DL1)은 부극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 정극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성의 데이터 신호(Data3)로 충전되어 있었다.
- [0066] 따라서, 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)은 부극성에서 정극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 정극성에서 부극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성에서 정극성으로 데이터 신호(Data3)가 충전된다.
- [0067] 이 제 1 기간(T1)은 제 1, 제 2, 및 제 3 데이터 라인(DL3)에 각각 상기 제 1 녹색 화소셀(G1)에 해당하는 데이터 신호(Data1), 제 1 청색 화소셀(B1)에 해당하는 데이터 신호(Data2), 제 2 녹색 화소셀(G2)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 1 녹색 화소셀(G1)과 제 2 녹색 화소셀(G2)은 동일한 충전상태에서 데이터 신호(Data1, Data3)를 공급받게 된다.

- [0068] 즉, 상기 제 1 녹색 화소셀(G1)이 데이터 신호(Data1)를 공급받는 제 1 기간(T1)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 1 기간(T1)의 바로 이전 기간인 제 m 기간(T m)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data m)에 대하여 반대의 극성을 갖는다. 또한, 상기 제 2 녹색 화소셀(G2)이 데이터 신호(Data3)를 공급받는 제 1 기간(T1)에 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)는, 상기 제 m 기간(T m)에 상기 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)에 대하여 반대의 극성을 갖는다.
- [0069] 따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data3)가 상기 제 1 기간(T1)에 상기 제 1 및 제 3 데이터 라인(DL3)에 공급된다면, 상기 제 1 녹색 화소셀(G1)과 상기 제 2 녹색 화소셀(G2)은 동일한 휘도의 화상을 표시한다.
- [0070] 이어서, 상기 임의의 프레임 기간내의 제 2 기간(T2)동안의 동작을 설명하면 다음과 같다.
- [0071] 제 2 기간(T2)에는 제 2 게이트 신호(GS2)가 출력되어 제 2 게이트 라인(GL2)에 공급된다. 그러면, 상기 제 2 게이트 라인(GL2)에 접속된 제 1 적색 화소셀(R1), 제 2 적색 화소셀(R2), 및 제 2 청색 화소셀(B2)이 동시에 구동된다.
- [0072] 이 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)에는 정극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 부극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 정극성의 데이터 신호(Data3)가 충전된다. 즉, 제 1 기간(T1)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성과 상기 제 2 기간(T2)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성은 동일하다.
- [0073] 그러면, 이 제 2 기간(T2)에 상기 제 1 적색 화소셀(R1)은 상기 제 1 데이터 라인(DL1)에 충전된 정극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 1 적색 화소셀(R1)은 상기 제 2 데이터 라인(DL2)에 충전된 부극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 2 청색 화소셀(B2)은 상기 제 3 데이터 라인(DL3)에 충전된 정극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.
- [0074] 여기서, 상기 제 2 기간(T2) 이전 기간, 즉 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)은 정극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 부극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성의 데이터 신호(Data3)로 충전되어 있었다.
- [0075] 따라서, 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)은 정극성에서 정극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 부극성에서 부극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성에서 정극성으로 데이터 신호(Data3)가 충전된다.
- [0076] 이 제 2 기간(T2)은 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)에 각각 상기 제 1 적색 화소셀(R1)에 해당하는 데이터 신호(Data1), 제 2 적색 화소셀(R2)에 해당하는 데이터 신호(Data2), 제 2 청색 화소셀(B2)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 1 적색 화소셀(R1)과 제 2 적색 화소셀(R2)은 동일한 충전상태에서 데이터 신호(Data1, Data2)를 공급받게 된다.
- [0077] 즉, 상기 제 1 적색 화소셀(R1)이 데이터 신호(Data)를 공급받는 제 2 기간(T2)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 2 기간(T2)의 바로 이전 기간인 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)와 동일한 극성을 갖는다. 또한, 상기 제 2 적색 화소셀(R2)이 데이터 신호(Data2)를 공급받는 제 2 기간(T2)에 제 2 데이터 라인(DL2)에 공급된 데이터 신호(Data)는, 상기 제 1 기간(T1)에 상기 제 2 데이터 라인(DL2)에 공급된 데이터 신호(Data2)와 동일한 극성을 갖는다.
- [0078] 75따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data2)가 상기 제 1 기간(T1)에 상기 제 1 및 제 2 데이터 라인(DL1, DL2)에 공급된다면, 상기 제 1 적색 화소셀(R1)과 상기 제 2 적색 화소셀(R2)은 동일한 휘도의 화상을 표시한다.
- [0079] 이어서, 상기 임의의 프레임 기간내의 제 3 기간(T3)동안의 동작을 설명하면 다음과 같다.
- [0080] 제 3 기간(T3)에는 제 3 게이트 신호(GS3)가 출력되어 제 3 게이트 라인(GL3)에 공급된다. 그러면, 상기 제 3 게이트 라인(GL3)에 접속된 제 3 녹색 화소셀(G3), 제 3 청색 화소셀(B3), 및 제 4 녹색 화소셀(G4)이 동시에 구동된다.
- [0081] 이 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)에는 부극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 정극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 부극성의 데이터 신

호(Data3)가 충전된다. 즉, 제 3 기간(T3)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성과 상기 제 2 기간(T2)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성은 서로 반대이다.

[0082] 그러면, 이 제 3 기간(T3)에 상기 제 3 청색 화소셀(B3)은 상기 제 1 데이터 라인(DL1)에 충전된 부극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 3 청색 화소셀(B3)은 상기 제 2 데이터 라인(DL2)에 충전된 정극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 4 적색 화소셀(R4)은 상기 제 3 데이터 라인(DL3)에 충전된 부극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.

[0083] 여기서, 상기 제 3 기간(T3) 이전 기간, 즉 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)은 정극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 부극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성의 데이터 신호(Data3)로 충전되어 있었다.

[0084] 따라서, 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)은 정극성에서 부극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 부극성에서 정극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성에서 부극성으로 데이터 신호(Data3)가 충전된다.

[0085] 이 제 3 기간(T3)은 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL3, DL3)에 각각 상기 제 3 녹색 화소셀(G3)에 해당하는 데이터 신호(Data1), 제 3 청색 화소셀(B3)에 해당하는 데이터 신호(Data2), 제 4 녹색 화소셀(G4)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 3 녹색 화소셀(G3)과 제 4 녹색 화소셀(G4)은 동일한 충전상태에서 데이터 신호(Data1, Data3)를 공급받게 된다.

[0086] 즉, 상기 제 3 녹색 화소셀(G3)이 데이터 신호(Data1)를 공급받는 제 3 기간(T3)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 3 기간(T3)의 바로 이전 기간인 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)의 극성에 대하여 반대의 극성을 갖는다. 또한, 상기 제 4 녹색 화소셀(G4)이 데이터 신호(Data3)를 공급받는 제 3 기간(T3)에 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)는, 상기 제 2 기간(T2)에 상기 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)의 극성에 대하여 반대의 극성을 갖는다.

[0087] 따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data3)가 상기 제 3 기간(T3)에 상기 제 1 및 제 3 데이터 라인(DL1, DL3)에 공급된다면, 상기 제 3 녹색 화소셀(G3)과 상기 제 4 녹색 화소셀(G4)은 동일한 휘도의 화상을 표시한다.

[0088] 이어서, 상기 임의의 프레임 기간내의 제 4 기간(T4)동안의 동작을 설명하면 다음과 같다.

[0089] 제 4 기간(T4)에는 제 4 게이트 신호(GS4)가 출력되어 제 4 게이트 라인(GL4)에 공급된다. 그러면, 상기 제 4 게이트 라인(GL4)에 접속된 제 3 적색 화소셀(R3), 제 4 적색 화소셀(R4), 및 제 4 청색 화소셀(B4)이 동시에 구동된다.

[0090] 이 제 4 기간(T4)에 상기 제 1 데이터 라인(DL1)에는 부극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 정극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 부극성의 데이터 신호(Data3)가 충전된다. 즉, 제 4 기간(T4)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성과 상기 제 3 기간(T3)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성은 동일하다.

[0091] 그러면, 이 제 4 기간(T4)에 상기 제 3 적색 화소셀(R3)은 상기 제 1 데이터 라인(DL1)에 충전된 부극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 4 적색 화소셀(R4)은 상기 제 2 데이터 라인(DL2)에 충전된 정극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 4 청색 화소셀(B4)은 상기 제 3 데이터 라인(DL3)에 충전된 부극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.

[0092] 여기서, 상기 제 4 기간(T4) 이전 기간, 즉 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)은 부극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 정극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성의 데이터 신호(Data3)로 충전되어 있었다.

[0093] 따라서, 제 4 기간(T4)에 상기 제 1 데이터 라인(DL1)은 부극성에서 부극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 정극성에서 정극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성에서 부극성으로 데이터 신호(Data3)가 충전된다.

- [0094] 이 제 4 기간(T4)은 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)에 각각 상기 제 3 적색 화소셀(R3)에 해당하는 데이터 신호(Data1), 제 4 적색 화소셀(R4)에 해당하는 데이터 신호(Data2), 제 4 청색 화소셀(B4)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 3 적색 화소셀(R3)과 제 4 적색 화소셀(R4)은 동일한 충전상태에서 데이터 신호(Data1, Data2)를 공급받게 된다.
- [0095] 즉, 상기 제 3 적색 화소셀(R3)이 데이터 신호(Data1)를 공급받는 제 4 기간(T4)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 4 기간(T4)의 바로 이전 기간인 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)의 극성과 동일하다. 또한, 상기 제 4 적색 화소셀(R4)이 데이터 신호(Data1)를 공급받는 제 4 기간(T4)에 제 2 데이터 라인(DL2)에 공급된 데이터 신호(Data2)는, 상기 제 3 기간(T3)에 상기 제 2 데이터 라인(DL2)에 공급된 데이터 신호(Data2)의 극성과 동일하다.
- [0096] 따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data2)가 상기 제 4 기간(T4)에 상기 제 1 및 제 2 데이터 라인(DL1, DL2)에 공급된다면, 상기 제 3 적색 화소셀(R3)과 상기 제 4 적색 화소셀(R4)은 동일한 휘도의 화상을 표시한다.
- [0097] 이와 같이, 각 녹색 화소셀(G1, G2, G3) 및 적색 화소셀(R1, R2, R3)은 각 데이터 라인(DL1 내지 DL3)이 동일한 충전상태에서 데이터 신호를 공급받게 된다.
- [0098] 이와 같이 모든 녹색 화소셀(G1, G2, G3)은 항상 이전 기간에 데이터 라인에 인가되었던 데이터 신호의 극성에 대하여 반전된 극성의 데이터 신호를 공급받아 화상을 표시한다.
- [0099] 그리고, 모든 적색 화소셀(R1, R2, R3)은 항상 이전 기간에 데이터 라인에 인가되었던 데이터 신호의 극성과 동일한 극성의 데이터 신호를 공급받아 화상을 표시한다.
- [0100] 한편, 상기 청색 화소셀(B1, B2, B3)은 각 데이터 라인(DL1 내지 DL3)이 동일한 충전상태가 아닌 상태에서 데이터 신호를 공급받는다.
- [0101] 예를들어, 상기 제 2 기간(T2)에 제 2 청색 화소셀(B2)은 이전 기간에 제 3 데이터 라인(DL3)에 인가되었던 데이터 신호(Data3)의 극성에 대하여 반전된 극성의 데이터 신호(Data)를 공급받아 화상을 표시한다. 그리고 제 4 기간(T4)에 상기 청색 화소셀(B4)은 이전 기간에 제 3 데이터 라인(DL3)에 인가되었던 데이터 신호(Data3)의 극성과 동일한 극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다. 따라서, 제 2 및 제 4 기간(T2, T4)에 동일한 크기의 계조를 갖는 데이터 신호(Data3)가 공급되더라도 청색 화소셀간에는 휘도차가 발생할 수 있다. 그런데, 상술한 바와 같이, 상기 각 청색 화소셀(B1, B2, B3)은 시감도가 낮은 청색 광을 출사하므로 상기 청색 화소셀간의 휘도차는 인간의 눈에 거의 시감되지 않는다.
- [0102] 한편, 상기 A블록의 단위 화소 어레이는 상기 제 1 적색 화소셀(R1), 제 1 녹색 화소셀(G1), 제 1 청색 화소셀(B1), 제 2 적색 화소셀(R2), 제 2 녹색 화소셀(G2), 및 제 2 청색 화소셀(B2)로 이루어진 제 1 단위 화소 어레이와; 상기 제 3 적색 화소셀(R3), 제 3 녹색 화소셀(G3), 제 3 청색 화소셀(B3), 제 4 적색 화소셀(R4), 제 4 녹색 화소셀(G4), 및 제 4 청색 화소셀(B4)으로 이루어진 제 2 단위 화소 어레이로 구분될 수 있는데, 이 제 1 및 제 2 단위 화소 어레이는 서로 동일한 구조를 갖는다. 따라서, 본 발명의 액정패널(400)에는 상기 제 1 단위 화소 어레이가 매트릭스 형태로 다수개 형성된 것으로 볼 수 있다.
- [0103] 한편, 본 발명의 제 1 실시예에서, 상기 제 1 적색 화소셀(R1)과 제 1 녹색 화소셀(G1)의 위치를 서로 변경시켜도 무방하다. 즉, 제 1 적색 화소셀(R1)을 제 1 녹색 화소셀(G1) 자리에 위치시키고, 상기 제 1 녹색 화소셀(G1)을 상기 제 1 적색 화소셀(R1) 자리에 위치시킨다. 다시말하면, 상기 제 1 적색 화소셀(R1)의 자리와 상기 제 1 녹색 화소셀(G1)의 자리를 서로 바꾸어도 무방하다.
- [0104] 물론, 이와 같이 화소셀의 위치를 변경시킬 경우, 제 2 적색 화소셀(R2)과 제 2 녹색 화소셀(G2)간의 자리를 서로 바꾸고; 상기 제 3 적색 화소셀(R3)과 제 3 녹색 화소셀(G3)간의 자리를 서로 바꾸고; 상기 제 4 적색 화소셀(R4)과 제 4 녹색 화소셀(G4)간의 자리를 서로 바꾸어야 한다.
- [0105] 이하 본 발명의 제 2 실시예에 따른 액정표시장치를 상세히 설명하면 다음과 같다.
- [0106] 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치를 나타낸 도면이다.
- [0107] 본 발명의 제 2 실시예에 따른 액정표시장치는, 이전에 상술한 제 1 실시예에 따른 액정표시장치와 거의 동일한 구성을 가지며, 단지 화소셀들과 게이트 라인간의 접속 방법이 다르다.

- [0108] B블록(B)은 하나의 단위 화소 어레이를 나타낸 것으로, 본 발명의 제 2 실시예에 따른 액정패널(400)에는 상기 단위 화소 어레이가 매트릭스 형태로 다수개 형성된다.
- [0109] 도 6은 도 5의 B블록의 확대도이고, 도 7은 도 6의 화소셀들에 공급되는 게이트 신호 및 데이터 신호의 타이밍도를 나타낸 도면이다.
- [0110] 도 6에 도시된 바와 같이, 단위 화소 어레이에는 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)과; 상기 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들에 교차하도록 배열된 제 1, 제 2, 제 3, 및 제 4 게이트 라인(GL1, GL2, GL3, GL4)과; 상기 제 1 게이트 라인(GL1)과 상기 제 2 게이트 라인(GL2) 사이에 위치하며, 상기 제 1 게이트 라인(GL1)들 따라 차례로 배열된 제 1 적색, 제 1 녹색, 제 1 청색, 제 2 적색, 제 2 녹색, 및 제 2 청색 화소셀(R1, G1, B1, R2, G2, B2)과; 상기 제 3 게이트 라인(GL3)과 상기 제 4 게이트 라인(GL4) 사이에 위치하며, 상기 제 3 게이트 라인(GL3)을 따라 차례로 배열된 제 3 적색, 제 3 녹색, 제 3 청색, 제 4 적색, 제 4 녹색, 및 제 4 청색 화소셀(R3, G3, B3, R4, G4, B4)을 포함한다.
- [0111] 상기 제 1 적색 화소셀(R1)이 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 1 게이트 라인(GL1)에 접속된다.
- [0112] 상기 제 1 녹색 화소셀(G1)이 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 2 게이트 라인(GL2)에 접속된다.
- [0113] 상기 제 1 청색 화소셀(B1)이 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 2 게이트 라인(GL2)에 접속된다.
- [0114] 상기 제 2 적색 화소셀(R2)이 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 1 게이트 라인(GL1)에 접속된다.
- [0115] 상기 제 2 녹색 화소셀(G2)이 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 2 게이트 라인(GL2)에 접속된다.
- [0116] 상기 제 2 청색 화소셀(B2)이 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 1 게이트 라인(GL1)에 접속된다.
- [0117] 상기 제 3 적색 화소셀(R3)이 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0118] 상기 제 3 녹색 화소셀(G3)이 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0119] 상기 제 3 청색 화소셀(B3)이 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0120] 상기 제 4 적색 화소셀(R4)이 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0121] 상기 제 4 녹색 화소셀(G4)이 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0122] 상기 제 4 청색 화소셀(B4)이 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0123] 여기서, 제 1 데이터 라인(DL1)에 접속된 화소셀들은 제 1 적색 화소셀(R1), 제 1 녹색 화소셀(G1), 제 3 적색 화소셀(R3), 그리고 제 3 녹색 화소셀(G3) 순서로 구동된다.
- [0124] 제 2 데이터 라인(DL2)에 접속된 화소셀들은 제 2 적색 화소셀(R2), 제 1 청색 화소셀(B1), 제 4 적색 화소셀(R4), 그리고 제 3 청색 화소셀(B3) 순서로 구동된다.
- [0125] 제 3 데이터 라인(DL3)에 접속된 화소셀들은 제 2 청색 화소셀(B2), 제 2 적색 화소셀(R2), 제 4 청색 화소셀(B4), 그리고 제 4 녹색 화소셀(G4) 순서로 구동된다.
- [0126] 이와 같이 구성된 본 발명의 제 2 실시예에 따른 액정표시장치의 동작을 설명하면 다음과 같다.
- [0127] 임의의 프레임 기간내의 제 1 기간(T1)동안의 동작을 설명하면 다음과 같다.
- [0128] 제 1 기간(T1)에는 제 1 게이트 신호(GS1)가 출력되어 제 1 게이트 라인(GL1)에 공급된다. 그러면, 상기 제 1 게이트 라인(GL1)에 접속된 제 1 녹색 화소셀(G1), 제 2 적색 화소셀(R2), 및 제 2 청색 화소셀(B2)이 동시에 구동된다.
- [0129] 이 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)에는 정극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 부극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 정극성의 데이터 신호(Data3)가 충전된다.
- [0130] 그러면, 이 제 1 기간(T1)에 상기 제 1 적색 화소셀(R1)은 상기 제 1 데이터 라인(DL1)에 충전된 정극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 2 청색 화소셀(B2)은 상기 제 2 데이터 라인(DL2)에 충전된 부극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 2 적색 화소셀(R2)은 상기 제 3 데이터 라인(DL3)에 충전된 정극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.

- [0131] 여기서, 상기 제 1 기간(T1) 이전 기간, 즉 이 임의의 프레임 기간의 바로 이전 프레임 기간내에 포함된 제 m 기간(Tm)에 상기 제 1 데이터 라인(DL1)은 부극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 정극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성의 데이터 신호(Data3)로 충전되어 있었다.
- [0132] 따라서, 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)은 부극성에서 정극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 정극성에서 부극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성에서 정극성으로 데이터 신호(Data3)가 충전된다.
- [0133] 이 제 1 기간(T1)은 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)에 각각 상기 제 1 적색 화소셀(R1)에 해당하는 데이터 신호(Data1), 제 2 적색 화소셀(R2)에 해당하는 데이터 신호(Data2), 제 2 청색 화소셀(B2)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 1 적색 화소셀(R1)과 제 2 적색 화소셀(R2)은 동일한 충전상태에서 데이터 신호(Data)를 공급받게 된다.
- [0134] 즉, 상기 제 1 적색 화소셀(R1)이 데이터 신호(Data1)를 공급받는 제 1 기간(T1)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 1 기간(T1)의 바로 이전 기간인 제 m 기간(Tm)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)에 대하여 반대의 극성을 갖는다. 또한, 상기 제 2 적색 화소셀(R2)이 데이터 신호(Data3)를 공급받는 제 1 기간(T1)에 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)는, 상기 제 m 기간(Tm)에 상기 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)에 대하여 반대의 극성을 갖는다.
- [0135] 따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data3)가 상기 제 1 기간(T1)에 상기 제 1 및 제 2 데이터 라인(DL1, DL2)에 공급된다면, 상기 제 1 적색 화소셀(R1)과 상기 제 2 적색 화소셀(R2)은 동일한 휘도의 화상을 표시한다.
- [0136] *133이어서, 상기 임의의 프레임 기간내의 제 2 기간(T2)동안의 동작을 설명하면 다음과 같다.
- [0137] 제 2 기간(T2)에는 제 2 게이트 신호(GS2)가 출력되어 제 2 게이트 라인(GL2)에 공급된다. 그러면, 상기 제 2 게이트 라인(GL2)에 접속된 제 1 녹색 화소셀(G1), 제 1 청색 화소셀(B1), 및 제 2 녹색 화소셀(G2)이 동시에 구동된다.
- [0138] 이 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)에는 정극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 부극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 정극성의 데이터 신호(Data3)가 충전된다. 즉, 제 1 기간(T1)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성과 상기 제 2 기간(T2)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성은 동일하다.
- [0139] 그러면, 이 제 2 기간(T2)에 상기 제 1 녹색 화소셀(G1)은 상기 제 1 데이터 라인(DL1)에 충전된 정극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 1 청색 화소셀(B1)은 상기 제 2 데이터 라인(DL2)에 충전된 부극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 2 녹색 화소셀(G2)은 상기 제 3 데이터 라인(DL3)에 충전된 정극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.
- [0140] 여기서, 상기 제 2 기간(T2) 이전 기간, 즉 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)은 정극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 부극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성의 데이터 신호(Data3)로 충전되어 있었다.
- [0141] 따라서, 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)은 정극성에서 정극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 부극성에서 부극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성에서 정극성으로 데이터 신호(Data3)가 충전된다.
- [0142] 이 제 2 기간(T2)은 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)에 각각 상기 제 1 녹색 화소셀(G1)에 해당하는 데이터 신호(Data1), 제 1 청색 화소셀(B1)에 해당하는 데이터 신호(Data2), 제 2 녹색 화소셀(G2)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 1 녹색 화소셀(G1)과 제 2 녹색 화소셀(G2)은 동일한 충전상태에서 데이터 신호(Data1, Data3)를 공급받게 된다.
- [0143] 즉, 상기 제 1 녹색 화소셀(G1)이 데이터 신호(Data1)를 공급받는 제 2 기간(T2)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 2 기간(T2)의 바로 이전 기간인 제 1 기간(T1)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)와 동일한 극성을 갖는다. 또한, 상기 제 2 적색 화소셀(R2)이 데이터 신호(Data3)를 공급받는 제 2 기간(T2)에 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)는, 상기 제 1 기간

(T1)에 상기 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)와 동일한 극성을 갖는다.

[0144] 따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data3)가 상기 제 1 기간(T1)에 상기 제 1 및 제 3 데이터 라인(DL1, DL3)에 공급된다면, 상기 제 1 녹색 화소셀(G1)과 상기 제 2 녹색 화소셀(G2)은 동일한 휘도의 화상을 표시한다.

[0145] 이어서, 상기 임의의 프레임 기간내의 제 3 기간(T3)동안의 동작을 설명하면 다음과 같다.

[0146] 제 3 기간(T3)에는 제 3 게이트 신호(GS3)가 출력되어 제 3 게이트 라인(GL3)에 공급된다. 그러면, 상기 제 3 게이트 라인(GL3)에 접속된 제 3 적색 화소셀(R3), 제 4 적색 화소셀(R4), 및 제 4 청색 화소셀(B4)이 동시에 구동된다.

[0147] 이 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)에는 부극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 정극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 부극성의 데이터 신호(Data3)가 충전된다. 즉, 제 3 기간(T3)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성과 상기 제 2 기간(T2)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성은 서로 반대이다.

[0148] 그러면, 이 제 3 기간(T3)에 상기 제 3 적색 화소셀(R3)은 상기 제 1 데이터 라인(DL1)에 충전된 부극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 4 적색 화소셀(R4)은 상기 제 2 데이터 라인(DL2)에 충전된 정극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 4 청색 화소셀(B4)은 상기 제 3 데이터 라인(DL3)에 충전된 부극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.

[0149] 여기서, 상기 제 3 기간(T3) 이전 기간, 즉 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)은 정극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 부극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성의 데이터 신호(Data3)로 충전되어 있었다.

[0150] 따라서, 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)은 정극성에서 부극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 부극성에서 정극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 정극성에서 부극성으로 데이터 신호(Data3)가 충전된다.

[0151] 이 제 3 기간(T3)은 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)에 각각 상기 제 3 적색 화소셀(R3)에 해당하는 데이터 신호(Data1), 제 4 적색 화소셀(R4)에 해당하는 데이터 신호(Data2), 제 4 청색 화소셀(B4)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 3 적색 화소셀(R3)과 제 4 적색 화소셀(R4)은 동일한 충전상태에서 데이터 신호(Data1, Data2)를 공급받게 된다.

[0152] 즉, 상기 제 3 적색 화소셀(R3)이 데이터 신호(Data)를 공급받는 제 3 기간(T3)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 3 기간(T3)의 바로 이전 기간인 제 2 기간(T2)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)의 극성에 대하여 반대의 극성을 갖는다. 또한, 상기 제 4 적색 화소셀(R4)이 데이터 신호(Data)를 공급받는 제 3 기간(T3)에 제 2 데이터 라인(DL2)에 공급된 데이터 신호(Data2)는, 상기 제 2 기간(T2)에 상기 제 2 데이터 라인(DL2)에 공급된 데이터 신호(Data2)의 극성에 대하여 반대의 극성을 갖는다.

[0153] 따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data2)가 상기 제 3 기간(T3)에 상기 제 1 및 제 2 데이터 라인(DL1, DL2)에 공급된다면, 상기 제 3 적색 화소셀(R3)과 상기 제 4 적색 화소셀(R4)은 동일한 휘도의 화상을 표시한다.

[0154] 이어서, 상기 임의의 프레임 기간내의 제 4 기간(T4)동안의 동작을 설명하면 다음과 같다.

[0155] 제 4 기간(T4)에는 제 4 게이트 신호(GS4)가 출력되어 제 4 게이트 라인(GL4)에 공급된다. 그러면, 상기 제 4 게이트 라인(GL4)에 접속된 제 3 녹색 화소셀(G3), 제 3 청색 화소셀(B3), 및 제 4 녹색 화소셀(G4)이 동시에 구동된다.

[0156] 이 제 4 기간(T4)에 상기 제 1 데이터 라인(DL1)에는 부극성의 데이터 신호(Data1)가 충전되고, 제 2 데이터 라인(DL2)에는 정극성의 데이터 신호(Data2)가 충전되고, 그리고 제 3 데이터 라인(DL3)에는 부극성의 데이터 신호(Data3)가 충전된다. 즉, 제 4 기간(T4)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성과 상기 제 3 기간(T3)의 각 데이터 라인(DL1 내지 DL3)에 공급된 데이터 신호(Data1, Data2, Data3)의 극성은 동일하다.

- [0157] 그러면, 이 제 4 기간(T4)에 상기 제 3 녹색 화소셀(G3)은 상기 제 1 데이터 라인(DL1)에 충전된 부극성의 데이터 신호(Data1)를 공급받아 화상을 표시하고, 제 4 적색 화소셀(R4)은 상기 제 2 데이터 라인(DL2)에 충전된 정극성의 데이터 신호(Data2)를 공급받아 화상을 표시하고, 제 4 녹색 화소셀(G4)은 상기 제 3 데이터 라인(DL3)에 충전된 부극성의 데이터 신호(Data3)를 공급받아 화상을 표시한다.
- [0158] 여기서, 상기 제 4 기간(T4) 이전 기간, 즉 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)은 부극성의 데이터 신호(Data1)로 충전되어 있었으며, 상기 제 2 데이터 라인(DL2)은 정극성의 데이터 신호(Data2)로 충전되어 있었으며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성의 데이터 신호(Data3)로 충전되어 있었다.
- [0159] 따라서, 제 4 기간(T4)에 상기 제 1 데이터 라인(DL1)은 부극성에서 부극성으로 데이터 신호(Data1)가 충전되며, 상기 제 2 데이터 라인(DL2)은 정극성에서 정극성으로 데이터 신호(Data2)가 충전되며, 그리고 상기 제 3 데이터 라인(DL3)은 부극성에서 부극성으로 데이터 신호(Data3)가 충전된다.
- [0160] 이 제 4 기간(T4)은 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)에 각각 상기 제 3 녹색 화소셀(G3)에 해당하는 데이터 신호(Data1), 제 3 청색 화소셀(B3)에 해당하는 데이터 신호(Data2), 제 4 녹색 화소셀(G4)에 해당하는 데이터 신호(Data3)가 공급되는 시기로서, 상기 제 3 녹색 화소셀(G3)과 제 4 녹색 화소셀(G4)은 동일한 충전상태에서 데이터 신호(Data1, Data3)를 공급받게 된다.
- [0161] 즉, 상기 제 3 녹색 화소셀(G3)이 데이터 신호(Data1)를 공급받는 제 4 기간(T4)에 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)는, 이 제 4 기간(T4)의 바로 이전 기간인 제 3 기간(T3)에 상기 제 1 데이터 라인(DL1)에 공급된 데이터 신호(Data1)의 극성과 동일하다. 또한, 상기 제 4 녹색 화소셀(G4)이 데이터 신호(Data3)를 공급받는 제 4 기간(T4)에 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)는, 상기 제 3 기간(T3)에 상기 제 3 데이터 라인(DL3)에 공급된 데이터 신호(Data3)의 극성과 동일하다.
- [0162] 따라서, 동일한 크기의 계조를 갖는 데이터 신호(Data1, Data3)가 상기 제 4 기간(T4)에 상기 제 1 및 제 3 데이터 라인(DL1, DL3)에 공급된다면, 상기 제 3 녹색 화소셀(G3)과 상기 제 4 녹색 화소셀(G4)은 동일한 휘도의 화상을 표시한다.
- [0163] 이와 같이, 각 녹색 화소셀(G1, G2, G3) 및 적색 화소셀(R1, R2, R3)은 각 데이터 라인이 동일한 충전상태에서 데이터 신호를 공급받게 된다.
- [0164] 한편, 상기 B블록의 단위 화소 어레이는 상기 제 1 적색 화소셀(R1), 제 1 녹색 화소셀(G1), 제 1 청색 화소셀(B1), 제 2 적색 화소셀(R2), 제 2 녹색 화소셀(G2), 및 제 2 청색 화소셀(B2)로 이루어진 제 1 단위 화소 어레이와; 상기 제 3 적색 화소셀(R3), 제 3 녹색 화소셀(G3), 제 3 청색 화소셀(B3), 제 4 적색 화소셀(R4), 제 4 녹색 화소셀(G4), 및 제 4 청색 화소셀(B4)으로 이루어진 제 2 단위 화소 어레이로 구분될 수 있는데, 이 제 1 및 제 2 단위 화소 어레이는 서로 동일한 구조를 갖는다. 따라서, 본 발명의 액정패널(400)에는 상기 제 1 단위 화소 어레이가 매트릭스 형태로 다수개 형성된 것으로 볼 수 있다.
- [0165] 한편, 본 발명의 제 2 실시예에서, 상기 제 1 적색 화소셀(R1)과 제 1 녹색 화소셀(G1)의 위치를 서로 변경시켜도 무방하다. 즉, 제 1 적색 화소셀(R1)을 제 1 녹색 화소셀(G1) 자리에 위치시키고, 상기 제 1 녹색 화소셀(G1)을 상기 제 1 적색 화소셀(R1) 자리에 위치시킨다. 다시 말하면, 상기 제 1 적색 화소셀(R1)의 자리와 상기 제 1 녹색 화소셀(G1)의 자리를 서로 바꾸어도 무방하다.
- [0166] 물론, 이와 같이 화소셀의 위치를 변경시킬 경우, 제 2 적색 화소셀(R2)과 제 2 녹색 화소셀(G2)간의 자리를 서로 바꾸고; 상기 제 3 적색 화소셀(R3)과 제 3 녹색 화소셀(G3)간의 자리를 서로 바꾸고; 상기 제 4 적색 화소셀(R4)과 제 4 녹색 화소셀(G4)간의 자리를 서로 바꾸고; 상기 제 4 적색 화소셀(R4)과 제 4 녹색 화소셀(G4)간의 자리를 서로 바꾸어야 한다.
- [0167] 도 8은 도 6의 화소셀들에 공급되는 게이트 신호 및 데이터 신호의 또 다른 타이밍도를 나타낸 도면으로서, 상기 각 게이트 라인은 일정 기간동안 동시에 하이 상태를 갖는 게이트 신호를 공급받을 수 있다.
- [0168] 제 1 내지 제 4 게이트 신호(GS1 내지 GS4)는 차례로 출력되는데, 이때, 서로 인접한 기간에 출력되는 게이트 신호들(GS1 내지 GS4)은 약 1/2H 기간동안 동시에 하이 상태를 갖는다.
- [0169] 각 게이트 신호(GS1 내지 GS4)는 제 1 하이 구간 및 제 2 하이 구간을 갖는데, 각 게이트 신호의 제 1 하이 구간은 앞서 출력된 게이트 신호의 제 2 하이 구간과 중첩한다. 따라서, 서로 인접한 게이트 라인은 1/2H 기간동안 동시에 구동된다.

- [0170] 각 게이트 라인(GL1 내지 GL4)은 제 1 하이 구간동안 예비충전되고, 이후 제 2 하이 구간동안 본충된다. 이 본 충전되는 기간에 상기 데이터 라인에는 현재 구동하고자 하는 화소셀에 해당하는 실제 데이터 신호가 공급된다.
- [0171] 도 8에 도시된 게이트 신호는 도 3의 화소셀 어레이에도 적용될 수 있다.
- [0172] 이하, 본 발명의 제 3 실시예에 따른 액정표시장치를 설명하면 다음과 같다.
- [0173] 도 9는 본 발명의 제 3 실시예에 따른 액정표시장치의 단위 화소 어레이를 나타낸 도면이다.
- [0174] 본 발명의 제 3 실시예에 따른 액정표시장치는, 도 9에 도시된 바와 같은 다수의 단위 화소 어레이를 갖는다.
- [0175] 도 9에 도시된 바와 같이, 단위 화소 어레이에는 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)과; 상기 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들에 교차하도록 배열된 제 1, 제 2, 제 3, 및 제 4 게이트 라인(GL1, GL2, GL3, GL4)과; 상기 제 1 게이트 라인(GL1)과 상기 제 2 게이트 라인(GL2) 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인(GL1, GL2)들 따라 차례로 배열된 제 1 청색, 제 1 녹색, 제 1 적색, 제 2 청색, 제 2 녹색, 및 제 2 적색 화소셀(B1, G1, R1, B2, G2, R2)과; 상기 제 3 게이트 라인(GL3)과 상기 제 4 게이트 라인(GL4) 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인(GL3, GL4)을 따라 차례로 배열된 제 3 청색, 제 3 녹색, 제 3 적색, 제 4 청색, 제 4 녹색, 및 제 4 적색 화소셀(B3, G3, R3, B4, G4, R4)을 포함한다.
- [0176] 상기 제 1 청색 화소셀(B1)은 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 2 게이트 라인(GL2)에 접속된다.
- [0177] 상기 제 1 녹색 화소셀(G1)은 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 1 게이트 라인(GL1)에 접속된다.
- [0178] 상기 제 1 적색 화소셀(R1)은 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 2 게이트 라인(GL2)에 접속된다.
- [0179] 상기 제 2 청색 화소셀(B2)은 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 1 게이트 라인(GL1)에 접속된다.
- [0180] 상기 제 2 녹색 화소셀(G2)이 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 1 게이트 라인(GL1)에 접속된다.
- [0181] 상기 제 2 적색 화소셀(R2)은 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 2 게이트 라인(GL2)에 접속된다.
- [0182] 상기 제 3 청색 화소셀(B3)은 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0183] 상기 제 3 녹색 화소셀(G3)은 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0184] 상기 제 3 적색 화소셀(R3)은 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0185] 상기 제 4 청색 화소셀(B4)은 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0186] 상기 제 4 녹색 화소셀(G4)은 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 3 게이트 라인(GL3)에 접속된다.
- [0187] 상기 제 4 적색 화소셀(R4)은 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 4 게이트 라인(GL4)에 접속된다.
- [0188] 이와 같이 구성된 본 발명의 제 3 실시예에 따른 액정표시장치는, 도 4 또는 도 8에 도시된 바와 같은 게이트 신호 및 데이터 신호를 공급받을 수 있다.
- [0189] 한편, 본 발명의 제 3 실시예에서, 상기 제 1 녹색 화소셀(G1)과 제 1 적색 화소셀(R1)의 위치를 서로 변경시켜도 무방하다. 즉, 제 1 녹색 화소셀(G1)을 제 1 적색 화소셀(R1) 자리에 위치시키고, 상기 제 1 적색 화소셀(R1)을 상기 제 1 녹색 화소셀(G1) 자리에 위치시킨다. 다시 말하면, 상기 제 1 녹색 화소셀(G1)의 자리와 상기 제 1 적색 화소셀(R1)의 자리를 서로 바꾸어도 무방하다.
- [0190] 물론, 이와 같이 화소셀의 위치를 변경시킬 경우, 제 2 녹색 화소셀(G2)과 제 2 적색 화소셀(R2)간의 자리를 서로 바꾸고; 상기 제 3 녹색 화소셀(G3)과 제 3 적색 화소셀(R3)간의 자리를 서로 바꾸고; 상기 제 4 녹색 화소셀(G4)과 제 4 적색 화소셀(R4)간의 자리를 서로 바꾸어야 한다.
- [0191] 또한, 본 발명의 제 3 실시예에서, 상기 제 1 청색 화소셀(B1)과 제 1 적색 화소셀(R1)의 위치를 서로 변경시켜도 무방하다. 즉, 제 1 청색 화소셀(B1)을 제 1 적색 화소셀(R1) 자리에 위치시키고, 상기 제 1 적색 화소셀(R1)을 상기 제 1 청색 화소셀(B1) 자리에 위치시킨다. 다시 말하면, 상기 제 1 청색 화소셀(B1)의 자리와 상기 제 1 적색 화소셀(R1)의 자리를 서로 바꾸어도 무방하다.
- [0192] 물론, 이와 같이 화소셀의 위치를 변경시킬 경우, 제 2 청색 화소셀(B2)과 제 2 적색 화소셀(R2)간의 자리를 서로 바꾸고; 상기 제 3 청색 화소셀(B3)과 제 3 적색 화소셀(R3)간의 자리를 서로 바꾸고; 상기 제 4 청색 화소셀(B4)과 제 4 적색 화소셀(R4)간의 자리를 서로 바꾸어도 무방하다.

셀(B4)과 제 4 적색 화소셀(R4)간의 자리를 서로 바꾸어야 한다.

[0193] 도 10은 본 발명의 제 4 실시예에 따른 액정표시장치의 단위 화소 어레이를 나타낸 도면이다.

[0194] 본 발명의 제 4 실시예에 따른 액정표시장치는, 도 10에 도시된 바와 같은 다수의 단위 화소 어레이를 갖는다.

[0195] 도 10에 도시된 바와 같이, 단위 화소 어레이는 일방향으로 배열된 제 1, 제 2, 및 제 3 데이터 라인(DL1, DL2, DL3)과; 상기 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들에 교차하도록 배열된 제 1, 제 2, 제 3, 및 제 4 게이트 라인(GL1, GL2, GL3, GL4)과; 상기 제 1 게이트 라인(GL1)과 상기 제 2 게이트 라인(GL2) 사이에 위치하며, 상기 제 1 및 제 2 게이트 라인(GL1, GL2)들 따라 차례로 배열된 제 1 청색, 제 1 녹색, 제 1 적색, 제 2 청색, 제 2 녹색, 및 제 2 적색 화소셀(B1, G1, R1, B2, G2, R2)과; 상기 제 3 게이트 라인(GL3)과 상기 제 4 게이트 라인(GL4) 사이에 위치하며, 상기 제 3 및 제 4 게이트 라인(GL3, GL4)을 따라 차례로 배열된 제 3 청색, 제 3 녹색, 제 3 적색, 제 4 청색, 제 4 녹색, 및 제 4 적색 화소셀(B3, G3, R3, B4, G4, R4)을 포함한다.

[0196] 상기 제 1 청색 화소셀(B1)은 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 1 게이트 라인(GL1)에 접속된다.

[0197] 상기 제 1 녹색 화소셀(G1)은 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 2 게이트 라인(GL2)에 접속된다.

[0198] 상기 제 1 적색 화소셀(R1)은 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 1 게이트 라인(GL1)에 접속된다.

[0199] 상기 제 2 청색 화소셀(B2)은 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 2 게이트 라인(GL2)에 접속된다.

[0200] 상기 제 2 녹색 화소셀(G2)은 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 2 게이트 라인(GL2)에 접속된다.

[0201] 상기 제 2 적색 화소셀(R2)은 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 1 게이트 라인(GL1)에 접속된다.

[0202] 상기 제 3 청색 화소셀(B3)은 상기 제 1 데이터 라인(DL1)의 일측 및 상기 제 3 게이트 라인(GL3)에 접속된다.

[0203] 상기 제 3 녹색 화소셀(G3)은 상기 제 1 데이터 라인(DL1)의 타측 및 상기 제 4 게이트 라인(GL4)에 접속된다.

[0204] 상기 제 3 적색 화소셀(R3)은 상기 제 2 데이터 라인(DL2)의 일측 및 상기 제 3 게이트 라인(GL3)에 접속된다.

[0205] 상기 제 4 청색 화소셀(B4)은 상기 제 2 데이터 라인(DL2)의 타측 및 상기 제 4 게이트 라인(GL4)에 접속된다.

[0206] 상기 제 4 녹색 화소셀(G4)은 상기 제 3 데이터 라인(DL3)의 일측 및 상기 제 4 게이트 라인(GL4)에 접속된다.

[0207] 상기 제 4 적색 화소셀(G4)은 상기 제 3 데이터 라인(DL3)의 타측 및 상기 제 3 게이트 라인(GL3)에 접속된다.

[0208] 이와 같이 구성된 본 발명의 제 4 실시예에 따른 액정표시장치는, 도 4 또는 도 8에 도시된 바와 같은 게이트 신호 및 데이터 신호를 공급받을 수 있다.

[0209] 한편, 본 발명의 제 4 실시예에서, 상기 제 1 녹색 화소셀(G1)과 제 1 적색 화소셀(R1)의 위치를 서로 변경시켜도 무방하다. 즉, 제 1 녹색 화소셀(G1)을 제 1 적색 화소셀(R1) 자리에 위치시키고, 상기 제 1 적색 화소셀(R1)을 상기 제 1 녹색 화소셀(G1) 자리에 위치시킨다. 다시말하면, 상기 제 1 녹색 화소셀(G1)의 자리와 상기 제 1 적색 화소셀(R1)의 자리를 서로 바꾸어도 무방하다.

[0210] 물론, 이와 같이 화소셀의 위치를 변경시킬 경우, 제 2 녹색 화소셀(G2)과 제 2 적색 화소셀(R2)간의 자리를 서로 바꾸고; 상기 제 3 녹색 화소셀(G3)과 제 3 적색 화소셀(R3)간의 자리를 서로 바꾸고; 상기 제 4 녹색 화소셀(G4)과 제 4 적색 화소셀(R4)간의 자리를 서로 바꾸어야 한다.

[0211] 또한, 본 발명의 제 4 실시예에서, 상기 제 1 청색 화소셀(B1)과 제 1 적색 화소셀(R1)의 위치를 서로 변경시켜도 무방하다. 즉, 제 1 청색 화소셀(B1)을 제 1 적색 화소셀(R1) 자리에 위치시키고, 상기 제 1 적색 화소셀(R1)을 상기 제 1 청색 화소셀(B1) 자리에 위치시킨다. 다시말하면, 상기 제 1 청색 화소셀(B1)의 자리와 상기 제 1 적색 화소셀(R1)의 자리를 서로 바꾸어도 무방하다.

[0212] 물론, 이와 같이 화소셀의 위치를 변경시킬 경우, 제 2 청색 화소셀(B2)과 제 2 적색 화소셀(R2)간의 자리를 서로 바꾸고; 상기 제 3 청색 화소셀(B3)과 제 3 적색 화소셀(R3)간의 자리를 서로 바꾸고; 상기 제 4 청색 화소셀(B4)과 제 4 적색 화소셀(R4)간의 자리를 서로 바꾸어야 한다.

[0213] 한편, 상술한 모든 실시예에서 하나의 데이터 라인에 공통으로 접속된 화소셀들간의 휘도차를 더욱 줄이기 위해 다음과 같은 방법을 사용할 수 있다.

[0214] 도 11은 제 1 데이터 라인에 공통으로 접속된 제 1 내지 제 8 화소셀들을 나타낸 도면이고, 도 12는 도 11의 제

1 데이터 라인에 공급되는 데이터 신호 및 상기 데이터 신호의 유지시간을 제어하기 위한 소스 아웃풋 인에이블 신호를 나타낸 도면이다.

[0215] 도 11에는 도 2의 화소셀들 중 제 1 내지 제 8 화소셀(P1 내지 P8)이 도시되어 있다. 상술된 바와 같이, 제 1, 제 2, 제 5, 및 제 6 화소셀(P1, P2, P5, P6)들이 서로 동일한 극성의 데이터 신호를 공급받고, 제 3, 제 4, 제 7, 및 제 8 화소셀(P3, P4, P7, P8)들이 서로 동일한 극성의 데이터 신호를 공급받는다. 그리고, 제 1, 제 2, 제 5, 및 제 6 화소셀(P1, P2, P5, P6)들과 제 3, 제 4, 제 7, 및 제 8 화소셀(P3, P4, P7, P8)들은 서로 반대 극성의 데이터 신호를 공급받는다.

[0216] 상기 각 화소셀(P1 내지 P8)에 기재된 번호는 각 화소셀(P1 내지 P8)의 구동순서를 의미하는 것으로, 1번이 표시된 제 1 화소셀(P1)이 가장 먼저 구동되고, 8번이 표시된 제 8 화소셀(P8)이 가장 나중에 구동된다.

[0217] 여기서, 제 1 데이터 라인(DL1)의 좌측에 위치한 화소셀들, 즉 우수번째 기간에 구동되는 게이트 라인에 접속된 우수번째 화소셀들은 자신이 공급받고자 하는 데이터 신호와 동일한 극성의 데이터 신호가 상기 제 1 데이터 라인(DL1)에 충전된 상태에서 자신의 데이터 신호를 공급받는다. 반면, 상기 제 1 데이터 라인(DL1)의 우측에 위치한 화소셀들, 즉 기수번째 기간에 구동되는 게이트 라인에 접속된 기수번째 화소셀들은 자신이 공급받고자 하는 데이터 신호와 상반된 극성의 데이터 신호가 상기 제 1 데이터 라인(DL1)에 충전된 상태에서 자신의 데이터 신호를 공급받는다.

[0218] 이와 같이, 서로 다른 충전 환경에 의해 우수번째 화소셀과 기수번째 화소셀들간에 휘도차가 발생할 수 있다. 또한, 이러한 휘도차는 상기 데이터 라인의 로드(load)에 의해 더욱 심화된다.

[0219] 즉, 상기 데이터 라인의 상측 끝단은 데이터 구동부(DD)에 접속되어 있는데, 상기 데이터 라인의 로드에 의해 상기 데이터 라인의 상측 끝단에 근접하여 위치한 화소셀과 상기 데이터 라인의 상측 끝단으로부터 멀리 위치한 화소셀간에는 휘도차가 발생한다.

[0220] 본 발명에서는, 도 12에 도시된 바와 같이 상기 우수번째 화소셀과 기수번째 화소셀에 서로 다른 유지기간을 갖는 데이터 신호를 공급함으로써 상술된 휘도차를 방지할 수 있다.

[0221] 도 12에 도시된 데이터 신호는 제 1 내지 제 8 데이터 신호(Data1~Data8)를 포함하는데, 제 1 데이터 신호(Data1)는 상기 제 1 화소셀(P1)에 공급될 정극성의 데이터 신호이고, 제 2 데이터 신호(Data2)는 상기 제 2 화소셀(P2)에 공급될 정극성의 데이터 신호이고, 제 3 데이터 신호(Data3)는 상기 제 3 화소셀(P3)에 공급될 부극성의 데이터 신호이고, 제 4 데이터 신호(Data4)는 상기 제 4 화소셀(P4)에 공급될 부극성의 데이터 신호이고, 제 5 데이터 신호(Data5)는 상기 제 5 화소셀(P5)에 공급될 정극성의 데이터 신호이고, 제 6 데이터 신호(Data6)는 상기 제 6 화소셀(P6)에 공급될 정극성의 데이터 신호이고, 제 7 데이터 신호(Data7)는 상기 제 7 화소셀(P7)에 공급될 부극성의 데이터 신호이고, 제 8 데이터 신호(Data8)는 상기 제 8 화소셀(P8)에 공급될 부극성의 데이터 신호를 나타낸다.

[0222] 이들 각 화소셀에 공급되는 데이터 신호의 극성은 매 프레임 기간마다 반전된다. 즉, 상기 정극성의 데이터 신호를 공급받은 화소셀들은 다음 프레임 기간에 부극성의 데이터 신호를 공급받으며, 상기 부극성의 데이터 신호를 공급받은 화소셀들은 다음 프레임 기간에 정극성의 데이터 신호를 공급받는다.

[0223] 상기 제 1 내지 제 8 데이터 신호(Data1 내지 Data8)는 데이터 구동부(DD)에 의해 출력되는데, 상기 데이터 구동부(DD)는, 도 12의 소스 아웃풋 인에이블 신호(SOE; Source Output Enable)를 사용하여 상기 제 1 내지 제 8 데이터 신호(Data1 내지 Data8)의 유지시간을 제어한다. 여기서, 데이터 신호의 유지시간은 상기 데이터 신호가 액티브 상태로 유지되는 시간을 의미하는 바, 정극성의 데이터 신호의 유지시간은 상기 정극성의 데이터 신호가 공통전압보다 큰 상태, 즉 하이 상태를 유지하는 기간동안의 시간을 말하고, 상기 부극성의 데이터 신호의 유지시간은 상기 부극성의 데이터 신호가 공통전압보다 작은 상태, 즉 로우 상태를 유지하는 기간동안의 시간을 말한다.

[0224] 상기 소스 아웃풋 인에이블 신호(SOE)는 다수의 인에이블 구간(EB1 내지 EB8)과 다수의 블랭킹 구간(BB; Blanking Block)을 포함하고 있다. 해당 데이터 신호는 상기 인에이블 구간에 해당하는 기간동안 데이터 구동부(DD)로부터 출력되어 해당 데이터 라인에 공급되며, 상기 블랭킹 구간(BB)에 해당하는 기간동안에는 출력되지 않는다.

[0225] 도 12의 소스 아웃풋 인에이블 신호(SOE)는 도 11의 제 1 데이터 라인(DL1)에 공급될 데이터 신호들을 제어하기 위한 소스 아웃풋 인에이블 신호(SOE)를 나타낸 것으로, 상기 데이터 구동부(DD)는 나머지 데이터 라인에 공급

될 데이터 신호도 상기와 같은 형태의 소스 아웃풋 인에이블 신호(SOE)를 사용하여 데이터 신호의 유지시간을 제어한다.

[0226] 상기 소스 아웃풋 인에이블 신호(SOE)의 제 1 인에이블 구간(EB1)에 해당하는 기간에는 제 1 데이터 신호(Data1)가 제 1 데이터 라인(DL1)에 공급되며, 제 2 인에이블 구간(EB1)에 해당하는 기간에는 제 2 데이터 신호(Data2)가 상기 제 1 데이터 라인(DL1)에 공급되며, 제 3 인에이블 구간(EB3)에 해당하는 기간에는 제 3 데이터 신호(Data3)가 상기 제 1 데이터 라인(DL1)에 공급되며, 제 4 인에이블 구간(EB4)에 해당하는 기간에는 제 4 데이터 신호(Data4)가 상기 제 1 데이터 라인(DL1)에 공급되며, 제 5 인에이블 구간(EB5)에 해당하는 기간에는 제 5 데이터 신호(Data5)가 상기 제 1 데이터 라인(DL1)에 공급되며, 제 6 인에이블 구간(EB6)에 해당하는 기간에는 제 6 데이터 신호(Data6)가 상기 제 1 데이터 라인(DL1)에 공급되며, 제 7 인에이블 구간(EB7)에 해당하는 기간에는 제 7 데이터 신호(Data7)가 상기 제 1 데이터 라인(DL1)에 공급되며, 그리고 제 8 인에이블 구간(EB8)에 해당하는 기간에는 제 8 데이터 신호(Data8)가 상기 제 1 데이터 라인(DL1)에 공급된다.

[0227] 상기 제 1, 제 3, 제 5, 및 제 7 인에이블 구간(EB1, EB3, EB5, EB7)에는 기수번째 화소셀에 공급될 데이터 신호가 출력되는데, 이 제 1, 제 3, 제 5, 및 제 7 인에이블 구간(EB1, EB3, EB5, EB7)을 포함한 기수번째 인에이블 구간은 모두 동일한 폭을 갖는다. 이에 따라, 이 제 1, 제 3, 제 5, 및 제 7 인에이블 구간(EB1, EB3, EB5, EB7)을 포함한 기수번째 인에이블 구간에는 모두 동일한 펠스폭을 갖는 데이터 신호가 공급된다. 여기서, 상기 제 1, 제 3, 제 5, 및 제 7 데이터 신호(Data1, Data3, Data5, Data7)를 포함한 기수번째 데이터 신호들간의 펠스폭은 모두 동일하다. 따라서, 제 1, 제 3, 제 5, 및 제 7 화소셀(P1, P3, P5, P7)을 포함한 기수번째 화소셀은 모두 동일한 기간동안 충전된다.

[0228] 이에 대하여, 제 2, 제 4, 제 6, 및 제 8 인에이블 구간(EB2, EB4, EB6, EB8)에는 우수번째 화소셀에 공급될 데이터 신호가 출력되는데, 이 제 2, 제 4, 제 6, 및 제 8 인에이블 구간(EB2, EB4, EB6, EB8)은 모두 다른 폭을 갖는다. 즉, 상기 제 4 인에이블 구간(EB4)은 상기 제 2 인에이블 구간(EB2)보다 짧으며, 그리고 상기 제 6 인에이블 구간(EB6)은 상기 제 4 인에이블 구간(EB4)보다 짧으며, 상기 제 8 인에이블 구간(EB8)은 상기 제 6 인에이블 구간(EB6)보다 짧다. 다시말하면, 제 2 인에이블 구간(EB2)에서 제 8 인에이블 구간(EB8)으로 진행할수록, 인에이블 구간이 점점 짧아진다.

[0229] 이때, 도시하지 않은 제 10 인에이블 구간을 포함한 나머지 우수번째 인에이블 구간은 더 이상 짧아지지 않고, 상기 제 8 인에이블 구간(EB8)과 동일한 폭을 갖는다. 이에 따라, 제 2, 제 4, 제 6, 및 제 8 화소셀(P2, P4, P6, P8)은 모두 다른 펠스폭을 갖는 데이터 신호를 공급받으며, 상기 제 8 화소셀(P8) 다음의 우수번째 화소셀은 상기 제 8 화소셀(P8)에 공급되는 데이터 신호와 동일한 펠스폭의 데이터 신호를 공급받는다. 여기서, 상기 제 4 데이터 신호(Data4)의 유지시간이 상기 제 2 데이터 신호(Data2)의 유지시간보다 짧으며, 상기 제 6 데이터 신호(Data6)의 유지시간이 상기 제 4 데이터 신호(Data4)의 유지시간보다 짧으며, 상기 제 8 데이터 신호(Data8)의 유지시간이 상기 제 6 데이터 신호(Data6)의 유지시간보다 짧다. 따라서, 제 2 화소셀(P2)에서부터 제 8 화소셀(P8)로 갈수록 충전시간이 짧아진다. 그리고, 제 8 화소셀(P8) 이후부터의 우수번째 화소셀들은 상기 제 8 화소셀(P8)과 동일한 충전시간을 갖는다.

[0230] 한편, 상기 우수번째 화소셀은 우수번째 게이트 라인에 접속되는 바, 이러한 전체 우수번째 게이트 라인들 중 상위 25% 이내의 우수번째 게이트 라인들 각각에 접속된 화소셀들 각각에 공급되는 데이터 신호의 유지시간을 상술한 바와 같이 점점 감소시킬 수 도 있다. 여기서, 상위 25% 이내의 우수번째 게이트 라인들이란, 제 2 게이트 라인(GL2)부터 25%내에 위치한 우수번째 게이트 라인까지의 게이트 라인들을 의미한다.

[0231] 이와 같이 제 2, 제 4, 제 6, 및 제 8 인에이블 구간(EB2, EB4, EB6, EB8)이 점차적으로 줄어듦에 따라, 상기 데이터 라인에 공급될 데이터 신호의 출력시점이 지연되는 현상이 발생된다.

[0232] 도 13은 데이터 신호의 지연 정도를 백분율로 나타낸 도면으로, 제 10 게이트 라인에 접속된 화소셀내의 박막트랜지스터에서 지연되는 데이터 신호의 지연율을 1로 놓고, 이를 기준으로 제 2 게이트 라인(GL2)에 접속된 화소셀내의 박막트랜지스터, 제 4 게이트 라인(GL4)에 접속된 화소셀내의 박막트랜지스터에서 지연되는 데이터 신호의 지연율, 제 6 게이트 라인(GL6)에 접속된 화소셀내의 박막트랜지스터에서 지연되는 데이터 신호의 지연율, 제 8 게이트 라인(GL8)에 접속된 화소셀내의 박막트랜지스터에서 지연되는 데이터 신호의 지연율을 나타낸 것이다.

[0233] 그리고, 제 1 그래프(911)는 상기 각 박막트랜지스터의 라이징 에지(rising edge)에서의 데이터 신호의 지연율을 나타낸 것이고, 제 2 그래프(912)는 상기 각 박막트랜지스터의 폴링 에지(fall edge)에서의 데이터 신호의

지연율을 나타낸 것이다.

[0234] 도 13에서와 같이 제 8 게이트 라인(GL8)에 접속된 화소셀내의 박막트랜지스터를 포함한 나머지 우수번째 게이트 라인에 접속된 우수번째 화소셀내의 박막트랜지스터의 데이터 신호 지연율은 거의 동일하다.

[0235] 도 14는 게이트 라인들과 소스 아웃풋 인에이블 신호의 블랭킹 구간간의 관계를 나타낸 도면으로서, 도 14에 도시된 바와 같이, 제 2 게이트 라인(GL2)부터 제 8 게이트 라인(GL8)까지의 우수번째 게이트 라인의 단수가 증가 할수록, 소스 아웃풋 인에이블 신호(SOE)의 블랭킹 구간(BB)이 증가함을 알 수 있다. 또한, 도 14에서 제 10 게이트 라인부터 나머지 우수번째 게이트 라인에 대응되는 블랭킹 구간(BB)의 폭은 상기 제 8 게이트 라인(GL8)에 대응되는 블랭킹 구간(BB)의 폭과 일치한다.

[0236] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

[0237] 이상에서 설명한 바와 같은 본 발명에 따른 액정표시장치에는 다음과 같은 효과가 있다.

[0238] 본 발명의 실시예에 따른 액정표시장치에서는 녹색 화소셀들 및 적색 화소셀들이 서로 동일한 데이터 라인의 충전상태에서 데이터 신호를 공급받는다. 따라서, 액정표시장치의 화질을 향상시킬 수 있다.

도면의 간단한 설명

[0001] 도 1은 광의 파장에 따른 시감도를 나타낸 그래프

[0002] 도 2는 본 발명의 제 1 실시예에 따른 액정표시장치를 나타낸 도면

[0003] 도 3은 도 2의 A블록의 확대도

[0004] 도 4는 도 3의 화소셀들에 공급되는 게이트 신호 및 데이터 신호의 타이밍도를 나타낸 도면

[0005] 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치를 나타낸 도면

[0006] 도 6은 도 5의 B블록의 확대도

[0007] 7도 7은 도 6의 화소셀들에 공급되는 게이트 신호 및 데이터 신호의 타이밍도를 나타낸 도면

[0008] 도 8은 도 6의 화소셀들에 공급되는 게이트 신호 및 데이터 신호의 또 다른 타이밍도를 나타낸 도면

[0009] 도 9는 본 발명의 제 3 실시예에 따른 액정표시장치의 단위 화소 어레이를 나타낸 도면

[0010] 도 10은 본 발명의 제 4 실시예에 따른 액정표시장치의 단위 화소 어레이를 나타낸 도면

[0011] 도 11은 제 1 데이터 라인에 공통으로 접속된 제 1 내지 제 8 화소셀들을 나타낸 도면

[0012] 도 12는 도 11의 제 1 데이터 라인에 공급되는 데이터 신호 및 상기 데이터 신호의 유지시간을 제어하기 위한 소스 아웃풋 인에이블 신호를 나타낸 도면

[0013] 도 14는 게이트 라인들과 소스 아웃풋 인에이블 신호의 블랭킹 구간간의 관계를 나타낸 도면

[0014] * 도면의 주요부에 대한 부호 설명

[0015] GL : 게이트 라인

DL : 데이터 라인

[0016] GD : 게이트 구동부

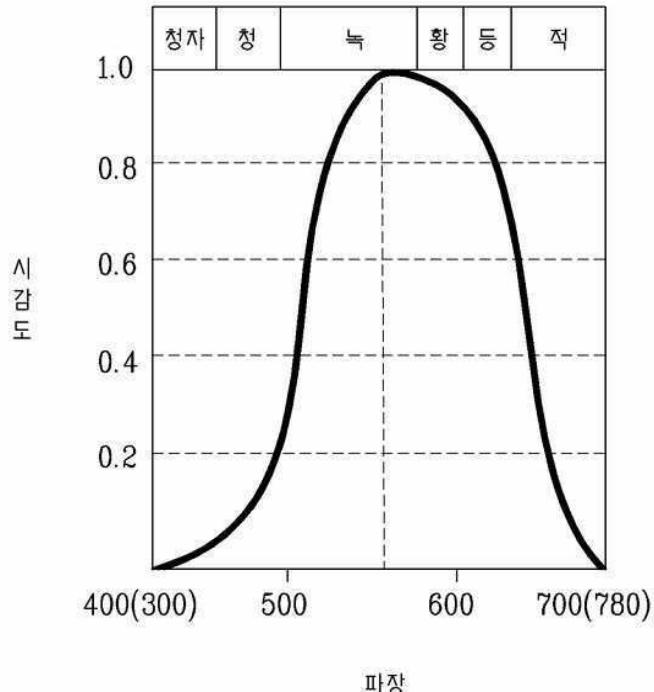
DD : 데이터 구동부

[0017] H : 화소행

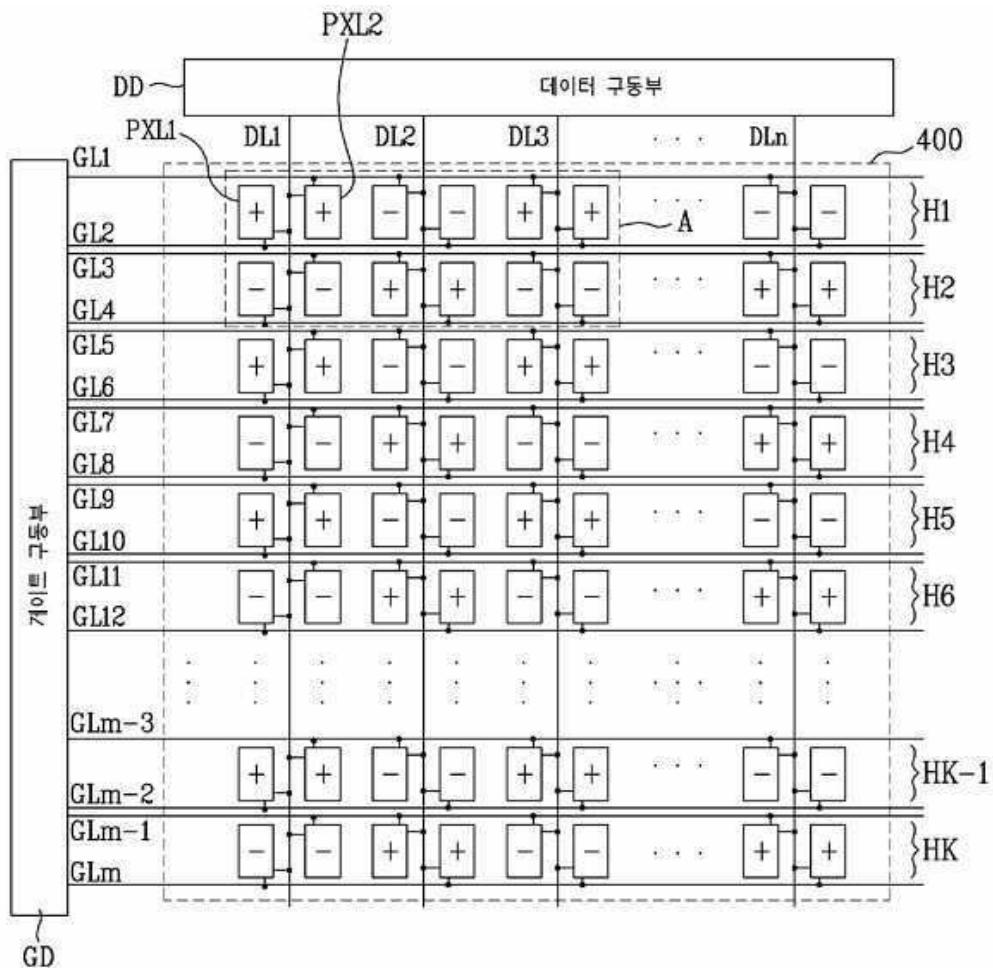
PXL : 화소셀

도면

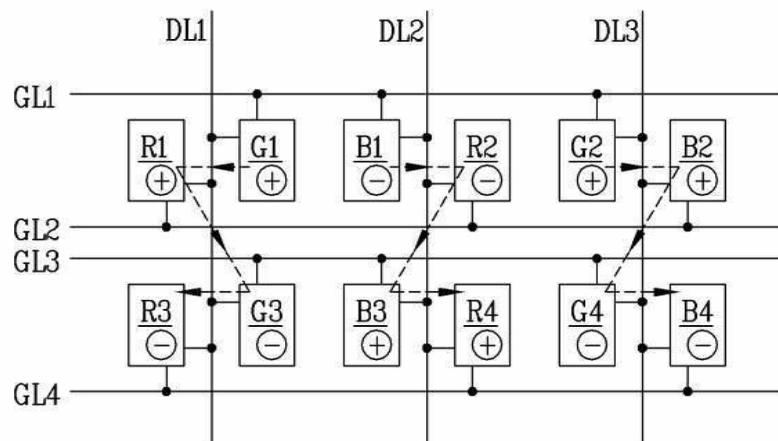
도면1



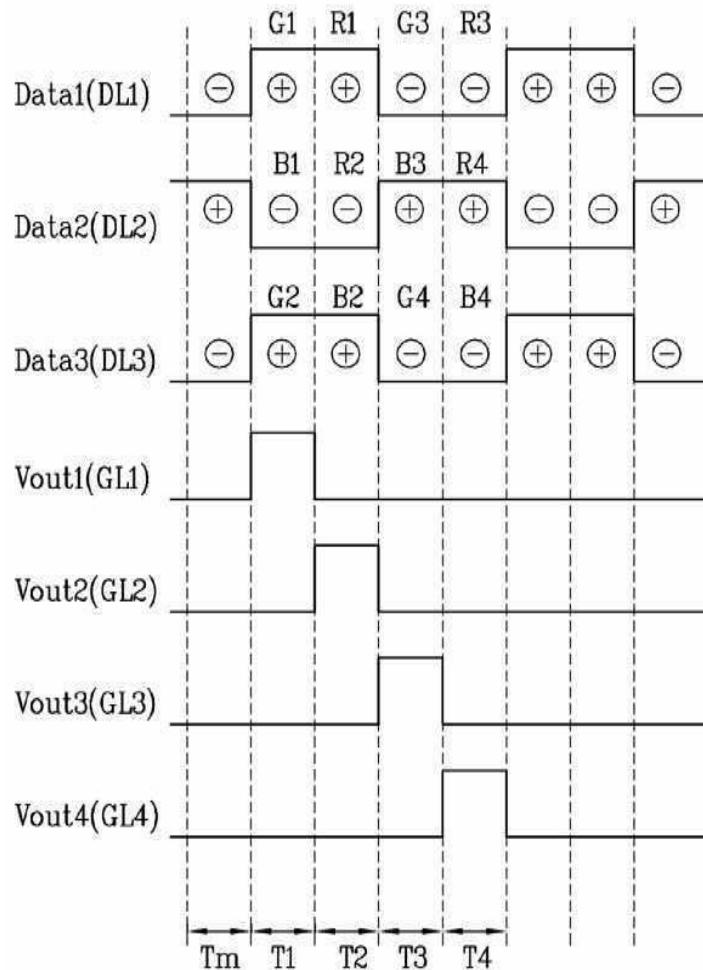
도면2



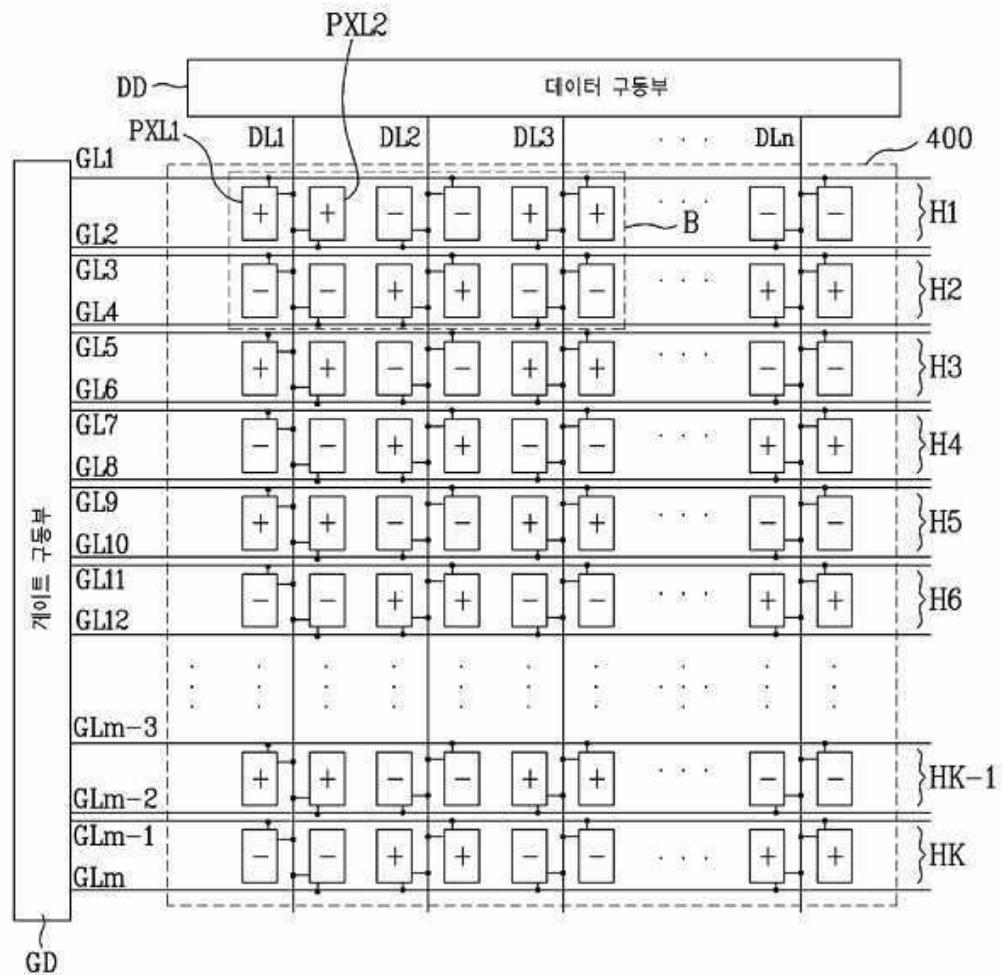
도면3



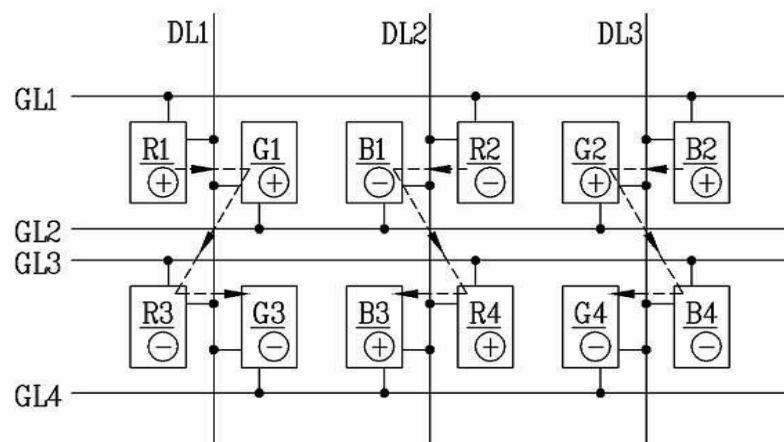
도면4



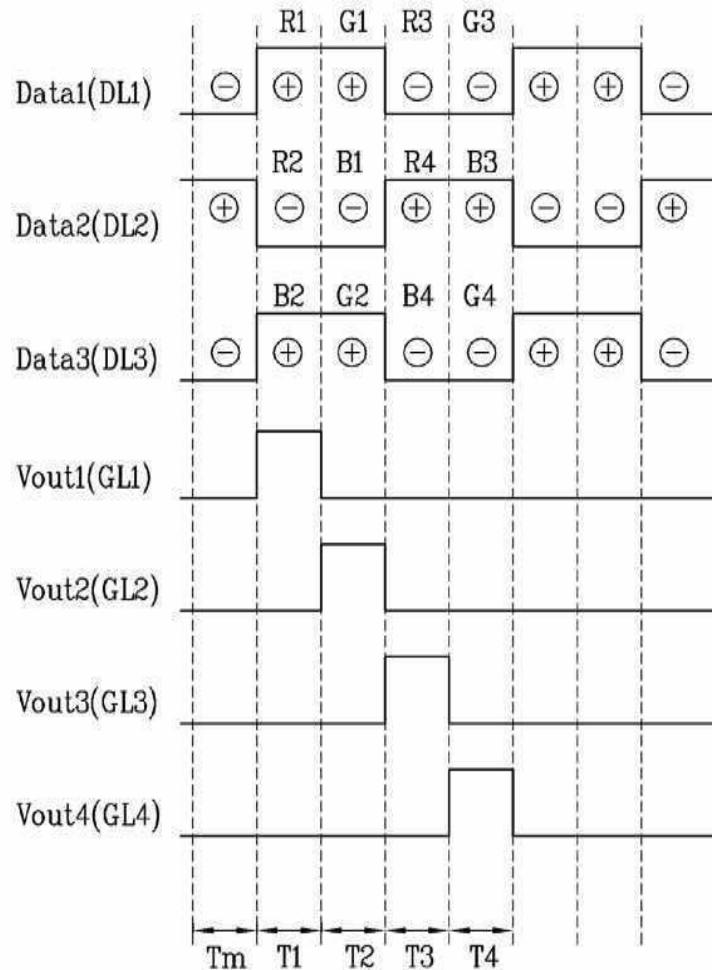
도면5



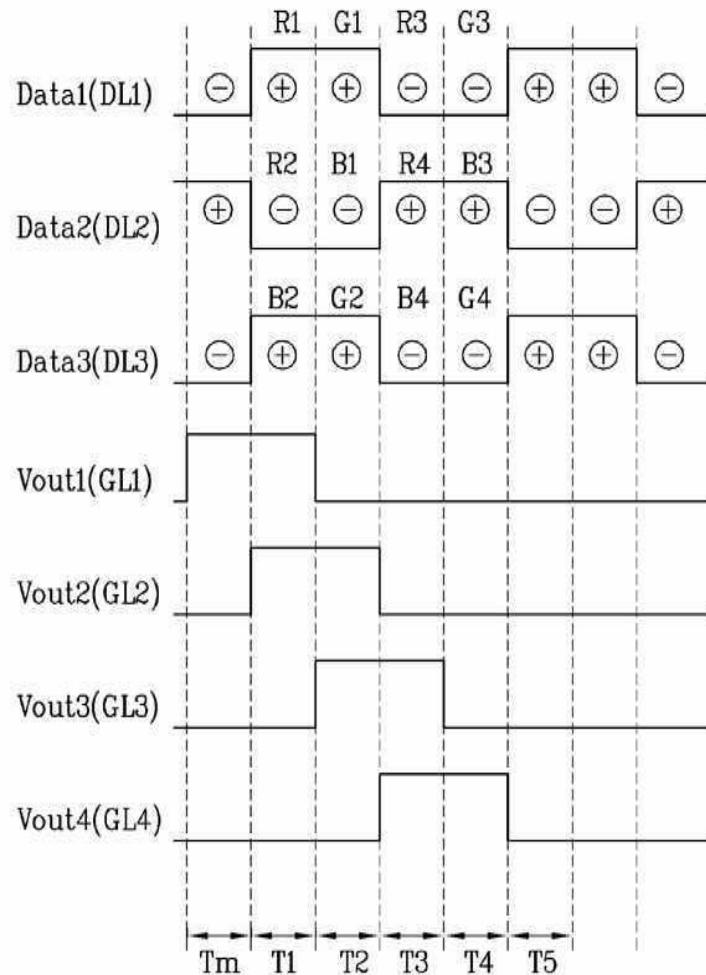
도면6



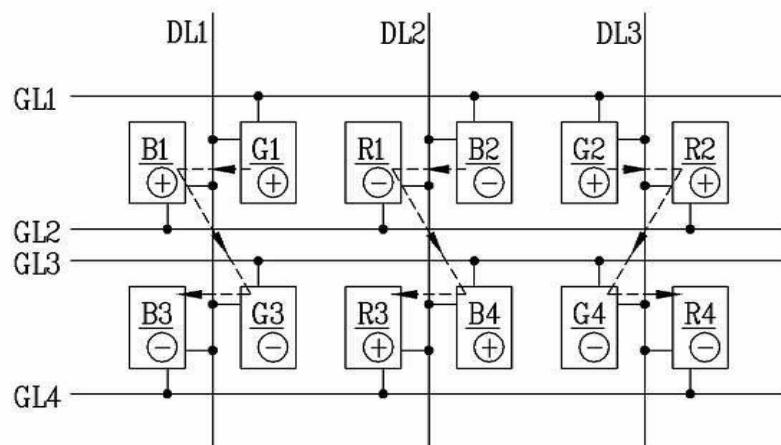
도면7



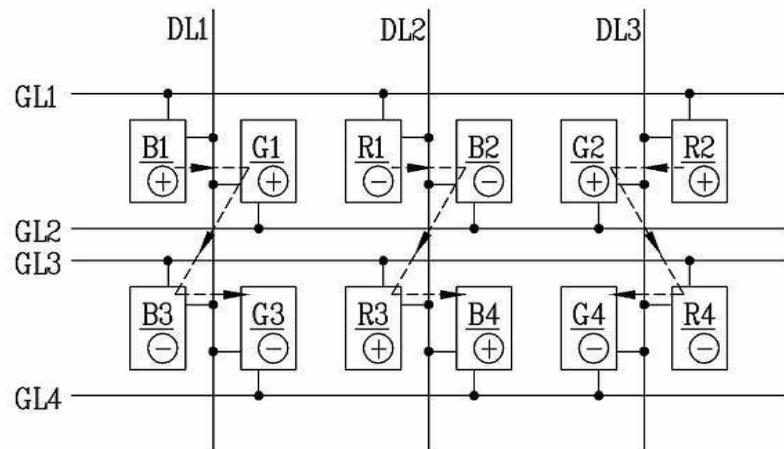
도면8



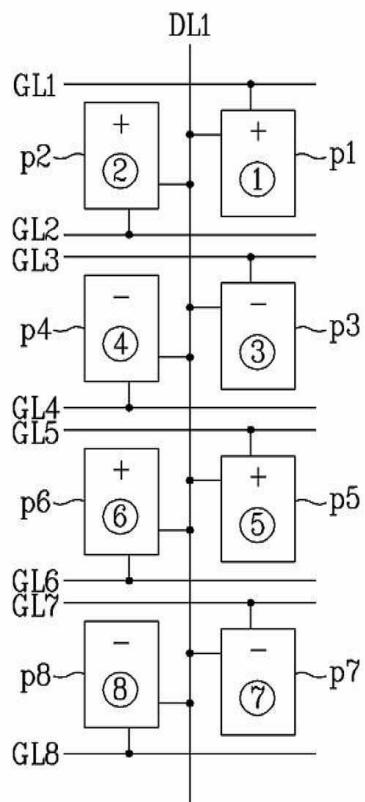
도면9



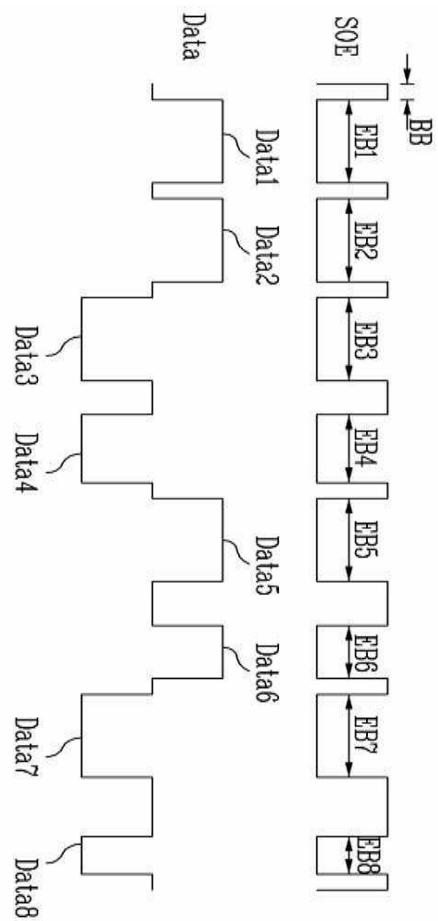
도면10



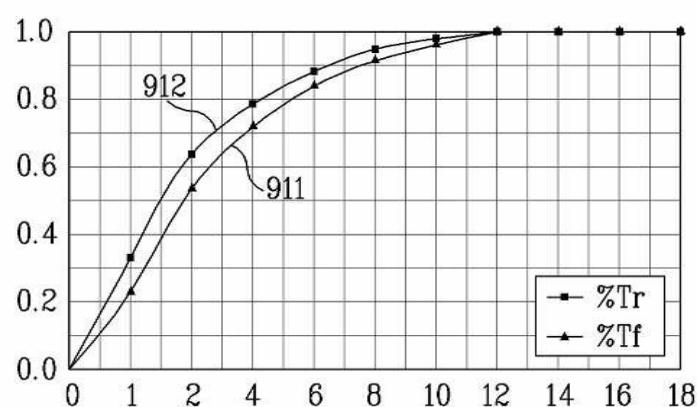
도면11



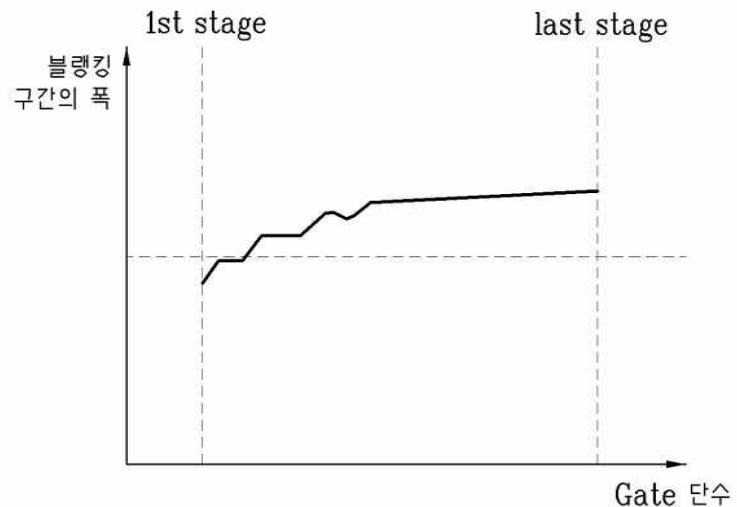
도면12



도면13



도면14



专利名称(译)	液晶显示器		
公开(公告)号	KR101429905B1	公开(公告)日	2014-08-14
申请号	KR1020070064117	申请日	2007-06-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHUN MIN DOO 전민두 MOON TAE WOONG 문태웅 CHO HYUNG NYUCK 조혁력 PARK KWON SHIK 박권식 CHO NAM WOOK 조남욱 YOON SOO YOUNG 윤수영		
发明人	전민두 문태웅 조혁력 박권식 조남욱 윤수영		
IPC分类号	G02F1/133		
CPC分类号	G09G2320/0209 G09G3/3614 G09G2300/0426 G09G3/3648 G09G2320/0233 G09G3/2003		
代理人(译)	金勇 年轻的小公园		
优先权	1020060095724 2006-09-29 KR		
其他公开文献	KR1020080029759A		
外部链接	Espacenet		

摘要(译)

公开了一种液晶显示装置，包括沿一个方向排列的第一，第二和第三数据线，用于交替地向第一，第二和第二极性中的每一个提供第一极性的数据信号和第二极性的数据信号的数据驱动器。在两个水平周期的间隔期间的第三数据线，布置成与第一至第三数据线交叉的第一和第二栅极线，用于顺序地驱动第一和第二栅极线的栅极驱动器，以及第一红色，第一绿色，第一蓝色，第二数据线红色，第二绿色和第二蓝色像素位于第一栅极线和第二栅极线之间，并且沿着第一和第二栅极线依次排列。第一红色像素单元连接到第一数据线和第二栅极线的一侧。第一绿色像素单元连接到第一数据线和第一栅极线的另一侧。第一蓝色像素单元连接到第二数据线和第一栅极线的一侧。第二红色像素单元连接到第二数据线和第二栅极线的另一侧。第二绿色像素单元连接到第三数据线和第一栅极线的一侧。第二蓝色像素单元连接到第三数据线和第二栅极线的另一侧。

