

특허청구의 범위

청구항 1

게이트선,

상기 게이트선과 교차하는 데이터선,

상기 게이트선과 상기 데이터선에 연결되어 있는 제1 및 제2 박막 트랜지스터,

상기 제1 박막 트랜지스터와 연결되어 있으며 절개부를 갖는 화소 전극,

상기 제2 박막 트랜지스터와 연결되어 있으며 상기 절개부와 중첩하는 방향 제어 전극,

상기 화소 전극과 중첩하는 제1 유지 전극, 그리고

상기 방향 제어 전극과 중첩하는 제2 유지 전극

을 포함하고,

상기 제1 유지 전극과 상기 제2 유지 전극이 서로 분리되어 있으며, 상기 제1 유지 전극이 인가 받는 전압과 상기 제2 유지 전극이 인가 받는 전압은 서로 다른 박막 트랜지스터 표시판.

청구항 2

제1항에서,

상기 제1 및 제2 유지 전극에는 위상이 반대인 제1 및 제2 유지 전압이 각각 인가되는 박막 트랜지스터 표시판.

청구항 3

제1항에서,

상기 방향 제어 전극 전압은 소정 전압에 대하여 상기 화소 전극 전압보다 큰 박막 트랜지스터 표시판.

청구항 4

복수의 게이트선,

상기 게이트선과 교차하는 복수의 데이터선,

복수 쌍의 제1 및 제2 유지 전극선, 그리고

상기 게이트선 및 상기 데이터선과 연결되어 있는 복수의 화소

를 포함하고,

상기 각 화소는

절개부가 형성되어 있는 화소 전극을 포함하는 제1 액정 축전기,

상기 절개부와 중첩하는 방향 제어 전극을 포함하는 제2 액정 축전기,

상기 제1 액정 축전기와 병렬로 연결되어 있으며 상기 제1 또는 제2 유지 전극선과 연결되어 있는 유지 축전기, 그리고

상기 제2 액정 축전기와 병렬로 연결되어 있으며 상기 제1 또는 제2 유지 전극선과 연결되어 있는 방향 제어 축전기를 포함하고,

상기 복수의 화소는 상기 유지 축전기가 상기 제1 유지 전극선에 연결되어 있고 상기 방향 제어 축전기가 제2 유지 전극선에 연결되어 있는 제1 화소와 상기 유지 축전기가 상기 제2 유지 전극선에 연결되고 상기 방향 제어 축전기가 상기 제1 유지 전극선에 연결되어 있는 제2 화소를 포함하고,

상기 제1 유지 전극선과 상기 제2 유지 전극선이 서로 분리되어 있으며, 상기 제1 유지 전극선에 인가되는 제1 유지 전극 전압과 상기 제2 유지 전극선에 인가되는 제2 유지 전극 전압은 서로 다른

액정 표시 장치.

청구항 5

제4항에서,

상기 제1 및 제2 화소는 행 방향으로 번갈아 가며 배치되는 액정 표시 장치.

청구항 6

제4항에서,

상기 제1 및 제2 화소는 열 방향으로 번갈아 가며 배치되는 액정 표시 장치.

청구항 7

제4항에서,

상기 제1 및 제2 화소는 열 방향으로 두 화소씩 번갈아 가며 배치되는 액정 표시 장치.

청구항 8

제5항 또는 제6항에서,

상기 데이터선에 인가되는 데이터 전압은 1×1점 반전되는 액정 표시 장치.

청구항 9

제8항에서,

상기 제1 및 제2 유지 전극 전압의 극성 반전 주기는 데이터 전압의 극성 반전 주기와 동일한 액정 표시 장치.

청구항 10

제5항 내지 제7항 중 어느 한 항에서,

상기 데이터선에 인가되는 데이터 전압은 2×1점 반전되는 액정 표시 장치.

청구항 11

제10항에서,

상기 제1 및 제2 유지 전극 전압의 주기는 상기 데이터 전압의 극성 반전 주기의 두 배인 액정 표시 장치.

청구항 12

제10항에서,

상기 제1 및 제2 유지 전극 전압의 주기는 상기 데이터 전압의 극성 반전 주기와 동일한 액정 표시 장치.

청구항 13

게이트선,

상기 게이트선과 교차하는 데이터선,

상기 게이트선과 상기 데이터선에 연결되어 있는 제1 및 제2 박막 트랜지스터,

상기 제1 박막 트랜지스터와 연결되어 있으며 절개부를 갖는 화소 전극,

상기 제2 박막 트랜지스터와 연결되어 있으며 상기 절개부와 중첩하는 방향 제어 전극,

상기 화소 전극과 중첩하는 제1 유지 전극,

상기 방향 제어 전극과 중첩하는 제2 유지 전극, 그리고

상기 화소 전극 및 상기 방향 제어 전극과 마주보며 연속면을 갖는 공통 전극

을 포함하고,

상기 제1 유지 전극과 상기 제2 유지 전극이 서로 분리되어 있으며, 상기 제1 유지 전극이 인가 받는 전압과 상기 제2 유지 전극이 인가 받는 전압은 서로 다른 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0031] 본 발명은 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 관한 것이다.
- [0032] 액정 표시 장치는 일반적으로 공통 전극과 색필터 등이 형성되어 있는 상부 표시판과 박막 트랜지스터와 화소 전극이 형성되어 있는 하부 표시판 및 두 표시판 사이에 들어 있는 액정층을 포함한다. 화소 전극과 공통 전극에 전위차를 주면 액정층에 전기장이 생성되고 이 전기장에 의하여 방향이 결정된다. 액정 분자들의 배열 방향에 따라 입사광의 투과율이 결정되므로 두 전극 사이의 전위차를 조절함으로써 원하는 영상을 표시할 수 있다.
- [0033] 그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.
- [0034] 수직 배향 방식 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 절개부를 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 절개부 또는 돌기는 액정 분자가 기울어지는 방향을 결정해 주므로 이들을 다양하게 배치하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

발명이 이루고자 하는 기술적 과제

- [0035] 그러나 화소 전극과 공통 전극에 모두 절개부를 형성하는 방법은, 공통 전극을 패터닝하기 위하여 별도의 마스크를 필요로 하고, 색필터의 안료가 공통 전극의 절개부를 통하여 빠져 나와 액정층을 오염시키는 것을 막기 위하여 색필터 위에 덮개막을 형성하여야 한다. 또한 돌기를 형성하는 방법 역시 돌기를 형성하기 위한 별도의 공정을 두거나 기존의 공정을 변형하여야 하므로 액정 표시 장치의 제조 방법을 복잡하게 한다. 게다가 돌기나 절개부가 있는 수직 배향 방식의 액정 표시 장치는 돌기나 절개부 주변의 액정 분자들은 강하게 제어하지만 그로부터 멀리 떨어진 액정 분자들에 대해서는 그 영향력이 약하기 때문에 표시 장치의 응답 속도가 떨어진다.
- [0036] 본 발명이 이루고자 하는 기술적 과제는 공통 전극에 절개부 또는 돌기를 형성하지 않고도 광시야각이 확보된 수직 배향 방식 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

- [0037] 이러한 과제를 해결하기 위하여 본 발명에 따른 박막 트랜지스터 표시판은 게이트선, 상기 게이트선과 교차하는 데이터선, 상기 게이트선과 상기 데이터선에 연결되어 있는 제1 및 제2 박막 트랜지스터, 상기 제1 박막 트랜지스터와 연결되어 있으며 절개부를 갖는 화소 전극, 상기 제2 박막 트랜지스터와 연결되어 있으며 상기 절개부와 중첩하는 방향 제어 전극, 상기 화소 전극과 중첩하는 제1 유지 전극, 그리고 상기 방향 제어 전극과 중첩하는 제2 유지 전극을 포함한다.
- [0038] 상기 제1 및 제2 유지 전극에는 위상이 반대인 제1 및 제2 유지 전압이 각각인가될 수 있다.
- [0039] 상기 방향 제어 전극 전압은 소정 전압에 대하여 상기 화소 전극 전압보다 클수 있다.
- [0040] 본 발명의 다른 측면에 따르면, 복수의 게이트선, 상기 게이트선과 교차하는 복수의 데이터선, 복수 쌍의 제1 및 제2 유지 전극선, 그리고 상기 게이트선 및 상기 데이터선과 연결되어 있는 복수의 화소를 포함하고, 상기 화소는 절개부가 형성되어 있는 화소 전극, 상기 절개부와 중첩되어 있는 방향 제어 전극, 주 및 부 액정 축전기, 유지 축전기 및 방향 제어 축전기를 포함하고, 상기 화소 중 제1 화소는 유지 축전기가 제1 유지 전극선에 연결되고 방향 제어 축전기가 제2 유지 축전기에 연결되며, 제2 화소는 유지 축전기가 제2 유지 전극선에 연결

되고 방향 제어 축전기가 제1 유지 축전기에 연결되어 있는 액정 표시 장치가 제공된다.

- [0041] 상기 제1 및 제2 화소는 행방향으로 번갈아 가며 배치될 수 있다.
- [0042] 상기 제1 및 제2 화소는 열방향으로 번갈아 가며 배치될 수 있다.
- [0043] 상기 제1 및 제2 화소는 열방향으로 두 화소마다 번갈아 가며 배치될 수 있다.
- [0044] 상기 데이터선에 인가되는 데이터 전압은 1x1점 반전될 수 있다.
- [0045] 상기 제1 및 제2 유지 전극 전압의 주기는 데이터 전압의 극성 반전 주기와 동일할 수 있다.
- [0046] 상기 데이터선에 인가되는 데이터 전압은 2x1점 반전될 수 있다.
- [0047] 상기 제1 및 제2 유지 전극 전압의 주기는 상기 데이터 전압의 극성 반전 주기의 두 배일 수 있다.
- [0048] 상기 제1 및 제2 유지 전극 전압의 주기는 상기 데이터 전압의 극성 반전 주기와 동일할 수 있다.
- [0049] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0050] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0051] 이제 본 발명의 실시예에 따른 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.
- [0052] 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 실시예에 따른 액정 표시 장치의 두 화소에 대한 등가 회로도이고, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0053] 도 1 내지 도 3을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300)와 이에 연결된 게이트 구동부(400), 데이터 구동부(500) 및 유지 전극 구동부(700), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.
- [0054] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(G_1-G_n , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 3에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0055] 신호선(G_1-G_n , D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n), 데이터 신호를 전달하는 복수의 데이터선(D_1-D_m) 및 유지 전극 신호를 전달하는 복수 쌍의 제1 및 제2 유지 전극선(S_a , S_b)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(D_1-D_m)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- [0056] 각 화소(PX), 예를 들면 i 번째($i=1, 2, \dots, n$) 게이트선(G_i)과 j 번째($j=1, 2, \dots, m$) 데이터선(D_j)에 연결된 화소(PX)는 신호선(G_i , D_j)에 연결된 제1 및 제2 스위칭 소자($Q1$, $Q2$), 제1 스위칭 소자($Q1$)에 연결된 주 액정 축전기(primary liquid crystal capacitor)(C_{LC1}) 및 유지 축전기(storage capacitor)(C_{ST}), 제2 스위칭 소자($Q2$)에 연결된 부 액정 축전기(C_{LC2}) 및 방향 제어 축전기(C_{DCE})를 포함한다.
- [0057] 제1 및 제2 스위칭 소자($Q1$, $Q2$)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제1 스위칭 소자($Q1$)의 제어 단자는 게이트선(G_i)과 연결되어 있고, 입력 단자는 데이터선(D_j)과 연결되어 있으며, 출력 단자는 주 액정 축전기(C_{LC1}) 및 유지 축전기(C_{ST})와 연결되어 있다. 제2 스위칭 소자($Q2$)의 제어 단자는 게이트선(G_i)과 연결되어 있고, 입력 단자는 데이터선(D_j)과 연결되어 있으며, 출력 단자는 부 액정 축전기(C_{LC2}) 및 방향 제어 축전기(C_{DCE})와 연결되어 있다.

- [0058] 주 액정 축전기(C_{LC1})는 하부 표시판(100)의 화소 전극(191)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하고, 부 액정 축전기(C_{LC2})는 방향 제어 전극(176)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 한다. 전극(191, 176, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191)은 제1 스위칭 소자(Q1)와 연결되며 방향 제어 전극(176)은 제2 스위칭 소자(Q2)와 연결된다. 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(V_{com})을 인가받는다.
- [0059] 유지 축전기(C_{ST})는 하부 표시판(100)에 구비된 제1 또는 제2 유지 전극선(Sa, Sb)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며, 방향 제어 축전기(C_{DCE})는 제2 또는 제1 유지 전극선(Sb, Sa)과 방향 제어 전극(176)이 절연체를 사이에 두고 중첩되어 이루어진다. 유지 축전기(C_{ST})와 방향 제어 축전기(C_{DCE})는 서로 반대쪽 유지 전극선(Sa, Sb)과 연결된다. 예를 들어 유지 축전기(C_{ST})가 제1 유지 전극선(Sa)에 연결되면 방향 제어 축전기(C_{DCE})는 제2 유지 전극선(Sb)에 연결되며, 반대로 유지 축전기(C_{ST})가 제2 유지 전극선(Sb)에 연결되면 방향 제어 축전기(C_{DCE})는 제1 유지 전극선(Sa)에 연결된다. 제1 및 제2 유지 전극선(Sa, Sb)에는 유지 전극 신호(V_{sta} , V_{stb})가 인가된다.
- [0060] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 3은 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 3과는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 형성할 수도 있다.
- [0061] 인접한 화소(PX)는 제1 및 제2 유지 전극선(Sa, Sb)과의 연결 관계에서 서로 반대이다. 즉, 어떤 화소(PX)의 유지 축전기(C_{ST})[방향 제어 축전기(C_{DCE})]가 제1 유지 전극선(Sa)과 연결되어 있으면, 그 상하 좌우 화소(PX)의 유지 축전기(C_{ST})[방향 제어 축전기(C_{DCE})]는 제2 유지 전극선(Sb)과 연결되어 있다.
- [0062] 그러면 이러한 액정 표시판 조립체(300)에 대하여 도 4 내지 도 6을 참고로 하여 상세하게 설명한다.
- [0063] 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치 배치도이고, 도 5 및 도 6은 각각 도 4에 도시한 액정 표시 장치를 V-V 선 및 VI-VI 선을 따라 잘라 도시한 단면도이다.
- [0064] 도 4 내지 도 6을 참고하면, 본 발명의 한 실시예에 따른 액정 표시판 조립체는 박막 트랜지스터 표시판(100), 공통 전극 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.
- [0065] 먼저 박막 트랜지스터 표시판(100)에 대하여 상세하게 설명한다.
- [0066] 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수 쌍의 제1 및 제2 유지 전극선(storage electrode line)(131a, 131b)이 형성되어 있다.
- [0067] 게이트선(121)은 게이트 신호를 전달하며 주로 가로방향으로 뻗어 있다. 각 게이트선(121)은 위 아래로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 게이트 구동부(400)와의 접촉을 위하여 면적이 넓은 끝 부분(129)을 포함한다.
- [0068] 제1 및 제2 유지 전극선(131a, 131b)은 소정의 전압을 인가 받으며 게이트선(121)과 거의 나란하게 뻗는다. 제1 및 제2 유지 전극선(131a, 131b)은 인접한 게이트선(121)을 사이에 두고 서로 반대쪽에 위치한다. 제1 및 제2 유지 전극선(131a, 131b)은 아래위로 확장된 제1 및 제2 유지 전극(137a, 137b)을 포함한다. 그러나 유지 전극선(131a, 131b)의 모양 및 배치는 여러 가지로 변형될 수 있다.
- [0069] 게이트선(121) 및 유지 전극선(131a, 131b)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴

계열 금속, 크롬, 티타늄, 탄탈륨 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 (합금) 상부막 및 알루미늄 (합금) 하부막과 몰리브덴 (합금) 상부막을 들 수 있다. 그러나 게이트선(121) 및 유지 전극선(131)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

- [0070] 게이트선(121) 및 유지 전극선(131a, 131b)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80° 인 것이 바람직하다.
- [0071] 게이트선(121) 및 유지 전극선(131a, 131b) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0072] 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(projection)(154)를 포함한다.
- [0073] 반도체(151) 위에는 복수의 선형 저항성 접촉 부재(161) 및 복수 쌍의 섬형 저항성 접촉 부재(ohmic contact)(165a, 165b)가 형성되어 있다. 저항성 접촉 부재(161, 165a, 165b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 nt 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 선형 저항성 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 한 쌍의 섬형 저항성 접촉 부재(165a, 165b)는 돌출부(163)의 양쪽, 반도체(151)의 돌출부(154) 위에 배치되어 있다.
- [0074] 반도체(151, 154)와 저항성 접촉 부재(161, 165a, 165b)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.
- [0075] 저항성 접촉 부재(161, 165a, 165b) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171) 및 복수의 제1 및 제2 드레인 전극(drain electrode)(175a, 175b)이 형성되어 있다.
- [0076] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 데이터 구동부(400)와의 접촉을 위하여 면적이 넓은 끝 부분(179)을 포함한다.
- [0077] 제1 및 제2 드레인 전극(175a, 175b)은 서로 분리되어 있고 데이터선(171)과도 분리되어 있으며, 소스 전극(173)을 중심으로 반대쪽에 위치한다.
- [0078] 제1 드레인 전극(175a)은 반도체(151)의 돌출부(154) 위에 위치한 한 쪽 끝 부분과 그 반대쪽에 위치한 넓은 끝 부분(177a)을 포함한다.
- [0079] 제2 드레인 전극(175b)은 반도체(151)의 돌출부(154) 위에 위치한 한 쪽 끝 부분과 이에 연결된 방향 제어 전극(176)을 포함하며, 방향 제어 전극(176)은 제2/제1 유지 전극(137b/137a) 위에 위치한 확장부(177b) 및 확장부(177b)로부터 뻗어나온 굴곡부(178)를 포함한다. 굴곡부(178)는 확장부(177b)에서 위상/우하 방향으로 비스듬하게 뻗어나와 게이트선(121)과 만나고, 만나는 지점에서 방향을 좌상/좌하 방향으로 돌려 제1/제2 유지 전극(137a) 부근까지 뻗는다. 굴곡부(178)는 게이트선(121)과 약 45°의 각을 이룬다.
- [0080] 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 제1 드레인 전극(175a)은 반도체(151)의 돌출부(154)와 함께 하나의 제1 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 제1 드레인 전극(175a) 사이의 돌출부(154)에 형성된다.
- [0081] 또한 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 제2 드레인 전극(175b)은 반도체(151)의 돌출부(154)와 함께 하나의 제2 박막 트랜지스터를 이루며, 박막 트랜지스터의 채널은 소스 전극(173)과 제2 드레인 전극(175b) 사이의 돌출부(154)에 형성된다.
- [0082] 방향 제어 전극(176)과 공통 전극 표시판(200)의 공통 전극(270)과 함께 부 액정 축전기(C_{LC2})를 이루며, 방향 제어 전극(176)의 넓은 한 쪽 끝 부분(177b)과 제2 유지 전극선(131b)의 확장부(137b)는 방향 제어 축전기(C_{DC})를 이룬다.
- [0083] 데이터선(171) 및 드레인 전극(175)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루

미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171) 및 드레인 전극(175)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

- [0084] 데이터선(171) 및 드레인 전극(175)은 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- [0085] 저항성 접촉 부재(161, 165a, 165b)는 그 아래의 반도체(151, 154)와 그 위의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(151, 154)에는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)으로 가리지 않고 노출된 부분이 있다.
- [0086] 데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소와 산화규소를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(151) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.
- [0087] 보호막(180)에는 데이터선(171)의 끝 부분(179)과 제1 드레인 전극(175a)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.
- [0088] 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다.
- [0089] 화소 전극(191)은 접촉 구멍(185)을 통하여 제1 드레인 전극(175a)과 물리적·전기적으로 연결되어 있으며, 제1 드레인 전극(175a)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 주 액정 축전기(C_{LC1})를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.
- [0090] 화소 전극(191)은 제1/제2 유지 전극(137a/137b)을 비롯한 제1/제2 유지 전극선(131a/131b)과 액정 축전기의 전압 유지 능력을 강화하는 유지 축전기(C_{ST})를 이룬다.
- [0091] 각 화소 전극(191)은 오른쪽 모퉁이가 모따기되어 있는(chamfered) 모양이다. 화소 전극(191)의 모뎀 빗변은 게이트선(121)에 대하여 약 45°의 각도를 이룬다.
- [0092] 화소 전극(191)에는 제1 및 제2 절개부(91, 92)가 형성되어 있다. 제1 절개부(91)는 게이트선(121)을 따라 짧게 뺏으며 왼쪽 변 쪽에 입구를 가지고 있다. 제1 절개부(91)의 입구는 방향 제어 전극(176)의 굴곡부(178)과 평행한 한 쌍의 빗변을 가지고 있다. 제2 절개부(92)는 방향 제어 전극(176)의 굴곡부(178)를 따라 뺏으며 방향 제어 전극(176)의 굴곡부(178)를 완전히 노출한다.
- [0093] 제1 및 제2 절개부(91, 92)는 화소 전극(191)을 이등분하는 위치에 있는 게이트선(121)에 대하여 거의 반전 대칭(inversion symmetry)을 이룬다.
- [0094] 따라서, 화소 전극(191)의 하반부는 제2 절개부(92)에 의하여 두 개의 영역(partition)으로 나누어지고, 상반부 또한 제2 절개부(92)에 의하여 두 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소 전극(191)의 크기, 화소 전극(191)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다. 단, 절개부가 다수 있는 경우에는 방향 제어 전극(176)과 중첩하는 절개부와 그렇지 않은 절개부가 교대로 배치되는 것이 바람직하다.
- [0095] 접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- [0096] 다음으로 색필터 표시판(200)에 대하여 설명한다.

- [0097] 기관(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 화소 전극(191)과 마주하는 복수의 개구 영역을 정의하는 한편, 화소 전극(191) 사이의 빛샘을 막아 준다.
- [0098] 기관(210) 위에는 또한 복수의 색필터(color filter)(230)가 형성되어 있으며, 차광 부재(220)로 둘러싸인 개구 영역 내에 거의 다 들어가도록 배치되어 있다. 색필터(230)는 화소 전극(190)을 따라 세로 방향으로 길게 뻗어 띠(stripe)를 이룰 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- [0099] 색필터(230) 및 차광 부재(220) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)에 절개부가 필요 없으므로, 공통 전극(270)은 연속면을 갖는다. 또한 공통 전극(270)에는 돌기도 필요없다. 공통 전극(270)은 ITO나 IZO 등 투명한 도전 도전체로 만들어지는 것이 바람직하다.
- [0100] 표시판(100, 200)의 안쪽 면 위에는 액정층(3)을 배향하기 위한 배향막(alignment layer)(도시하지 않음)이 도포되어 있으며, 표시판(100, 200)의 바깥쪽 면에는 하나 이상의 편광자(polarizer)(도시하지 않음)가 구비되어 있다.
- [0101] 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 두 벌의 계조 전압 집합(또는 기준 계조 전압 집합)을 생성한다. 두 벌 중 한 벌은 공통 전압(Vcom)에 대하여 양의 값을 가지고 다른 한 벌은 음의 값을 가진다.
- [0102] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1 - G_n)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G_1 - G_n)에 인가한다.
- [0103] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1 - D_m)에 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 신호로서 데이터선(D_1 - D_m)에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.
- [0104] 유지 전극 구동부(700)는 제1 및 제2 유지 전극선(S_a , S_b)와 연결되어 있으며, 위상이 반대인 한 쌍의 유지 전극 신호(V_{sta} , V_{stb})를 각각 제1 및 제2 유지 전극선(S_a , S_b)에 인가한다.
- [0105] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.
- [0106] 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선(G_1 - G_n , D_1 - D_m , S_1 , S_2) 및 박막 트랜지스터 스위칭 소자(Q1, Q2) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- [0107] 그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.
- [0108] 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이 있다.
- [0109] 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1), 데이터 제어 신호(CONT2) 및 유지 전극 제어 신호(CONT3) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보내며, 유지 전극 제어 신호(CONT3)를 유지 전극 구동부(700)로 내보낸다.
- [0110] 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속

시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

- [0111] 데이터 제어 신호(CONT2)는 한 행의 화소(PX)에 대한 영상 데이터의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D₁-D_m)에 데이터 신호를 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 신호의 전압 극성(이하 "공통 전압에 대한 데이터 신호의 전압 극성"을 줄여 데이터 신호의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.
- [0112] 유지 전극 구동부(700)는 신호 제어부(600)로부터의 유지 전극 제어 신호(CONT3)에 따라 제1 및 제2유지 전극 신호(Vsta, Vstb)를 제1 및 제2 유지 전극선(Sa, Sb)에 각각 인가한다. 제1 및 제2 유지 전극 신호(Vsta, Vstb)는 공통 전압(Vcom)에 대하여 주기적으로 반전하며, 서로 위상이 반대이다.
- [0113] 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 신호로 변환한 다음, 이를 해당 데이터선(D₁-D_m)에 인가한다.
- [0114] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(G₁-G_n)에 인가하여 이 게이트선(G₁-G_n)에 연결된 제1 및 제2 스위칭 소자(Q1, Q2)를 턴온시킨다. 그러면, 데이터선(D₁-D_m)에 인가된 데이터 신호가 턴 온된 제1 및 제2 스위칭 소자(Q1, Q2)를 통하여 해당 화소(PX)에 인가된다.
- [0115] 화소(PX)에 인가된 데이터 신호의 전압과 공통 전압(Vcom)의 차이는 주 액정 축전기(C_{LC1})의 충전 전압, 즉 주 화소 전극 전압으로서 나타난다. 또한, 방향 제어 전극(176)에 인가된 데이터 신호의 전압과 공통 전압(Vcom)의 차이는 부 액정 축전기(C_{LC2})의 충전 전압, 즉 부 화소 전극 전압으로 나타난다.
- [0116] 스위칭 소자(Q1, Q2)가 턴 오프되면, 화소 전극(191) 및 방향 제어 전극(176)이 고립(floating) 상태가 된다. 그런데, 화소 전극(191) 및 방향 제어 전극(176)이 제1 및 제2 유지 전극선(131a, 131b)과 축전기(C_{ST}, C_{DCE})를 이루고 있으므로, 제1 및 제2 유지 전극선(131a, 131b)의 전압 변화에 따라 화소 전극(191) 및 방향 제어 전극(176)의 전압도 변화하며, 두 전극(191, 176)의 전압이 달라진다. 제1 및 제2 유지 전극 신호(Vsta, Vstb)의 극성을 적절하게 조절하면 공통 전압(Vcom)에 대한 방향 제어 전극(176)의 평균 전압이 공통 전압(Vcom)에 대한 화소 전극(191)의 평균 전압보다 높게 할 수 있다.
- [0117] 공통 전극(270)과 화소 전극(191) 및 방향 제어 전극(178) 사이에 전압차가 생기면 표시판(100, 200)의 표면에 거의 수직인 주 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 주 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 앞으로는 화소 전극(191)과 공통 전극(271)을 통틀어 전기장 생성 전극이라 한다.
- [0118] 화소 전극(191)의 절개부(91, 92)와 변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 주 전기장의 수평 성분은 절개부(91, 92)의 변과 화소 전극(191)의 변에 거의 수직이며, 화소 전극(191) 전압의 극성에 따라 화소 전극(191) 내부 또는 외부를 향한다. 예를 들어, 화소 전극(191) 전압이 공통 전압(Vcom)보다 크면 수평 성분은 화소 전극(191)의 외부를 향한다.
- [0119] 한편, 방향 제어 전극(178)과 화소 전극(191) 사이에도 전압차가 있으므로 이에 따른 부 전기장이 생성되며 부 전기장은 주 전기장의 수평 성분과 실질적으로 나란한 수평 성분을 가진다. 앞서 설명한 것처럼 [공통 전압(Vcom)에 대한] 방향 제어 전극(178)의 전압이 화소 전극(191)의 전압보다 높으므로 부 전기장의 수평 성분은 주 전기장의 수평 성분과 반대 방향이며 그 세기 또한 주 전기장의 수평 성분보다 강하다. 그러므로 방향 제어 전극(178)이 있는 절개부(178)에서의 전기장의 순 수평 성분은 그에 인접한 화소 전극(191)의 변에서의 수평 성분과 동일한 방향이 된다.
- [0120] 앞서 설명한 것처럼, 제2 절개부(92)는 화소 전극(191)을 복수의 영역으로 나누며, 각 영역은 서로 평행한 두 개의 주 변(major edge)을 가진다. 각 영역 위의 액정 분자들은 대부분 주 변에 수직이면서 앞서 설명한 바와 같은 방향의 전기장 수평 성분에 의한 힘을 받으므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- [0121] 액정 분자들은 주 및 부 화소 전극 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛

의 편광이 변화한다. 이러한 편광의 변화는 표시판 조립체(300)에 부착된 편광자에 의하여 빛의 투과율 변화로 나타난다.

[0122] 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 게이트선(G_1-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하여 모든 화소(PX)에 데이터 신호를 인가하여 한 프레임(frame)의 영상을 표시한다.

[0123] 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 신호의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 바뀌거나(보기: 행 반전, 점 반전), 한 화소행에 인가되는 데이터 신호의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).

[0124] 그러면 도 7a 내지 도 8b를 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 1×1 점 반전 구동에 대하여 더욱 자세하게 설명한다.

[0125] 도 7a는 본 발명의 한 실시예에 따른 액정 표시 장치의 1×1 점 반전 구동시 i 번째 행 화소 전극 및 방향 제어 전극의 극성을 도시한 도면이고, 도 7b는 i 번째 게이트선에 인가되는 게이트 전압, j 번째 데이터선에 인가되는 데이터 전압, i 번째 행, j 번째 열 화소 전극 및 방향 제어 전극의 전압의 파형도이며, 도 7c는 i 번째 게이트선에 인가되는 게이트 전압, $(j+1)$ 번째 데이터선에 인가되는 데이터 전압, i 번째 행, $(j+1)$ 번째 열 화소 전극 및 방향 제어 전극의 전압의 파형도이다. 또한 도 8a는 $(i+1)$ 번째 행 화소 전극 및 방향 제어 전극의 극성을 도시한 도면이고, 도 8b는 $(i+1)$ 번째 게이트선에 인가되는 게이트 전압, j 번째 데이터선에 인가되는 데이터 전압, $(i+1)$ 번째 행, j 번째 열 화소 전극 및 방향 제어 전극의 전압의 파형도이다.

[0126] 도 7a 및 도 8a를 참조하면, i 번째 행, j 번째 열의 화소의 방향 제어 전극(176)은 제2 유지 전극선(131b)에 연결되어 있으며, 이와 행 방향으로 이웃하는 i 번째 행, $(j+1)$ 번째 열 화소에 구비된 방향 제어 전극(176)은 제1 유지 전극선(131a)에 연결되어 있다. 도 7a 및 도 8a의 액정 표시 장치에서는 이러한 두 가지 화소가 행 방향 및 열 방향으로 번갈아 가며 배치되어 있다. 이러한 두 화소의 방향 제어 전극(176)은 180° 회전 대칭 또는 반전 대칭을 이룬다.

[0127] 도 7b, 도 7c 및 도 8b를 참조하면, 데이터 전압($V_{d_j}, V_{d_{j+1}}$)과 제1 및 제2 유지 전극 신호(V_{sta}, V_{stb})는 1H의 주기로 극성 반전한다. 제1 유지 전극 신호(V_{sta})의 극성은 j 번째 데이터선(D_j)의 데이터 전압(V_{d_j}) 극성과는 동일하고 $(j+1)$ 번째 데이터선(D_{j+1})의 데이터 전압($V_{d_{j+1}}$) 극성과는 반대이며, 제2 유지 전극 신호(V_{stb})의 극성은 j 번째 데이터선(D_j)의 데이터 전압(V_{d_j}) 극성과는 반대이고 $(j+1)$ 번째 데이터선(D_{j+1})의 데이터 전압($V_{d_{j+1}}$) 극성과는 동일하다.

[0128] 도 7b를 참고하면, i 번째 게이트선(G_i)에 인가되는 게이트 신호(V_{g_i})가 게이트 온 전압(V_{on})인 동안 j 번째 데이터선(D_j)에 인가되는 데이터 전압(V_{d_j})의 극성은 정극성(+)이고, i 번째 행, j 번째 열 화소의 화소 전극 전압($V_{p_{ij}}$)과 방향 제어 전극 전압($V_{dce_{ij}}$)은 부극성(-)에서 정극성(+)으로 동일한 전압(V_{data})으로 충전되며 그 동안 제1 유지 전극 신호(V_{sta})는 정극성(+), 제2 유지 전극 신호(V_{stb})는 부극성(-)이다. 게이트 신호(V_{g_i})가 게이트 오프 전압(V_{off})이 되면 화소 전극 전압($V_{p_{ij}}$) 및 방향 제어 전극 전압($V_{dce_{ij}}$)은 킥백 전압(V_{kb})만큼 떨어졌다가, 제1 및 제2 유지 전극 전압(V_{sta}, V_{stb})의 변화에 따라 각각 주기적으로 변화한다. 이때 화소 전극 전압($V_{p_{ij}}$)은 제1 유지 전극 신호(V_{sta})의 하강에 따라 ΔV_{pix} 만큼 떨어졌다가 다시 원래 전압으로 돌아오는 주기적인 값을 가지고, 방향 제어 전극 전압(V_{dce})은 ΔV_{dce} 만큼 올라갔다가 원래 전압으로 돌아오는 주기적인 값을 가진다.

[0129] 여기서, 화소 전극 전압($V_{p_{ij}}$)의 변화량(ΔV_{pix})은 다음 수학적 식 1과 같다.

수학적 식 1

[0130]
$$\Delta V_{pix} = \Delta V_{st} \times C_{ST} / (C_{ST} + C_{LC1})$$

[0131] 여기서 ΔV_{st} 는 유지 전극선(137a)의 전압 변화량을 나타내며, 각 유지 축전기($C_{LC1}, C_{LC2}, C_{ST}, C_{DCE}$)와 그 정전 용

량은 동일한 도면 부호를 사용한다.

[0132] 만일 C_{ST} 과 C_{LC1} 이 같다면 수학적 식 1은 다음 수학적 식 2와 같이 정리될 수 있다.

수학적 식 2

[0133] $\Delta V_{pix} = 0.5 \Delta V_{st}$

[0134] 화소 전극 전압($V_{p_{ij}}$)은 그 평균값으로 인지되므로, 다음 수학적 식 3과 같이 나타낼 수 있다.

수학적 식 3

[0135] $V_{p_{ij}} = \bar{V}_{p_{ij}} = V_{d_j} - 0.5\Delta V_{pix} - V_{kb} = V_{d_j} - 0.25\Delta V_{st} - V_{kb}$

[0136] 한편, 방향 제어 전극 전압($V_{dce_{ij}}$)의 변화량(ΔV_{dce})은 다음 수학적 식 4와 같다.

수학적 식 4

[0137] $\Delta V_{dce} = \Delta V_{st} \times C_{DCE} / (C_{DCE} + C_{LC2})$

[0138] 만일 $C_{DCE} \gg C_{LC2}$ 라고 가정하면 방향 제어 전극 전압($V_{dce_{ij}}$)의 변화량(ΔV_{dce})은 제2 유지 전극 전압(V_{stb})의 변화량(ΔV_{st})과 비슷하므로, 방향 제어 전극 전압($V_{dce_{ij}}$)은 다음 수학적 식 5와 같이 나타낼 수 있다.

수학적 식 5

[0139] $V_{dce_{ij}} = \bar{V}_{dce_{ij}} = V_{d_j} + 0.5\Delta V_{st} - V_{kb}$

[0140] 수학적 식 3 및 수학적 식 5를 참조하면 i번째 행, j번째 열 화소의 방향 제어 전극 전압($V_{dce_{ij}}$)은 항상 화소 전극 전압($V_{p_{ij}}$)보다 $0.75\Delta V_{st}$ 만큼 높으며, 화소 전극(191)의 전압($V_{p_{ij}}$)이 어떻게 변화하더라도 공통 전압(V_{com})에 대한 방향 제어 전극 전압($V_{dce_{ij}}$)은 공통 전압(V_{com})에 대한 화소 전극 전압($V_{p_{ij}}$)보다 높은 상태를 유지하게 된다.

[0141] 도 7c를 참고하면, i번째 게이트선(G_i)에 인가되는 게이트 신호(V_{g_i})가 게이트 온 전압(V_{on})인 동안 (j+1)번째 데이터선(D_{j+1}) 데이터 전압($V_{d_{j+1}}$)의 극성은 부극성(-)이고, i번째 행, (j+1)번째 화소의 화소 전극 전압($V_{p_{i,j+1}}$)과 방향 제어 전극 전압($V_{dce_{i,j+1}}$)은 정극성(+)에서 부극성(-)으로 동일한 전압($V_{d_{j+1}}$)으로 충전되며 그 동안 제1 유지 전극 신호(V_{sta})는 정극성(+), 제2 유지 전극 신호(V_{stb})는 부극성(-)이다. 게이트 신호(V_{g_i})가 게이트 오프 전압(V_{off})이 되면 화소 전극 전압($V_{p_{i,j+1}}$) 및 방향 제어 전극 전압($V_{dce_{i,j+1}}$)은 킥백 전압(V_{kb})만큼 떨어졌다가, 제2 및 제1 유지 전극 전압(V_{stb} , V_{sta})의 변화에 따라 각각 주기적으로 변화한다. 이때 방향 제어 전극 전압($V_{dce_{i,j+1}}$)은 제1 유지 전극 신호(V_{sta})의 하강에 따라 ΔV_{dce} 만큼 떨어졌다가 다시 원래 전압으로 돌아오는 주기적인 값을 가지고 화소 전극 전압($V_{p_{i,j+1}}$)은 ΔV_{pix} 만큼 올라갔다가 원래 전압으로 돌아오는 주기적인 값을 가진다.

[0142] 이때 화소 전극 전압($V_{p_{i,j+1}}$)과 방향 제어 전극 전압($V_{dce_{i,j+1}}$)은 각각 하기 수학적 식 6 및 7과 같이 나타낼 수 있다.

수학적 식 6

[0143] $V_{p_{i,j+1}} = \bar{V}_{p_{i,j+1}} = V_{d_{j+1}} + 0.5\Delta V_{pix} - V_{kb} = V_{d_{j+1}} + 0.25\Delta V_{st} - V_{kb}$

수학식 7

$$V_{dce_{i,j+1}} = \overline{V_{dce_{i,j+1}}} = V_{d_{j+1}} - 0.5\Delta V_{st} - V_{kb}$$

- [0144]
- [0145] 수학식 6 및 7을 참조하면 i번째 행, (j+1)번째 열 화소의 방향 제어 전극 전압($V_{dce_{i,j+1}}$)은 항상 화소 전극 전압($V_{p_{i,j+1}}$)보다 $0.75\Delta V_{st}$ 만큼 낮으며, 화소 전극(191)의 전압($V_{dce_{i,j+1}}$)이 어떻게 변화하더라도 공통 전압(V_{com})에 대한 방향 제어 전극 전압($V_{dce_{i,j+1}}$)은 공통 전압(V_{com})에 대한 화소 전극 전압($V_{p_{i,j+1}}$)보다 높은 상태를 유지하게 된다.
- [0146] 도 8b를 참고하면, (i+1)번째 게이트선(G_{i+1})에 인가되는 게이트 신호($V_{g_{i+1}}$)가 게이트 온 전압(V_{on})인 동안 j번째 데이터선(D_j)에 인가되는 데이터 전압(V_{d_j})의 극성은 부극성(-)이고, (i+1)번째 행, j번째 열 화소의 화소 전극 전압($V_{p_{i+1,j}}$)과 방향 제어 전극 전압($V_{dce_{i+1,j}}$)은 정극성(+)에서 부극성(-)으로 동일한 전압(V_{d_j})이 충전되며 그 동안 제1 유지 전극 신호(V_{sta})는 부극성(-), 제2 유지 전극 신호(V_{stb})는 정극성(+)이다. 게이트 신호($V_{g_{i+1}}$)가 게이트 오프 전압(V_{off})이 되면 화소 전극 전압($V_{p_{i+1,j}}$) 및 방향 제어 전극 전압($V_{dce_{i+1,j}}$)은 킥백 전압(V_{kb})만큼 떨어졌다가, 제1 및 제2 유지 전극 전압(V_{sta} , V_{stb})의 변화에 따라 각각 주기적으로 변화한다. 이때 화소 전극 전압($V_{p_{i+1,j}}$)은 제1 유지 전극 신호(V_{sta})의 상승에 따라 ΔV_{pix} 만큼 올라갔다 다시 원래 전압으로 돌아오는 주기적인 값을 가지고 방향 제어 전극 전압($V_{dce_{i+1,j}}$)은 ΔV_{dce} 만큼 떨어졌다가 원래 전압으로 돌아오는 주기적인 값을 가진다.
- [0147] 이때에도 화소 전극 전압($V_{p_{i+1,j}}$)과 방향 제어 전극 전압($V_{dce_{i+1,j}}$)은 각각 수학식 6 및 7과 같이 나타낼 수 있다. 따라서 (i+1)번째 행, j번째 열 화소의 방향 제어 전극 전압($V_{dce_{i+1,j}}$)은 항상 화소 전극 전압($V_{p_{i+1,j}}$)보다 $0.75\Delta V_{st}$ 만큼 낮으며, 화소 전극(191)의 전압($V_{p_{i+1,j}}$)이 어떻게 변화하더라도 공통 전압(V_{com})에 대한 방향 제어 전극 전압($V_{dce_{i+1,j}}$)은 공통 전압(V_{com})에 대한 화소 전극 전압($V_{p_{i+1,j}}$)보다 높은 상태를 유지하게 된다.
- [0148] 이와 같이, 공통 전압에 대한 방향 제어 전극 전압의 값을 공통 전압에 대한 화소 전극 전압의 값보다 항상 높게 유지하면서 1×1점 반전 구동을 할 수 있다.
- [0149] 이제 도 9a 내지 도 10c를 참조하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 2×1점 반전 구동에 대하여 설명한다.
- [0150] 도 9a는 본 발명의 한 실시예에 따른 액정 표시 장치의 2×1 점 반점 구동시 i번째 행 및 (i+1)번째 행의 화소 전극 및 방향 제어 전극의 극성을 도시한 도면이고, 도 9b는 i번째 게이트선에 인가되는 게이트 전압, j번째 데이터선에 인가되는 데이터 전압, i번째 행, j번째 열 화소 전극 및 방향 제어 전극의 전압의 파형도이며, 도 9c는 (i+1)번째 게이트선에 인가되는 게이트 전압, j번째 데이터선에 인가되는 데이터 전압, (i+1)번째 행, j번째 열 화소 전극 및 방향 제어 전극의 전압의 파형도이다. 또한, 도 10a는 (i+2)번째 행 및 (i+3)번째 행의 화소 전극 및 방향 제어 전극의 극성을 도시한 도면이고, 도 10b는 (i+2)번째 게이트선에 인가되는 게이트 전압, j번째 데이터선에 인가되는 데이터 전압, (i+2)번째 행, j번째 열 화소 전극 및 방향 제어 전극의 전압의 파형도이며, 도 10c는 (i+3)번째 게이트선에 인가되는 게이트 전압, j번째 데이터선에 인가되는 데이터 전압, (i+3)번째 행, j번째 열 화소 전극 및 방향 제어 전극의 전압의 파형도이다.
- [0151] 도 9a 및 도 10a에 도시한 화소의 구조는 도 7a 및 도 8a와 동일하다.
- [0152] 도 9b, 도 9c, 도 10b 및 도 10c를 참조하면, 데이터 전압(V_{d_j})과 제1 및 제2 유지 전극 신호(V_{sta} , V_{stb})는 2H의 주기로 극성 반전한다. 제1 유지 전극 신호(V_{sta})의 극성은 j번째 데이터선(D_j)의 데이터 전압(V_j)의 극성과 동일하며, 제2 유지 전극 신호(V_{stb})의 극성은 j번째 데이터선(D_j)의 데이터 전압(V_j)의 극성과 반대이다.
- [0153] 도 9b 및 도 9c를 참고하면, i번째 및 (i+1)번째 게이트선(G_i , G_{i+1})에 인가되는 게이트 신호(V_{g_i} , $V_{g_{i+1}}$)가 게이트 온 전압(V_{on})인 동안 j번째 데이터선(D_j)에 인가되는 데이터 전압(V_{d_j})의 극성은 정극성(+)이다. i번째 행, j번째 열 화소의 화소 전극 전압($V_{p_{ij}}$)과 방향 제어 전극 전압($V_{dce_{ij}}$)은 부극성(-)에서 정극성(+)으로 동일한 전압(V_{d_j})으로 충전되며, (i+1)번째 행, j번째 열 화소의 화소 전극 전압($V_{p_{i+1,j}}$)과 방향 제어 전극 전압

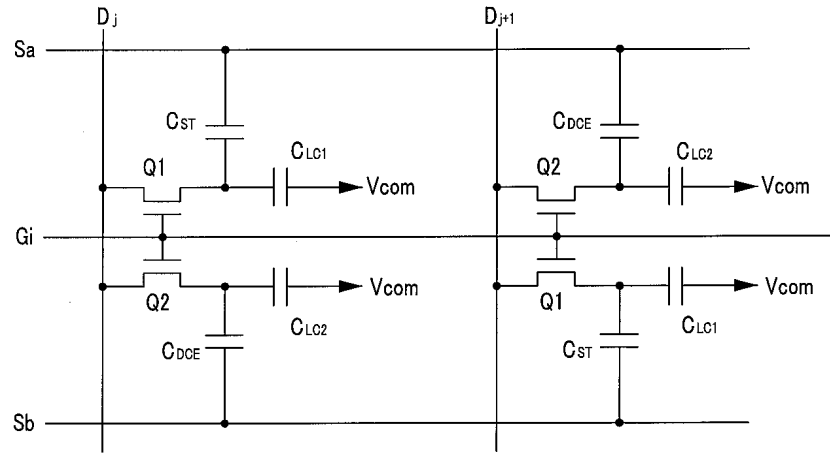
($V_{dce_{i+1,j}}$) 또한 부극성(-)에서 정극성(+)으로 동일한 전압(V_{d_j})으로 충전된다. 그리고 그 동안 제1 유지 전극 신호(V_{sta})는 정극성(+), 제2 유지 전극 신호(V_{stb})는 부극성(-)이다.

- [0154] 따라서 방향 제어 전극 전압($V_{dce_{ij}}$, $V_{dce_{i+1,j}}$)은 화소 전극 전압($V_{p_{ij}}$, $V_{p_{i+1,j}}$)보다 $0.75\Delta V_{st}$ 만큼 크다.
- [0155] 도 10b 및 도 10c를 참고하면, i 번째 및 $(i+1)$ 번째 게이트선(G_i , G_{i+1})에 인가되는 게이트 신호($V_{g_{i+2}}$, $V_{g_{i+3}}$)가 게이트 온 전압(V_{on})인 동안 j 번째 데이터선(D_j)에 인가되는 데이터 전압(V_{data})의 극성은 부극성(+)이다. $(i+2)$ 번째 행, j 번째 열 화소의 화소 전극 전압($V_{p_{i+2,j}}$)과 방향 제어 전극 전압($V_{dce_{i+2,j}}$)은 정극성(+)에서 부극성(-)으로 동일한 전압(V_{data})으로 충전되며, $(i+3)$ 번째 행, j 번째 열 화소의 화소 전극 전압($V_{p_{i+3,j}}$)과 방향 제어 전극 전압($V_{dce_{i+3,j}}$) 또한 정극성(+)에서 부극성(-)으로 동일한 전압(V_{d_j})으로 충전된다. 그리고 그 동안 제1 유지 전극 신호(V_{sta})는 부극성(-), 제2 유지 전극 신호(V_{stb})는 정극성(+)이다.
- [0156] 따라서 방향 제어 전극 전압($V_{dce_{i+2,j}}$, $V_{dce_{i+3,j}}$)은 화소 전극 전압($V_{p_{i+2,j}}$, $V_{p_{i+3,j}}$)보다 $0.75\Delta V_{st}$ 만큼 작다.
- [0157] 이와 같이 제1 및 제2 유지 전극의 전압(V_{sta} , V_{stb})을 데이터 전압(V_{data})과 같이 2H단위로 인가하면 화소 전극(191)의 전압($V_{p_{kl}}$)($k=1\sim n$, $l=1\sim m$)이 어떻게 변화하더라도 공통 전압(V_{com})에 대한 방향 제어 전극 전압($V_{dce_{kl}}$)은 공통 전압(V_{com})에 대한 화소 전극 전압보다 높은 상태를 유지하면서도, 한 행에서 이웃하는 화소끼리는 다른 극성이 반복되어 나타나고, 한 열에서는 두 개의 화소 마다 같은 극성이 반복되어 나타나는 2×1 점 반전 구동이 가능해진다.
- [0158] 그림 도 11a 내지 도 11d를 참조하여, 본 발명의 다른 실시예에 따른 액정 표시 장치의 2×1 점 반전 구동에 대하여 설명한다.
- [0159] 도 11a 내지 도 11d는 본 발명의 다른 실시예에 따른 액정 표시 장치의 2×1 점반전 구동시 i 번째 행 내지 $(i+3)$ 번째 행 화소 전극 및 방향 제어 전극의 극성을 도시한 도면이다.
- [0160] 도 11a 내지 도 11d를 참조하면, i 번째 행, j 번째 열 화소는 방향 제어 전극(176)이 제2 유지 전극선(131b)에 연결되어 있으며, 이와 행 방향으로 이웃하는 i 번째 행, $(j+1)$ 번째 열 화소에 구비된 방향 제어 전극(176)은 제1 유지 전극선(131a)에 연결되어 있다. 도 11a 내지 도 11d의 액정 표시 장치에서는 이러한 두 가지 화소가 행 방향으로 번갈아 가며 배치되어 있으며, 열 방향으로 두 개씩 번갈아 배치되어 있다.
- [0161] 데이터 전압은 2H의 주기로 극성 반전하고, 제1 및 제2 유지 전극 신호(V_{sta} , V_{stb})는 1H의 주기로 극성 반전한다. 그러면 도 11a와 같이 i 번째 행 화소에서 각 방향 제어 전극은 서로 다른 제1 및 제2 유지 전극선(131a, 131b)에 번갈아 가며 연결되어 있기에 이웃하는 화소끼리 다른 극성을 갖는다.
- [0162] 도 11a 및 도 11b를 참조하면, $(i+1)$ 번째 행의 방향 제어 전극(176)은 i 번째 행의 방향 제어 전극과 다른 유지 전극선에 연결되어 있고 $(i+1)$ 번째 행의 화소 전극도 i 번째 행의 화소 전극과 다른 유지 전극선에 연결되어 있기 때문에 유지 전극선(131a, 131b)의 전압이 1H의 주기로 극성 반전하더라도 $(i+1)$ 번째 행의 화소 전극 및 방향 제어 전극의 전압이 i 번째 행과 같은 극성을 유지한다.
- [0163] 도 11c 및 도 11d를 참조하면, $(i+2)$ 번째 화소행과 $(i+3)$ 번째 화소행의 화소 전극 및 방향 제어 전극의 전압이 $(i+2)$ 행과 같은 극성을 유지하고 i 번째 화소행과 $(i+1)$ 번째 화소행과는 다른 극성을 가진다.
- [0164] 도 11a 내지 도 11d에서, 공통 전압에 대한 방향 제어 전극 전압의 값이 화소 전극 전압의 값보다 크다.
- [0165] 이와 같이 하여도, 각 화소에서 공통 전압에 대한 방향 제어 전극 전압의 값을 공통 전압에 대한 화소 전극 전압의 값보다 항상 크게 유지하면서 2×1 점 반전 구동할 수 있다.

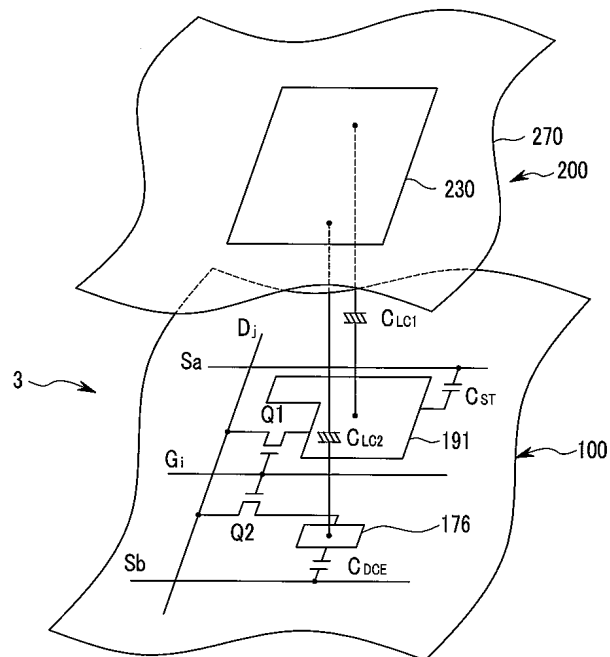
발명의 효과

- [0166] 이와 같이, 본 발명은 공통 전압에 대한 방향 제어 전극 전압을 화소 전극 전압보다 크게 유지하여 방향 제어 전극의 전계에 의하여 액정 분자에 선경사를 갖게 한다. 따라서 공통 전극에 절개부 또는 돌기를 형성하지 않고도 광시야각이 확보될 수 있다.
- [0167] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태

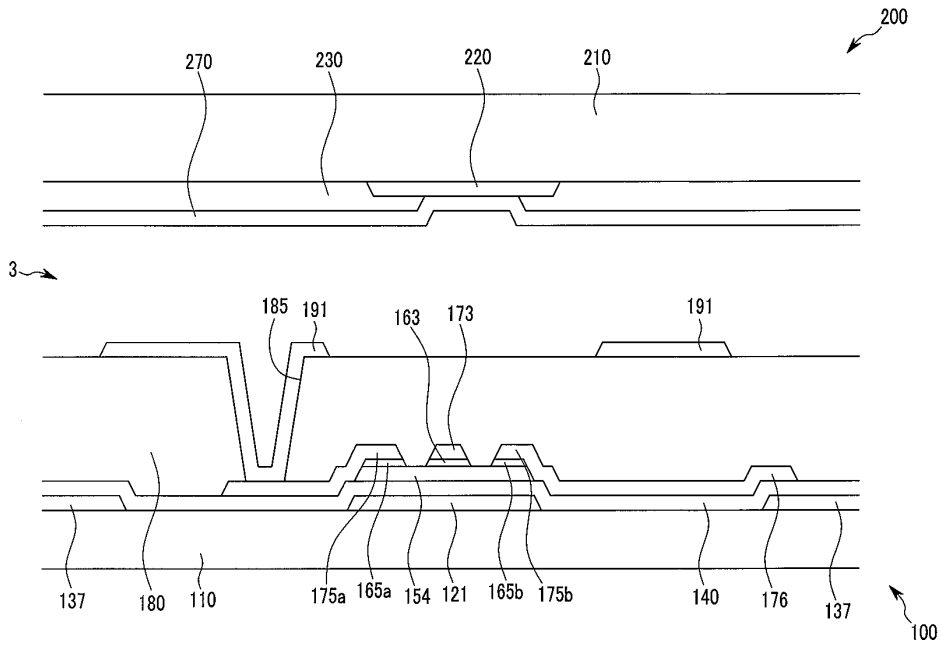
도면2



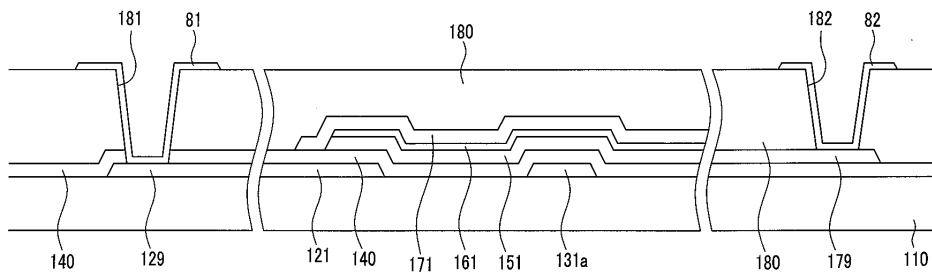
도면3



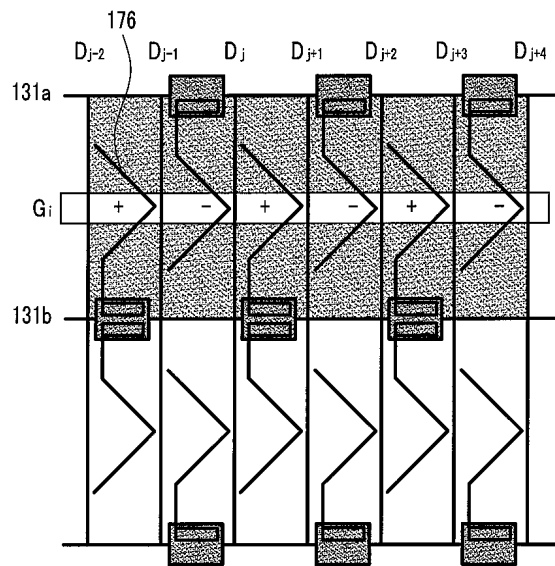
도면5



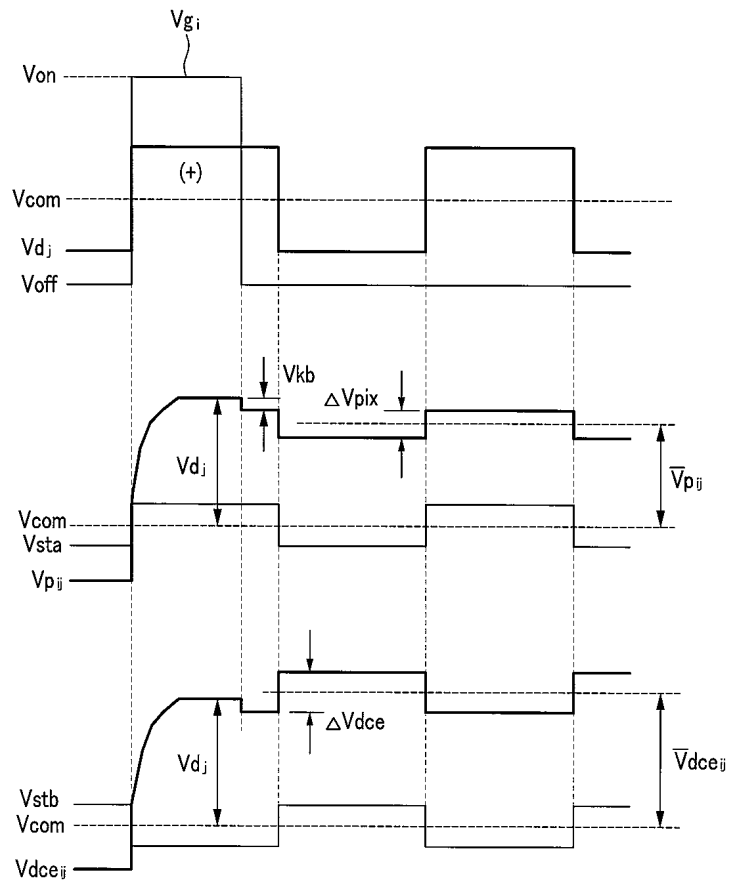
도면6



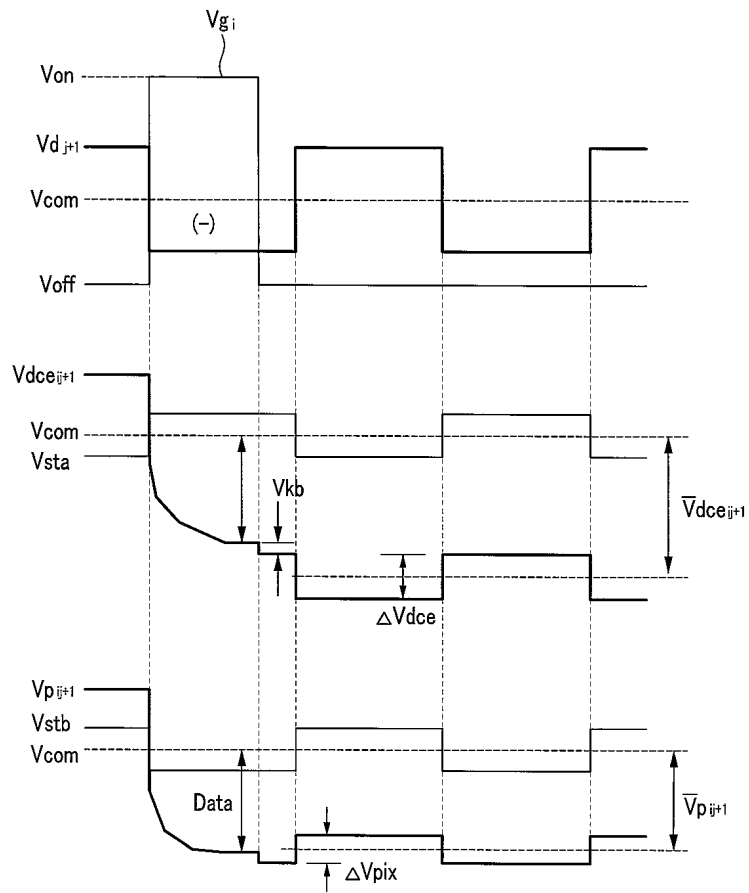
도면7a



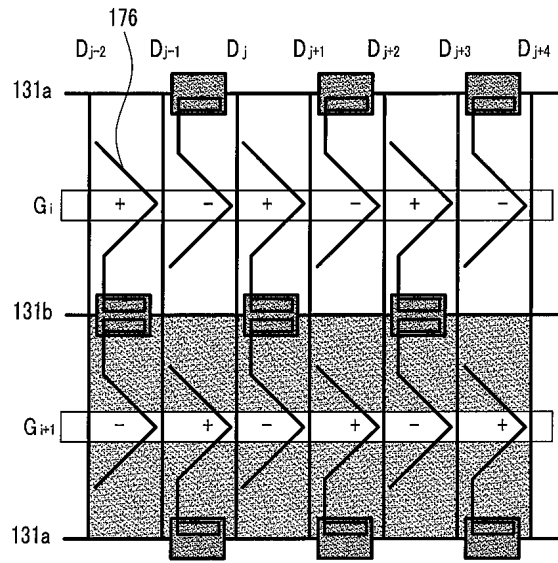
도면7b



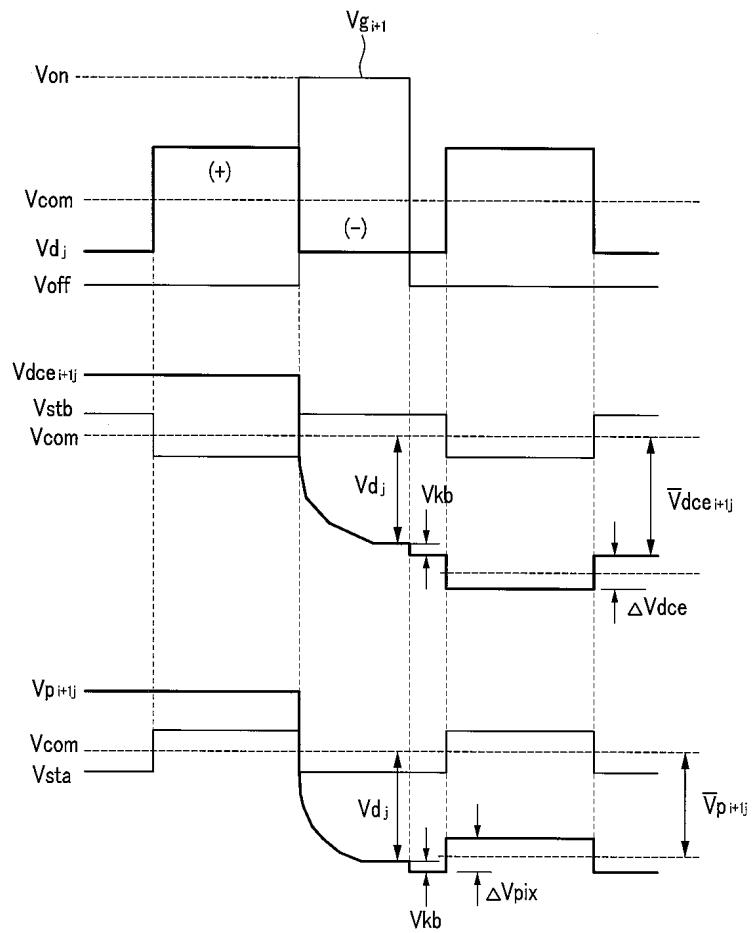
도면7c



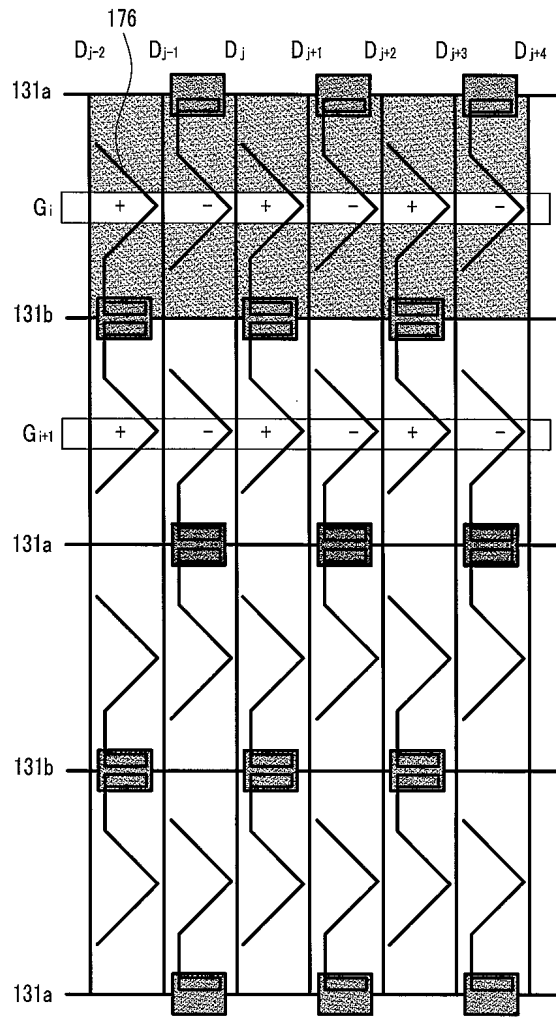
도면8a



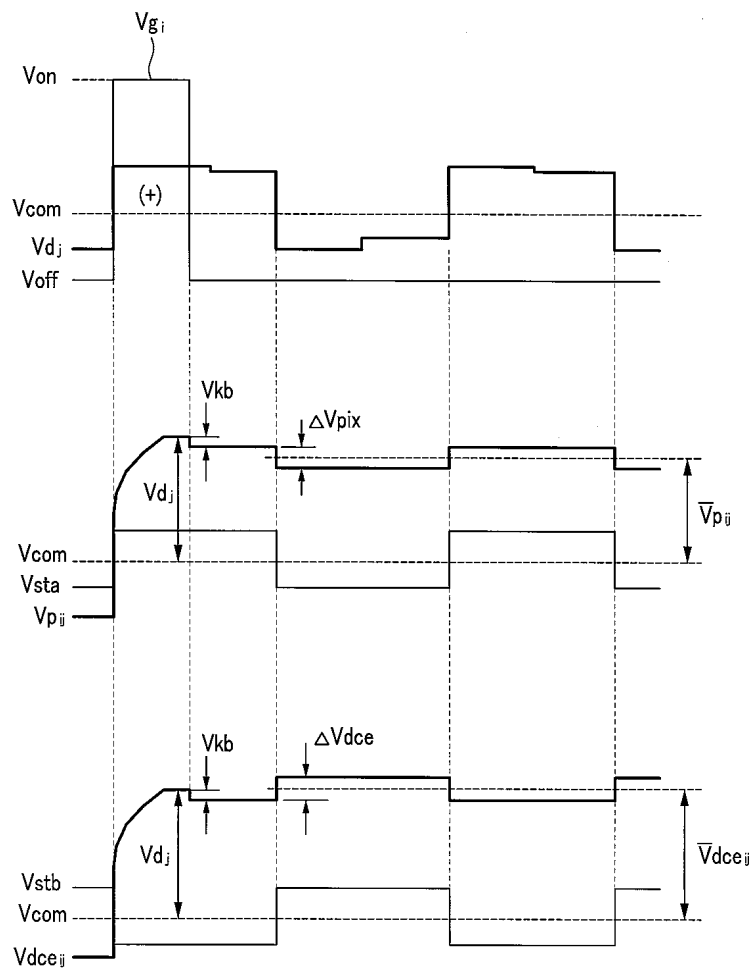
도면8b



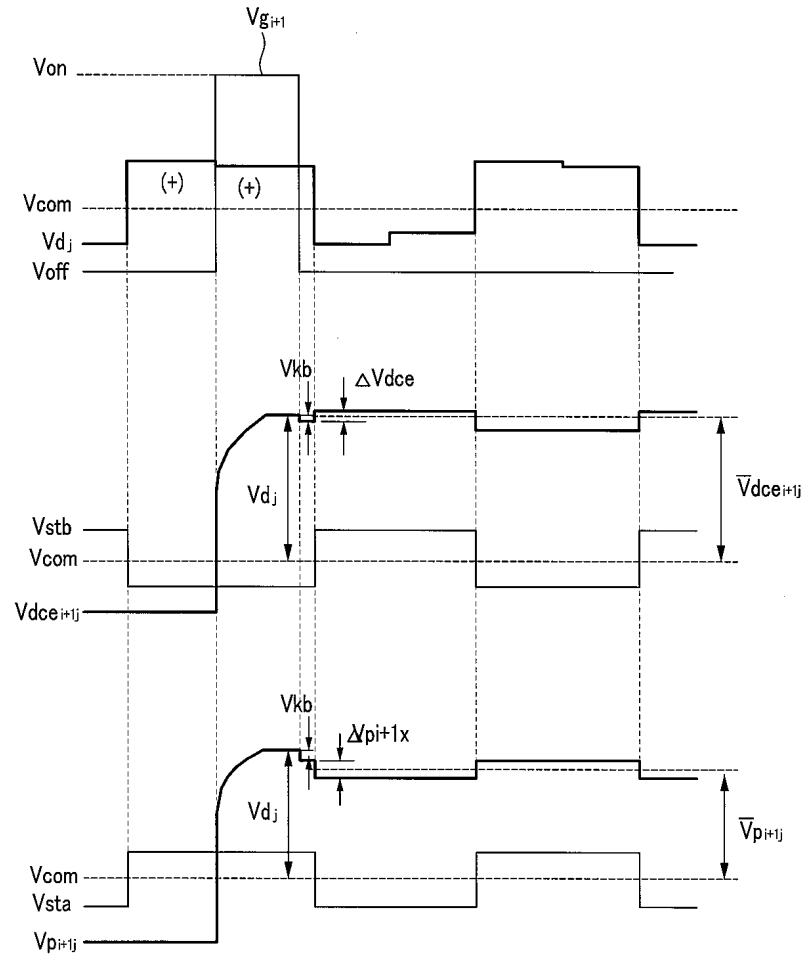
도면9a



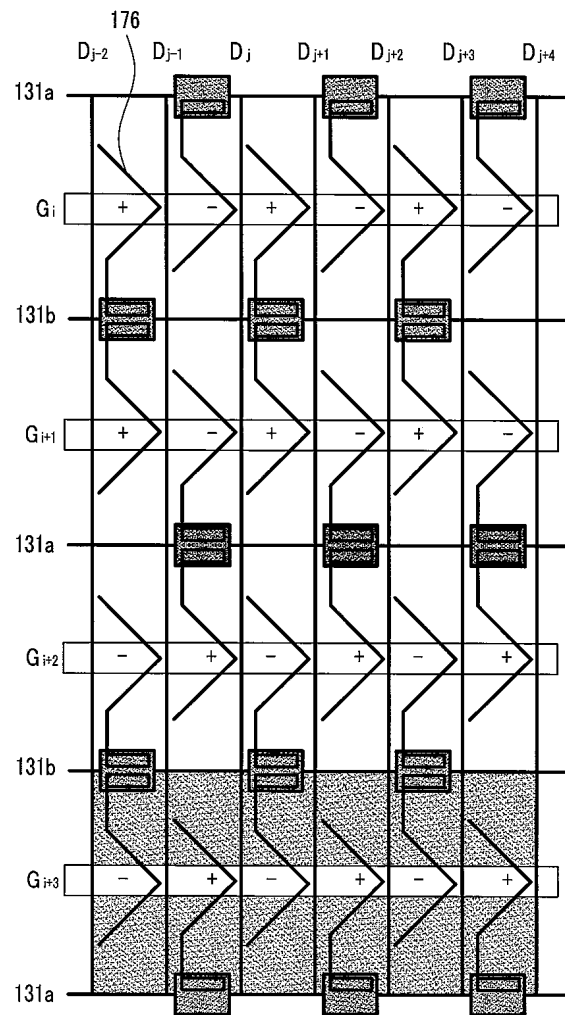
도면9b



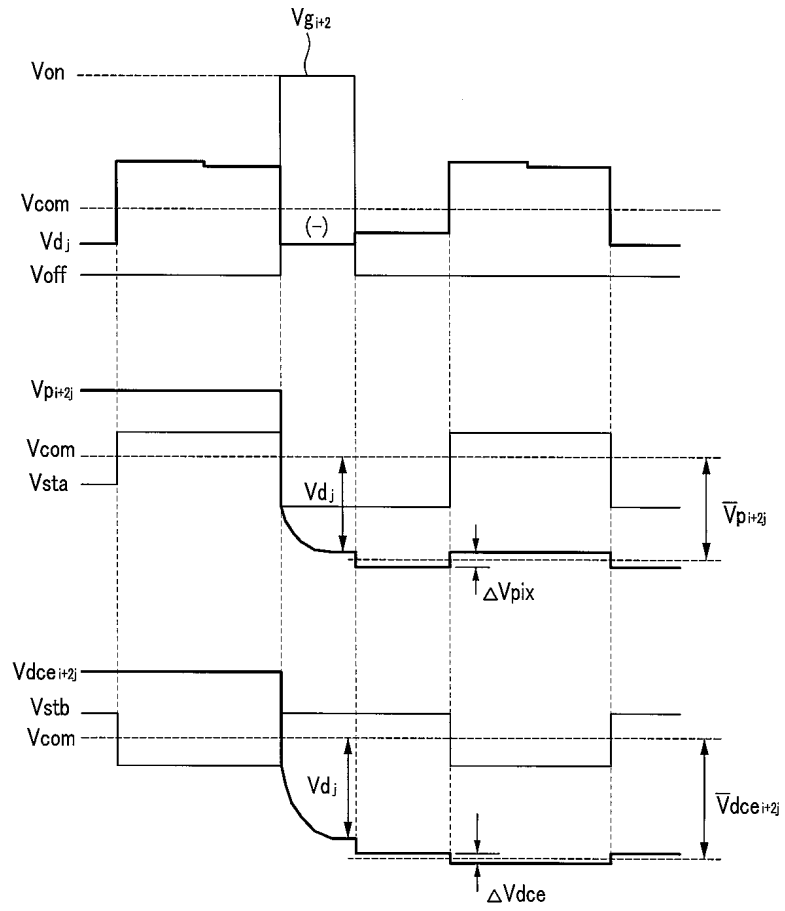
도면9c



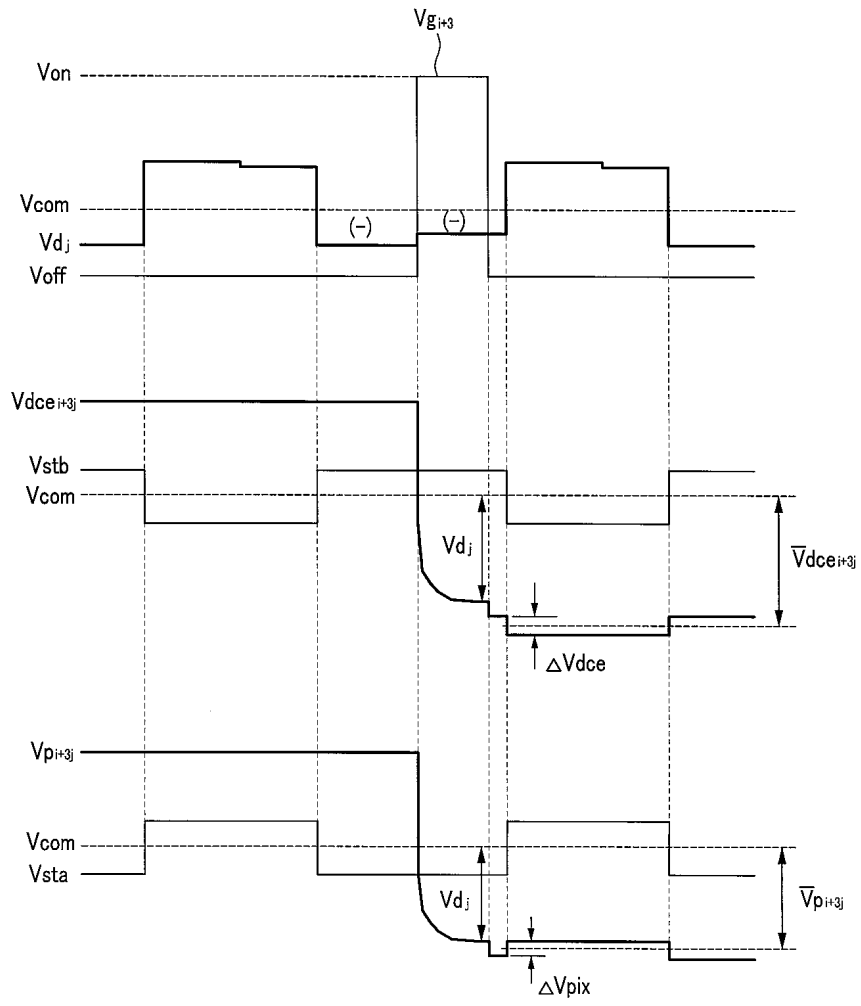
도면10a



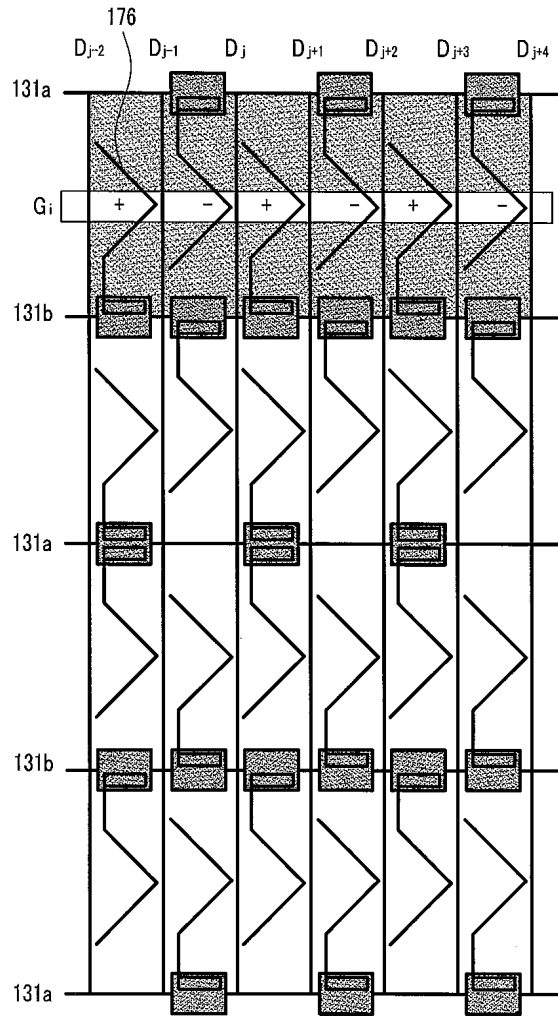
도면10b



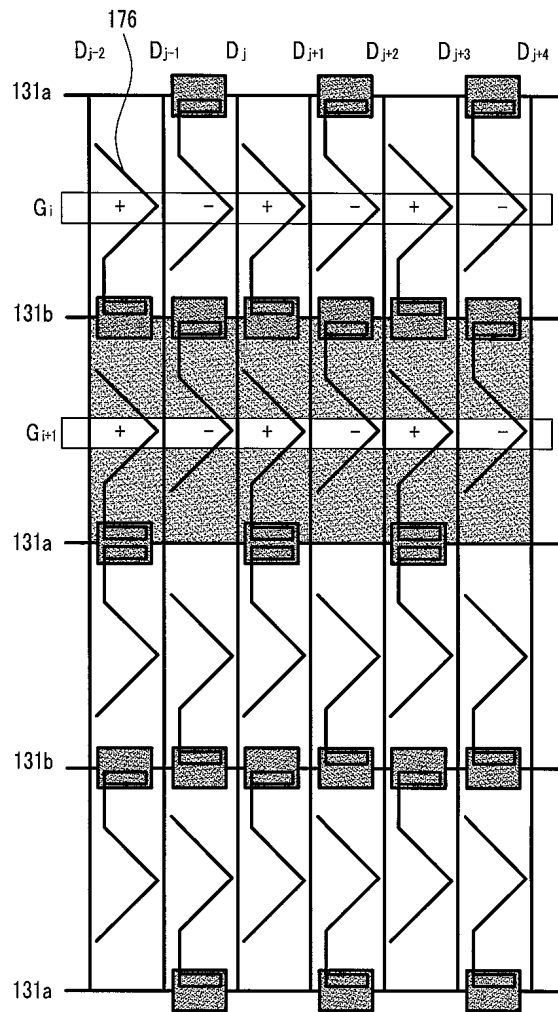
도면10c



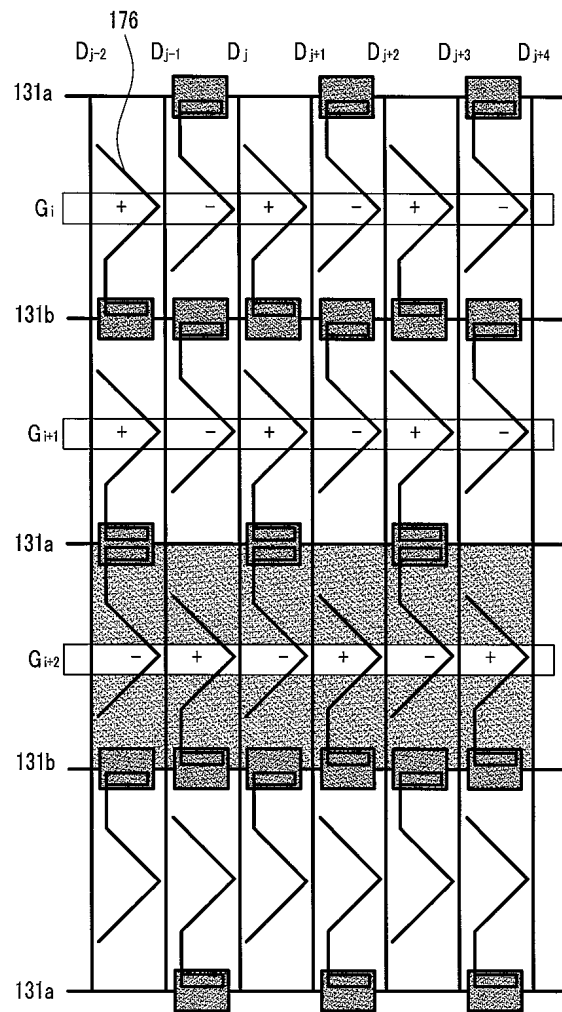
도면11a



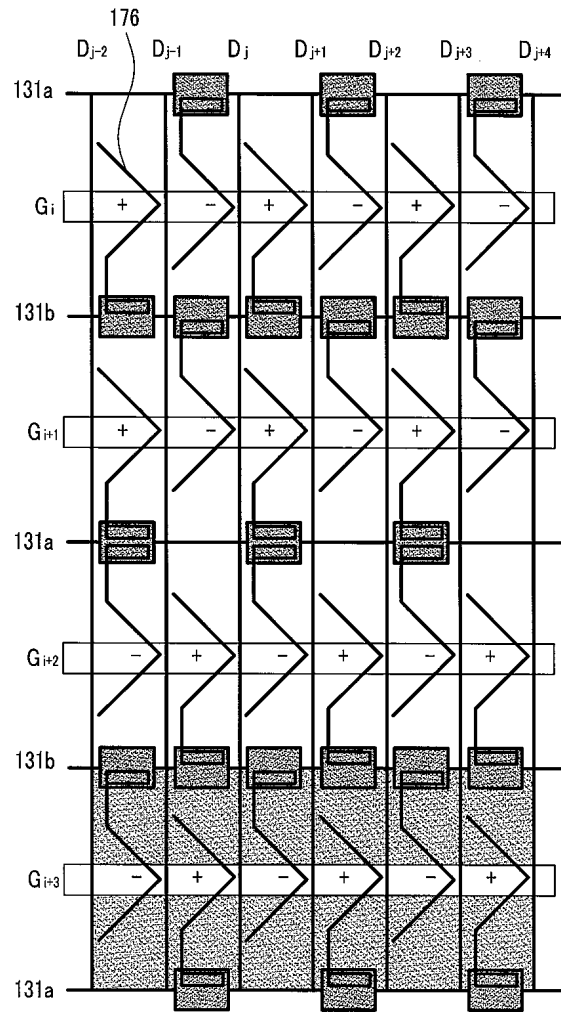
도면11b



도면11c



도면11d



专利名称(译)	标题：薄膜晶体管显示面板和包括其的液晶显示装置		
公开(公告)号	KR101219039B1	公开(公告)日	2013-01-07
申请号	KR1020050051023	申请日	2005-06-14
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	SHIN KYOUNG JU		
发明人	SHIN, KYOUNG JU		
IPC分类号	G02F1/1343 G02F		
CPC分类号	G09G2300/0426 G09G3/3655 G02F1/134309 G09G2320/028 H01L27/1255 G09G3/3607 G02F1/133707 G09G3/3614 G02F1/136213		
其他公开文献	KR1020060130379A		
外部链接	Espacenet		

摘要(译)

VA模式LCD获得宽视角而不在公共电极中形成切口或突起。像素电极具有切口;方向控制电极与切口重叠;第一存储电极与像素电极重叠;第二存储电极与方向控制电极重叠。像素电极具有多个分区,每个分区具有彼此平行的两个主边缘。在本发明中,由方向控制电极产生的电场通过相对于公共电压保持方向控制电极电压相对于公共电压高于像素电极电压来预倾斜LC分子。每个分区中的LC分子接收基本垂直于主边缘的电场的水平分量,从而将LC分子分成四个倾斜方向,从而根据LC分子的倾斜方向加宽参考视角。

