



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년01월25일
(11) 등록번호 10-1108338
(24) 등록일자 2012년01월13일

(51) Int. Cl.

G02F 1/13 (2006.01)

(21) 출원번호 10-2004-0101446
(22) 출원일자 2004년12월03일
심사청구일자 2009년11월23일
(65) 공개번호 10-2006-0062572
(43) 공개일자 2006년06월12일
(56) 선행기술조사문헌
KR1020030011985 A*
KR1020030054141 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

곽동영

대구 달서구 송현2동 광명아파트 가동 202호

정진형

경기 부천시 소사구 심곡본동 562-209번지

(74) 대리인

허용록

전체 청구항 수 : 총 6 항

심사관 : 조영갑

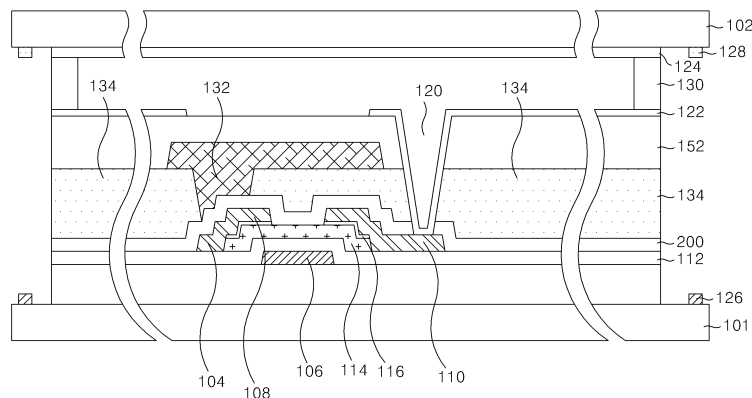
(54) 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 생산성을 향상시킬 수 있는 액정표시장치 및 그 제조방법에 관한 것이다.

본 발명은 액정을 사이에 두고 대면되는 제1 기판 및 제2 기판과; 불투명 안료를 포함하여 상기 제1 기판 상에 형성되는 제1 얼라인 마크와; 상기 제2 기판 상에 형성되고 상기 제1 얼라인 마크와 정렬 가능한 제2 얼라인 마크를 구비한다.

대표도 - 도2



특허청구의 범위

청구항 1

액정을 사이에 두고 대면되는 제1 기판 및 제2 기판과;

불투명 안료를 포함하여 상기 제1 기판 상에 형성되는 제1 얼라인 마크와;

상기 제2 기판 상에 형성되고 상기 제1 얼라인 마크와 정렬 가능한 제2 얼라인 마크와;

상기 제2 기판 상에 형성된 박막 트랜지스터, 상기 박막 트랜지스터와 접속된 화소전극, 상기 화소전극과 중첩되는 R, G, B 컬러필터 및 상기 R, G, B 칼라필터를 구획하는 블랙 매트릭스를 구비하고,

상기 불투명 안료는 상기 R, G, B 칼라필터와 동일 재료이고,

상기 제2 얼라인 마크는 상기 박막 트랜지스터의 게이트 전극과 동일한 재료인 것을 특징으로 하는 액정표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

제 1 항에 있어서,

상기 제2 기판 상에 형성됨과 아울러 상기 화소전극과 수평전계를 이루는 공통전극을 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 제1 기판 상에 형성됨과 아울러 상기 화소전극과 수직전계를 이루는 공통전극을 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 7

스크린 인쇄법을 이용하여 제1 기판 상에 불투명 안료를 포함하는 제1 얼라인 마크를 형성하는 단계와;

제2 기판 상에 형성된 박막 트랜지스터 및 상기 제1 얼라인 마크와 정렬 가능한 제2 얼라인 마크를 형성하는 단계와;

화소전극과 중첩되는 R, G, B 컬러필터를 형성하는 단계와;

상기 R, G, B 칼라필터를 구획하는 블랙 매트릭스를 형성하는 단계와;

상기 박막 트랜지스터와 접속되는 상기 화소전극을 형성하는 단계와;

액정을 사이에 두고 대면되는 상기 제1 기판과 상기 제2 기판을 합착하는 단계를 포함하고,

상기 불투명 안료는 상기 R, G, B 컬러필터와 동일한 재료이고,

상기 제2 얼라인 마크는 상기 박막트랜지스터의 게이트 전극과 동시에 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

제 7 항에 있어서,

상기 제1 기관 상에 형성됨과 아울러 상기 화소전극과 수평전계를 이루는 공통전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 12

제 7 항에 있어서,

상기 제2 기관 상에 형성됨과 아울러 상기 화소전극과 수직전계를 이루는 공통전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0016] 본 발명은 액정표시장치에 관한 것으로 특히, 생산성을 향상시킬 수 있는 액정표시장치 및 그 제조방법에 관한 것이다.
- [0017] 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여 액정표시장치는 데이터라인과 게이트라인의 교차부마다 액정화소셀들이 매트릭스 형태로 배열되어진 액정패널과, 액정패널을 구동하기 위한 구동회로를 구비한다.
- [0018] 일반적으로, 액정패널은 서로 대향하는 박막 트랜지스터 기관과, 칼라 필터 기관과, 두 기관 사이에 주입된 액정 및 두 기관 사이의 셀갭을 유지시키는 스페이서를 구비한다.
- [0019] 박막 트랜지스터 기관은 게이트라인 접속되는 게이트전극, 데이터라인과 접속되는 소스전극 및 소스전극과 마주하는 드레인전극을 구비한다. 또한, 게이트라인과 데이터라인의 교차로 정의된 액정화소셀 영역마다 형성된 화소전극, 게이트라인 및 데이터라인과 화소전극 사이에 접속된 박막 트랜지스터, 다수의 절연막, 그들 위에 도포된 배향막으로 구성된다.
- [0020] 칼라 필터 기관은 액정화소셀 단위로 형성된 칼라 필터, 칼라 필터들간의 구분 및 외부광 반사를 위한 블랙 매트릭스, 액정에 공통적으로 기준 전압을 공급하는 공통전극, 그들 위에 도포되는 배향막으로 구성된다.
- [0021] 이러한 박막 트랜지스터 기관과 칼라 필터 기관을 합착하여 액정을 주입 및 봉입하여 액정 패널을 완성하거나, 두 기관 중 어느 하나에 액정을 형성한 다음 합착하여 액정 패널을 완성하게 된다. 이때, 칼라 필터 기관의 칼라 필터가 박막 트랜지스터 기관의 화소 전극과 일대일로 대응되도록 두 기관을 정렬시켜 합착하게 된다.
- [0022] 여기서, 박막 트랜지스터 기관 및 칼라 필터 기관에는 합착을 위한 얼라인 마크가 형성된다. 박막 트랜지스터 기관의 얼라인 마크는 게이트전극을 형성하는 공정에서 하부기관 상에 함께 형성하게 되며, 칼라 필터 기관의 얼라인 마크는 블랙 매트릭스를 형성하는 공정에서 상부기관 상에 함께 형성된다.
- [0023] 이러한 박막 트랜지스터 기관과 칼라 필터 기관의 정렬이 바르지 못한 경우 빛샘 불량이 발생하며, 이를 방지하

기 위하여 칼라 필터 기관의 블랙 매트릭스 폭을 넓게 형성하는 방안이 있으나 이는 개구율 저하를 초래한다는 문제점이 있다.

- [0024] 따라서, 최근에는 칼라 필터를 박막 트랜지스터 기관에 형성하는 칼라 필터 온 박막 트랜지스터(Color Filter On Thin Film Transistor; 이하 "COT"라 함) 구조가 제안되었다.
- [0025] 도 1은 종래의 COT 구조의 액정표시장치를 나타내는 단면도이다.
- [0026] 도 1을 참조하면, 종래의 COT 구조의 액정표시장치는 하부기관(1) 상에 박막 트랜지스터와 그 박막 트랜지스터 상에 형성된 R, G, B의 화소를 구현하는 칼라 필터(34) 및 블랙 매트릭스(32)와 평탄화층(52)을 사이에 두고 칼라 필터(34)와 중첩되는 화소 전극(22)을 구비하는 칼라 필터를 가지는 박막 트랜지스터 기관과, 상부기관(2) 상에 액정화소셀들에 공통전압을 공급하는 공통전극(24)을 가지는 상판을 구비한다.
- [0027] 박막 트랜지스터는 게이트라인(미도시)에 접속된 게이트전극(6), 데이터라인(4)에 접속된 소스전극(8), 소스전극(8)과 마주하는 드레인전극(10)을 구비한다. 또한, 박막 트랜지스터는 게이트전극(6)과 게이트 절연막(12)을 사이에 두고 중첩되어 소스전극(8)과 드레인전극(10) 사이에 채널을 형성하는 활성층(14), 그 활성층(14)과 소스 및 드레인 전극(8,10)과의 콘택 저항을 줄이기 위한 오믹 접촉층(16)을 구비한다.
- [0028] 보호막(100)은 박막 트랜지스터와 데이터라인(4)을 덮도록 게이트 절연막(12) 위에 형성된다.
- [0029] 칼라 필터(34)는 화소 영역별로 구분되어 보호막(100) 위에 형성된다. 이 경우, 칼라 필터(34)는 게이트라인 및 데이터라인(4)과 중첩되지 않도록 이격되거나 부분적으로 중첩되게 형성된다.
- [0030] 블랙 매트릭스(32)는 칼라 필터(34)가 형성된 보호막(100) 상에 게이트라인 및 데이터라인(4)을 따라 인접한 칼라 필터(34)에 걸치도록 형성됨과 아울러 박막 트랜지스터와 중첩되게 형성된다. 이러한 블랙 매트릭스(32)는 칼라 필터들(34) 사이를 빗샘, 외부광 반사, 그리고 박막 트랜지스터(30)의 채널부가 외부광에 노출됨으로 인한 광 누설 전류 등을 방지하게 된다.
- [0031] 칼라 필터(34) 및 블랙 매트릭스(32) 위에는 유기 절연물로 이루어진 평탄화층(52)이 형성된다. 평탄화층(52)은 칼라 필터(34)와 블랙 매트릭스(32)의 단차를 보상하여 평탄한 표면을 제공함과 아울러 그 칼라 필터(34) 및 블랙 매트릭스(32)로부터의 불순물이 액정으로 유입되는 것을 방지한다.
- [0032] 화소전극(22)은 평탄화층(52) 위에서 칼라 필터(34)와 중첩되도록 각 화소 영역에 독립적으로 형성된다. 그리고, 화소전극(22)은 평탄화층(52), 칼라 필터(34), 보호막(100)을 관통하는 콘택홀(20)을 통해 노출된 드레인 전극(10)과 접속된다.
- [0033] 액정표시장치는 이러한 칼라 필터(34)를 가지는 박막 트랜지스터 기관과 공통전극을 가지는 상판을 합착하여 액정을 주입 및 봉입하여 액정패널을 완성하거나, 두 기관 중 어느 하나에 액정을 형성한 다음 합착하여 액정패널을 완성하게 된다.
- [0034] 칼라 필터를 가지는 박막 트랜지스터 기관과 공통전극을 가지는 상판은 그 외각부에 실링제(30)를 도포한 후 UV 광선을 조사하여 실링제(30)를 경화시킴으로써 합착된다.
- [0035] 이 때, 칼라필터를 가지는 박막 트랜지스터 기관과 상판의 합착을 위하여 액정표시장치의 하부기관(1) 상에는 하부 얼라인 마크(26)가 형성되고 상부기관(2) 상에는 상부 얼라인 마크(28)가 형성된다. 하부 얼라인 마크(26)와 상부 얼라인 마크(28)는 합착공정 후 스크라이빙 공정에서 제거되게 된다.
- [0036] 여기서, 합착을 위한 하부 얼라인 마크(26)는 게이트전극(6) 또는 블랙 매트릭스(32)를 형성하는 공정에서 하부 기관(1) 상에 게이트전극(6) 또는 블랙 매트릭스(32) 함께 형성되나, 상부 얼라인 마크(28)는 블랙 매트릭스(32)를 형성하는 금속을 사용하여 포토리소그래피 공정을 통하여 상부기관(2) 상에 상부 얼라인 마크(28)를 형성하게 된다. 이에 따라 상부기관(2) 상에 상부 얼라인 마크(28)를 형성하기 위하여 포토리소그래피 공정이 증가하게 되며, 포토리소그래피 공정 수의 증가로 인하여 액정표시장치의 생산성이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- [0037] 따라서, 본 발명의 목적은 생산성을 향상시킬 수 있는 액정표시장치 및 그 제조방법을 제공함에 있다.

발명의 구성 및 작용

- [0038] 상기의 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 액정표시장치는 액정을 사이에 두고 대면되는 제1 기판 및 제2 기판과; 불투명 안료를 포함하여 상기 제1 기판 상에 형성되는 제1 얼라인 마크와; 상기 제2 기판 상에 형성되고 상기 제1 얼라인 마크와 정렬 가능한 제2 얼라인 마크를 구비한다.
- [0039] 상기 액정표시장치는 상기 제2 기판 상에 형성된 박막 트랜지스터, 상기 박막 트랜지스터와 접속된 화소전극, 상기 화소전극과 중첩되는 R, G, B 컬러필터 및 상기 R, G, B 컬러필터를 구획하는 블랙 매트릭스를 더 구비한다.
- [0040] 상기 불투명 안료는 상기 R, G, B 컬러필터와 동일 재료이다.
- [0041] 상기 제2 얼라인 마크는 상기 블랙 매트릭스와 동일 재료이다.
- [0042] 상기 액정표시장치는 상기 제2 기판 상에 형성됨과 아울러 상기 화소전극과 수평전계를 이루는 공통전극을 더 구비한다.
- [0043] 상기 액정표시장치는 상기 제1 기판 상에 형성됨과 아울러 상기 화소전극과 수직전계를 이루는 공통전극을 더 구비한다.
- [0044] 본 발명의 실시 예에 따른 액정표시장치의 제조방법은 스크린 인쇄법을 이용하여 제1 기판 상에 불투명 안료를 포함하는 제1 얼라인 마크를 형성하는 단계와; 제2 기판 상에 상기 제1 얼라인 마크와 정렬 가능한 제2 얼라인 마크를 형성하는 단계와; 액정을 사이에 두고 대면되는 상기 제1 기판과 상기 제2 기판을 합착하는 단계를 포함한다.
- [0045] 상기 액정표시장치의 제조방법은 상기 제2 기판 상에 형성된 박막 트랜지스터를 형성하는 단계와; 화소전극과 중첩되는 R, G, B 컬러필터를 형성하는 단계와; 상기 R, G, B 컬러필터를 구획하는 블랙 매트릭스를 형성하는 단계와; 상기 박막 트랜지스터와 접속되는 상기 화소전극을 형성하는 단계를 더 포함한다.
- [0046] 상기 불투명 안료는 상기 R, G, B 컬러필터와 동일 재료로 형성된다.
- [0047] 상기 제2 얼라인 마크는 상기 블랙 매트릭스와 함께 형성된다.
- [0048] 상기 액정표시장치의 제조방법은 상기 제1 기판 상에 형성됨과 아울러 상기 화소전극과 수평전계를 이루는 공통전극을 형성하는 단계를 더 포함한다.
- [0049] 상기 액정표시장치의 제조방법은 상기 제2 기판 상에 형성됨과 아울러 상기 화소전극과 수직전계를 이루는 공통전극을 형성하는 단계를 더 포함한다.
- [0050] 이하, 도 2 내지 도 3c를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0051] 도 2는 본 발명의 실시 예에 따른 COT 구조의 액정표시장치를 부분적으로 나타내는 단면도이다.
- [0052] 도 2를 참조하면, 본 발명의 실시 예에 따른 COT 구조의 액정표시장치는 하부기판(101) 상에 박막 트랜지스터와 그 박막 트랜지스터 상에 형성된 R, G, B의 화소를 구현하는 칼라 필터(134) 및 블랙 매트릭스(132)와 평탄화층(152)을 사이에 두고 칼라 필터(134)와 중첩되는 화소 전극(122)을 구비하는 칼라 필터를 가지는 박막 트랜지스터 기판과, 상부기판(102) 상에 액정화소셀들에 공통전압을 공급하는 공통전극(124)을 가지는 상판을 구비한다.
- [0053] 박막 트랜지스터는 게이트 라인(미도시)에 접속된 게이트 전극(106), 데이터 라인(104)에 접속된 소스 전극(108), 소스 전극(108)과 마주하는 드레인 전극(110)을 구비한다. 또한, 박막 트랜지스터는 게이트 전극(106)과 게이트 절연막(112)을 사이에 두고 중첩되어 소스 전극(108)과 드레인 전극(110) 사이에 채널을 형성하는 활성층(114), 그 활성층(114)과 소스 및 드레인 전극(108,110)과의 콘택 저항을 줄이기 위한 오믹 접촉층(116)을 구비한다.
- [0054] 보호막(200)은 박막 트랜지스터와 데이터 라인(104)을 덮도록 게이트 절연막(112) 위에 형성된다.
- [0055] 칼라 필터(134)는 화소 영역별로 구분되어 보호막(200) 위에 형성된다. 이 경우, 칼라 필터(134)는 게이트 라인 및 데이터 라인(104)과 중첩되지 않도록 이격되거나 부분적으로 중첩되게 형성된다.
- [0056] 블랙 매트릭스(132)는 칼라 필터(134)가 형성된 보호막(200) 상에 게이트 라인 및 데이터 라인(104)을 따라 인접한 칼라 필터(134)에 걸치도록 형성됨과 아울러 박막 트랜지스터와 중첩되게 형성된다. 이러한 블랙 매트릭

스(132)는 칼라 필터들(134) 사이를 빗샘, 외부광 반사, 그리고 박막 트랜지스터(130)의 채널부가 외부광에 노출됨으로 인한 광 누설 전류 등을 방지하게 된다.

[0057] 칼라 필터(134) 및 블랙 매트릭스(132) 위에는 유기 절연물로 이루어진 평탄화층(152)이 형성된다. 평탄화층(152)은 칼라 필터(134)와 블랙 매트릭스(132)의 단차를 보상하여 평탄한 표면을 제공함과 아울러 그 칼라 필터(134) 및 블랙 매트릭스(132)로부터의 불순물이 액정으로 유입되는 것을 방지한다.

[0058] 화소 전극(122)은 평탄화층(152) 위에서 칼라 필터(134)와 중첩되도록 각 화소 영역에 독립적으로 형성된다. 그리고, 화소 전극(122)은 평탄화층(152), 칼라 필터(134), 보호막(200)을 관통하는 콘택홀(120)을 통해 노출된 드레인 전극(110)과 접속된다.

[0059] 또한, 칼라 필터를 가지는 박막 트랜지스터 기관과 상판의 합착을 위하여 액정표시장치의 하부기관(101) 상에는 하부 얼라인 마크(126)가 형성되고 상부기관(102) 상에는 상부 얼라인 마크(128)가 형성된다. 하부 얼라인 마크(126)와 상부 얼라인 마크(128)는 합착공정 후 스크라이빙 공정에서 제거되게 된다.

[0060] 여기서, 합착을 위한 하부 얼라인 마크(126)는 게이트전극(106) 또는 블랙 매트릭스(132)를 형성하는 공정에서 하부기관(101) 상에 게이트전극(106) 또는 블랙 매트릭스(132)와 함께 형성되며, 상부 얼라인 마크(128)는 R, G, B의 칼라 필터(134)를 구현하는 불투명 안료를 사용하여 상부기관(102) 상에 실크 스크린 마스크 이용하여 형성된다.

[0061] 이하, 스크린 인쇄법을 이용하여 상부 얼라인 마크(128)를 형성하는 방법을 설명하면 다음과 같다.

[0062] 도 3a 내지 도 3c는 본 발명의 실시 예에 따른 공통전극을 구비하는 상판의 상부 얼라인 마크를 형성하는 방법을 단계적으로 나타내는 도면이다.

[0063] 도 3a를 참조하면, R, G, B 칼라필터의 재료가 되는 불투명 안료(140)를 가장자리 영역(상부기관에 상부 얼라인 마크가 형성될 영역)에 개구부(138)를 가지는 스크린 마스크(136) 상에 고루 도포한다. 그런다음, 도 3b에 도시된 바와 같이 공통전극(124)을 구비하는 상부기관(102)을 스크린 마스크(136) 상에 불투명 안료(140)가 도포된 면과 반대면에 정렬시킨다. 그 후 스크린 마스크(136) 상의 불투명 안료(140)를 스퀴지로 밀어서 스크린 마스크(136) 상에 형성된 개구부(138)를 통하여 상부기관(102) 상에 불투명 안료(140)를 인쇄하면 도 3c와 같이 상부기관(102) 상에 상부 얼라인 마크(128)가 형성된다.

[0064] 이와 같이 스크린 인쇄법을 이용하여 상부기관(102) 상에 상부 얼라인 마크(128)를 형성하게 되면 종래 블랙 매트릭스(132)와 동일 재료를 사용하여 상부기관(102) 상에 상부 얼라인 마크(128)를 형성하기 위하여 행하던 포토리소그래피 공정의 수를 줄일 수 있다. 이에 따라 액정표시장치를 생산하기 위한 비용을 절감할 수 있어 생산성을 향상시킬 수 있다.

[0065] 뿐만 아니라, 상부 얼라인 마크(128)가 노광 공정 및 현상공정을 포함하는 포토리소그래피 공정과 식각공정으로 형성하던 종래와 비교해 불투명 안료를 이용한 스크린 인쇄법에 의해 형성됨으로써 공정이 단순화되어 액정표시장치 제조의 수율을 향상시킬 수 있다.

[0066] 상술한 COT 구조의 액정표시장치는 공통전극이 상부기관 상에 형성되는 경우 만을 설명하였으나, 상부기관 상에 형성하는 상부 얼라인 마크의 형성에 대한 설명은 공통전극이 하부기관 상에 형성되는 COT 구조의 액정표시장치에도 적용된다.

발명의 효과

[0067] 상술한 바와 같이, 본 발명에 따른 액정표시장치 및 그 제조방법은 스크린 인쇄법을 이용하여 상부기관 상에 상부 얼라인 마크를 형성하게 되면 종래 블랙 매트릭스와 동일 재료를 사용하여 상부기관 상에 상부 얼라인 마크를 형성하기 위하여 행하던 포토리소그래피 공정의 수를 줄일 수 있다. 이에 따라 액정표시장치를 생산하기 위한 비용을 절감할 수 있어 생산성을 향상시킬 수 있다.

[0068] 뿐만 아니라, 상부 얼라인 마크가 노광 공정 및 현상공정을 포함하는 포토리소그래피 공정과 식각공정으로 형성하던 종래와 비교해 불투명 안료를 이용한 스크린 인쇄법에 의해 형성됨으로써 공정이 단순화되어 액정표시장치 제조의 수율을 향상시킬 수 있다.

[0069] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이

가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

[0070]

도면의 간단한 설명

[0001]

도 1은 종래의 칼라 필터 온 박막 트랜지스터 구조의 액정표시장치를 부분적으로 나타내는 단면도이다.

[0002]

도 2는 본 발명의 실시 예에 따른 컬러 필터 온 박막 트랜지스터 구조의 액정표시장치를 부분적으로 나타내는 단면도이다.

[0003]

도 3a 내지 도 3c는 본 발명의 실시 예에 따른 공통전극을 구비하는 상판의 상부 얼라인 마크를 형성하는 방법을 단계적으로 나타내는 도면이다.

[0004]

< 도면의 주요 부분에 대한 부호의 간단한 설명 >

[0005]

1,101 : 하부기관 2,102 : 상부기관

[0006]

4,104 : 데이터라인 6,106 : 게이트전극

[0007]

8,108 : 소스전극 10,110 : 드레인전극

[0008]

12,112 : 게이트절연막 14,114 : 활성층

[0009]

16,116 : 오믹접촉층 100,200 : 보호막

[0010]

20,120 : 콘택홀 22,122 : 화소전극

[0011]

24, 124 : 공통전극 26, 126 : 하부 얼라인 마크

[0012]

28, 128 : 하부 얼라인 마크 32, 132 : 블랙매트릭스

[0013]

34,134 : 칼라 필터 52, 152 : 평탄화층

[0014]

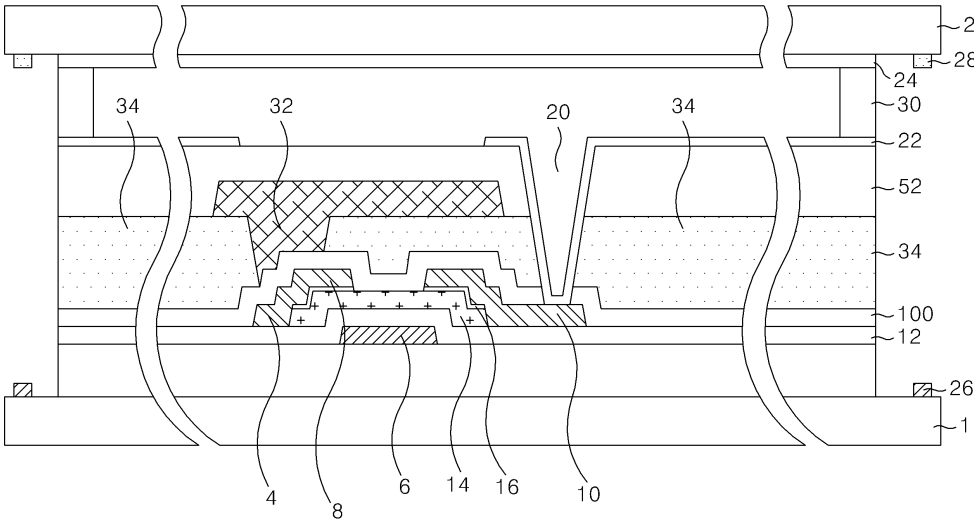
136 : 스크린 마스크 138 : 개구부

[0015]

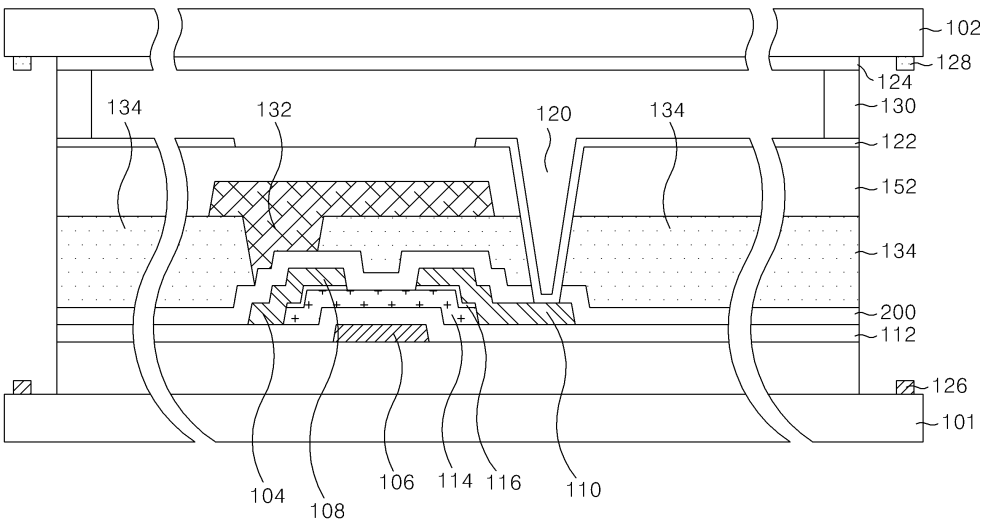
140 : 불투명안료

도면

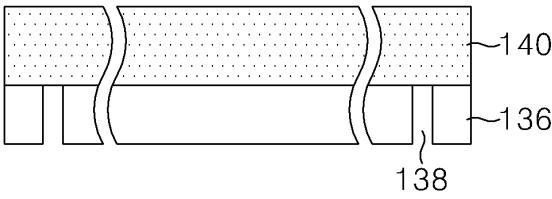
도면1



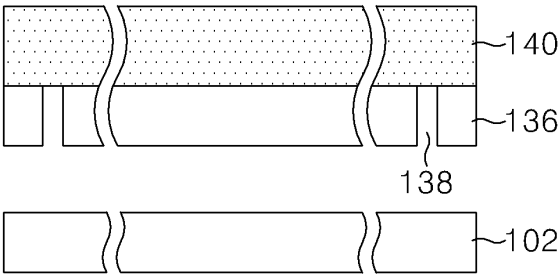
도면2



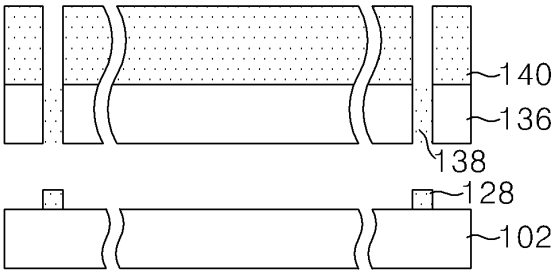
도면3a



도면3b



도면3c



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR101108338B1	公开(公告)日	2012-01-25
申请号	KR1020040101446	申请日	2004-12-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWAK DONGYEUNG 곽동영 JUNG JINHYUNG 정진형		
发明人	곽동영 정진형		
IPC分类号	G02F1/13 G02F		
CPC分类号	G02F1/1333 G02F1/133512 G02F1/133514 G02F2001/133354		
其他公开文献	KR1020060062572A		
外部链接	Espacenet		

摘要(译)

用途：提供LCD（液晶显示器）及其制造方法，以通过使用丝网印刷在上基板上形成上对准标记来提高LCD的生产率。

