



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2010년05월11일  
(11) 등록번호 10-0956939  
(24) 등록일자 2010년04월30일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2003-0039641  
(22) 출원일자 2003년06월19일  
심사청구일자 2008년06월13일  
(65) 공개번호 10-2004-0109989  
(43) 공개일자 2004년12월29일  
(56) 선행기술조사문헌  
JP15158134 A\*  
KR1020010057025 A\*  
JP09162161 A\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자

채기성  
인천광역시연수구동춘동한양1차아파트111동607호  
김진욱  
서울특별시송파구잠실본동297-13번지301호

(74) 대리인

허용록

전체 청구항 수 : 총 8 항

심사관 : 임동재

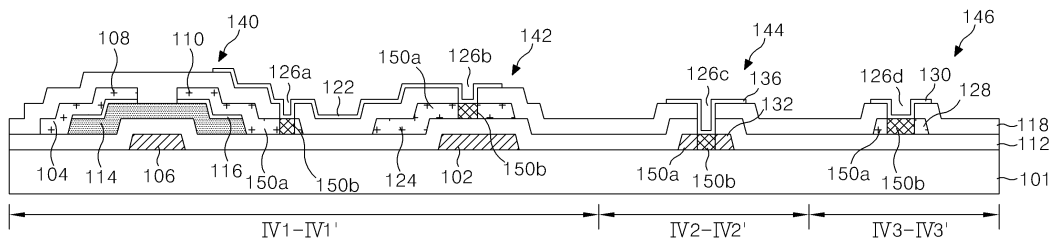
(54) 액정표시패널 및 그 제조방법

(57) 요약

본 발명은 금속패턴을 노출시키는 절연막을 포토리소그래피공정없이 형성할 수 있는 액정표시패널 및 그 제조방법에 관한 것이다.

본 발명에 따른 액정표시패널은 특정용액에 대한 반응성질이 다른 제1 및 제2 표면처리영역을 갖는 금속패턴과, 상기 금속패턴의 제1 표면처리영역을 노출시키도록 상기 제2 표면처리영역과 성질이 동일한 물질로 상기 제2 표면처리영역의 금속패턴 상에 형성되는 절연막을 구비하는 것을 특징으로 한다.

대표도 - 도4



**특허청구의 범위**

**청구항 1**

게이트라인과 게이트절연막을 사이에 두고 절연되게 교차하는 데이터라인과,  
 상기 게이트라인 및 데이터라인의 교차부에 위치하는 박막트랜지스터와,  
 상기 박막트랜지스터를 보호하기 위한 보호막 상에 형성되어 상기 박막트랜지스터와 접속되는 화소전극과,  
 상기 화소전극의 전압변동을 방지하기 위한 스토리지캐패시터와,  
 상기 게이트라인에 게이트신호를 공급하는 게이트패드와,  
 상기 데이터라인에 데이터신호를 공급하는 데이터패드를 포함하고,  
 용액에 대한 반응성질이 다른 소수 영역 및 친수 영역을 갖는 금속패턴과,  
 상기 금속패턴의 소수 영역을 노출시키도록 상기 친수 영역과 성질이 동일한 물질로 상기 친수 영역의 금속패턴 상에 형성되는 절연막을 구비하며,  
 상기 금속패턴은,  
 상기 박막트랜지스터의 드레인전극, 상기 스토리지캐패시터의 스토리지전극, 상기 데이터패드의 데이터하부전극 및 상기 게이트패드의 게이트하부전극 중 어느 하나를 포함하고, 이들의 노출된 소수 영역에는 각각 화소 전극, 데이터상부전극 및 게이트상부전극이 접촉하는 것을 특징으로 하는 액정표시패널.

**청구항 2**

삭제

**청구항 3**

제 1 항에 있어서,  
 상기 절연막은 친수물질로 형성되는 것을 특징으로 하는 액정표시패널.

**청구항 4**

제 3 항에 있어서,  
 상기 절연막은 폴리 비닐 알코올, 폴리 비닐 페놀, 노볼락 수지를 포함하는 고분자 유기물질; 용매에 분산되는 무기절연물질; 유기·무기 혼합형 절연물질 중 어느 하나를 포함하는 것을 특징으로 하는 액정표시패널.

**청구항 5**

삭제

**청구항 6**

삭제

**청구항 7**

제 1 항에 있어서,  
 상기 절연막은  
 상기 게이트절연막 및 보호막 중 어느 하나를 포함하는 것을 특징으로 하는 액정표시패널.

**청구항 8**

금속층이 증착된 후 마스크를 이용한 포토리소그래피공정과 식각공정에 의해 친수성을 띠는 금속패턴을 형성하는 단계와,

상기 친수성을 띠는 금속패턴에 UV를 조사하여 소수 영역을 형성하는 단계;

상기 소수 영역의 금속패턴이 노출되도록 친수 영역과 성질이 동일한 물질로 상기 친수 영역의 금속패턴 상에 절연막을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

**청구항 9**

삭제

**청구항 10**

금속층이 증착된 후 마스크를 이용한 포토리소그래피공정과 식각공정에 의해 친수성을 띠는 금속패턴을 형성하는 단계와,

상기 친수 영역에 패턴물드물을 가압하여 소수 영역을 형성하는 단계와,

상기 소수 영역의 금속패턴이 노출되도록 친수 영역과 성질이 동일한 물질로 상기 친수 영역의 금속패턴 상에 절연막을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

**청구항 11**

삭제

**청구항 12**

제 8 또는 제10항에 있어서,

상기 절연막은 친수물질로 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

**청구항 13**

제 8 또는 제 10항에 있어서,

상기 절연막은 폴리 비닐 알코올, 폴리 비닐 페놀, 노블락 수지를 포함하는 고분자 유기물질; 용매에 분산되는 무기절연물질; 유기·무기 혼합형 절연물질 중 어느 하나를 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- [0023] 본 발명은 액정표시패널에 관한 것으로, 특히 금속패턴을 노출시키는 절연막을 포토리소그래피공정없이 형성할 수 있는 액정표시패널 및 그 제조방법에 관한 것이다.
- [0024] 통상, 액정표시소자(Liquid Crystal Display; LCD)는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상이 표시된다. 이를 위하여, 액정표시소자는 액정셀들이 매트릭스 형태로 배열되어진 액정표시패널과, 이 액정표시패널을 구동하기 위한 구동회로를 구비하게 된다. 액정표시패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 기준전극, 즉 공통전극이 마련되게 된다. 통상, 화소전극은 하부기판 상에 액정셀별로 형성되는 반면 공통전극은 상부기판의 전면에 일체화되어 형성된다. 화소전극들 각각은 스위칭소자로 사용되는 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)에 접속된다. 화소전극은 TFT를 통해 공급되는 데이터신호에 따라 공통전극과 함께 액정셀이 구동된다.
- [0025] 도 1을 참조하면, 종래의 액정표시패널은 액정(8)을 사이에 두고 합착된 상부 어레이 기판(10)과 하부 어레이 기판(20)을 구비한다.
- [0026] 액정(8)은 자신에게 인가된 전계에 응답하여 회전됨으로써 하부 어레이 기판(20)을 경유하여 입사되는 빛의 투

과량을 조절하게 된다.

- [0027] 상부 어레이 기관(10)은 상부기관(1)의 배면 상에 형성되는 컬러필터(4) 및 공통전극(6)을 구비한다. 컬러필터(4)는 적(R), 녹(G) 및 청(B) 색의 컬러필터층이 스트라이프(Stripe) 형태로 배치되어 특정 과장대역의 빛을 투과시킴으로써 컬러표시를 가능하게 한다. 인접한 색의 컬러필터(4)들 사이에는 블랙 매트릭스(2)가 형성되어 인접한 셀로부터 입사되는 빛을 흡수함으로써 콘트라스트의 저하를 방지하게 된다.
- [0028] 하부 어레이 기관(20)은 하부기관(21)의 전면에 게이트절연막을 사이에 두고 절연되는 데이터라인(18)과 게이트라인(12)이 상호 교차되도록 형성되며, 그 교차부에 TFT(16)가 형성된다. TFT(16)는 게이트라인(12)에 접속된 게이트전극, 데이터라인(18)에 접속된 소스전극, 활성층 및 오믹접촉층을 포함하는 채널부를 사이에 두고 소스전극과 마주보는 드레인전극으로 이루어진다. 이 TFT(16)는 보호막을 관통하는 접촉홀을 통해 화소전극(14)과 접속된다. 이러한 TFT(16)는 게이트라인(12)으로부터의 게이트신호에 응답하여 데이터라인(18)으로부터의 데이터신호를 선택적으로 화소전극(14)에 공급한다.
- [0029] 화소전극(14)은 데이터라인(18)과 게이트라인(12)에 의해 분할된 셀 영역에 위치하며 광투과율이 높은 투명전도성물질로 이루어진다. 이 화소전극(14)은 드레인전극을 경유하여 공급되는 데이터신호에 의해 공통전극(6)과 전위차를 발생시키게 된다. 이 전위차에 의해 하부기관(21)과 상부기관(1) 사이에 위치하는 액정(8)은 유전율이방성에 의해 회전하게 된다. 이에 따라, 광원으로부터 화소전극(14)을 경유하여 공급되는 광이 상부기관(1) 쪽으로 투과된다.
- [0030] 종래 액정표시패널에 형성되는 게이트절연막 및 보호막 중 적어도 어느 하나를 포함하는 절연막(30)은 경우에 따라서 도 2에 도시된 바와 같이 그 하부에 위치하는 금속패턴(32)을 노출시키게 된다. 예를 들어, 보호막은 박막트랜지스터의 드레인전극과 화소전극을 접속시키기 위해 드레인전극을 노출시키게 된다.
- [0031] 이러한 금속패턴(32)을 노출시키기 위해서는 절연막(30)이 형성된 기관(21) 상에 포토레지스트를 도포한 후 마스크를 이용한 노광 및 현상공정을 포함하는 포토리소그래피공정에 의해 포토레지스트패턴이 형성된다. 이 포토레지스트패턴을 마스크로 절연막(30)이 식각됨으로써 금속패턴(32)이 노출되게 된다.
- [0032] 이와 같이 절연막(30) 하부에 위치하는 금속패턴(32)을 노출시키기 위해서는 마스크를 이용한 포토리소그래피공정이 필요하므로 공정이 복잡해져 생산단가가 높아지는 문제점이 있다.

**발명이 이루고자 하는 기술적 과제**

- [0033] 따라서, 본 발명의 목적은 금속패턴을 노출시키는 절연막을 포토리소그래피공정없이 형성할 수 있는 액정표시패널 및 그 제조방법을 제공하는데 있다.

**발명의 구성 및 작용**

- [0034] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시패널은 게이트라인과 게이트절연막을 사이에 두고 절연되게 교차하는 데이터라인과, 상기 게이트라인 및 데이터라인의 교차부에 위치하는 박막트랜지스터와, 상기 박막트랜지스터를 보호하기 위한 보호막 상에 형성되어 상기 박막트랜지스터와 접속되는 화소전극과, 상기 화소전극의 전압변동을 방지하기 위한 스토리지캐패시터와, 상기 게이트라인에 게이트신호를 공급하는 게이트패드와, 상기 데이터라인에 데이터신호를 공급하는 데이터패드를 포함하고, 용액에 대한 반응성질이 다른 소수 영역 및 친수 영역을 갖는 금속패턴과, 상기 금속패턴의 소수 영역을 노출시키도록 상기 친수 영역과 성질이 동일한 물질로 상기 친수 영역의 금속패턴 상에 형성되는 절연막을 구비하며,  
 상기 금속패턴은,  
 상기 박막트랜지스터의 드레인전극, 상기 스토리지캐패시터의 스토리지전극, 상기 데이터패드의 데이터하부전극 및 상기 게이트패드의 게이트하부전극 중 어느 하나를 포함하고, 이들의 노출된 소수 영역에는 각각 화소전극, 데이터상부전극 및 게이트상부전극이 접촉하는 것을 특징으로 한다.  
 여기서, 상기 절연막은 친수물질로 형성되고, 상기 절연막은 폴리 비닐 알코올, 폴리 비닐 페놀, 노블락 수지를 포함하는 고분자 유기물질; 용매에 분산되는 무기절연물질; 유기·무기 혼합형 절연물질 중 어느 하나를 포함한

다.

또한, 상기 절연막은, 상기 게이트트절연막 및 보호막 중 어느 하나를 포함한다.

또한, 본 발명의 다른 실시예에 의한 액정표시패널의 제조방법은,

금속층이 증착된 후 마스크를 이용한 포토리소그래피공정과 식각공정에 의해 친수성을 띠는 금속패턴을 형성하는 단계와, 상기 친수성을 띠는 금속패턴에 UV를 조사하여 소수 영역을 형성하는 단계와, 상기 소수 영역의 금속패턴이 노출되도록 친수 영역과 성질이 동일한 물질로 상기 친수 영역의 금속패턴 상에 절연막을 형성하는 단계를 포함하는 것을 특징으로 한다.

또한, 본 발명의 또 다른 실시예에 의한 액정표시패널의 제조방법은, 금속층이 증착된 후 마스크를 이용한 포토리소그래피공정과 식각공정에 의해 친수성을 띠는 금속패턴을 형성하는 단계와, 상기 친수 영역에 패턴물질물을 가압하여 소수 영역을 형성하는 단계와, 상기 소수 영역의 금속패턴이 노출되도록 친수 영역과 성질이 동일한 물질로 상기 친수 영역의 금속패턴 상에 절연막을 형성하는 단계를 포함하는 것을 특징으로 한다.

여기서, 상기 절연막은 친수물질로 형성되고, 상기 절연막은 폴리 비닐 알코올, 폴리 비닐 페놀, 노볼락 수지를 포함하는 고분자 유기물질; 용매에 분산되는 무기절연물질; 유기·무기 혼합형 절연물질 중 어느 하나를 포함한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

[0035] 삭제

[0036] 삭제

[0037] 삭제

[0038] 삭제

[0039] 삭제

[0040] 삭제

[0041] 삭제

[0042] 삭제

[0043] 삭제

[0044] 삭제

[0045] 삭제

- [0046] 삭제
- [0047] 삭제
- [0048] 이하, 도 3 내지 도 6d를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0049] 도 3은 본 발명에 따른 액정표시패널의 하부 어레이 기판을 나타내는 평면도이며, 도 4는 도 3에서 선 "IV1-IV1'", "IV2-IV2'", "IV3-IV3'"를 따라 절취한 액정표시패널의 하부 어레이 기판을 나타내는 단면도이다.
- [0050] 도 3 및 도 4를 참조하면, 본 발명에 따른 액정표시패널의 하부 어레이 기판은 하부 기판(101) 위에 게이트 절연막(112)을 사이에 두고 교차하게 형성된 게이트 라인(102) 및 데이터 라인(104)과, 그 교차부마다 형성된 박막 트랜지스터(140)와, 그 교차 구조로 마련된 화소 영역에 형성된 화소 전극(122)을 구비한다. 또한, 박막 트랜지스터 어레이 기판은 화소 전극(122)과 게이트 라인(102)의 중첩부에 형성된 스토리지 캐패시터(142)와, 게이트 라인(102)과 접속된 게이트 패드(144)와, 데이터 라인(104)과 접속된 데이터 패드(146)를 추가로 구비한다.
- [0051] 게이트 신호를 공급하는 게이트 라인(102)과 데이터 신호를 공급하는 데이터 라인(104)은 교차 구조로 형성되어 화소 영역을 정의한다.
- [0052] 박막 트랜지스터(140)는 게이트 라인(102)의 게이트 신호에 응답하여 데이터 라인(104)의 화소 신호가 화소 전극(122)에 충전되어 유지되게 한다. 이를 위하여, 박막 트랜지스터(140)는 게이트 라인(102)에 접속된 게이트 전극(106)과, 데이터 라인(104)에 접속된 소스 전극(108)과, 화소 전극(122)에 접속된 드레인 전극(110)을 구비한다. 또한, 박막 트랜지스터(140)는 게이트 전극(106)과 게이트 절연막(112)을 사이에 두고 중첩되면서 소스 전극(108)과 드레인 전극(110) 사이에 채널을 형성하는 활성층(114)을 더 구비한다. 활성층(114) 위에는 소스 전극(108), 드레인 전극(110)과 오믹 접촉을 위한 오믹 접촉층(116)이 더 형성된다.
- [0053] 화소 전극(122)은 보호막(118)을 관통하는 제1 접촉홀(126a)을 통해 박막 트랜지스터(140)의 드레인 전극(110)과 접속되어 화소 영역에 형성된다.
- [0054] 이에 따라, 박막 트랜지스터(140)를 통해 화소 신호가 공급된 화소 전극(122)과 기준 전압이 공급된 공통 전극(도시하지 않음) 사이에는 전계가 형성된다. 이러한 전계에 의해 하부 어레이 기판과 상부 어레이 기판 사이에서 배열된 액정 분자들이 유전 이방성에 의해 회전하게 된다. 그리고, 액정 분자들의 회전 정도에 따라 화소 영역을 투과하는 광 투과율이 달라지게 됨으로써 계조를 구현하게 된다.
- [0055] 스토리지 캐패시터(142)는 게이트 라인(102)과, 그 게이트 라인(102)과 게이트 절연막(112)을 사이에 두고 중첩되는 스토리지 전극(124)과, 그 스토리지 전극(124)과 보호막(118)에 형성된 제2 접촉홀(126b)을 통해 접속된 화소 전극(122)으로 구성된다. 이러한 스토리지 캐패시터(142)는 화소 전극(122)에 충전된 화소 신호가 다음 화소 신호가 충전될 때까지 안정적으로 유지되게 한다.
- [0056] 게이트패드(144)는 게이트 드라이버(도시하지 않음)와 접속되어 게이트라인(102)에 게이트신호를 공급한다. 게이트 패드(144)는 게이트 라인(102)으로부터 연장되는 게이트 하부 전극(132)과, 게이트 절연막(112) 및 보호막(118)을 관통하는 제3 접촉홀(126c)을 통해 게이트 하부 전극(132)과 접속된 게이트 상부 전극(136)으로 구성된다.
- [0057] 데이터패드(146)는 데이터 드라이버(미도시)와 접속되어 데이터라인(104)에 데이터신호를 공급한다. 데이터 패드(146)는 데이터 라인(104)으로부터 연장되는 데이터 하부 전극(128)과, 보호막(118)을 관통하는 제4 접촉홀(126d)을 통해 데이터 하부 전극(128)과 접속된 데이터 상부 전극(130)으로 구성된다.
- [0058] 한편, 제1 내지 제4 접촉홀(126a, 126b, 126c, 126d)에 의해 노출되는 드레인 전극(110), 스토리지 전극(124), 게이트 하부 전극(132) 및 데이터 하부 전극(128) 중 적어도 어느 하나를 포함하는 금속패턴은 소수영역(150b)과 친수영역(150a)으로 나뉘게 된다. 금속패턴의 소수영역(150b)에는 게이트절연막(112) 및 보호막(118) 중 적어도 어느 하나를 포함하는 절연막이 형성되지 않는 반면에 금속패턴의 친수영역(150a)에는 절연막이 형성된다. 즉, 절연막은 소수영역과 반응하지 않는 친수성물질로 디핑(dipping)방법, 스핀코팅(spin-coating)방법 또는 프린팅(printing)방법으로 형성된다. 예를 들어, 절연막은 폴리비닐알코올(Polyvinylalcohol), 폴리비닐페놀(Polyvinylphenol), 노볼락 수지(Novolak resin) 등을 포함하는 고분자 절연물질; 알코올계열, 물과 같은 용매

에 분산되는 무기절연물질; 유기·무기 혼합물질; 나노입자형태로 분산된 금속 분산 용액 등이 이용된다. 이러한 절연막은 포토리소그래피공정과 식각공정없이 절연물질이 증착되며 선택적으로 친수영역의 금속패턴을 덮도록 형성된다.

- [0059] 이와 같이, 본 발명에 따른 액정표시패널은 금속패턴을 친수영역과 소수영역으로 구분하여 게이트절연막 및 보호막 중 적어도 어느 하나의 절연막이 친수영역 또는 소수영역에 선택적으로 형성됨으로써 공정이 단순화되어 생산성이 향상된다.
- [0060] 도 5a 내지 도 5c는 본 발명에 따른 금속패턴을 노출시키는 절연막을 형성하기 위한 제조방법을 나타내는 단면도이다.
- [0061] 먼저, 하부기판(51) 상에 금속층이 증착된 후 마스크를 이용한 포토리소그래피공정과 식각공정에 의해 패터닝됨으로써 도 5a에 도시된 바와 같이 금속패턴(52)이 형성된다. 금속패턴(52)은 예를 들어, 게이트하부전극, 드레인전극, 스토리지전극 및 데이터하부전극 중 적어도 어느 하나를 포함한다. 이 때, 금속패턴은 친수성을 띠게 된다.
- [0062] 금속패턴(52)이 형성된 하부기판(51) 상에는 도 5b에 도시된 바와 같이 UV 조사부(54)가 정렬된다. 이 UV 조사부(54)는 금속패턴(52) 중 소정영역에 UV를 조사하게 된다. 이 때, 금속패턴(52)이 형성된 기판(51)이 일측방향으로 이동하면서 정지된 UV조사부(54)를 통해 금속패턴(52)에 UV가 조사되거나, UV조사부(54)가 일측방향으로 이동하면서 정지된 금속패턴(52)이 형성된 기판(51)에 UV를 조사한다.
- [0063] UV가 조사된 금속패턴(52)의 소정영역은 그 표면의 말단기의 -OH기가 떨어져 나가거나 치환되어 소수영역(50b)으로 바뀌게 된다. 이에 따라, 금속패턴(52)은 소수영역(50b)과 친수영역(50a)으로 나뉘게 된다. 즉, 금속패턴(52)의 소수영역(50b)은 UV가 조사된 영역이며, 금속패턴(52)의 친수영역(50a)은 UV가 조사되지 않은 영역이다.
- [0064] 소수영역(50b)과 친수영역(50a)으로 나뉜 금속패턴(52) 상에 용액 상태의 절연물질이 디핑방법, 스펀코팅방법 또는 프린팅방법으로 도포됨으로써 도 5c에 도시된 바와 같이 게이트절연막 및 보호막 중 적어도 어느 하나를 포함하는 절연막(56)이 형성된다. 이 절연막(56)은 소수영역(50b)을 제외한 친수영역(50a)의 금속패턴(52)을 덮도록 즉, 소수영역(50b)을 노출시키는 홀(58)을 갖도록 형성된다.
- [0065] 도 6a 내지 도 6d는 본 발명에 따른 절연막을 형성하기 위한 다른 제조방법을 나타내는 단면도이다.
- [0066] 먼저, 하부기판(71) 상에 금속층이 증착된 후 마스크를 이용한 포토리소그래피공정과 식각공정에 의해 패터닝됨으로써 도 6a에 도시된 바와 같이 금속패턴(72)이 형성된다. 금속패턴(72)은 예를 들어, 게이트하부전극, 드레인전극, 스토리지전극 및 데이터하부전극 중 적어도 어느 하나를 포함한다.
- [0067] 금속패턴(72)이 형성된 하부기판(71) 상에 도 6b에 도시된 바와 같이 돌출부(76)를 갖는 패턴 몰드물(74)이 정렬된다. 패턴 몰드물(74)은 예를 들어 PDMS(polydimethylsioxane)로 형성된다. 이 패턴 몰드물(74)을 이용하여 금속패턴(72)을 가압하게 된다. 이에 따라, 패턴몰드물(74)의 돌출부(76)와 접촉된 금속패턴(72)의 소정영역은 그 표면의 말단기의 -OH기가 떨어져 나가 소수영역(78b)으로 바뀌게 된다. 이에 따라, 금속패턴(72)은 소수영역(78b)과 친수영역(78a)으로 나뉘게 된다. 즉, 금속패턴(72)의 소수영역(78b)은 패턴몰드물(74)의 돌출부(76)와 접촉된 영역이며, 금속패턴(72)의 친수영역(78a)은 패턴몰드물(74)의 돌출부(76)와 접촉되지 않은 영역이다.
- [0068] 소수영역(78b)과 친수영역(78a)으로 나뉜 금속패턴(72) 상에 절연물질이 디핑방법, 스펀코팅방법 또는 프린팅방법으로 도포됨으로써 도 6d에 도시된 바와 같이 게이트절연막 및 보호막 중 적어도 어느 하나를 포함하는 절연막(80)이 형성된다. 이 절연막(80)은 소수영역(78b)의 금속패턴(72)이 노출되도록 친수영역의 금속패턴(72)을 덮도록 즉, 소수영역(78b)을 노출시키는 홀(82)을 갖도록 형성된다.
- [0069] 이외에도 도 6b에 도시된 패턴몰드물에 친수성을 도입하여 금속패턴의 소수영역을 선택적으로 친수영역으로 변환하여 절연막을 형성할 수도 있다.
- [0070] 한편, 본 발명에 따른 절연막은 드레인전극, 스토리지전극, 게이트하부전극 및 데이터하부전극 상에 형성되는 절연막으로 한정되어 설명되었지만 이외에도 다른 금속패턴을 노출시키는 영역에도 형성될 수 있으며, 액정표시패널 뿐만 아니라 다른 표시 패널에도 적용될 수 있다.

**발명의 효과**

- [0071] 상술한 바와 같이, 본 발명에 따른 액정표시패널 및 그 제조방법은 금속패턴을 소수영역과 친수영역으로 구분하여 친수물질인 절연막이 금속패턴의 소수영역을 노출시키도록 형성한다. 이에 따라, 금속패턴을 일부 노출시키는 절연막을 마스크를 이용한 포토리소그래피공정없이 도포공정만으로 형성할 수 있으므로 공정이 단순화되어 생산성을 향상시킬 수 있다.
- [0072] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**도면의 간단한 설명**

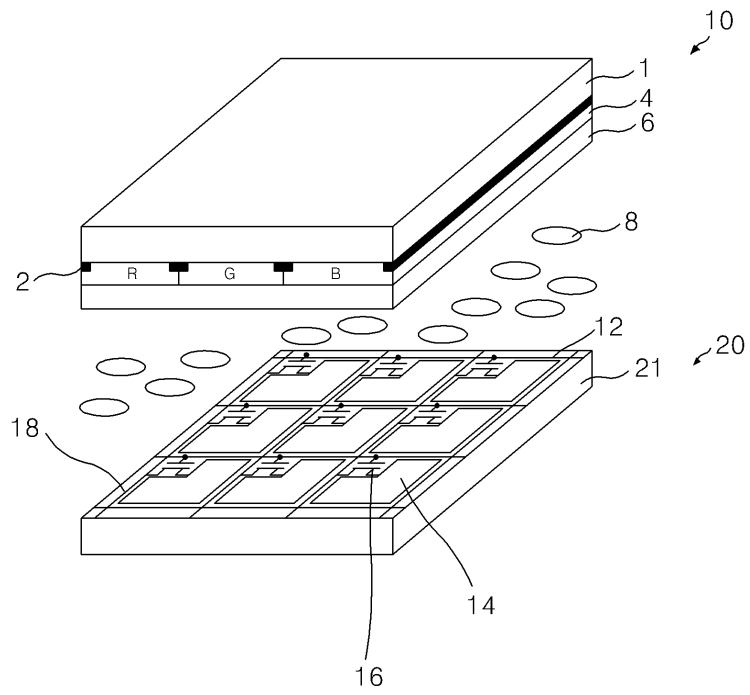
- [0001] 도 1은 종래의 액정표시패널을 나타내는 사시도이다.
- [0002] 도 2는 종래 금속패턴을 노출시키는 절연막을 나타내는 사시도이다.
- [0003] 도 3은 본 발명에 따른 액정표시패널을 나타내는 평면도이다.
- [0004] 도 4는 도 3에서 선"IV1-IV1'", "IV2-IV2'", "IV3-IV3'"를 따라 절취한 액정표시패널을 나타내는 단면도이다.
- [0005] 도 5a 내지 도 5c는 본 발명에 따른 금속패턴을 노출시키는 절연막을 형성하기 위한 제조공정을 나타내는 사시도이다.
- [0006] 도 6a 내지 도 6d는 본 발명에 따른 금속패턴을 노출시키는 절연막을 형성하기 위한 다른 제조공정을 나타내는 단면도이다.

[0007] <도면의 주요 부분에 대한 부호의 설명>

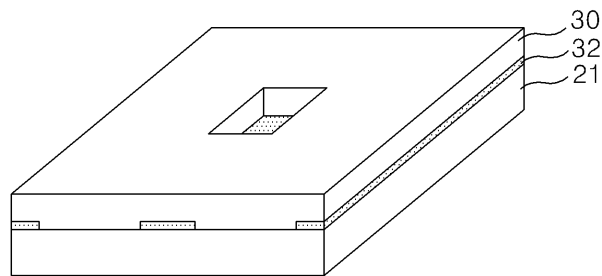
- |                         |                |
|-------------------------|----------------|
| [0008] 1,21,51,71 : 기관  | 2 : 블랙매트릭스     |
| [0009] 4 : 킬러필터         | 6 : 공통전극       |
| [0010] 8 :액정            | 10 : 상부 어레이 기관 |
| [0011] 12,102 : 게이트라인   | 14,122 : 화소전극  |
| [0012] 16,140 : 박막트랜지스터 | 18,104 : 데이터라인 |
| [0013] 20 : 하부 어레이 기관   | 30,80,56 : 절연막 |
| [0014] 32,52,72 : 금속패턴  | 54 : UV조사부     |
| [0015] 74 : 패턴몰드물       | 76 : 돌출부       |
| [0016] 106 : 게이트전극      | 108 : 소스전극     |
| [0017] 110 : 드레인전극      | 112 : 게이트절연막   |
| [0018] 114 : 활성층        | 116 : 오믹접촉층    |
| [0019] 118 : 보호막        | 124 : 스토리전극    |
| [0020] 126 : 접촉홀        | 128 : 데이터하부전극  |
| [0021] 130 : 데이터상부전극    | 132 : 게이트하부전극  |
| [0022] 136 : 게이트상부전극    |                |

도면

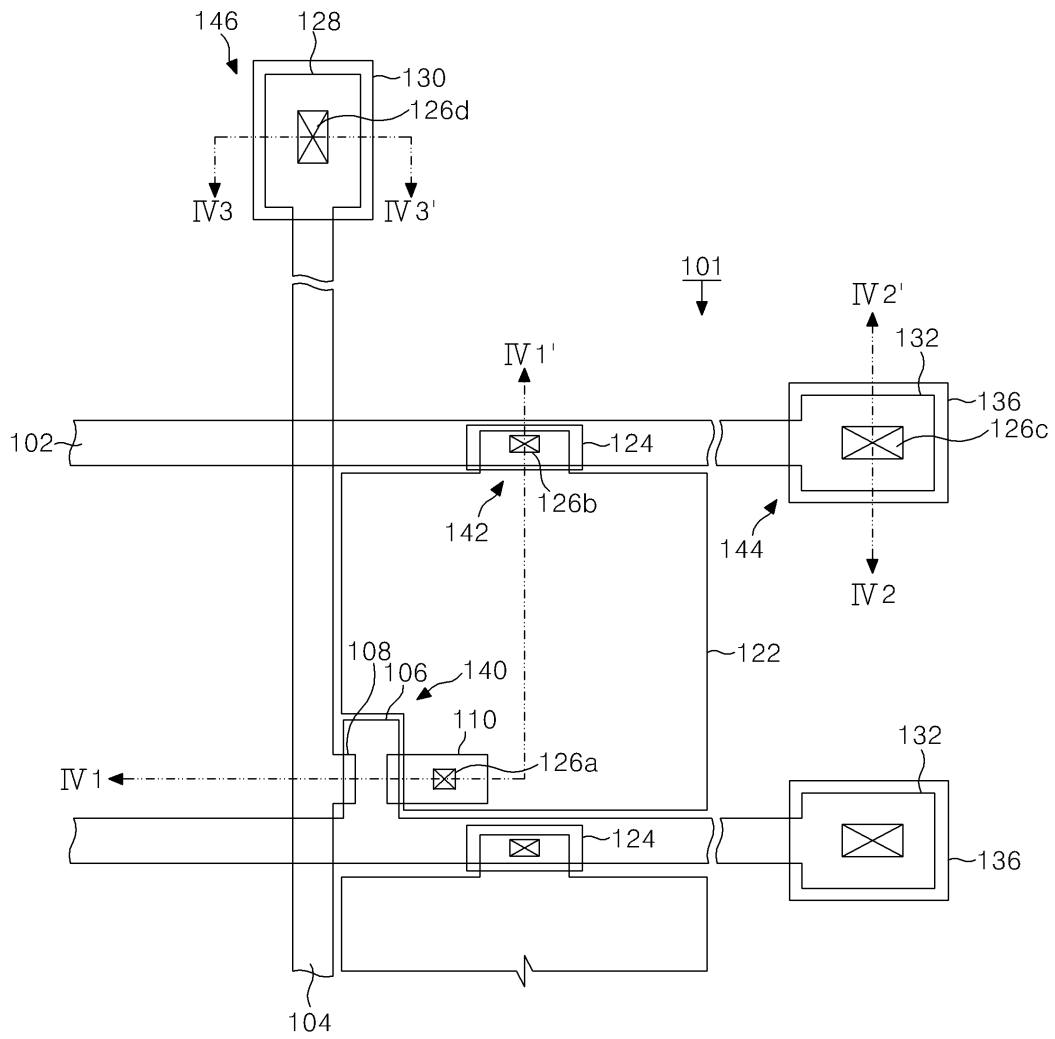
도면1



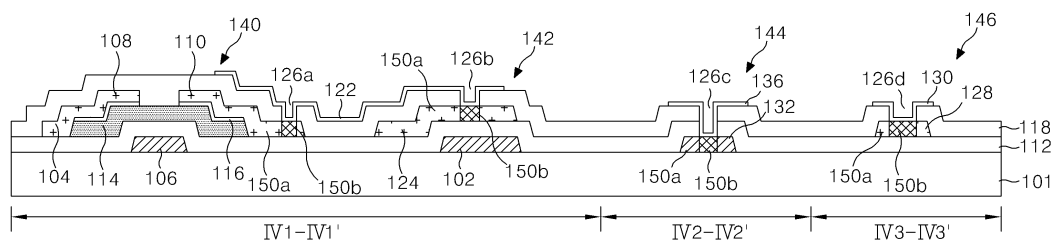
도면2



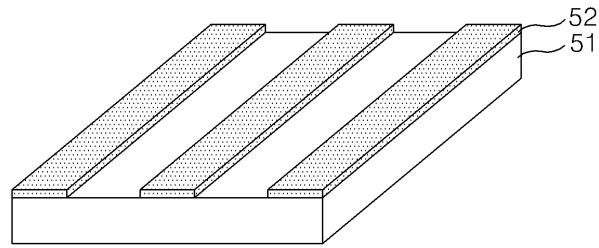
도면3



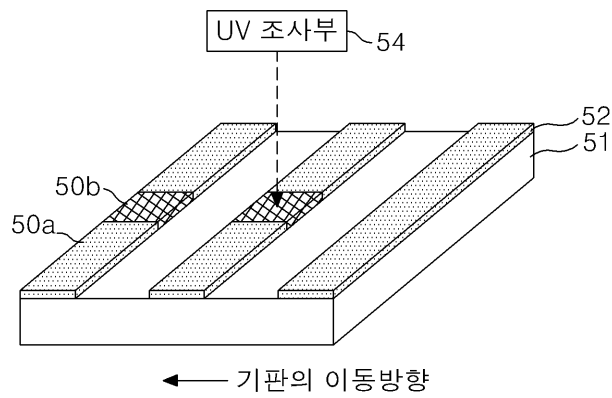
도면4



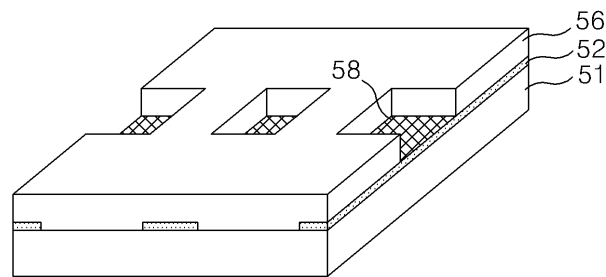
도면5a



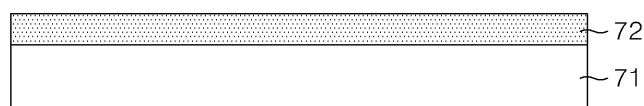
도면5b



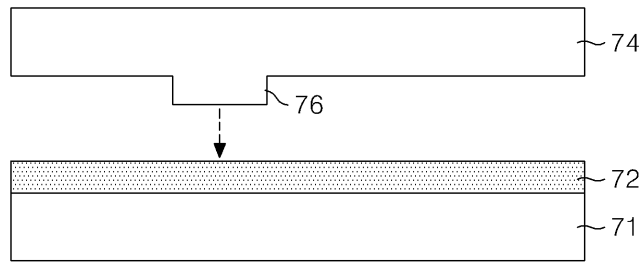
도면5c



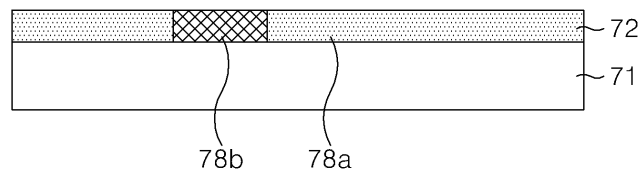
도면6a



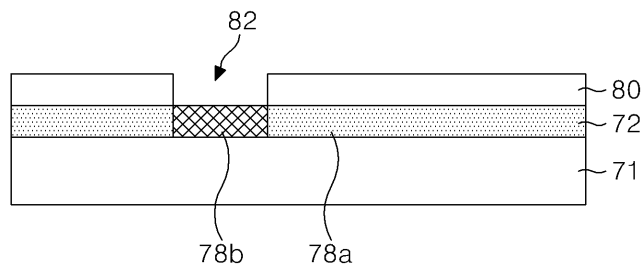
도면6b



도면6c



도면6d



专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	<a href="#">KR100956939B1</a>	公开(公告)日	2010-05-11
申请号	KR1020030039641	申请日	2003-06-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHAE GEESUNG 채기성 KIM JINOOK 김진옥		
发明人	채기성 김진옥		
IPC分类号	G02F1/136 G02F1/1362 H01L21/77 H01L21/84 H01L27/12		
CPC分类号	G02F2001/136231 G02F1/1362 H01L27/1214 G02F2001/136236 H01L27/1288 H01L27/12 H01L27/1292		
其他公开文献	KR1020040109989A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

液晶显示面板及其制造方法技术领域本发明涉及一种能够在不进行光刻工艺的情况下形成用于曝光金属图案的绝缘膜的液晶显示面板及其制造方法。根据本发明的液晶显示面板包括金属图案，该金属图案具有相对于特定溶液的反应性不同的第一和第二表面处理区域，以及金属图案的第二表面处理区域，并且，用相同材料在第二表面处理区域的金属图案上形成绝缘膜。

