



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년05월22일
(11) 등록번호 10-0831300
(24) 등록일자 2008년05월15일

(51) Int. Cl.

G02F 1/1345 (2006.01)

(21) 출원번호 10-2001-0081559

(22) 출원일자 2001년12월20일

심사청구일자 2006년10월23일

(65) 공개번호 10-2003-0051918

(43) 공개일자 2003년06월26일

(56) 선행기술조사문헌

KR 1020010045249 A

KR 1020010009044 A

KR 1020000066493 A

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

박대림

경상북도칠곡군약목면북성리1008-1

세정빌라가동302호

황성수

경상북도구미시형곡동146풍림아파트104동703호

문수환

경상북도구미시임은동대동아파트1510호

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 9 항

심사관 : 안준형

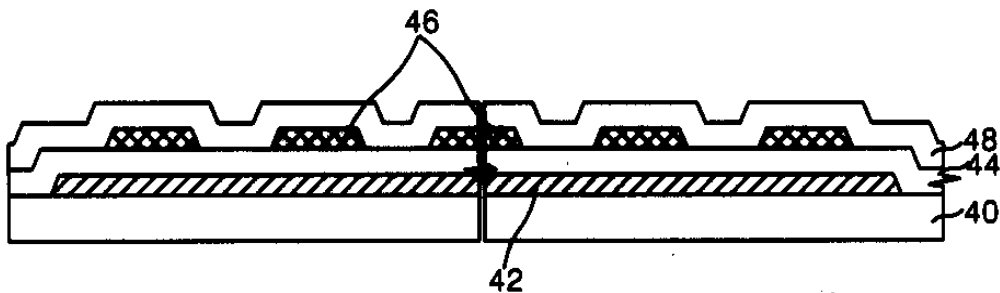
(54) 라인 온 글래스형 액정표시패널 및 그 제조방법

(57) 요약

본 발명은 제한된 영역내에서 LOG형 신호라인군의 단면적을 증대시킬 수 있는 LOG형 액정표시패널 및 그 제조방법에 관한 것이다.

본 발명은 게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하는 화상표시부와; 화상표시부의 외곽영역에 라인 온 글래스 방식으로 형성되어 게이트라인들 및 데이터라인들을 구동하는 드라이브 집적회로들에서 필요로 하는 구동신호들을 공급함과 아울러 그 드라이브 집적회로들을 상호 연결시키기 위한 라인 온 글래스형 신호라인들을 구비하고; 라인 온 글래스형 신호라인들은 절연막을 사이에 둔 서로 다른 금속층에 분리되어 형성된 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하는 화상표시부와;

상기 화상표시부의 외곽영역에 라인 온 글래스 방식으로 형성되어 상기 게이트라인들 및 데이터라인들을 구동하는 드라이브 집적회로들에서 필요로 하는 구동신호들을 공급함과 아울러 그 드라이브 집적회로들을 상호 연결시키기 위한 라인 온 글래스형 신호라인들을 구비하고;

상기 라인 온 글래스형 신호라인들은 층층이 쌓여 있으며, 서로 다른 층에 위치한 라인 온 글래스형 신호라인들 사이에 절연막이 형성된 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

청구항 2

제 1 항에 있어서,

상기 라인 온 글래스형 신호라인들 중 일부는 게이트 절연막의 상측에 형성되며, 나머지 일부는 상기 게이트 절연막의 하측에 형성된 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

청구항 3

제 1 항에 있어서,

상기 라인 온 글래스형 신호라인들은

상기 게이트라인들을 구동하는 게이트 드라이브 집적회로에서 필요로 하는 게이트 구동신호들과 상기 화상표시부에 포함되는 공통전극에서 필요로 하는 공통전압을 공급하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

청구항 4

제 3 항에 있어서,

상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 게이트 금속층에 형성되고,

상기 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호 라인들은 소스/드레인 금속층에 형성된 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

청구항 5

제 3 항에 있어서,

상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 소스/드레인 금속층에 형성되고,

상기 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호 라인들은 게이트 금속층에 형성된 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

청구항 6

제 4 항 및 제 5 항 중 어느 한 항에 있어서,

상기 게이트 로우전압 신호라인은 해당 금속층에서 상기 라인 온 글래스형 신호라인들이 형성되는 제한된 영역 내에서 상기 게이트 구동신호 라인 중 한 라인보다 넓은 단면적을 가지게끔 형성된 것을 특징으로 하는 라인 온 글래스형 액정표시패널.

청구항 7

게이트라인들과 데이터라인들의 교차영역마다 형성된 박막트랜지스터를 포함하는 다수개의 액정셀들을 포함하는 화상표시부와; 상기 화상표시부의 외곽영역에 라인 온 글래스 방식으로 형성되어 상기 게이트라인들을 구동하는

드라이브 집적회로들에서 필요로 하는 구동신호들을 공급하는 라인 온 글래스형 신호라인들을 구비하는 액정표시패널의 제조방법에 있어서,

하부기관 상에 게이트금속을 증착한 후 패터닝하여 상기 박막트랜지스터의 게이트전극, 게이트라인들과 함께 일부의 라인 온 글래스형 신호라인을 형성하는 단계와;

게이트절연막을 전면 도포하고 반도체물질을 증착한 후 패터닝하여 상기 박막트랜지스터의 액티브층을 형성하는 단계와;

소스/드레인 금속을 증착한 후 패터닝하여 상기 박막트랜지스터의 소스/드레인전극, 데이터라인들과 함께 나머지 라인 온 글래스형 신호라인을 형성하는 단계와;

보호막을 전면 도포한 후 상기 게이트라인 및 데이터라인의 패드들과, 상기 박막트랜지스터의 드레인 전극, 그리고 상기 라인 온 글래스형 신호라인의 패드를 노출시키는 컨택홀을 형성하는 단계와;

투명도전물질을 증착한 후 패터닝하여 상기 드레인전극과 접속되는 화소전극과, 상기 게이트라인 및 데이터라인들 패드들과 라인 온 글래스형 신호라인의 패드들과 접속되는 보호전극을 형성하는 단계를 포함하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널의 제조방법.

청구항 8

제 7 항에 있어서,

상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 게이트 금속층에 형성하고,

상기 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호 라인들은 소스/드레인 금속층에 형성하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널의 제조방법.

청구항 9

제 7 항에 있어서,

상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 소스/드레인 금속층에 형성하고,

상기 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호 라인들은 게이트 금속층에 형성하는 것을 특징으로 하는 라인 온 글래스형 액정표시패널의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 액정표시장치에 관한 것으로, 특히 액정패널 상에 형성된 라인 온 글래스형 패턴들의 라인저항을 최소화할 수 있는 라인 온 글래스형 액정표시패널 및 그 제조방법에 관한 것이다.
- <17> 통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다.
- <18> 액정패널에는 게이트라인들과 데이터라인들이 교차하게 배열되고 그 게이트라인들과 데이터라인들의 교차로 마련되는 영역에 액정셀들이 위치하게 된다. 이 액정패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 마련된다. 화소전극들 각각은 스위칭 소자인 박막트랜지스터(Thin Film Transistor)의 소스 및 드레인 단자들을 경유하여 데이터라인들 중 어느 하나에 접속된다. 박막트랜지스터의 게이트단자는 화소전압신호가 1라인분씩의 화소전극들에게 인가되게 하는 게이트라인들 중 어느 하나에 접속된다.
- <19> 구동회로는 게이트라인들을 구동하기 위한 게이트 드라이버와, 데이터라인들을 구동하기 위한 데이터 드라이버

와, 게이트 드라이버와 데이터 드라이버를 제어하기 위한 타이밍 제어부와, 액정표시장치에서 사용되는 여러가지의 구동전압들을 공급하는 전원공급부를 구비한다. 타이밍 제어부는 게이트 드라이버 및 데이터 드라이버의 구동 타이밍을 제어함과 아울러 데이터 드라이버에 화소데이터 신호를 공급한다. 전원공급부는 입력 전원을 이용하여 액정표시장치에서 필요하는 공통전압(Vcom), 게이트 하이전압(Vgh), 게이트 로우전압(Vgl) 등과 같은 구동전압들을 생성한다. 게이트 드라이버는 스캐닝신호를 게이트라인들에 순차적으로 공급하여 액정패널 상의 액정셀들을 1라인분씩 순차적으로 구동한다. 데이터 드라이버는 게이트라인들 중 어느 하나에 스캐닝신호가 공급될 때마다 데이터라인들 각각에 화소전압신호를 공급한다. 이에 따라, 액정표시장치는 액정셀별로 화소전압신호에 따라 화소전극과 공통전극 사이에 인가되는 전계에 의해 광투과율을 조절함으로써 화상을 표시한다.

- <20> 이들 중 액정패널과 직접 접속되는 데이터 드라이버와 게이트 드라이버는 다수개의 IC(Integrated Circuit)들로 집적화된다. 집적화된 데이터 드라이버 IC와 게이트 드라이버 IC 각각은 TCP(Tape Carrier Package) 상에 실장되어 TAB(Tape Automated Bonding) 방식으로 액정패널에 접속되거나 COG(Chip On Glass) 방식으로 액정패널 상에 실장된다.
- <21> 여기서 TCP를 통해 TAB 방식으로 액정패널에 접속되는 드라이브 IC들은 TCP에 접속되어진 PCB(Printed Circuit Board)에 실장되어진 신호라인들을 통해 외부로부터 입력되는 제어신호들 및 직류전압들을 공급받음과 아울러 상호 접속된다. 상세히 하면, 데이터 드라이버 IC들은 데이터 PCB에 실장된 신호라인들을 통해 직렬로 접속됨과 아울러 타이밍 제어부로부터의 제어신호들 및 화소 데이터 신호와 전원공급부로부터의 구동전압들을 공통적으로 공급받게 된다. 게이트 드라이버 IC들은 게이트 PCB에 실장된 신호라인들을 통해 직렬로 접속됨과 아울러 타이밍 제어부로부터의 제어신호들과 전원공급부로부터의 구동전압들을 공통적으로 공급받게 된다.
- <22> COG 방식으로 액정패널에 실장되는 드라이브 IC들은 신호라인들이 액정패널, 즉 하부 글래스 상에 실장되는 라인 온 글래스(Line On Glass; 이하 LOG라 함) 방식으로 상호 접속됨과 아울러 타이밍 제어부 및 전원공급부로부터의 제어신호들 및 구동전압들을 공급받게 된다.
- <23> 최근에는 드라이브 IC들이 TAB 방식으로 액정패널에 접속되는 경우에도 LOG방식을 채택하여 PCB를 제거함으로써 액정표시장치가 더욱 박형화될 수 있게 하고 있다. 특히 상대적으로 적은 신호라인들을 필요로 하는 게이트 드라이브 IC들에 접속되는 신호라인들을 LOG 방식으로 액정패널 상에 형성함으로써 게이트 PCB를 제거하고 있다. 다시 말하여 TAB 방식의 게이트 드라이브 IC들은 액정패널의 하부 글래스 상에 실장되는 신호라인들을 통해 직렬로 접속됨과 아울러 제어신호들 및 구동전압신호들(이하, 게이트 구동신호들이라 함)을 공통적으로 공급받게 된다.
- <24> 실제로, LOG형 신호배선들을 이용하여 게이트 PCB를 제거한 액정표시장치는 도 1에 도시된 바와 같이 액정패널(1)과, 액정패널(1)과 데이터 PCB(12) 사이에 접속되어진 다수개의 데이터 TCP들(8)과, 액정패널(1)의 다른 측에 접속되어진 다수개의 게이트 TCP들(14)과, 데이터 TCP들(8) 각각에 실장되어진 데이터 드라이브 IC(10)들과, 게이트 TCP들(14) 각각에 실장되어진 게이트 드라이브 IC들(16)을 구비한다.
- <25> 액정패널(1)은 각종 신호라인들과 함께 박막트랜지스터 어레이가 형성된 하부기판(2)과, 칼라필터 어레이가 형성된 상부기판(4)과, 하부기판(2)과 상부기판(4) 사이에 주입된 액정을 포함한다. 이러한 액정패널(1)에는 게이트라인들(20)과 데이터라인들(18)의 교차영역마다 마련되는 액정셀들로 구성되어 화상을 표시하는 화상표시영역(21)이 마련된다. 화상표시영역(21)의 외곽부에 위치하는 하부기판(2) 외곽영역에는 데이터라인(18)으로부터 신장되어진 데이터 패드들과, 게이트라인(20)로부터 신장되어진 게이트 패드들이 위치하게 된다. 또한 하부기판(2)의 외곽영역에는 게이트 드라이브 IC(16)에 공급되는 게이트 구동신호들을 전송하기 위한 LOG형 신호라인군(26)이 위치하게 된다.
- <26> 데이터 TCP(8)에는 데이터 드라이브 IC(10)가 실장되고, 그 데이터 드라이브 IC(10)와 전기적으로 접속된 데이터 TCP(8)의 입력패드들(24) 및 데이터 TCP(8)의 출력패드들(25)이 형성된다. 데이터 TCP(8)의 입력패드들(24)은 데이터 PCB(12)의 출력패드들과 전기적으로 접속되고, 데이터 TCP(8)의 출력패드들(25)은 하부기판(2) 상의 데이터패드들과 전기적으로 접속된다. 특히 첫번째 데이터 TCP(8)는 하부기판(2) 상의 LOG형 신호라인군(26)에 전기적으로 접속되는 게이트 구동신호 전송군(22)이 추가적으로 형성된다. 이 게이트 구동신호 전송군(22)은 데이터 PCB(12)를 경유하여 타이밍 컨트롤러 및 전원공급부로부터 공급되는 게이트 구동신호들을 LOG형 신호라인군(26)에 공급하게 된다.
- <27> 데이터 드라이브 IC들(10)은 디지털 신호인 화소데이터 신호를 아날로그 신호인 화소전압신호로 변환하여 액정패널 상의 데이터라인들(18)에 공급한다.

- <28> 게이트 TCP(14)에는 게이트 드라이브 IC(16)가 실장되고, 그 게이트 드라이브 IC(16)와 전기적으로 접속된 게이트 구동신호 전송라인군(28) 및 게이트 TCP(14)의 출력패드들(30)이 형성된다. 게이트 구동신호 전송라인군(28)은 하부기판(2) 상의 LOG 신호라인군(26)과 전기적으로 접속되고, 게이트 TCP(14)의 출력패드들(30)은 하부기판(2) 상의 게이트패드들과 전기적으로 접속된다.
- <29> 게이트 드라이브 IC들(16)은 입력 제어신호들에 응답하여 스캐닝신호, 즉 게이트 하이전압 신호(VGH)를 게이트 라인들(20)에 순차적으로 공급한다. 또한 게이트 드라이브 IC(16)들은 게이트 하이전압 신호(VGH)가 공급되는 기간을 제외한 나머지 기간에는 게이트 로우전압 신호(VGL)를 게이트라인들에 공급한다.
- <30> LOG형 신호라인군(26)은 통상 게이트 하이전압 신호(VGH), 게이트 로우전압 신호(VGH), 공통전압 신호(VCOM), 그라운드 전압신호(GND), 전원 전압신호(VCC)와 같이 전원공급부로부터 공급되는 직류전압신호들과 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭신호(GSC), 게이트 이네이블 신호(GOE)와 같이 타이밍 제어부로부터 공급되는 게이트 제어신호들 각각을 공급하는 신호라인들로 구성된다.
- <31> 이러한 LOG형 신호라인군(26)은 도 2에 도시된 바와 같이 화상표시부(21)의 외곽영역에 위치하는 패드부와 같이 매우 한정된 좁은 공간에서 미세패턴으로 나란하게 형성된다. 도 2를 참조하면 LOG형 신호라인군(26)은 하부기판(2) 상에 형성되고, 그 LOG형 신호라인군(26) 위에 게이트절연막(34)과 보호막(36)이 적층된다. 또한 LOG형 신호라인군(26)은 게이트라인들(20) 형성공정시 형성되는 것으로 AINd와 같이 비교적 큰 비저항값(0.046)을 갖는 게이트금속층으로 이루어진다. 이에 따라 LOG형 신호라인군(26)은 기존의 게이트 PCB에 동박으로 형성된 신호라인들과 대비하여 상대적으로 높은 저항성분을 포함하게 된다. 또한 LOG형 신호라인군(26)의 저항값은 라인 길이에 비례함에 따라 데이터 PCB(12)로부터 멀어질수록 라인저항값은 증가하여 게이트 구동신호가 감쇄하게 된다. 이 결과 LOG형 신호라인군(26)을 통해 전송되는 게이트 구동신호들이 그의 라인저항값에 의해 왜곡됨으로써 화상표시부(21)에 표시되는 화상의 품질이 저하되게 된다.
- <32> 상세히 하면, LOG형 신호라인군(26)의 라인저항값에 의해 게이트 드라이브 IC(16) 별로 공급되는 게이트 구동신호에 전압차이가 발생하게 된다. 그리고 데이터 PCB(12)로부터 멀어질 수록 LOG 신호라인군(26)의 길이에 따른 라인저항값이 증가하게 됨으로써 게이트 구동신호가 감쇄하게 된다. 이렇게 게이트 드라이브 IC(16) 마다 공급되는 게이트 구동신호의 차이로 인하여 화상표시부(21)에서는 서로 다른 게이트 드라이브 IC(16)에 접속되는 수평라인 블록간에 가로선 현상이 나타나게 됨으로써 화면이 분할되어 보이게 된다.
- <33> 특히 이 수평라인 블록간의 가로선 현상은 다수의 게이트 구동신호들 중 게이트 로우전압(VGL)이 LOG형 신호라인군(26)의 라인저항으로 인하여 게이트 TCP(14) 마다, 즉 게이트 드라이브 IC(16) 마다 서로 다르게 공급됨에서 기인한다. LOG형 신호라인군(26)을 통해 공급되는 게이트 구동신호들 중 게이트 로우전압(VGL)의 왜곡이 화상표시부(21)의 화질에 막대한 영향을 미치게 된다. 이는 게이트 로우전압(VGL)이 게이트 하이전압(VGH) 구간에서 액정셀에 충전된 화소전압을 다음 화소전압이 충전되기 전까지 유지되게 하는 것으로 그 게이트 로우전압(VGL)이 왜곡되는 경우 충전된 화소전압이 가변되기 때문이다.
- <34> 이러한 LOG형 신호라인군(26)의 라인저항에 의한 게이트 구동신호, 특히 게이트 로우전압의 감쇄를 방지하기 위해서는 LOG형 신호라인군(26)의 단면적을 크게 하거나 비저항값을 작게 하여 저항성분을 감소시켜야 한다. 그러나 LOG형 신호라인군(26)이 형성되는 화상표시부(21)의 외곽영역은 한정되어 있으므로 LOG형 신호라인군(26)의 단면적을 크게 하는데 한계가 있으며 게이트금속층으로 형성되므로 비저항값을 작게 하는데에도 한계가 있다.
- <35> 따라서, 제한된 영역내에 미세패턴으로 형성되는 LOG형 신호라인군(26)의 라인저항을 감소시킬 수 있는 방안이 필요하다.

발명이 이루고자 하는 기술적 과제

- <36> 따라서, 본 발명의 목적은 제한된 영역내에서 LOG형 신호라인군의 라인저항을 감소시킬 수 있는 LOG형 액정표시패널 및 그 제조방법을 제공하는 것이다.

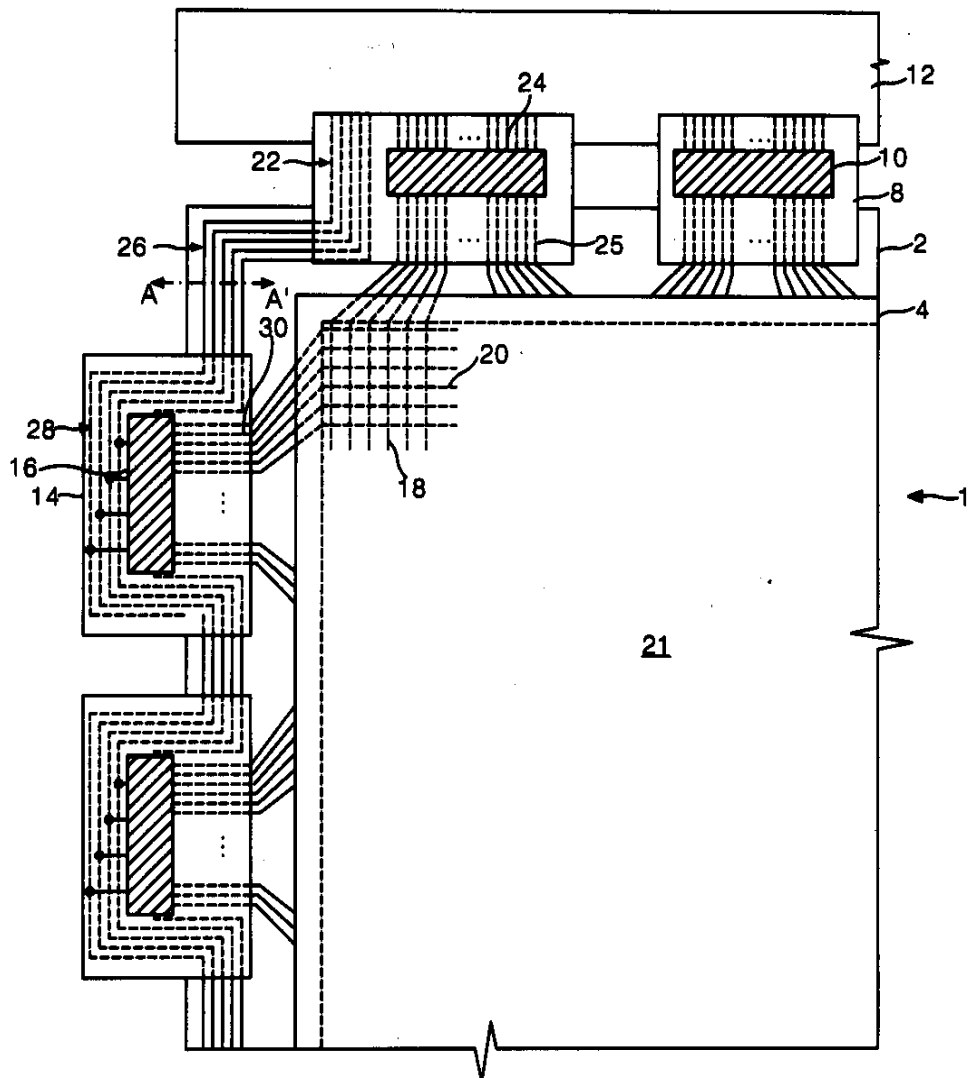
발명의 구성 및 작용

- <37> 상기 목적을 달성하기 위하여, 본 발명에 따른 LOG형 액정패널은 게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하는 화상표시부와; 화상표시부의 외곽영역에 라인 온 글래스 방식으로 형성되어 게이트라인들 및 데이터라인들을 구동하는 드라이브 집적회로들에서 필요로 하는 구동신호들을 공급함과 아울러 그 드라이브 집적회로들을 상호 연결시키기 위한 라인 온 글래스형 신호라인들을 구비하고; 라인 온 글래스형 신호라인들은 절연막을 사이에 둔 서로 다른 금속층에 분리되어 형성된 것을 특징으로 한다.
- <38> 여기서 상기 라인 온 글래스형 신호라인들은 게이트 절연막을 사이에 둔 게이트 금속층과 소스/드레인 금속층으로 분리되어 형성된 것을 특징으로 한다.
- <39> 그리고 상기 라인 온 글래스형 신호라인들은 게이트라인들을 구동하는 게이트 드라이브 집적회로에서 필요로 하는 게이트 구동신호들과 상기 화상표시부에 포함되는 공통전극에서 필요로 하는 공통전압을 공급하는 것을 특징으로 한다.
- <40> 특히 상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 게이트 금속층에 형성되고, 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호라인들은 소스/드레인 금속층에 형성된 것을 특징으로 한다.
- <41> 이와 달리 상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 소스/드레인 금속층에 형성되고, 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호라인들은 게이트 금속층에 형성된 것을 특징으로 한다.
- <42> 아울러 상기 게이트 로우전압 신호라인은 해당 금속층에서 라인 온 글래스형 신호라인들이 형성되는 제한된 영역내에서 상기 게이트 구동신호 라인 중 한 라인보다 넓은 단면적을 가지게끔 형성된 것을 특징으로 한다.
- <43> 본 발명에 따른 LOG형 액정표시패널 제조방법은 하부기판 상에 게이트금속을 증착한 후 패터닝하여 박막트랜지스터의 게이트전극, 게이트라인들과 함께 일부의 라인 온 글래스형 신호라인을 형성하는 단계와; 게이트절연막을 전면 도포하고 반도체물질을 증착한 후 패터닝하여 박막트랜지스터의 액티브층을 형성하는 단계와; 소스/드레인 금속을 증착한 후 패터닝하여 박막트랜지스터의 소스/드레인전극, 데이터라인들과 함께 나머지 라인 온 글래스형 신호라인을 형성하는 단계와; 보호막을 전면 도포한 후 상기 게이트라인 및 데이터라인의 패드들과, 박막트랜지스터의 드레인 전극, 그리고 라인 온 글래스형 신호라인의 패드를 노출시키는 콘택홀을 형성하는 단계와; 투명도전물질을 증착한 후 패터닝하여 드레인전극과 접속되는 화소전극과, 게이트라인 및 데이터라인들 패드들과 라인 온 글래스형 신호라인의 패드들과 접속되는 보호전극을 형성하는 단계를 포함하는 것을 특징으로 한다.
- <44> 여기서, 상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 게이트 금속층에 형성하고, 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호라인들은 소스/드레인 금속층에 형성하는 것을 특징으로 한다.
- <45> 이와 달리, 상기 라인 온 글래스형 신호라인들 중 게이트 로우전압 신호를 공급하는 게이트 로우전압 신호라인은 소스/드레인 금속층에 형성하고, 게이트 로우전압을 제외한 나머지 게이트 구동전압 신호들을 전송하는 게이트 구동신호라인들은 게이트 금속층에 형성하는 것을 특징으로 한다.
- <46> 상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <47> 이하, 본 발명의 바람직한 실시 예를 도 3 및 도 4를 참조하여 상세히 설명하기로 한다.
- <48> 도 3은 본 발명의 실시 예에 따른 액정패널에서 LOG형 신호라인군이 형성된 부분을 도시한 단면도이다.
- <49> 도 3에 도시된 LOG형 신호라인군(42, 46)은 다수의 액정셀들을 포함하는 화상표시부(도시하지 않음)의 외곽영역에 위치하여 게이트 드라이브 IC들이 필요로 하는 게이트 구동신호를 공급한다. 예를 들면 LOG형 신호라인군(42, 46)은 게이트 하이전압 신호(VGH), 게이트 로우전압 신호(VGL), 공통전압 신호(VCOM), 그라운드 전압신호(GND), 전원 전압신호(VCC)와 같이 전원공급부로부터 공급되는 직류전압신호들과 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭신호(GSC), 게이트 이네이블 신호(GOE)와 같이 타이밍 제어부로부터 공급되는 게이트 제어신호들 각각을 공급한다. 이러한 LOG형 신호라인군(42, 46)은 하부기판(40)과 게이트 절연막(44) 사이에 형성된 게이트 로우전압 신호라인(42)과, 게이트 절연막(44)과 보호막(48) 사이에 형성된 나머지 게이트 구동 신호라인들(46)로 구성된다.

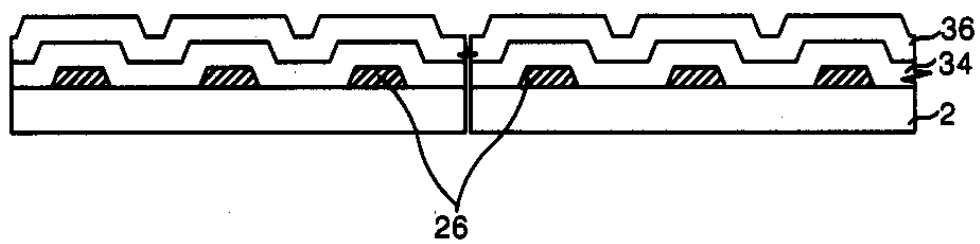
- <50> 도 3에 도시된 액정패널에는 LOG형 신호라인군(42, 46)이 게이트 절연막(44)을 사이에 둔 서로 다른 금속층에 분리되어 형성됨에 따라 제한된 영역내에서도 최대한 LOG형 신호라인군(42, 46)의 단면적을 크게 설정할 수 있게 된다. 특히 게이트 구동신호들 중 화상표시부의 화질에 중대한 영향을 미치는 게이트 로우전압(VGL)을 전송하는 게이트 로우전압 신호라인(42)은 게이트 금속으로 형성하고 다른 게이트 구동 신호라인들(46)은 소스/드레인 금속으로 형성하게 된다. 이 경우 소스/드레인 금속층에 형성되어진 다른 게이트 구동 신호라인들(46)은 게이트 금속층에 형성된 게이트 로우전압 신호라인(42)과 중첩되게 위치한다. 이에 따라 게이트 로우전압 신호라인(42)의 단면적, 즉 라인폭을 외곽영역 전체만큼 최대한 넓게 설정함으로써 화질에 영향을 미치지 않을 만큼 저항값을 최소화할 수 있게 된다. 다시 말해서 게이트 로우전압 신호라인(42)의 단면적은 다른 게이트 구동 신호라인들(46) 중 어느 하나의 라인의 단면적보다 넓게 형성된다. 또한 게이트 로우전압(VGL)을 제외한 나머지 게이트 구동전압들을 전송하는 LOG형 신호라인들(46)도 게이트 로우전압 신호라인과 함께 게이트 금속층에 형성되는 종래의 라인폭 보다 넓은 라인폭을 갖을 수 있게 되므로 그들의 저항값도 줄어들게 된다. 더불어, 소스/드레인 금속의 저항이 게이트 금속의 저항 보다 작으므로 나머지 게이트 구동전압들을 전송하는 LOG형 신호라인들(46)은 게이트 금속층에 형성되는 종래보다 저항값이 줄어들게 된다.
- <51> 이러한 LOG형 신호라인군(42, 46)의 제조방법을 하부기판의 박막트랜지스터 어레이 공정과 결부하여 설명하면 다음과 같다.
- <52> 하부기판(40) 상에 게이트금속을 증착한 후 패터닝하여 박막트랜지스터의 게이트전극, 게이트라인들, 게이트패드들과 함께 LOG형 게이트 로우전압 신호라인(42)을 형성한다. 그 다음, 게이트절연막(44)을 전면 도포한 후 아모퍼스(Amorphous) 실리콘을 증착한 후 패터닝하여 박막트랜지스터의 액티브층을 형성한다. 이어서 소스/드레인 금속을 증착한 후 패터닝하여 박막트랜지스터의 소스/드레인 전극, 데이터라인들, 데이터패드들과 함께 게이트 로우전압(VGL)을 제외한 게이트 구동신호들의 전송을 위한 LOG형 신호라인들(46)을 형성한다. 그리고 보호막(48)을 전면 도포한 후 게이트 패드들 및 데이터 패드들과, LOG형 신호라인군(42, 46)의 패드들과, 박막트랜지스터의 드레인전극 등을 노출시키는 컨택홀을 형성한다. 여기서 게이트 금속층에 형성되는 게이트 패드들과 LOG형 게이트 로우전압 신호라인(42)의 패드는 게이트절연막(44)과 보호막(48)을 관통하는 컨택홀을 통해 노출되고, 소스/드레인 금속층에 형성되는 드레인전극 및 데이터 패드들과 나머지 LOG형 신호라인들(46)의 패드들은 보호막(48)을 관통하는 컨택홀을 통해 노출된다. 마지막으로 투명도전물질을 증착한 후 패터닝하여 드레인전극과 접속되는 화소전극과 게이트패드들, 데이터패드들 및 LOG형 신호라인군(42, 46)의 패드들과 접속되는 보호전극을 형성하게 된다.
- <53> 도 4는 본 발명의 다른 실시 예에 따른 액정패널에서 LOG형 신호라인군이 형성된 부분을 도시한 단면도이다. 도 4에 도시된 LOG형 신호라인군(50, 52)은 도 3에 도시된 LOG형 신호라인군과 대비하여 게이트 로우전압 신호라인(52)이 소스/드레인 금속층으로 형성되고 나머지 게이트 구동 신호라인들(50)이 게이트 금속으로 형성된다는 점에서 다른 구성을 가진다.
- <54> 도 4에 도시된 액정패널에는 LOG형 신호라인군(50, 52)이 게이트 절연막(44)을 사이에 둔 서로 다른 금속층에 분리되어 형성됨에 따라 제한된 영역내에서도 최대한 LOG형 신호라인군의 단면적을 크게 설정할 수 있게 된다. 특히 게이트 구동신호들 중 화상표시부의 화질에 중대한 영향을 미치는 게이트 로우전압(VGL)을 전송하는 게이트 로우전압 신호라인(52)은 소스/드레인 금속으로 형성하고 다른 게이트 구동 신호라인들(50)은 게이트 금속층으로 형성하게 된다. 이 경우 소스/드레인 금속층에 형성되어진 게이트 로우전압 신호라인(52)은 게이트 금속층에 형성된 다른 게이트 구동 신호라인들(50)과 중첩되게 위치한다. 이에 따라 게이트 로우전압 신호라인(52)의 단면적, 즉 라인폭을 외곽영역 전체만큼 최대한 넓게 설정함으로써 화질에 영향을 미치지 않을 만큼 저항값을 최소화할 수 있게 된다. 다시 말해서 게이트 로우전압 신호라인(52)의 단면적은 다른 게이트 구동 신호라인들(50) 중 어느 하나의 라인의 단면적보다 넓게 형성된다. 그리고, 소스/드레인 금속의 저항이 게이트 금속의 저항 보다 작으므로 게이트 로우전압 신호라인(52)의 저항값을 더욱 감소시킬 수 있게 된다. 또한 게이트 로우전압(VGL)을 제외한 나머지 게이트 구동신호들을 전송하는 LOG형 신호라인들(50)도 게이트 로우전압 신호라인과 함께 게이트 금속층에 형성되는 종래의 라인폭 보다 넓은 라인폭을 갖을 수 있게 되므로 그들의 저항값도 줄어들게 된다.
- <55> 이러한 LOG형 신호라인군의 제조방법을 하부기판의 박막트랜지스터 어레이 공정과 결부하여 설명하면 다음과 같다.
- <56> 하부기판(40) 상에 게이트금속을 증착한 후 패터닝하여 박막트랜지스터의 게이트전극, 게이트라인들, 게이트패드들과 함께 게이트 로우전압을 제외한 게이트 구동신호들을 전송하는 LOG신호라인들(50)을 형성한다. 그

도면

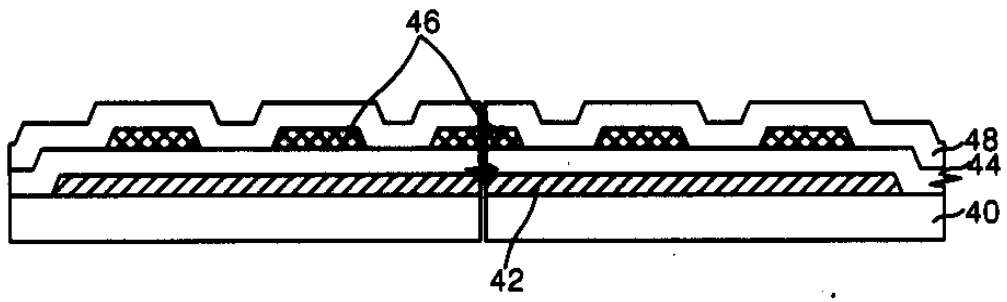
도면1



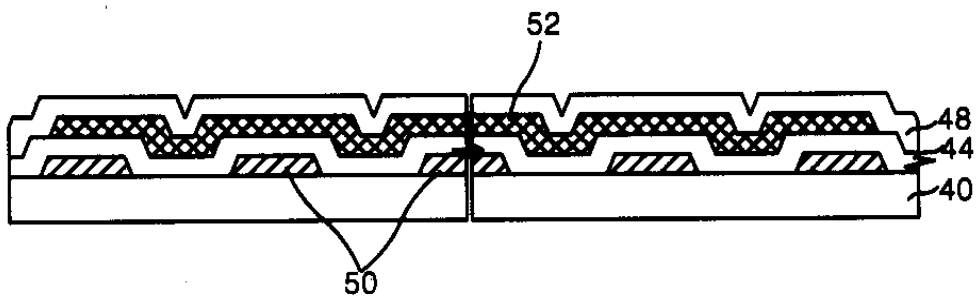
도면2



도면3



도면4



专利名称(译)	玻璃上线型液晶显示面板及其制造方法		
公开(公告)号	KR100831300B1	公开(公告)日	2008-05-22
申请号	KR1020010081559	申请日	2001-12-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK DAELIM 박대림 HWANG SEONGSOO 황성수 MOON SUHWAN 문수환		
发明人	박대림 황성수 문수환		
IPC分类号	G02F1/1345 G02F1/1333 G02F1/1362		
CPC分类号	G02F1/136286 G02F1/13452		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020030051918A		
外部链接	Espacenet		

摘要(译)

LOG型液晶显示板及其制造方法本发明涉及一种能够在有限区域内增加LOG型信号线组的横截面积的LOG型液晶显示板及其制造方法。 本发明提供一种液晶显示装置，包括：图像显示单元，包括形成在栅极线和数据线的交叉区域处的多个液晶单元；一种玻璃上线型信号线，用于提供驱动IC驱动栅极线和数据线所需的驱动信号，并在线路上连接驱动IC具有线；并且，玻璃线型信号线分别形成在夹着绝缘膜的不同金属层中。

