

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/136 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년08월11일 10-0611840 2006년08월04일
---	-------------------------------------	--

(21) 출원번호	10-2004-0034353	(65) 공개번호	10-2004-0099160
(22) 출원일자	2004년05월14일	(43) 공개일자	2004년11월26일

(30) 우선권주장	JP-P-2003-00139205	2003년05월16일	일본(JP)
(73) 특허권자	세이코 엡슨 가부시키키가이샤 일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1		
(72) 발명자	고이테신 일본나가노켄스와시오와3초메3-5세이코엡슨가부시키키가이샤내 이토도모유키 일본나가노켄스와시오와3초메3-5세이코엡슨가부시키키가이샤내 고시하라다케시 일본나가노켄스와시오와3초메3-5세이코엡슨가부시키키가이샤내 기타가와아츠시 일본나가노켄스와시오와3초메3-5세이코엡슨가부시키키가이샤내		
(74) 대리인	김창세		

심사관 : 임동재

(54) 액정 장치, 액티브 매트릭스 기판, 표시 장치 및 전자기기

요약

본 발명은 박막 트랜지스터의 누설 전류를 극히 저 레벨로 억제할 수 있고, 화소의 초고선명화에 용이하게 대응할 수 있는 액정 장치 및 이것을 구비한 전자기기를 제공하는 것으로, 본 발명의 액정 장치는 TFT(30)가 다결정 실리콘으로 이루어지는 반도체층(42)과, 상기 반도체층(42)과 복수 개소에서 교차하는 복수의 게이트 전극(32~34)을 구비한 P형 트랜지스터로 이루어지고, 또한 상기 반도체층(42)의 각 채널 영역(1a)의 양 측부에 저농도 도핑 영역(1b, 1c)이 형성된 LDD 구조를 갖고 있고, 상기 박막 트랜지스터의 두께 방향 양측에 차광 수단(차광막(15), 데이터선 분기부(6c))을 구비하고 있다.

대표도

도 4

명세서

도면의 간단한 설명

도 1(a)는 실시예 1의 액정 장치의 평면 구성도, 도 1(b)는 동 도(a)의 H-H선 단면 구성도,
 도 2는 동 액정 장치의 회로 구성도,
 도 3은 동 1화소 영역을 나타내는 평면 구성도,
 도 4는 도 3의 A-A'선 단면 구성도,
 도 5는 실시예 2에 따른 1화소 영역을 나타내는 평면 구성도,
 도 6은 도 5의 B-B'선 단면 구성도,
 도 7은 실시예 3에 따른 1화소 영역을 나타내는 평면 구성도,
 도 8은 도 7의 C-C'선 단면 구성도,
 도 9는 LDD 구조를 도입하는 것에 따른 작용을 나타내는 그래프,
 도 10은 P형 트랜지스터의 광 전류 특성을 나타내는 그래프,
 도 11은 N형 트랜지스터의 광 전류 특성을 나타내는 그래프,
 도 12는 본 발명에 따른 투사형 표시 장치의 개략 구성도.

도면의 주요 부분에 대한 부호의 설명

1a : 채널부 1b, 1c : 저농도 도핑 영역(LDD부)
 3a : 주사선 6a : 데이터선
 10 : TFT 어레이 기판(액티브 매트릭스 기판)
 30 : TFT(박막 트랜지스터)
 31 : 주사선 본선부 32~34 : 게이트 전극부(주사선 분배부)
 42 : 반도체층 44 : 용량 전극
 60 : 유지 용량 6c : 데이터선 분기부(차광 수단)
 15 : 차광막(차광 수단) 19 : 반사층(차광 수단)
 29 : 차광막(차광 수단)

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액티브 매트릭스 기판, 액정 장치, 표시 장치 및 전자기기에 관한 것이다.

액정 장치를 비롯한 표시 장치의 분야에서는, 고휘도화나 고선명화에 대한 요구가 많고, 예컨대, 현재 사진의 디지털화가 진행되고 있고, 그와 함께, 인쇄하지 않고 종래의 사진과 마찬가지로 선명한 화상을 즐길 수 있는 표시 장치의 개발이 요망되고 있다.

그러나, 그와 같은 초고선명도(extra-high definition)의 액정 패널은 현 상태의 기술에서는 실현할 수 없다. 그 주된 이유는 화소로 사용하는 트랜지스터의 누설 전류를 감소시킬 수 없기 때문이다.

종래부터, 액정 장치의 박막 트랜지스터의 반도체층을 비결정 실리콘으로 만드는 방법, 저온 폴리실리콘막으로 만드는 방법 또는 고온 폴리실리콘막으로 만드는 방법이 있다. 저온 폴리실리콘막으로 만드는 방법은 화소 주변에 화상 신호의 공급 회로를 구성할 수 있고, 또한 대형 유리 기판을 사용할 수 있다는 장점이 있으므로 이들 중에서는 초고선명도의 액정 패널의 실현을 위해서 가장 유망하다. 그러나, 저온 폴리실리콘막은 막 중에 결함이 많이 존재하기 때문에 누설 전류는 일반적으로는 높은 값을 나타낸다. 앞서 기재한 세 방법 중에서도 가장 높으므로 그 점에서는 초고선명도의 액정 패널에는 부적합하여, 모순된다.

종래 고선명하다고 일컬어진 200ppi-class(25.4mm 당 200개의 화소수)의 액정 표시 장치에서는, 화소의 트랜지스터를 N형으로 구성하고, LSI 기술과 마찬가지로 LDD형 접합을 이용하고, 또한 게이트를 2중 또는 3중의 단수로 분할한 멀티 게이트 구조로 하고 있는 예가 있다.

한편, 누설 전류를 감소시키는 방법으로는, 어두운 상태(dark state)에서의 누설 전류가 비교적 낮게 되는 P형을 이용하는 방법(예컨대, 특허 문헌 1 참조)이나, 광 조사로 증가하는 광 누설 전류를 감소시키기 위해 차광막을 붙이는 방법(예컨대, 특허 문헌 2 참조) 등이 있다.

(특허 문헌 1) 일본 특허 공개 평성 제5-313195호 공보

(특허 문헌 2) 일본 특허 공개 평성 제3-80225호 공보

발명이 이루고자 하는 기술적 과제

그러나, 본 발명자 등은 실제로 이들 저온 폴리실리콘의 종래 기술에 근거하여, 화소의 트랜지스터를 P형으로 구성하고, LDD 구조나 멀티 게이트 구조, 또한 광이 들어가지 않는 차광 구조를 이용해서 구성하여 본 바, N형으로 마찬가지로 구성한 것과 그다지 변하지 않는 누설 전류의 값을 나타내고, 상기 각 문헌에 기재한 기술만으로는, 초고선명화에 요구되는 누설 전류의 감소 목표값에까지 달성할 수 없다는 것을 알았다.

본 발명은 상기 과제를 해결하기 위해 이루어진 것으로, 박막 트랜지스터의 누설 전류를 극히 저 레벨로 억제할 수 있고, 화소의 초고선명화에 용이하게 대응할 수 있는 액정 장치 및 이것을 구비한 전자기기를 제공하는 것을 목적으로 하고 있다.

또한, 본 발명은 박막 트랜지스터의 누설 전류를 극히 저 레벨로 억제할 수 있는 액티브 매트릭스 기판 및 이것을 구비한 표시 장치를 제공하는 것을 목적으로 하고 있다.

발명의 구성 및 작용

상기 과제를 해결하기 위해, 본 발명의 액정 장치는 서로 교차하여 마련된 복수의 주사선 및 복수의 데이터선과, 상기 데이터선과 상기 주사선과의 교차부에 대응하여 마련된 박막 트랜지스터와, 상기 박막 트랜지스터에 접속된 화소 전극을 갖는 액티브 매트릭스 기판과, 상기 액티브 매트릭스 기판과 대향하여 배치된 대향 기판과, 상기 양 기판 사이에 유지된 액정층을 구비한 액정 장치로서, 상기 박막 트랜지스터가, 반도체층과, 상기 반도체층과 복수 개소에서 교차하는 복수의 게이트 전극과, 상기 반도체층의 각 채널 영역의 적어도 한 쪽에 P형의 저농도 도핑 영역이 형성된 LDD부를 갖는 P형 트랜지스터로 구성되고, 상기 박막 트랜지스터의 두께 방향 양측에 차광 수단을 구비한 것을 특징으로 한다.

상기 P형 트랜지스터와 N형 트랜지스터가 같은 정도의 누설 전류를 나타내는 것에 대해, 원인을 조사하여 본 바, 차광막의 틈으로부터 반도체층으로 침입하는 약간의 광에 반응하여 누설 전류가 증가하고 있는 것이 예상되었다. 그래서, 본 발명자 등은 N형 트랜지스터와 P형 트랜지스터의 광 조사량과 드레인·소스간의 전압 V_{ds} 를 변경하여 누설 전류 I_{ds} 를 정밀하게 조사하여 본 바, 도 10 및 도 11에 나타내는 바와 같은 특성이 얻어졌다.

도 10 및 도 11은 세로축을 오프 상태로 되는 게이트 전압 V_{gs} 를 인가한 경우의 드레인·소스 전류 I_{ds} , 즉 누설 전류 I_{ds} 로 하고, 횡축을 드레인·소스 전압 V_{ds} , 그리고 차광막이 없는 트랜지스터의 암(暗) 전류와, 게이트 전극과 반대측의 면으로부터 광을 입사했을 때의 값을 플로팅한 것이다. 도면 중에 나타난 광 강도(단위는 Cd/m^2)를 갖는 면광원을 박막 트랜지스터가 형성되어 있는 유리 기판에 직접 접촉시켜 측정한 데이터이다.

이들 도면으로부터 알 수 있듯이, 암 상태에서는 확실히 P형 트랜지스터의 누설 전류는 작다. 그러나, 약간의 광이 닿는 것만으로 P형 트랜지스터도 N형 트랜지스터와 같은 정도의 누설 전류가 흐르는 것을 알 수 있다. 그 경향은 멀티 게이트로 하면 드레인·소스 전압은 단수(段數) 분량만큼 분할되므로 작게 할 수 있지만, 그 경우의 드레인·소스 전압 V_{ds} 가 0 내지 5V 정도로 되는 저 전압 영역에서 현저하다. 이 원인에 대해 반도체의 이론으로부터 고찰하면, 오프 상태에서는 소수 캐리어가 전류 특성을 결정하므로, P형의 소수 캐리어인 전자의 성질에 기인하는 것이라고 생각하면 납득할 수 있다. 어쨌든, 다중 게이트, 즉 멀티 게이트로 하면, 복수의 TFT 중 1개당 인가되는 드레인·소스 전압 V_{ds} 를 감소시킬 수 있다. 그에 따라, 암 상태에서의 누설 전류(암 전류)는 감소한다. 그러나, 도 10 또는 도 11에 나타내는 근거에 의해 드레인·소스 전압 V_{ds} 가 낮은 전압 영역에서는 광 조사에 대한 누설 전류의 감수성이 매우 높다. 즉, 멀티 게이트를 채용하여 드레인·소스 전압 V_{ds} 를 감소시켜도, 반도체층으로 침입하는 광이 소량이어도 트랜지스터의 누설 전류가 증대하여, LDD 구조의 P형을 이용한 장점이 없어진다.

그래서, 본 발명자는 상기 본 발명의 구성과 같이, 화소의 트랜지스터에 대해서, P형으로 구성할 뿐만 아니라, LDD 구조, 멀티 게이트화, 더욱이는 반도체층으로 침입하는 광 누설을 극력 방지하도록 반도체층의 상하에 차광 수단을 설치하는 것으로 했다. 이에 따라, 본래의 P형 저 오프 전류의 특징을 살릴 수 있게 되었다. 즉, 이러한 구성으로 하는 것이야말로 처음으로, N형을 이용한 경우와 비교하여 1자릿수 이상의 누설 전류를 감소시킬 수 있었다.

사진 화질의 목표로 되는 500ppi 이상의 박막 트랜지스터 타입의 액정 표시 장치는 화소 주변에 화상 신호의 공급 회로를 구성할 수 있는 저온 폴리실리콘 기술을 이용하고, 또한 P형을 본 기술과 같은 구성에서 효과적으로 이용함으로써 처음 실현되게 되었다.

본 발명의 액정 장치에서는, 상기 데이터선이 상기 반도체층의 채널 영역과 평면적으로 겹치도록 배치되어 상기 차광 수단을 이루고 있는 구성으로 할 수도 있다. 이 구성에 따르면, 상기 데이터선을 상기 박막 트랜지스터의 차광 수단으로서 이용하므로, 화소의 개구율을 높여 밝은 표시를 얻을 수 있다.

본 발명의 액정 장치에서는, 상기 데이터선이 상기 주사선과 교차하는 방향으로 연장하는 데이터선 본선부와, 해당 데이터선 본선부로부터 분기 또는 연장되어 해당 데이터선 본선부와 교차하는 방향으로 연장되는 데이터선 분기부를 갖고 있고, 상기 데이터선 분기부가 상기 채널 영역과 평면적으로 겹치도록 배치되어 상기 차광 수단을 이루고 있는 구성으로 할 수도 있다.

본 발명의 액정 장치에서는, 상기 액티브 매트릭스 기판 상에, 반사 표시를 행하기 위한 반사층이 형성되고, 상기 반사층의 일부가 상기 반도체층의 채널 영역과 평면적으로 겹치도록 형성되어 상기 차광 수단을 이루고 있는 구성으로 할 수도 있다. 이 구성에 따르면, 반사형 또는 반투과 반사형 액정 장치로서, 박막 트랜지스터의 누설 전류가 매우 낮은 레벨까지 감소되고, 고선명 표시에 용이하게 대응할 수 있는 액정 장치를 제공할 수 있다. 또한, 상기 차광 수단은, 반사층의 일부에 의해 구성되어 있으므로, 제조가 용이하게 된다고 하는 이점도 갖는다.

본 발명의 액정 장치에서는, 상기 주사선은 상기 데이터선과 교차하는 방향으로 연장하는 주사선 본선부와, 상기 주사선 본선부와 교차하는 방향으로 연장된 복수의 주사선 분기부를 갖고 있고, 상기 주사선 분기부는 상기 반도체층과 평면적으로 교차하는 복수의 게이트 전극부를 갖고 있는 구성으로 할 수 있다. 이 구성에 따르면, 비교적 용이하게 멀티 게이트 구조의 박막 트랜지스터를 구성할 수 있고, 또한 배선의 레이아웃에 의한 전기 저항의 증가를 억제할 수도 있다.

본 발명의 액정 장치에서는, 상기 반도체층은 폴리실리콘 또는 연속입계 실리콘인 것이 바람직하다.

본 발명의 액정 장치에서는, 상기 차광 수단은 상기 채널 영역에 대응한 위치에서 상기 대향 기판에 형성되어 있는 구성으로 할 수도 있게 되고, 이 구성에 의해서도, 효율적으로 박막 트랜지스터를 차광할 수 있어, P형 트랜지스터 본래의 저 오프 전류의 특징을 살릴 수 있다.

다음에, 본 발명의 액티브 매트릭스 기판은 서로 교차하여 마련된 복수의 주사선 및 복수의 데이터선과, 상기 데이터선과 상기 주사선의 교차부에 대응하여 마련된 박막 트랜지스터를 구비한 액티브 매트릭스 기판으로서, 상기 박막 트랜지스터는 반도체층과, 상기 반도체층과 복수 개소에서 교차하는 복수의 게이트 전극과, 상기 반도체층의 각 채널 영역의 적어도 한 쪽에 P형의 저농도 도핑 영역이 형성된 LDD부를 갖는 P형 트랜지스터로 구성되고, 상기 박막 트랜지스터의 두께 방향 양측에 차광 수단을 구비한 것을 특징으로 한다.

본 액티브 매트릭스 기판에서는, 화소의 트랜지스터에 대해서, P형으로 구성하는 것뿐만 아니라, LDD 구조, 멀티 게이트화, 또한 반도체층으로 침입하는 광 누설을 극력 방지하도록 반도체층의 상하에 차광 수단을 설치하는 것으로 되어 있다. 이에 따라, 본래 P형의 저 오프 전류의 특징을 살릴 수 있는 것으로 되었다. 즉, 이러한 구성으로 하는 것이야말로 처음에, N형을 이용한 경우와 비교하여 1자리수 이상의 누설 전류를 감소시킬 수 있었다.

본 발명의 액티브 매트릭스 기판은 특히 500ppi 이상의 초고선명 표시 장치에 이용하기에 바람직한 액티브 매트릭스 기판이며, 예컨대, 액정 장치, EL 장치, DMD(디지털 미러 장치), 플라즈마 발광이나 전자 방출 등에 의한 형광을 이용한 장치 등의 주요 구성 부재로서 바람직하게 이용할 수 있다.

본 발명의 액티브 매트릭스 기판에서는, 상기 데이터선은 상기 반도체층의 채널 영역과 평면적으로 겹치도록 배치되어 상기 차광 수단을 이루고 있는 구성으로 할 수도 있다.

본 발명의 액티브 매트릭스 기판에서는, 상기 데이터선은 상기 주사선과 교차하는 방향으로 연장하는 데이터선 본선부와, 상기 데이터선 본선부로부터 분기 또는 연장되어 해당 데이터선 본선부와 교차하는 방향으로 연장되는 데이터선 분기부를 갖고 있고, 상기 데이터선 분기부가 상기 채널 영역과 평면적으로 겹치도록 배치되어 상기 차광 수단을 이루고 있는 구성으로 할 수도 있다.

상기 구성에 따르면, 고선명하고, 또한 높은 개구율의 화소 영역을 구비한 액티브 매트릭스 기판을 제공할 수 있다.

본 발명의 액티브 매트릭스 기판에서는, 상기 반도체층은 폴리실리콘 또는 연속입계 실리콘인 것이 바람직하다.

다음에, 본 발명의 표시 장치는 앞서 기재한 본 발명의 액티브 매트릭스 기판을 구비한 것을 특징으로 한다. 이 구성에 따르면, 액정 장치, EL 장치, DMD(디지털 미러 장치), 플라즈마 발광이나 전자 방출 등에 의한 형광을 이용한 장치 등의 표시 장치의 고선명화를 실현할 수 있다.

다음에, 본 발명의 전자기기는 앞서 기재한 본 발명의 액정 장치를 구비한 것을 특징으로 한다. 이 구성에 따르면, 고선명 표시에 대응한 표시부를 구비한 전자기기를 제공할 수 있다. 예컨대, 광원과, 상기 광원으로부터 출사광을 변조하여 화상광을 형성하는 상술한 액정 장치와, 상기 액정 장치로부터 출사된 화상광을 확대 투영하는 투사 광학계를 구비한 구성으로 하면, 초고선명 표시에 대응한 고화질의 투사형 표시 장치를 제공할 수 있다.

본 발명의 상기 및 그 밖의 목적, 특징, 국면 및 이익 등은 첨부 도면을 참조로 하여 설명하는 이하의 상세한 실시예로부터 더욱 명백해질 것이다.

(실시예 1)

이하, 본 발명의 실시예 1을 도면을 참조하여 설명한다. 도 1(a)는 본 실시예의 액정 장치를 각 구성 요소와 함께 대향 기판 측으로부터 본 평면 구성도, 도 1(b)는 도 1(a)에 나타내는 H-H선 단면 구성도, 도 2는 액정 장치의 표시 영역에서 매트릭스 형상으로 배열 형성된 복수의 화소에 있어서의 회로 구성도이다.

[전체 구성]

도 1(a) 및 도 1(b)에 나타내는 바와 같이, 본 실시예의 액정 장치는 TFT 어레이 기판(액티브 매트릭스 기판)(10)과, 대향 기판(20)이 평면 시 대략 구형(矩形) 프레임 형상의 밀봉재(52)에 의해 접합되고, 이 밀봉재(52)에 둘러싸인 영역 내에 액정층(50)이 봉입된 구성을 구비하고 있다. 밀봉재(52) 내주 측을 따라 평면에서 보아 구형 프레임 형상인 주변 분리부(53)가 형성되고, 이 주변 분리부의 내측 영역이 화상 표시 영역(11)으로 되어 있다. 밀봉재(52)의 외측 영역에는, 데이터선 구동 회로(201) 및 외부 회로 실장 단자(202)가 TFT 어레이 기판(10)의 한 변(도면에서 하변)을 따라 형성되어 있고, 이 한 변에 인접하는 두 변을 따라 각각 주사선 구동 회로(204, 204)가 형성되어 있다. TFT 어레이 기판(10)의 남은 한 변(도면

에서 상변)에는, 화상 표시 영역(11) 양측의 주사선 구동 회로(204, 204) 사이를 접속하는 복수의 배선(205)이 마련되어 있다. 또한, 대향 기관(20)의 각 모서리부에서는, TFT 어레이 기관(10)과 대향 기관(20) 사이의 전기적 도통을 취하기 위한 기관간 도통재(206)가 마련되어 있다. 본 실시예의 액정 장치는 투과형 액정 장치로 구성되고, TFT 어레이 기관(10) 측에 배치된 광원(도시 생략)으로부터의 광을 변조하여 대향 기관(20) 측으로부터 출사하도록 되어 있다.

또, 데이터선 구동 회로(201) 및 주사선 구동 회로(204, 204)를 TFT 어레이 기관(10) 위에 형성하는 대신, 예컨대, 구동용 LSI가 실장된 COF(Chip On Film) 기관과 TFT 어레이 기관(10)의 주변부에 형성된 단자군을 이방성 도전막을 통해 전기적 및 기계적으로 접속하도록 하여도 좋다. 또한, 액정 장치에 있어서는, 사용하는 액정의 종류, 즉, TN(Twisted Nematic) 모드, STN(Super Twisted Nematic) 모드, 수직 배향 모드 등의 동작 모드나, 노멀리 화이트 모드/노멀리 블랙 모드의 각각에 따라, 위상차판, 편광판 등이 소정 방향으로 배치되지만, 여기서는 도시를 생략한다.

이러한 구조를 갖는 액정 장치의 화상 표시 영역에는, 도 2에 나타내는 바와 같이, 복수의 화소 영역(41)이 매트릭스 형상으로 배치되어 있고, 이들 화소 영역(41)의 각각에는, 화소 스위칭용으로서 P형 TFT(30)가 형성되어 있다. 이 TFT(30)에는 멀티 게이트 구조가 채용되고 있고, 단일 게이트 구조를 채용한 것에 비해, TFT(30) 중 하나의 TFT에 인가되는 드레인-소스간 전압을 감소시킬 수 있게 되어 있다. 또한, 본 실시예에서는 TFT(30)의 반도체층에 불순물을 도입하는 드레인은, LDD(Lightly Doped Drain) 구조로 되어 있다.

이 TFT(30)의 복수의 게이트 전극(32, 33)에는 주사선(3a)이 전기적으로 접속되어 있고, 주사선(3a)으로부터 소정 타이밍으로 펄스 형상의 주사 신호 G1, G2, ..., Gm이 이 순서로 선 순차적으로 인가되게 되어 있다. 또한, TFT(30)의 소스부에는 데이터선(6a)이 전기적으로 접속되어 있고, 1주사 기간 내에 화상 신호 S1, S2, ..., Sn이 공급되게 되어 있다. 또, 데이터선(6a)에 기입한 화상 신호 S1, S2, ..., Sn은 이 순서로 순차 공급하는 방법(점 순차 구동)과, 서로 인접하는 복수의 데이터선(6a)에 대하여, 데이터를 동시 일괄(선 순차 구동) 또는 군마다(selector switch) 공급하는 방법의 어느 하나라도 좋다.

TFT(30)의 드레인부에는 화소 전극(9)이 전기적으로 접속되어 있고, 1주사 기간 내에 데이터선(6a)으로부터 공급되는 화상 신호 S1, S2, ..., Sn이 각 화소에 소정의 타이밍에서 기입되게 되어 있다. 이와 같이 하여 화소 전극(9)을 통해 액정에 기입한 소정 레벨의 화상 신호 S1, S2, ..., Sn은 도 1(b)에 나타내는 대향 기관(20)의 공통 전극(21) 사이에서 일정 기간 유지된다. 또한, 유지된 화상 신호 S1, S2, ..., Sn이 누설되는 것을 방지하기 위해, 화소 전극(9)과 대향 전극(21) 사이에 형성되는 액정 용량과 병렬로 유지 용량(60)이 부가되어 있다.

[화소의 상세 구성]

도 3은 본 실시예의 액정 장치를 구성하는 TFT 어레이 기관(10) 상의 1 화소 영역을 나타내는 평면 구성도이며, 도 4는 도 3의 A-A'선 단면 구성도이다.

도 3에 나타낸 바와 같이, TFT 어레이 기관 상에는, 데이터선(6a)과 주사선(3a)이 서로 교차하여 마련되고, 이들 데이터선(6a)과 주사선(3a)에 의해 구획된 대략 구형의 화소 영역(41)에, 평면에서 보아 대략 L자형의 반도체층(42)이 마련되어 있다. 주사선(3a)은 데이터선(6a)과 교차하는 방향으로 연장되는 주사선 본선부(31)와, 이 본선부(31)로부터 화소 영역(41) 중앙 측으로 연장된 복수 개(도 3에서는 세 개)의 게이트 전극부(주사선 분기부)(32~34)를 갖고 있고, 이들 게이트 전극부(32~34)가 상기 반도체층(42)의 주사선 본선부(31)와 평행하게 연장되는 부분과 교차하는 것으로, 트리플 게이트 구조의 TFT를 구성하고 있다. 상기 대략 L자형의 반도체층(42)의 일단부는 소스 콘택트 홀(43)을 통해 데이터선(6a)과 전기적으로 접속되는 한편, 그 타단은 화소 영역(41)의 대략 중앙부까지 연장되고, 반도체층(42)과 일체로 형성된, 평면에서 보아 구형상인 용량 전극(44)을 구성하고 있다. 그리고, 이 용량 전극(44)과 상기 주사선 본선부(31)와 평행하게 연장되는 용량선(48)은 평면적으로 겹치는 부분에 상기 유지 용량(60)이 형성되어 있다.

화소 영역(41)과 거의 겹치는 평면 영역에 형성된 화소 전극(9)은 ITO 등의 투명 도전 재료로 이루어지고, 반도체층(42)의 도면에서 상하 방향으로 연장되는 부분과, 중계 전극층(45)을 통해 전기적으로 접속되어 있다. 즉, 화소 콘택트 홀(46)을 통해 화소 전극(9)과 중계 도전층(45)이 전기적으로 접속되고, 드레인 콘택트 홀(47)을 통해 중계 도전층(45)과 TFT(30)의 반도체층(42)이 전기적으로 접속됨으로써, 화소 전극(9)과 TFT(30)가 전기적으로 접속되어 있다.

다음에, 도 4에 나타내는 단면 구조에서, TFT 어레이 기관(10)은, 예컨대, 석영, 유리, 플라스틱 등으로 이루어지는 기관 본체(10a)의 일면 측에, 부분적으로 차광막(차광 수단)(15)이 형성되고, 이 차광막(15) 및 기관 본체(10a)를 덮어 베이스 절연막(12)이 형성되며, 이 베이스 절연막(12) 상에 TFT(30)가 마련되어 있다. 베이스 절연막(12)은 차광막(15)과 TFT(30)를 절연하고, 또한 기관 본체(10a) 표면의 거칠기나 오염 등에 의한 TFT(30)의 특성 열화를 억제하는 작용을 한다.

TFT(30)는, 상술한 바와 같이, 트리플 게이트 구조이며, 또한 LDD 구조를 갖고 있다. 보다 구체적으로는, TFT(30)는 게이트 전극부(32~34)와, 반도체층(42)의 상기 게이트 전극부(32~34)와 대향하는 영역에 형성된 3개소의 채널 영역(1a)과, 게이트 전극부(32~34)와 반도체층(42)을 절연하는 게이트 절연막을 구성하는 절연 박막(2)을 주체로 해서 구성되어 있다. 그리고, 상기 3개소의 채널 영역(1a)의 양측에 각각 형성되어 LDD부를 이루는 저농도 소스 영역(1b) 및 저농도 드레인 영역(1c)과, 이들 LDD부의 양측에 형성된 고농도 소스 영역(1d) 및 고농도 드레인 영역(1e)과, 채널 영역(1a) 사이에 형성된 고농도 소스/드레인 영역(1f)을 구비하고 있다. 본 실시예에 따른 반도체층(42)은 다결정 실리콘에 의해 형성되어 있고, P형 TFT(30)를 형성하기 위해, 상기 각 소스/드레인 영역에는, 예컨대, 보론 이온이 주입되어 있다.

반도체층(42)의 고농도 드레인 영역(1e)은 화소 영역(41)의 중앙부 측으로 연장되어 용량 전극(44)을 형성하고 있다. 또한, 도 3에 나타내는 용량 전극(44)과 대향하여 형성된 용량선(48)은 주사선(3a)과 동층에 형성되고, 도 4에 나타내는 절연 박막(2)을 사이에 마련하는 것으로 상기 유지 용량(60)을 형성하고 있다.

주사선(3a)(및 용량선(48))을 덮어 제 1 층간 절연막(13)이 형성되어 있고, 제 1 층간 절연막(13) 상에는, 데이터선(6a) 및 중계 도전층(45)이 동층에 형성되어 있다. 데이터선(6a)으로부터 주사선(3a) 연장 방향으로 데이터선 분기부(6c)가 게이트 전극(32~34)을 덮는 영역으로 연장하여 본 실시예에 따른 차광 수단을 이루고 있다. 데이터선(6a) 및 중계 도전층(45)은, 예컨대, Al 등의 저 저항 금속을 이용하여 형성된다.

또, 제 1 층간 절연막(13)을 관통하는 소스 콘택트 홀(43)이 형성되고, 이 소스 콘택트 홀(43)을 통해 데이터선(6a)과 반도체층(42)의 고농도 소스 영역(1d)이 전기적으로 접속되어 있다. 한편, 제 1 층간 절연막을 관통하는 드레인 콘택트 홀(47)이 형성되고, 이 드레인 콘택트 홀(47)을 통해 중계 도전층(45)과 반도체층(42)의 고농도 드레인 영역(1e)이 전기적으로 접속되어 있다.

데이터선(6a) 및 중계 도전층(45)을 덮도록 제 2 층간 절연막(14)이 형성되어 있고, 제 2 층간 절연막(14) 상에 화소 전극(9)이 형성되어 있다. 화소 전극(9)은 ITO 등의 투명 도전 재료로 구성되어 있다. 그리고, 상기 중계 도전층(45)의 평면 영역에서, 상기 제 2 층간 절연막(14)을 관통하는 화소 콘택트 홀(46)이 형성되고, 이 화소 콘택트 홀(46)을 통해 화소 전극(9)과 중계 도전층(45)이 전기적으로 접속되어 있다. 이상의 구성에 의해, 중계 도전층(45)을 통해 반도체층(42)의 고농도 드레인 영역(1e)과 화소 전극(9)이 전기적으로 접속되어 있다. 한편, 도 4에서는 도시를 생략했지만, TFT 어레이 기판(10)의 가장 표면에는, 러빙 처리 등의 배향 처리가 실시된 폴리이미드막 등으로 이루어지는 배향막이 마련되어 있다.

한편, 대향 기판(20)은 기판 본체(20a)의 액정층(50) 측에 고체 형상으로 형성된 공통 전극(21)과, 이 공통 전극(21)을 덮어 형성된 배향막(22)을 구비하고 있다. 공통 전극(21)은 ITO 등의 투명 도전 재료에 의해 형성할 수 있고, 배향막(22)은 앞선 TFT 어레이 기판(10)의 배향막(17)과 같은 구성으로 할 수 있다. 또한, 컬러 표시를 행하는 경우에는, 각 화소 영역(41)에 대응하여, 예컨대, R(적색), G(녹색), B(청색)의 색채층을 구비한 컬러 필터를 기판 본체(10a) 또는 기판 본체(20a) 상에 형성하면 바람직하다.

상기 구성을 구비한 본 실시예의 액정 장치에서는, 첫째, TFT(30)를 멀티 게이트 구조로 함으로써, 하나의 채널 영역(1a)의 양측의 전압을 감소시켜, 오프 누설 전류를 감소시키고 있다.

둘째, 각 채널 영역(1a)을 끼워 양측에 저농도 소스 영역(1b), 저농도 드레인 영역(1c)을 형성한 LDD 구조를 채용한 것으로 오프 전류를 감소시킬 수 있게 되어 있다. 도 9는 이 LDD 구조를 도입하는 것에 의한 작용을 나타내는 그래프이며, 동도에 나타내는 두 개의 곡선은 각각 P형, N형 트랜지스터의 I_d/V_g 특성을 나타내고 있다. 도 9에 나타내는 바와 같이, P형 트랜지스터의 곡선에서, 트랜지스터를 LDD 구조로 함으로써 오프 측의 전류 특성을 평탄화할 수 있다.

셋째, TFT(30)의 기판 본체(10a) 측에 차광막(15)을 형성하여 TFT 어레이 기판(10) 측으로부터의 광이 TFT(30)로 입사하는 것을 방지하고, 또한 데이터선(6a)의 일부를 연장하여 TFT(30)를 덮는 데이터선 분기부(6c)를 차광 수단으로서 형성하는 것으로 액정층(50) 측으로부터의 광이 TFT(30)로 입사되는 것을 방지하게 되어 있다. 이에 따라, TFT(30)로의 광의 입사를 거의 완전히 차단할 수 있게 되어 있다.

넷째, TFT(30)를 P형 트랜지스터로 함으로써 암 전류를 감소시키고 있다. P형 트랜지스터는 앞선 기재와 같이, 소량의 광이 입사한 것만으로 광 누설 전류가 N형 트랜지스터와 같은 정도로 되지만, 본 실시예에 따른 액정 장치에서는, 차광 수단으로서 마련된 상기 차광막(15) 및 데이터선 분기부(6c)에 의해, TFT(30)를 거의 완전히 차광할 수 있으므로, P형 트랜지스터 본래의 저 오프 전류의 특징을 살릴 수 있게 되어 있다.

500ppi(25.4mm 당 500개의 화소) 정도의 초고선명 액정 장치에서는, 화소의 액정 용량과 유지 용량의 합이 매우 작게 된다. 이러한 액정 장치에 있어서, 트랜지스터의 누설 전류가 크면, 그 전하 누설에 의해 표시 품질을 유지할 수 없게 된다. 본 실시예의 액정 장치에서는, 상기에 열거한 네 개의 누설 전류 감소 작용의 모두를 효과적으로 이용하는 것으로, TFT(30)의 누설 전류를 극히 저 레벨에까지 감소시킬 수 있게 되었다. 그리고, 종래의 기술에서는 달성할 수 없었던 영역의 초고선명 액정 장치를 실현할 수 있게 되었다.

(실시예 2)

다음에, 도 5 및 도 6을 참조하여, 본 발명의 실시예 2에 따른 액정 장치에 대해서 설명한다. 도 5는 본 실시예의 액정 장치를 구성하는 TFT 어레이 기판의 1 화소 영역을 나타내는 평면 구성도이며, 도 6은 도 5의 B-B'선 단면 구성도이다. 한편, 상기 실시예 1과 마찬가지로의 부분에 대해서는 같은 부호를 붙여, 그 설명을 생략한다.

도 5 및 도 6에 나타내는 바와 같이, 본 실시예의 액정 장치에서는, 화소 영역(41)과 거의 겹치는 평면 영역의 제 2 층간 절연막(14) 상에, 알루미늄이나 은 등의 금속 재료로 이루어지는 반사층(19)이 형성되고, 이 반사층(19)을 덮도록 ITO 등으로 이루어지는 화소 전극(9)이 형성되어 있다. 또한, 상기 반사층(19)의 중계 도전층(45)에 대응하는 평면 영역에 개구부(19a)가 형성되고, 화소 콘택트 홀(46)을 통해 중계 도전층(45)과 화소 전극(9)이 전기적으로 접속되어 있다. 도 6의 단면 구조로 나타내는 바와 같이, 실시예 1에서 TFT(30)의 액정층(50) 측의 차광 수단으로 마련하고 있던 데이터선 분기부(6c) 대신, 반사층(19)이 TFT(30)의 액정층(50) 측을 평면적으로 덮도록 형성되어 있다. 따라서, 본 실시예에서는, 반사층(19)이 본 발명에 따른 차광 수단을 이루고 있다.

본 실시예의 액정 장치에 있어서도, 앞선 실시예 1과 마찬가지로, TFT(30)가 멀티 게이트 구조 및 LDD 구조를 갖는 P형 트랜지스터로 되어 있는 것에 의한 오프 누설 전류의 감소 작용과, TFT(30)를 완전히 차광하는 차광막(15) 및 반사층(19)을 구비하는 것에 의한 P형 트랜지스터의 암 전류의 상승을 억제하는 작용에 의해, 종래의 박막 트랜지스터에 비해 대폭적인 누설 전류의 감소를 실현하고, 또한 고선명의 표시에 용이하게 대응할 수 있게 되었다.

그리고, 상기 효과에 더하여, 본 실시예의 액정 장치에서는, TFT(30)의 액정층(50) 측의 차광 수단으로 기능하는 반사층(19)이 앞선 실시예 1의 데이터선 분기부(6c)에 비해, 반도체층(42)과 이간되어 형성되어 있으므로, TFT(30)의 게이트 전극부(32~34)와, 차광 수단으로 기능하는 반사층(19)과의 용량 결합이 생기기 어렵게 되어 있다. 따라서, TFT(30)가 상기 용량 결합에 의한 영향을 받기 어렵게 되어, TFT(30)의 구동 능력을 실질적으로 향상시킬 수 있다.

(실시예 3)

다음에, 도 7 및 도 8을 참조하여, 본 발명의 실시예 3에 따른 액정 장치에 대해 설명한다. 도 7은 본 실시예의 액정 장치를 구성하는 TFT 어레이 기판의 1 화소 영역을 나타내는 평면 구성도이며, 도 8은 도 7의 C-C'선 단면 구성도이다. 한편, 상기 실시예 1과 같은 부분에 대해서는 같은 부호를 붙여, 그 설명을 생략한다.

도 7 및 도 8에 나타내는 바와 같이, 본 실시예의 액정 장치에서는, 대향 기관(20)의 내면 측에 차광막(29)이 형성되어 있고, 도 7에 2점 쇄선으로 나타내는 바와 같이, 상기 차광막(29)은 차광막(15)의 형성 영역과 거의 대응하는 평면 영역에 형성되어, 본 실시예의 액정 장치에 있어서의 차광 수단을 이루고 있다. 또한, TFT 어레이 기관(10)에 마련된 차광막(15)이 대략 L자형인 반도체층(42)의 주사선(3a)에 평행하게 연장되는 부분과, 각부(angular portion)를 평면적으로 덮도록 형성되어 있다.

본 실시예의 액정 장치에 있어서도, 앞선 실시예 1과 마찬가지로, TFT(30)가 멀티 게이트 구조 및 LDD 구조를 갖는 P형 트랜지스터로 되어 있는 것에 의한 오프 누설 전류의 감소 작용과, TFT(30)를 완전히 차광하는 차광막(15) 및 차광막(29)을 구비하는 것에 의한 P형 트랜지스터의 암 전류의 상승을 억제하는 작용에 의해, 종래의 박막 트랜지스터에 비해 대폭적인 누설 전류의 감소를 실현하고, 또한 고선명 표시에 용이하게 대응할 수 있게 되어 있다.

그리고, 상기 효과에 더하여, 본 실시예의 액정 장치에는, TFT(30)의 차광 수단으로서 기능하는 차광막(15) 및 차광막(29)이, 앞선 실시예 1에 비해, 넓은 평면 영역에 형성되어 있는 것에 의해, 액정 장치의 외부에 마련된 광원(도시 생략)으로부터 입사되는 광에, 기관(10, 20)에 대하여 경사 방향으로 입사되는 성분이 포함되어 있었다고 해도, 차광막(15) 또는 차광막(29)의 내면 측(액정층(50))으로 반사된 광이 TFT(30)로 입사되지 않도록 할 수 있다. 이 작용에 의해, TFT(30)가 보다 효과적으로 차광되고, 또한 광 누설이 적은, 고선명화에의 대응이 용이한 액정 장치를 제공할 수 있다.

(투사형 표시 장치)

다음에, 상술한 액정 장치를 구비한 투사형 표시 장치의 예에 대해 설명한다.

도 12는 상술한 액정 장치를 광 밸브로서 구비한 투사형 표시 장치의 구성을 나타내는 평면도이다. 본 투사형 액정 표시 장치(1110)는 상기 실시예의 액정 장치를 각각 RGB용 광 밸브(100R, 100G, 100B)로서 이용한 3판식(3-plate type)의 프로젝터로 구성되어 있다. 이 액정 프로젝터(1110)에서는, 메탈 할라이드 램프 등의 백색 광원의 램프 유닛(1112)으로부터 광이 출사되면, 세 장의 미러(1116) 및 두 장의 다이클로익 미러(1118)에 의해, R, G, B의 3원색에 대응하는 광 성분 R, G, B로 분리되고(광 분리 수단), 대응하는 광 밸브(100R, 100G, 100B)(액정 장치/액정 광 밸브)로 각각 유도된다. 이 때에, 광 성분 B는 광로가 길기 때문에, 광 손실을 막기 위해 입사 렌즈(1132), 릴레이 렌즈(1123) 및 출사 렌즈(1134)로 이루어지는 릴레이 렌즈계(1131)를 통해 유도된다. 그리고, 광 밸브(100R, 100G, 100B)에 의해 각각 변조된 3원색에 대응하는 광 성분 R, G, B는 다이클로익 프리즘(1122)(광합성 수단)에 3 방향으로부터 입사되어, 재차 합성된 후, 투사 렌즈(투사 광학계)(1124)를 통해 스크린(1130) 등에 컬러 화상으로서 확대 투영된다.

이 투사형 표시 장치에서는, 트랜지스터의 오프 누설 전류가 극히 저 레벨에까지 감소된 액정 장치를 이용하고 있으므로, 종래에는 실현되지 않은 500ppi-class의 초고선명 표시가 가능해진다.

또, 본 발명은 상술한 실시예에 한정되는 것이 아니라, 본 발명의 취지를 이탈하지 않는 범위에서 여러 가지 변형하여 실시할 수 있다.

예컨대, 상기 실시예에서는, TFT를 3중 게이트 구조로 한 예를 나타냈지만, 본 발명은 이것에 한정되지 않고, 2중 게이트나 4중 게이트 이상으로 하여도 좋다. 또한, 도시한 패턴 형상이나 단면 구조, 각 막의 구성 재료 등에 관한 기재는 그저 일례에 지나지 않고, 적절하게 변경이 가능하다.

또한, 본 발명의 액티브 매트릭스 기판은, 예컨대, 전기 발광(EL), 플라즈마 발광이나 전자 방출에 의한 형광 등을 이용한 표시 장치, 또는, 디지털 마이크로미러 장치(DMD)를 이용한 표시 장치 및 이들 표시 장치를 구비한 전자기기에 대해서도 바람직하게 이용할 수 있다.

또한, 본 발명의 실시예 3의 액정 장치에 있어서도, 앞선 실시예 1과 마찬가지로, TFT(30)가 멀티 게이트 구조 및 LDD 구조를 갖는 P형 트랜지스터로 되어 있는 것에 의한 오프 누설 전류의 감소 작용과, TFT(30)를 완전히 차광하는 차광막(15) 및 차광막(29)을 구비하는 것에 의한 P형 트랜지스터의 암 전류의 상승을 억제하는 작용에 의해, 종래의 박막 트랜지스터에 비해 대폭적인 누설 전류의 감소를 실현하고, 또한 고선명의 표시에 용이하게 대응할 수 있게 되어 있다.

그리고, 상기 효과에 더하여, 본 실시예의 액정 장치에는, TFT(30)의 차광 수단으로서 기능하는 차광막(15) 및 차광막(29)이, 앞선 실시예 1에 비해, 넓은 평면 영역에 형성되어 있는 것에 의해, 액정 장치의 외부에 마련된 광원(도시 생략)으로부터 입사되는 광에, 기판(10, 20)에 대하여 경사 방향으로부터 입사되는 성분이 포함되어 있었다고 해도, 차광막(15) 또는 차광막(29)의 내면 측(액정층(50))으로 반사된 광이 TFT(30)로 입사되지 않도록 할 수 있다. 이 작용에 의해, TFT(30)가 보다 효과적으로 차광되고, 또한 광 누설이 적은, 고선명화의 대응이 용이한 액정 장치를 제공할 수 있다.

발명의 효과

본 발명의 실시예 1의 액정 장치에서는, 첫째, TFT(30)를 멀티 게이트 구조로 함으로써, 하나의 채널 영역(1a)의 양측의 전압을 감소시켜, 오프 누설 전류를 감소시키고 있고, 둘째, 각 채널 영역(1a)을 끼워 양측에 저농도 소스 영역(1b), 저농도 드레인 영역(1c)을 형성한 LDD 구조를 채용한 것으로 오프 전류를 감소시킬 수 있게 되어 있다. 도 9는 이 LDD 구조를 도입하는 것에 의한 작용을 나타내는 그래프이며, 동 도에 나타내는 두 개의 곡선은 각각 P형, N형 트랜지스터의 Id/Vg 특성을 나타내고 있다. 도 9에 나타내는 바와 같이, P형 트랜지스터의 곡선에서, 트랜지스터를 LDD 구조로 함으로써 오프 측의 전류 특성을 평탄화할 수 있고, 셋째, TFT(30)의 기판 본체(10a) 측에 차광막(15)을 형성하여 TFT 어레이 기판(10) 측으로부터의 광이 TFT(30)로 입사하는 것을 방지하고, 또한 데이터선(6a)의 일부를 연장하여 TFT(30)를 덮는 데이터선 분기부(6c)를 차광 수단으로서 형성하는 것으로 액정층(50) 측으로부터의 광이 TFT(30)로 입사되는 것을 방지하게 되어 있다. 이에 따라, TFT(30)로의 광의 입사를 거의 완전히 차단할 수 있게 되어 있으며, 넷째, TFT(30)를 P형 트랜지스터로 함으로써 암 전류를 감소시키고 있다. P형 트랜지스터는 앞선 기재와 같이, 소량의 광이 입사한 것만으로 광 누설 전류가

N형 트랜지스터와 같은 정도로 되지만, 본 실시예에 따른 액정 장치에서는, 차광 수단으로서 마련된 상기 차광막(15) 및 데이터선 분기부(6c)에 의해, TFT(30)를 거의 완전히 차광할 수 있으므로, P형 트랜지스터 본래의 저 오프 전류의 특징을 살릴 수 있게 되어 있다.

상기에 열거한 네 개의 누설 전류 감소 작용의 모두를 효과적으로 이용하는 것에 의해, TFT(30)의 누설 전류를 극히 저 레벨에까지 감소시킬 수 있게 되었다. 그리고, 종래의 기술에서는 달성할 수 없었던 영역의 초고선명 액정 장치를 실현할 수 있게 되었다.

또한, 본 발명의 실시예 2의 액정 장치에서는, 앞선 실시예 1과 마찬가지로, TFT(30)가 멀티 게이트 구조 및 LDD 구조를 갖는 P형 트랜지스터로 되어 있는 것에 의한 오프 누설 전류의 감소 작용과, TFT(30)를 완전히 차광하는 차광막(15) 및 반사층(19)을 구비하는 것에 의한 P형 트랜지스터의 암 전류의 상승을 억제하는 작용에 의해, 종래의 박막 트랜지스터에 비해 대폭적인 누설 전류의 감소를 실현하고, 또한 고선명의 표시에 용이하게 대응할 수 있게 되었다.

또한, 본 발명의 실시예 3의 액정 장치에 있어서도, 앞선 실시예 1과 마찬가지로, TFT(30)가 멀티 게이트 구조 및 LDD 구조를 갖는 P형 트랜지스터로 되어 있는 것에 의한 오프 누설 전류의 감소 작용과, TFT(30)를 완전히 차광하는 차광막(15) 및 차광막(29)을 구비하는 것에 의한 P형 트랜지스터의 암 전류의 상승을 억제하는 작용에 의해, 종래의 박막 트랜지스터에 비해 대폭적인 누설 전류의 감소를 실현하고, 또한 고선명 표시에 용이하게 대응할 수 있게 되어 있다.

이상 본 발명자에 의해서 이루어진 발명을 상기 실시예에 따라 구체적으로 설명하였지만, 본 발명은 상기 실시예에 한정되는 것이 아니고, 그 요지를 이탈하지 않는 범위에서 여러 가지로 변경 가능한 것은 물론이다.

(57) 청구의 범위

청구항 1.

기관상에 서로 교차하여 마련된 복수의 주사선 및 복수의 데이터선과, 상기 데이터선과 상기 주사선과의 교차부에 대응하여 마련된 박막 트랜지스터와, 상기 박막 트랜지스터에 접속된 화소 전극을 갖는 액티브 매트릭스 기관과, 상기 액티브 매트릭스 기관과 대향하여 배치된 대향 기관과, 상기 양 기관 사이에 유지된 액정층을 구비한 액정 장치로서,

상기 박막 트랜지스터는, 반도체층과, 상기 반도체층과 복수 개소에서 교차하는 복수의 게이트 전극과, 상기 반도체층의 각 채널 영역의 적어도 한쪽에 P형의 저농도 도핑 영역(P-type lightly doped region)이 형성된 LDD부를 갖는 P형 트랜지스터로 구성되어 이루어지고,

상기 기관과 상기 박막 트랜지스터 사이에는 제 1 차광 수단이 배치되어 이루어지며,

상기 박막 트랜지스터의 게이트 전극을 덮도록 상기 박막 트랜지스터의 위쪽에 제 2 차광 수단이 배치되어 이루어지는 것을 특징으로 하는 액정 장치.

청구항 2.

제 1 항에 있어서,

상기 데이터선은 상기 반도체층의 채널 영역과 평면적으로 겹치도록 배치되어 상기 제 2 차광 수단을 이루고 있는 것을 특징으로 하는 액정 장치.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 데이터선은 상기 주사선과 교차하는 방향으로 연장되는 데이터선 본선부와, 상기 데이터선 본선부로부터 분기 또는 연장되어 상기 데이터선 본선부와 교차하는 방향으로 연장되는 데이터선 분기부를 갖고 있고,

상기 데이터선 분기부는 상기 채널 영역과 평면적으로 겹치도록 배치되어 상기 제 2 차광 수단을 이루고 있는 것을 특징으로 하는

액정 장치.

청구항 4.

제 1 항에 있어서,

상기 액티브 매트릭스 기판 상에 반사 표시를 행하기 위한 반사층이 형성되고, 상기 반사층의 일부가, 상기 반도체층의 채널 영역과 평면적으로 겹치도록 형성되어 상기 제 2 차광 수단을 이루고 있는 것을 특징으로 하는 액정 장치.

청구항 5.

제 1 항에 있어서,

상기 주사선은, 상기 데이터선과 교차하는 방향으로 연장되는 주사선 본선부와, 상기 주사선 본선부와 교차하는 방향으로 연장된 복수의 주사선 분기부를 갖고 있고,

상기 주사선 분기부는 상기 반도체층과 평면적으로 교차된 상기 게이트 전극부를 갖고 있는 것을 특징으로 하는

액정 장치.

청구항 6.

제 1 항에 있어서,

상기 반도체층은 폴리실리콘 또는 연속 입계 실리콘(continuous grain silicon)인 것을 특징으로 하는 액정 장치.

청구항 7.

제 1 항에 있어서,

상기 제 2 차광 수단은 상기 채널 영역에 대응한 위치에서 상기 대향 기판에 형성되어 있는 것을 특징으로 하는 액정 장치.

청구항 8.

기판 상에 서로 교차하여 마련된 복수의 주사선 및 복수의 데이터선과, 상기 데이터선과 상기 주사선과의 교차부에 대응하여 마련된 박막 트랜지스터를 구비한 액티브 매트릭스 기판으로서,

상기 박막 트랜지스터는 반도체층과, 상기 반도체층과 복수 개소에서 교차하는 복수의 게이트 전극과, 상기 반도체층의 각 채널 영역의 적어도 한쪽에 P형의 저농도 도핑 영역이 형성된 LDD부를 갖는 P형 트랜지스터로 구성되고,

상기 기판과 상기 박막 트랜지스터의 사이에는 제 1 차광 수단이 배치되어 이루어지며,

상기 박막 트랜지스터의 게이트 전극을 덮도록 상기 박막 트랜지스터의 위쪽에 제 2 차광 수단이 배치되어 이루어지는 것을 특징으로 하는

액티브 매트릭스 기판.

청구항 9.

제 8 항에 있어서,

상기 데이터선은 상기 반도체층의 채널 영역과 평면적으로 겹치도록 배치되어 상기 제 2 차광 수단을 이루고 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 10.

제 8 항 또는 제 9 항에 있어서,

상기 데이터선은 상기 주사선과 교차하는 방향으로 연장되는 데이터선 본선부와, 상기 데이터선 본선부로부터 분기 또는 연장되어 상기 데이터선 본선부와 교차하는 방향으로 연장되는 데이터선 분기부를 갖고 있고,

상기 데이터선 분기부는 상기 채널 영역과 평면적으로 겹치도록 배치되어 상기 제 2 차광 수단을 이루고 있는 것을 특징으로 하는

액티브 매트릭스 기판.

청구항 11.

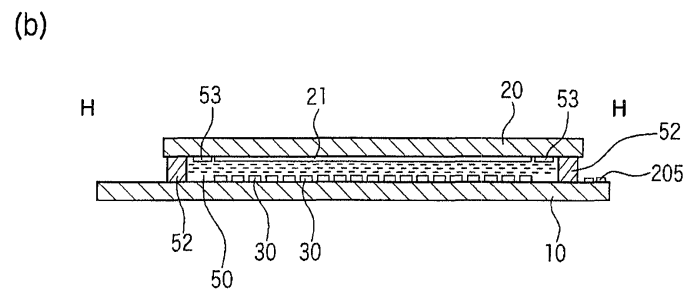
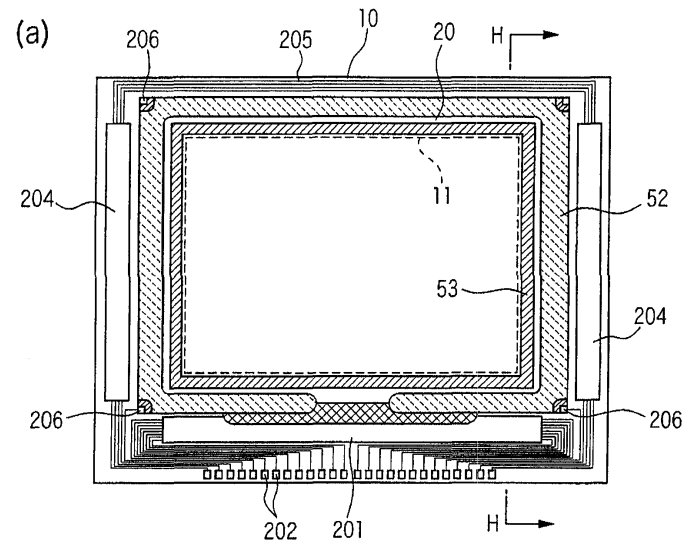
청구항 8에 기재한 액티브 매트릭스 기판을 구비한 것을 특징으로 하는 표시 장치.

청구항 12.

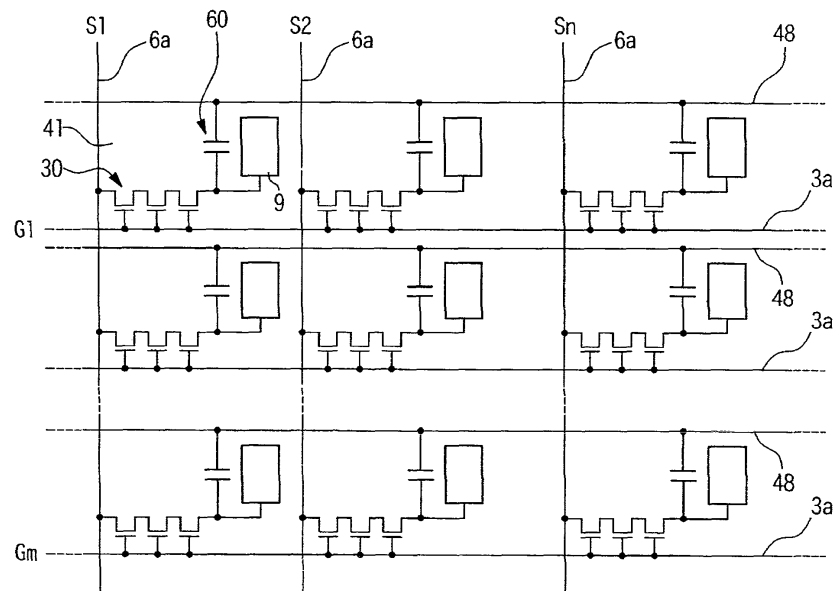
청구항 1에 기재한 액정 장치를 구비한 것을 특징으로 하는 전자기기.

도면

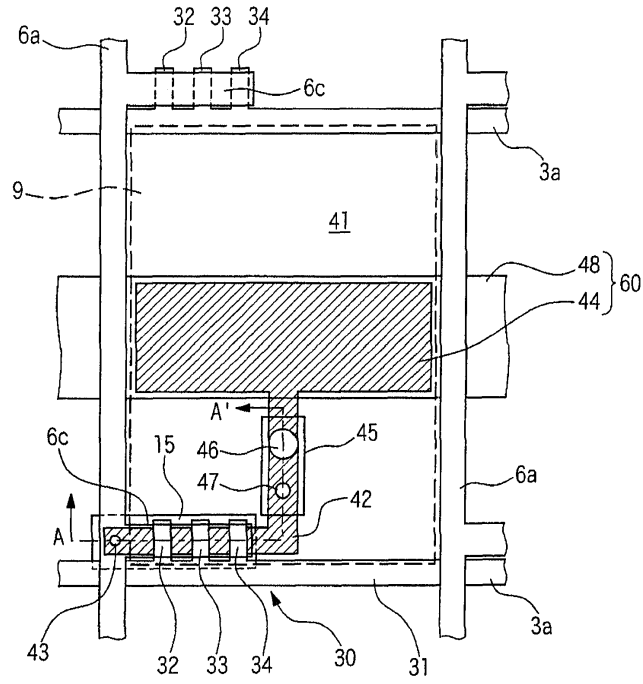
도면1



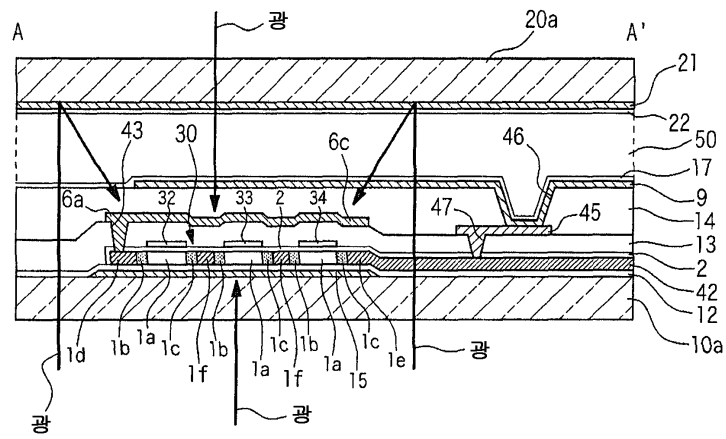
도면2



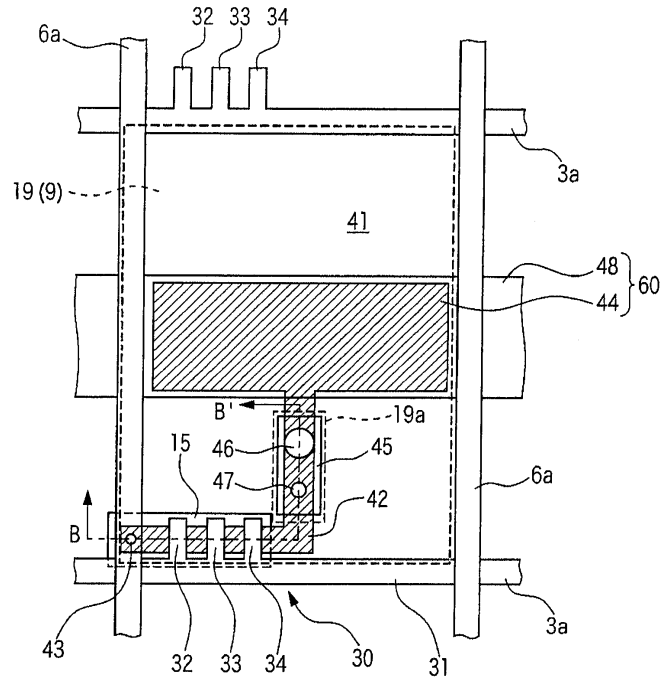
도면3



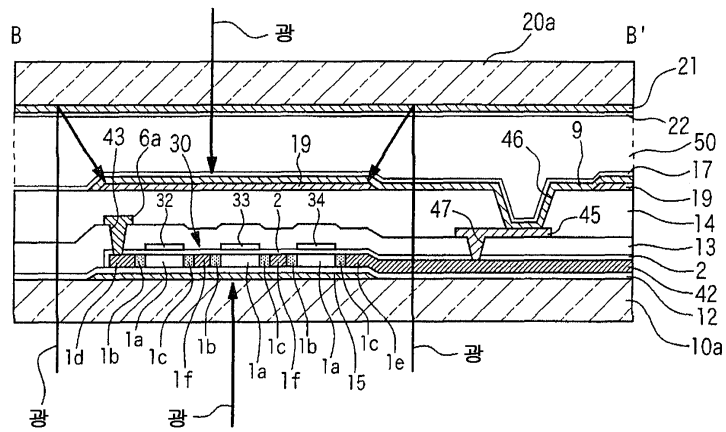
도면4



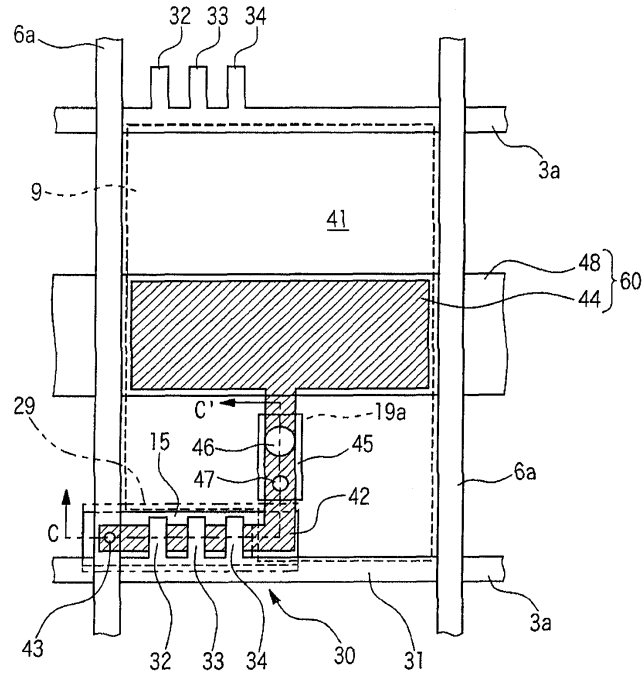
도면5



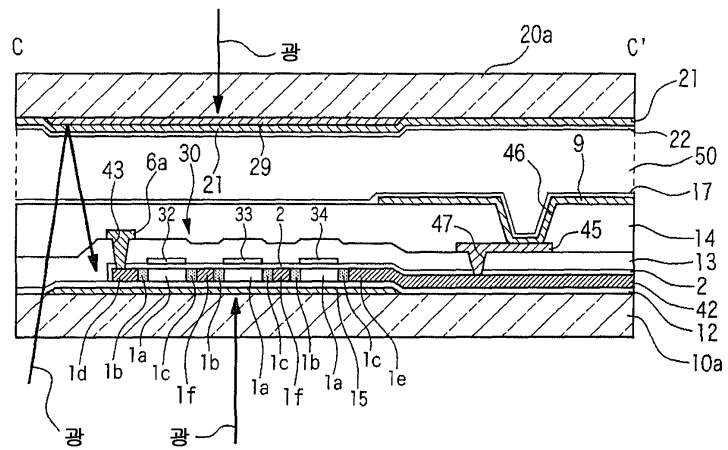
도면6



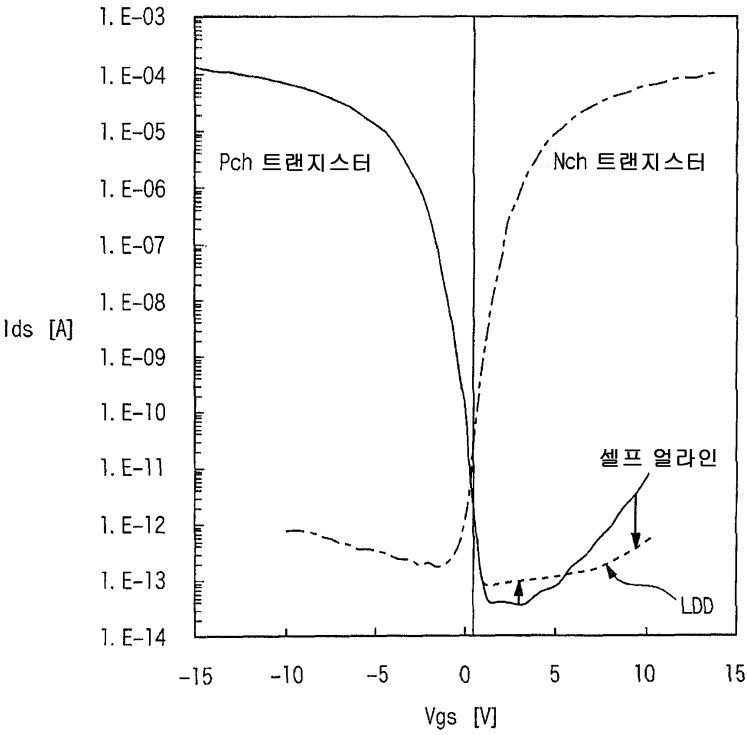
도면7



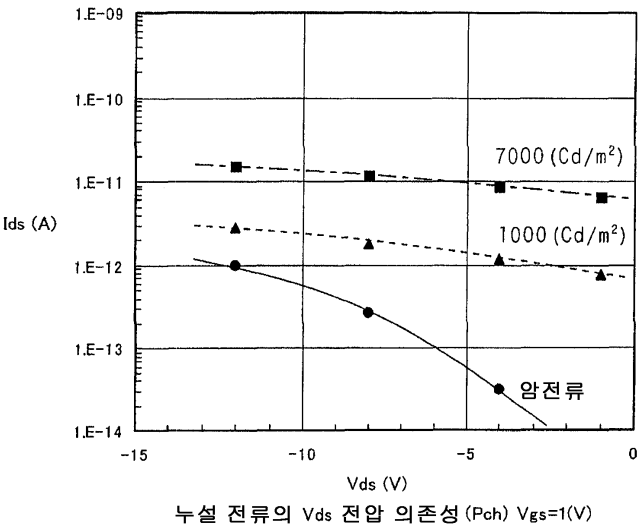
도면8



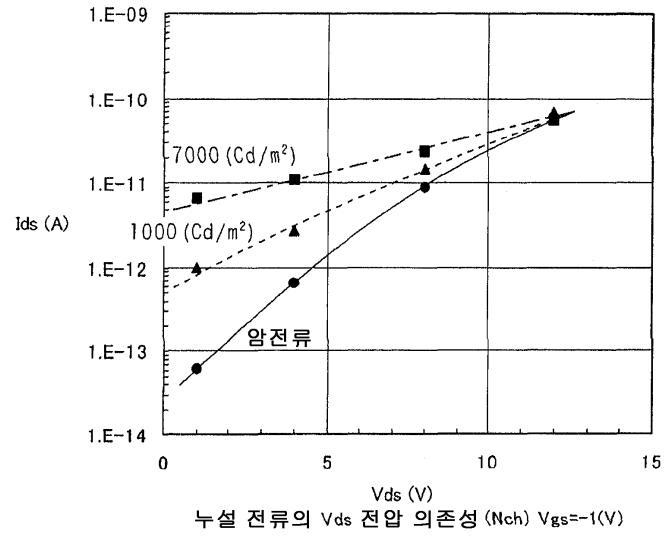
도면9



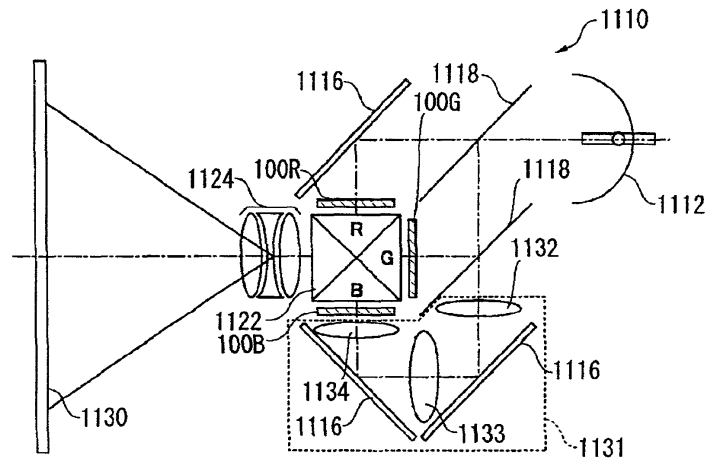
도면10



도면11



도면12



专利名称(译)	液晶器件，有源矩阵基板，显示器件和电子器件		
公开(公告)号	KR100611840B1	公开(公告)日	2006-08-11
申请号	KR1020040034353	申请日	2004-05-14
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	KOIDE SHIN 고이데신 ITO TOMOYUKI 이토도모유키 KOSHIHARA TAKESHI 고시하라다케시 KITAGAWA ATSUSHI 기타가와아츠시		
发明人	고이데신 이토도모유키 고시하라다케시 기타가와아츠시		
IPC分类号	G02F1/136 G02F1/1362 H01L21/336 G02F G02F1/1335 H01L29/786 G02F1/1368		
CPC分类号	H01L29/78633 G02F1/136209 G02F1/133512 G02F1/1368		
代理人(译)	KIM, CHANG SE		
优先权	2003139205 2003-05-16 JP		
其他公开文献	KR1020040099160A		
外部链接	Espacenet		

摘要(译)

本发明的目的在于提供一种电子装置，该电子装置极其能够将薄膜晶体管的漏电流保持在低电平状态，并且容易将其包含在像素的通风锐化中，并具有相应的液晶显示器，使其能够构成p型具有多个栅电极（32~34）的晶体管，其中本发明的液晶显示器在半导体层（42）中交叉，其中TFT（30）包括多晶硅和上面的半导体层（42）和复数部分。它具有轻掺杂漏极结构，其中在上述半导体层（42）的每个沟道区（1a）的两侧还形成轻掺杂区（1b，1c）。遮光装置（遮光层（15）和数据线分支部分（6c））包括在薄膜晶体管的厚度方向两侧。

