

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/133 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년05월23일 10-0582203 2006년05월15일
---	-------------------------------------	--

(21) 출원번호	10-2003-0099805	(65) 공개번호	10-2005-0070364
(22) 출원일자	2003년12월30일	(43) 공개일자	2005년07월07일

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	이대운 경기도의왕시내손동내손삼성아파트104동701호 이한상 경기도군포시산본2동1057-10103호 조남욱 경기도군포시금정동875외계주공아파트352동1704호
(74) 대리인	김영호

심사관 : 윤성주

(54) 액정표시장치

요약

본 발명은 데이터라인 수 및 이에 대응되는 데이터 드라이브 집적회로의 수를 줄임과 아울러 컬럼 인버전 방식의 데이터 드라이버를 이용하여 도트 인버전 방식으로 구동할 수 있도록 한 액정표시장치에 관한 것이다.

본 발명의 액정표시장치는 비디오신호를 컬럼 인버전 방식으로 데이터라인들로 공급하기 위한 데이터 드라이버와, 게이트 라인들로 제 1 및 제 2게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와, i(i는 자연수)번째 수평라인에 위치되어 i-1번째 게이트라인의 제어에 의하여 액정셀들로 비디오신호를 공급하기 위한 제 1스위칭부들 및 제 2스위칭부들과, i번째 수평라인에 위치되어 인접되게 위치한 제 2스위칭부와 동일한 데이터라인에 접속됨과 아울러 i번째 게이트라인 및 i-1번째 게이트라인의 제어에 의하여 액정셀들로 비디오신호를 공급하기 위한 제 3스위칭부들과, i번째 수평라인에 위치되어 인접되게 위치한 제 1스위칭부와 동일한 데이터라인에 접속됨과 아울러 i번째 게이트라인 및 i-1번째 게이트라인의 제어에 의하여 액정셀들로 비디오신호를 공급하기 위한 제 4스위칭부들을 구비한다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치를 나타내는 도면.

도 2a 및 도 2b는 액정표시장치의 라인 인버전 구동방식을 설명하기 위한 도면.

도 3a 및 도 3b는 액정표시장치의 컬럼 인버전 구동방식을 설명하기 위한 도면.

도 4a 및 도 4b는 액정표시장치의 도트 인버전 구동방식을 설명하기 위한 도면.

도 5는 본 발명의 실시예에 의한 액정표시장치를 나타내는 도면.

도 6은 도 5에 도시된 게이트 드라이버로부터 게이트라인들로 공급되는 게이트신호를 나타내는 파형도.

도 7은 도 5에 도시된 액정표시장치에 비디오신호가 공급되는 과정을 나타내는 도면.

도 8a 및 도 8b는 컬럼 인버전 방식으로 비디오신호가 공급될 때 액정패널에 공급되는 비디오신호의 극성을 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

2,12 : 액정패널 4,14 : 데이터 드라이버

6,16 : 게이트 드라이버 20,22,24,26 : 스위칭부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로 특히, 데이터라인 수 및 이에 대응되는 데이터 드라이브 집적회로의 수를 줄임과 아울러 컬럼 인버전 방식의 데이터 드라이버를 이용하여 도트 인버전 방식으로 구동할 수 있도록 한 액정표시장치에 관한 것이다.

액정표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 화소 매트릭스를 가지는 액정패널과 액정패널을 구동하기 위한 구동회로를 구비한다. 구동회로는 화상정보가 표시패널에 표시되도록 화소 매트릭스를 구동하게 된다.

도 1은 종래의 액정표시장치를 나타내는 도면이다.

도 1을 참조하면, 종래의 액정표시장치는 액정패널(2)과, 액정패널(2)의 데이터라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(4)와, 액정패널(2)의 게이트라인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(6)를 구비한다.

액정패널(2)은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 각각 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다.

게이트 드라이버(6)는 도시되지 않은 타이밍 제어부로부터의 제어신호에 따라 게이트 라인들(GL1 내지 GLn)에 순차적으로 게이트신호를 공급한다. 데이터 드라이버(4)는 타이밍 제어부로부터 공급되는 데이터(R,G,B)를 아날로그 신호인 비디오신호로 변환하여 게이트라인들(GL1 내지 GLn)에 게이트신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL1 내지 DLm)로 공급한다.

박막 트랜지스터(TFT)는 게이트라인(GL1 내지 GLn)으로부터의 게이트신호에 응답하여 데이터라인(DL1 내지 DLm)으로부터의 데이터를 액정셀로 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과, 박막 트랜지스터(TFT)에 접속된 화소전극으로 구성되므로 등가적으로 액정 캐패시터(Clc)로 표시될 수 있다. 이러한 액정셀은 액정 캐패시터(Clc)에 충전된 데이터전압을 다음 데이터전압이 충전될 때 까지 유지시키기 위하여 이전단 게이트라인에 접속된 스토리지 캐패시터(도시되지 않음)를 포함한다.

이와 같은 종래의 액정표시장치의 액정셀들은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 각각 위치되기 때문에 데이터라인들(DL1 내지 DLm)의 수만큼(즉 m개)의 수직라인을 형성한다. 다시 말하여, 액정셀들은 m개의 수직라인 및 n개의 수평라인을 이루도록 매트릭스 형태로 배치된다.

여기서 알수 있듯이, 종래에는 m개의 수직라인의 액정셀들을 구동하기 위하여 m개의 데이터라인들(DL1 내지 DLm)을 필요로 한다. 따라서, 종래에는 액정패널(2)을 구동하기 위하여 다수의 데이터라인들(DL1 내지 DLm)이 형성되고, 이에 따라 공정시간 및 제조비용이 낭비되는 단점이 있다. 또한, m개의 데이터라인들(DL1 내지 DLm)을 각각을 구동하기 위하여 데이터 드라이버(4) 내에 많은 수의 데이터 드라이버 집적회로(Integrated Circuit : 이하 "IC"라 함)가 포함되어야 하므로 많은 제조비용이 소모되어야 하는 문제점이 있다.

한편, 액정표시장치는 액정패널 상의 액정셀들을 구동하기 위하여 프레임 인버전 방식(Frame Inversion System), 라인(컬럼) 인버전 방식(Line(Column) Inversion System) 및 도트 인버전 방식(Dot Inversion System)과 같은 인버전 구동방법이 사용된다. 프레임 인버전 방식의 액정패널 구동방법은 프레임이 변경될 때마다 액정패널 상의 액정셀들에 공급되는 비디오신호의 극성을 반전시킨다.

라인 인버전 방식의 액정패널 구동방법에서는 액정패널에 공급되는 비디오신호들의 극성이 도 2a 및 도 2b에서와 같이 액정패널상의 게이트 라인마다 그리고 프레임마다 반전되게 된다. 이러한 라인 인버전 구동방식은 수평방향 화소들간의 크로스토크가 존재함에 따라 수평라인들간에 줄무늬 패턴과 같은 플리커가 발생하는 문제점이 있다.

컬럼 인버전 방식의 액정패널 구동방법에서는 액정패널에 공급되는 비디오신호들의 극성이 도 3a 및 도 3b에서와 같이 액정패널상의 데이터 라인 및 프레임에 따라 반전되게 된다. 이러한 컬럼 인버전 구동방식은 수직방향 화소들간에 크로스토크가 존재함에 따라 수직라인들간에 줄무늬 패턴과 같은 플리커가 발생하는 문제점이 있다.

도트 인버전 방식의 액정패널 구동방법은 도 4a 및 도 4b에서와 같이 액정셀들 각각에 수평 및 수직 방향으로 인접하는 액정셀들 모두와 상반된 극성의 비디오신호가 공급되게 하고 프레임마다 그 비디오신호의 극성이 반전되게 한다.

다시 말하여 도트 인버전 방식에서는 기수번째 프레임의 비디오신호가 표시될 경우에 도 4a에서와 같이 좌측상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래측의 액정셀들로 진행함에 따라 정극성(+) 및 부극성(-)이 번갈아 나타나게끔 비디오신호들이 액정셀들 각각에 공급되고, 우수번째 프레임의 비디오신호가 표시될 경우에는 도 4b에서와 같이 좌측상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래측의 액정셀들로 진행함에 따라 부극성(-) 및 정극성(+)이 번갈아 나타나게끔 비디오신호들이 액정셀들 각각에 공급된다.

이러한 도트 인버전 구동방식은 수직 및 수평 방향으로 인접한 화소들간에 발생하는 플리커가 서로 상쇄되게 함으로써 다른 인버전 방식들에 비하여 뛰어난 화질의 화상을 제공한다.

그러나, 도트 인버전 구동방식에서는 데이터 드라이버에서 데이터라인들에 공급되는 비디오신호의 극성이 수평 및 수직 방향으로 반전되어야 함에 따라 다른 인버전 방식들에 비하여 화소전압의 변동량, 즉 비디오신호의 주파수가 크기 때문에 소비전력이 커지는 단점을 가진다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 데이터라인 수 및 이에 대응되는 데이터 드라이브 집적회로의 수를 줄임과 아울러 컬럼 인버전 방식의 데이터 드라이버를 이용하여 도트 인버전 방식으로 구동할 수 있도록 한 액정표시장치를 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 액정표시장치는 비디오신호를 컬럼 인버전 방식으로 데이터라인들로 공급하기 위한 데이터 드라이버와, 게이트라인들로 제 1 및 제 2게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와, i (i 는 자연수)번째 수평라인에 위치되어 $i-1$ 번째 게이트라인의 제어에 의하여 액정셀들로 비디오신호를 공급하기 위한 제 1스위칭부들 및 제 2스위칭부들과, i 번째 수평라인에 상기 제 2스위칭부와 인접되게 위치되되, 상기 제 2스위칭부와 동일한 데이터라인에 접속됨과 아울러 i 번째 게이트라인 및 $i-1$ 번째 게이트라인의 제어에 의하여 액정셀들로 상기 비디오신호를 공급하기 위한 제 3스위칭부들과, i 번째 수평라인에 상기 제 1스위칭부와 인접되게 위치되되, 상기 제 1스위칭부와 동일한 데이터라인에 접속됨과 아울러 i 번째 게이트라인 및 $i-1$ 번째 게이트라인의 제어에 의하여 액정셀들로 상기 비디오신호를 공급하기 위한 제 4스위칭부들을 구비한다.

상기 i 번째 게이트라인으로 공급되는 제 1게이트신호는 $i-1$ 번째 게이트라인으로 공급되는 제 2게이트신호와 중첩되게 공급된다.

상기 i 번째 게이트라인으로 공급되는 제 1게이트신호는 $i-1$ 번째 게이트라인으로 공급되는 제 2게이트신호는 동일시점에 상승한다.

상기 제 1게이트신호의 폭은 제 2게이트신호의 폭의 절반으로 설정된다.

상기 제 1 내지 제 4스위칭부는 수평라인마다 데이터라인을 기준으로 지그재그 형태로 배치된다.

상기 i 번째 수평라인에 위치한 상기 제 1스위칭부 각각은 인접된 j 번째 데이터라인 및 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 $i-1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 i 번째 수평라인에 위치한 상기 제 2스위칭부 각각은 인접된 j 번째 데이터라인 및 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 $i-1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 i 번째 수평라인에 위치한 상기 제 3스위칭부 각각은 인접된 j 번째 데이터라인 및 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)-1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 i 번째 수평라인에 위치한 상기 제 4스위칭부 각각은 인접된 j 번째 데이터라인 및 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+2$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 $i+1$ 번째 수평라인에 위치한 상기 제 1스위칭부 각각은 인접된 j 번째 데이터라인 및 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+2$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 $i+1$ 번째 수평라인에 위치한 상기 제 2스위칭부 각각은 인접된 j 번째 데이터라인 및 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)-1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 $i+1$ 번째 수평라인에 위치한 상기 제 3스위칭부 각각은 인접된 j 번째 데이터라인 및 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 $i+1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 $i+1$ 번째 수평라인에 위치한 상기 제 4스위칭부 각각은 인접된 j 번째 데이터라인 및 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와, 제 1박막 트랜지스터 및 $i+1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비한다.

상기 데이터 드라이버는 $i-1$ 번째 게이트라인에 제 2게이트신호가 공급되고 i 번째 게이트라인에 제 1게이트신호가 공급될 때 제 3 및 제 4스위칭부들로 공급될 비디오신호를 공급하고, 제 1게이트신호가 하강하여 $i-1$ 번째 게이트라인에 제 2게이트신호만이 공급될 때 제 1 및 제 2스위칭부들로 공급될 비디오신호를 공급한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하 도 5 내지 도 8b를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

도 5는 본 발명의 실시예에 의한 액정표시장치를 나타내는 도면이다.

도 5를 참조하면, 본 발명의 실시예에 의한 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널(12)과, 액정패널(12)의 게이트라인들(GLO 내지 GLn)을 구동하기 위한 게이트 드라이버(16)와, 액정패널(12)의 데이터라인들(DL1 내지 DLm/2)을 구동하기 위한 데이터 드라이버(14)를 구비한다.

액정패널(12)은 다수개의 게이트라인들(GLO 내지 GLn)과, 그 게이트라인들(GLO 내지 GLn)과 절연되면서 교차하는 데이터라인들(DL1 내지 DLm/2)을 구비한다. 그리고, 액정패널(12)은 화소전극(20)과 도시되지 않는 공통전극간에 형성된 액정셀을 구비한다. 여기서, 화소전극(20)은 액정패널(12) 상에 매트릭스 형태로 배치되기 때문에 액정셀도 매트릭스 형태로 액정패널(12) 상에 배치된다.

그리고, 본 발명에서는 액정셀들로 비디오신호를 공급하기 위한 제 1 내지 제 4스위칭부(20 내지 26)를 구비한다. 여기서, 제 1스위칭부(20), 제 2스위칭부(22), 제 3스위칭부(24) 및 제 4스위칭부(26) 각각은 하나의 액정셀을 구동시킨다. 그리고, 제 1스위칭부(20) 내지 제 4스위칭부(26)는 교번적으로 반복되도록 위치된다.

이를 상세히 설명하면, i (i 는 자연수)번째 수평라인에 형성된 제 1스위칭부들(20)은 제 1박막 트랜지스터(TFT1) 및 제 2박막 트랜지스터(TFT2)를 구비한다. 제 1박막 트랜지스터(TFT1)의 게이트단자 및 제 2박막 트랜지스터(TFT2)의 게이트단자는 $i-1$ 번째 수평라인을 이루는 게이트라인(GL $i-1$)과 접속된다. 그리고, 제 1박막 트랜지스터(TFT1)는 데이터라인과 접속되고, 제 2박막 트랜지스터(TFT2)는 제 1박막 트랜지스터(TFT1)와 액정셀 사이에 위치된다. 즉, i 번째 수평라인에 위치한 제 1스위칭부들(20)은 $i-1$ 번째 게이트라인(GL $i-1$)으로 게이트신호가 공급될 때 데이터라인으로부터의 비디오신호를 액정셀로 공급한다. 여기서, i 번째 수평라인에 위치한 제 1스위칭부(20)들은 j (2, 6, 10, ...)번째 수직라인에 위치되는 액정셀을 구동한다.

i 번째 수평라인에 형성된 제 2스위칭부들(22)은 제 3박막 트랜지스터(TFT3) 및 제 4박막 트랜지스터(TFT4)를 구비한다. 제 3박막 트랜지스터(TFT3)의 게이트단자 및 제 4박막 트랜지스터(TFT4)의 게이트단자는 $i-1$ 번째 수평라인을 이루는 게이트라인(GL $i-1$)과 접속된다. 그리고, 제 3박막 트랜지스터(TFT3)는 데이터라인과 접속되고, 제 4박막 트랜지스터(TFT4)는 제 3박막 트랜지스터(TFT3)와 액정셀 사이에 위치된다. 즉, i 번째 수평라인에 위치한 제 2스위칭부들(22)은 $i-1$ 번째 게이트라인(GL $i-1$)으로 게이트신호가 공급될 때 데이터라인으로부터의 비디오신호를 액정셀로 공급한다. 여기서, i 번째 수평라인에 위치한 제 2스위칭부(22)들은 $j+1$ 번째 수직라인에 위치되는 액정셀을 구동한다.

i 번째 수평라인에 형성된 제 3스위칭부들(24)은 제 5박막 트랜지스터(TFT5) 및 제 6박막 트랜지스터(TFT6)를 구비한다. 제 5박막 트랜지스터(TFT5)의 게이트단자는 i 번째 수평라인을 이루는 게이트라인(GL i)과 접속된다. 그리고, 제 6박막 트랜지스터(TFT6)의 게이트단자는 $i-1$ 번째 수평라인을 이루는 게이트라인(GL $i-1$)과 접속된다. 여기서, 제 6박막 트랜지스터(TFT6)는 데이터라인과 접속되고, 제 5박막 트랜지스터(TFT5)는 제 6박막 트랜지스터(TFT6)와 액정셀 사이에 위치된다. 즉, i 번째 수평라인에 위치한 제 3스위칭부들(24)은 $i-1$ 번째 게이트라인(GL $i-1$) 및 i 번째 게이트라인(GL i)으로 게이트신호가 공급될 때 데이터라인으로부터의 비디오신호를 액정셀로 공급한다. 여기서, i 번째 수평라인에 위치한 제 3스위칭부들(24)은 $j-1$ 번째 수직라인에 위치되는 액정셀들을 구동한다.

i 번째 수평라인에 형성된 제 4스위칭부들(26)은 제 7박막 트랜지스터(TFT7) 및 제 8박막 트랜지스터(TFT8)를 구비한다. 제 7박막 트랜지스터(TFT7)의 게이트단자는 i 번째 게이트라인(GL i)과 접속된다. 그리고, 제 8박막 트랜지스터(TFT8)는 $i-1$ 번째 게이트라인(GL $i-1$)과 접속된다. 여기서, 제 8박막 트랜지스터(TFT8)는 데이터라인과 접속되고, 제 7박막 트랜지스터(TFT7)는 제 8박막 트랜지스터(TFT8)와 액정셀 사이에 위치된다. 즉, i 번째 수평라인에 위치한 제 4스

위칭부들(26)은 $i-1$ 번째 게이트라인(GL_{i-1}) 및 i 번째 게이트라인(GL_i)으로 게이트신호가 공급될 때 데이터라인으로부터의 비디오신호를 액정셀로 공급한다. 여기서, i 번째 수평라인에 위치한 제 4스위칭부들(26)은 $j+2$ 번째 수직라인에 위치되는 액정셀들을 구동한다.

이를 정리해 보면, i 번째 수평라인에 형성된 제 1스위칭부들(20)은 $i-1$ 번째 게이트라인(GL_{i-1})으로 게이트신호가 공급될 때 $j(2, 6, 10, \dots)$ 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급한다. 그리고, i 번째 수평라인에 형성된 제 2스위칭부들(22)은 $i-1$ 번째 게이트라인(GL_{i-1})으로 게이트신호가 공급될 때 $j+1$ 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급한다. 또한, i 번째 수평라인에 형성된 제 3스위칭부들(24)은 i 번째 게이트라인(GL_i) 및 $i-1$ 번째 게이트라인(GL_{i-1})으로 게이트신호가 공급될 때 $j-1$ 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급한다. 아울러, i 번째 수평라인에 형성된 제 4스위칭부들(26)은 i 번째 게이트라인(GL_i) 및 $i-1$ 번째 게이트라인(GL_{i-1})으로 게이트신호가 공급될 때 $j+2$ 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급한다.

한편, 본 발명에서 제 1스위칭부(20) 및 제 4스위칭부(26)는 서로 인접된 동일한 데이터라인으로부터 비디오신호를 공급받는다. 그리고, 제 2스위칭부(22) 및 제 3스위칭부(24)도 서로 인접된 동일한 데이터라인으로부터 비디오신호를 공급받는다. 예를 들어, 제 3데이터라인(DL3)은 제 4수직라인에 형성된 제 4스위칭부(26) 및 제 6수직라인에 형성된 제 1스위칭부(20)와 접속된다. 그리고, 제 2데이터라인(DL2)은 제 3수직라인에 형성된 제 2스위칭부(22) 및 제 1수직라인에 형성된 제 3스위칭부(24)와 접속된다.

즉, 본 발명의 실시예에 의한 액정표시장치에 의하면 도 1에 도시된 종래의 액정표시장치에 비하여 데이터라인의 수가 절반으로 줄어들게 된다. 다시 말하여, 하나의 데이터라인의 좌/우측에 형성된 액정셀들을 구동함으로써 종래에 비하여 데이터라인의 수가 절반으로 줄어듦과, 이에 따라 데이터 드라이버(14)에 포함되는 데이터 집적회로의 수도 대략 절반으로 줄어들게 된다.

그리고, 본 발명에서는 제 1스위칭부들(20) 내지 제 4스위칭부들(26)의 위치는 데이터라인을 기준으로 수평라인마다 지그재그 형태로 배치된다. 이를 상세히 설명하면, $i+1$ 번째 수평라인에 형성된 제 1스위칭부들(20)은 $j+2$ 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급하도록 배치된다. 그리고, $i+1$ 번째 수평라인에 형성된 제 2스위칭부들(22)은 $j-1$ 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급하도록 배치된다. 또한, $i+1$ 번째 수평라인에 형성된 제 3스위칭부들(24)은 $j+1$ 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급하도록 배치된다. 아울러, $i+1$ 번째 수평라인에 형성된 제 4스위칭부들(26)은 j 번째 수직라인에 위치되는 액정셀들로 비디오신호를 공급하도록 배치된다. 그 외에 $i+1$ 번째 수평라인에 위치되는 제 1 내지 제 4스위칭부들(20 내지 26)의 구성은 i 번째 수직라인에 위치되는 제 1 내지 제 4스위칭부들(20 내지 26)의 구성과 동일하다.

게이트 드라이버(16)는 게이트라인들(GL_0 내지 GL_n)로 도 6과 같이 제 1게이트신호(SP1) 및 제 2게이트신호(SP2)를 순차적으로 공급한다. 여기서, i 번째 게이트라인(GL_i)으로 공급되는 제 1게이트신호(SP1)는 $i-1$ 번째 게이트라인(GL_{i-1})으로 공급되는 제 2게이트신호(SP2)와 중첩되도록 공급된다. 이때, i 번째 게이트라인(GL_i)으로 공급되는 제 1게이트신호(SP1)는 $i-1$ 번째 게이트라인(GL_{i-1})으로 공급되는 제 2게이트신호(SP2)는 동일시점에 상승된다. 그리고, 제 2게이트신호(SP2)는 제 1게이트신호(SP1)보다 넓은 폭(또는 시간), 예를 들면 2배의 폭을 갖도록 설정된다.

데이터 드라이버(14)는 제 1게이트신호(SP1) 및 제 2게이트신호(SP2)가 중첩되는 기간동안 제 3스위칭부(24) 및 제 4스위칭부(26)와 접속된 액정셀들로 공급될 비디오신호를 공급하고, 제 2게이트신호(SP2)만이 공급되는 기간동안 제 1스위칭부(20) 및 제 2스위칭부(22)와 접속된 액정셀들로 공급될 비디오신호를 공급한다. 그리고, 본 발명의 데이터 드라이버(14)는 컬럼 인버전 방식으로 비디오신호를 공급한다.

액정셀들로 비디오신호가 공급되는 과정을 도 5 및 도 6을 참조하여 상세히 설명하기로 한다. 먼저, 0번째 게이트라인(GL_0)으로 제 2게이트신호(SP2)가 공급됨과 아울러 1번째 게이트라인(GL_1)으로 제 1게이트신호(SP1)가 공급된다. 그러면, 제 1수평라인에 위치한 제 1스위칭부(20) 내지 제 4스위칭부(26)들에 포함된 박막 트랜지스터들(TFT1 내지 TFT8)이 턴-온된다. 아울러, 1번째 게이트라인(GL_1)으로 공급된 제 1게이트신호(SP1)에 의하여 제 2수평라인에 위치한 제 1스위칭부(20) 및 제 2스위칭부(22)에 포함된 박막 트랜지스터들(TFT1 내지 TFT4)이 턴-온된다.

이때, 데이터라인들(DL1 내지 $DL_m/2$)로 제 1수평라인에 위치되어 제 3스위칭부(24) 및 제 4스위칭부(26)와 접속된 액정셀들로 공급될 비디오신호가 공급된다. 예를 들어, DA의 비디오신호가 공급된다면 도 7과 같이 제 3스위칭부(24) 및 제 4스위칭부(26)와 접속된 액정셀들로 원하는 비디오신호(DA)가 공급된다. 한편, 제 1수평라인 및 제 2수평라인에 위치한 제 1스위칭부(20) 및 제 2스위칭부(22)와 접속된 액정셀들에도 DA의 비디오신호가 공급되지만, 이 DA의 비디오신호는 잠시 충전되는 더미 비디오신호가 된다.

이후, 1번째 게이트라인(GL1)으로 공급되는 제 1게이트신호(SP1)가 하강된다. 따라서, 0번째 게이트라인(GL0)에만 제 2게이트신호(SP2)가 공급된다. 그러면, 제 1수평라인에 위치한 제 1스위칭부(20) 및 제 2스위칭부(22)에 포함된 박막 트랜지스터들(TFT1 내지 TFT4)이 턴-온된다. 이때, 데이터라인들(DL1 내지 DLm/2)로 제 1수평라인에 위치되어 제 1스위칭부(20) 및 제 2스위칭부(22)와 접속된 액정셀들로 공급될 비디오신호가 공급된다. 예를 들어, DB의 비디오신호가 공급된다면 도 7과 같이 제 1스위칭부(20) 및 제 2스위칭부(22)와 접속된 액정셀들로 원하는 비디오신호(DB)가 공급된다. 즉, 이전 기간에 충전되었던 더미 비디오신호 대신에 제 1 및 제 2스위칭부(20,22)와 접속된 액정셀들로 원하는 비디오신호가 충전되게 된다.

그리고, 0번째 게이트라인(GL0)으로 공급된 제 2게이트신호(SP2)가 하강됨과 아울러 제 1게이트라인(GL1)으로 제 2게이트신호(SP2), 제 2게이트라인(GL2)으로 제 1게이트신호(SP1)가 공급된다. 그러면, 제 2수평라인에 위치한 제 1스위칭부(20) 내지 제 4스위칭부(26)들에 포함된 박막 트랜지스터들(TFT1 내지 TFT8)이 턴-온된다.

이때, 데이터라인들(DL1 내지 DLm/2)로 제 2수평라인에 위치되어 제 3스위칭부(24) 및 제 4스위칭부(26)와 접속된 액정셀들로 공급될 비디오신호가 공급된다. 예를 들어, DC의 비디오신호가 공급된다면 도 7과 같이 제 3스위칭부(24) 및 제 4스위칭부(26)와 접속된 액정셀들로 원하는 비디오신호(DC)가 공급된다.

이후, 2번째 게이트라인(GL2)으로 공급되는 제 2게이트신호(SP2)가 하강된다. 따라서, 1번째 게이트라인(GL1)에만 제 2게이트신호(SP2)가 공급된다. 그러면, 제 2수평라인에 위치한 제 1스위칭부(20) 및 제 2스위칭부(22)에 포함된 박막 트랜지스터들(TFT1 내지 TFT4)이 턴-온된다. 이때, 데이터라인들(DL1 내지 DLm/2)로 제 2수평라인에 위치되어 제 1스위칭부(20) 및 제 2스위칭부(22)와 접속된 액정셀들로 공급될 비디오신호가 공급된다. 예를 들어, DD의 비디오신호가 공급된다면 도 7과 같이 제 1스위칭부(20) 및 제 2스위칭부(22)와 접속된 액정셀들로 원하는 비디오신호(DD)가 공급된다. 실제, 본 발명에서는 상술한 과정을 반복함으로써 하나의 데이터라인을 이용하여 좌/우측에 위치한 액정셀들로 원하는 비디오신호를 공급하게 된다.

한편, 데이터 드라이버(14)는 컬럼 인버전 방식으로 비디오신호를 공급하게 된다. 다시 말하여, 데이터 드라이버(14)는 기수번째 데이터라인들(DL1, DL3,...)과 우수번째 데이터라인들(DL2, DL4,...)에 서로 상반된 극성의 비디오신호를 공급하게 된다. 그러면, 수평라인마다 지그재그 형태로 배치된 제 1스위칭부들(20) 내지 제 4스위칭부들(26)에 의하여 액정셀들은 도트 인버전 방식으로 구동될 수 있게 된다.

예를 들어, 도 8a와 같이 기수번째 데이터라인들(DL1, DL3,...)로 정극성의 비디오신호를 공급함과 아울러 우수번째 데이터라인들(DL2, DL4,...)로 부극성의 비디오신호를 공급하게 되면 기수번째 수평라인에 위치한 기수번째 수직라인의 액정셀들로는 부극성의 비디오신호가 공급되고, 우수번째 수직라인의 액정셀들로는 정극성의 비디오신호가 공급된다. 그리고, 우수번째 수평라인에 위치한 기수번째 수직라인의 액정셀들로는 정극성의 비디오신호가 공급되고, 우수번째 수직라인의 액정셀들로는 부극성의 비디오신호가 공급된다.

그리고, 다음 프레임 기간동안 도 8b와 같이 기수번째 데이터라인들(DL1, DL3,...)로 부극성의 비디오신호를 공급함과 아울러 우수번째 데이터라인들(DL2, DL4,...)로 정극성의 비디오신호를 공급하게 되면 기수번째 수평라인에 위치한 기수번째 수직라인의 액정셀들로는 정극성의 비디오신호가 공급되고, 우수번째 수직라인의 액정셀들로는 부극성의 비디오신호가 공급된다. 그리고, 우수번째 수평라인에 위치한 기수번째 수직라인의 액정셀들로는 부극성의 비디오신호가 공급되고, 우수번째 수직라인의 액정셀들로는 정극성의 비디오신호가 공급된다. 즉, 본 발명에서는 컬럼 인버전 방식의 데이터 드라이버를 이용하여 액정셀들을 도트 인버전 방식으로 구동시킴으로써 소비전력을 최소화할 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시장치에 의하면 좌/우측에 위치한 액정셀들이 하나의 데이터라인으로부터 비디오신호를 공급받기 때문에 종래에 비하여 데이터라인의 수가 절반정도로 감소하게 된다. 따라서, 데이터라인에 구동신호를 공급하는 데이터 드라이버의 수도 절반으로 감소되고, 이에 따라 제조비용을 절감할 수 있다. 아울러, 본 발명에서는 데이터라인을 기준으로 수평라인마다 스위칭부들이 지그재그 형태로 배치되기 때문에 컬럼 인버전 방식의 데이터 드라이버를 이용하여 액정셀들을 도트 인버전 방식으로 구동시킬 수 있다. 즉, 본 발명에서는 컬럼 인버전 방식의 데이터 드라이버를 이용하여 액정셀들을 도트 인버전 방식으로 구동시키기 때문에 화질의 저하없이 소비전력을 저감할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

비디오신호를 컬럼 인버전 방식으로 데이터라인들로 공급하기 위한 데이터 드라이버와,

게이트라인들로 제 1 및 제 2게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와,

i (i 는 자연수)번째 수평라인에 위치되어 $i-1$ 번째 게이트라인의 제어에 의하여 액정셀들로 상기 비디오신호를 공급하기 위한 제 1스위칭부들 및 제 2스위칭부들과,

i 번째 수평라인에 상기 제 2스위칭부와 인접되게 위치되되, 상기 제 2스위칭부와 동일한 데이터라인에 접속됨과 아울러 i 번째 게이트라인 및 $i-1$ 번째 게이트라인의 제어에 의하여 액정셀들로 상기 비디오신호를 공급하기 위한 제 3스위칭부들과,

i 번째 수평라인에 상기 제 1스위칭부와 인접되게 위치되되, 상기 제 1스위칭부와 동일한 데이터라인에 접속됨과 아울러 i 번째 게이트라인 및 $i-1$ 번째 게이트라인의 제어에 의하여 액정셀들로 상기 비디오신호를 공급하기 위한 제 4스위칭부들을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1항에 있어서,

상기 i 번째 게이트라인으로 공급되는 제 1게이트신호는 $i-1$ 번째 게이트라인으로 공급되는 제 2게이트신호와 중첩되게 공급되는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 2항에 있어서,

상기 i 번째 게이트라인으로 공급되는 제 1게이트신호는 $i-1$ 번째 게이트라인으로 공급되는 제 2게이트신호는 동일시점에 상승하는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 2항에 있어서,

상기 제 1게이트신호의 폭은 상기 제 2게이트신호의 폭의 절반으로 설정되는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 2항에 있어서,

상기 제 1 내지 제 4스위칭부는 수평라인마다 상기 데이터라인을 기준으로 지그재그 형태로 배치되는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 5항에 있어서,

상기 i 번째 수평라인에 위치한 상기 제 1스위칭부 각각은

인접된 j 수번째 데이터라인 및 상기 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 $i-1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 7.

제 5항에 있어서,

상기 i 번째 수평라인에 위치한 상기 제 2스위칭부 각각은

인접된 j 수번째 데이터라인 및 상기 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 $i-1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 8.

제 5항에 있어서,

상기 i 번째 수평라인에 위치한 상기 제 3스위칭부 각각은

인접된 j 수번째 데이터라인 및 상기 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)-1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 9.

제 5항에 있어서,

상기 i 번째 수평라인에 위치한 상기 제 4스위칭부 각각은

인접된 j 수번째 데이터라인 및 상기 $i-1$ 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+2$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 10.

제 5항에 있어서,

상기 $i+1$ 번째 수평라인에 위치한 상기 제 1스위칭부 각각은

인접된 우수번째 데이터라인 및 상기 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+2$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 11.

제 5항에 있어서,

상기 $i+1$ 번째 수평라인에 위치한 상기 제 2스위칭부 각각은

인접된 기수번째 데이터라인 및 상기 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 i 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)-1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 12.

제 5항에 있어서,

상기 $i+1$ 번째 수평라인에 위치한 상기 제 3스위칭부 각각은

인접된 기수번째 데이터라인 및 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 $i+1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)+1$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 13.

제 5항에 있어서,

상기 $i+1$ 번째 수평라인에 위치한 상기 제 4스위칭부 각각은

인접된 우수번째 데이터라인 및 상기 i 번째 게이트라인에 접속되는 제 1박막 트랜지스터와,

상기 제 1박막 트랜지스터 및 $i+1$ 번째 게이트라인에 접속됨과 아울러 $j(2, 6, 10, \dots)$ 번째 수직라인에 위치되는 액정셀과 접속되는 제 2박막 트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 14.

제 2항에 있어서,

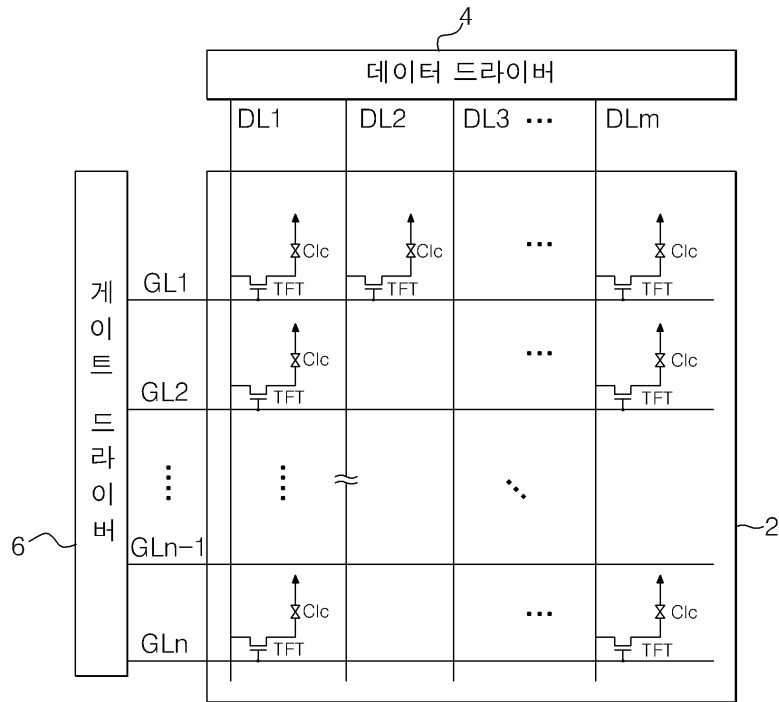
상기 데이터 드라이버는

상기 i-1번째 게이트라인에 제 2게이트신호가 공급되고 상기 i번째 게이트라인에 제 1게이트신호가 공급될 때 상기 제 3 및 제 4스위칭부들로 공급될 비디오신호를 공급하고,

상기 제 1게이트신호가 하강하여 상기 i-1번째 게이트라인에 제 2게이트신호만이 공급될 때 상기 제 1 및 제 2스위칭부들로 공급될 비디오신호를 공급하는 것을 특징으로 하는 액정표시장치.

도면

도면1



도면2a

+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-

도면2b

-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+

도면3a

+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-

도면3b

-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+

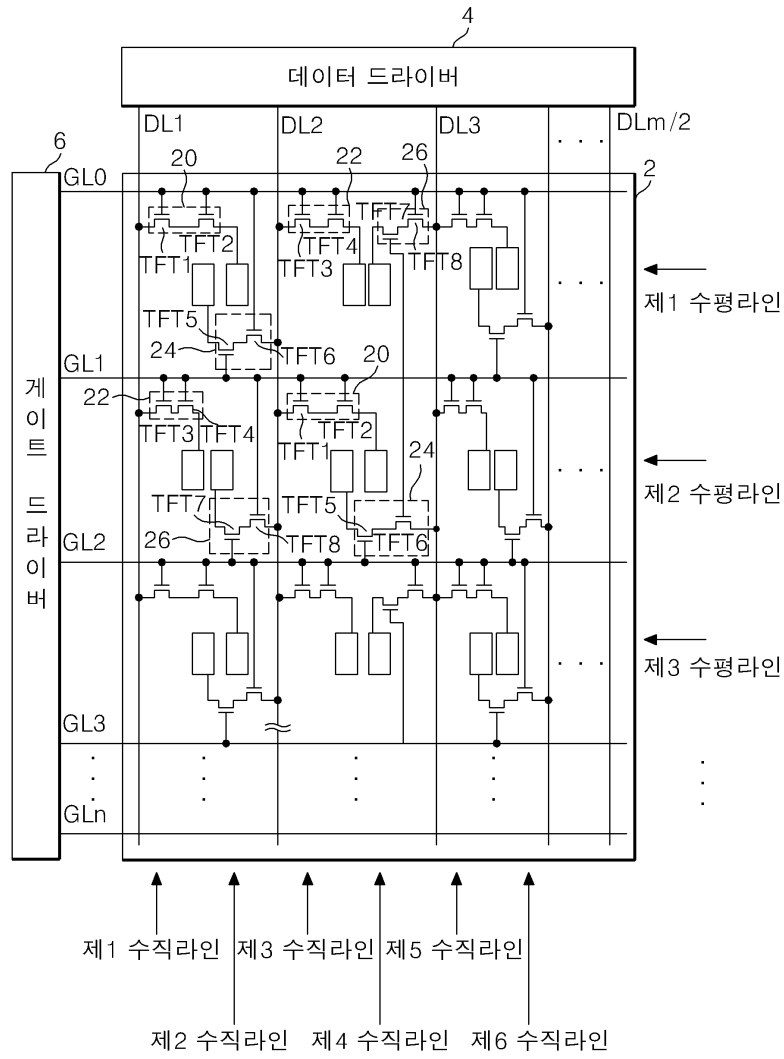
도면4a

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+

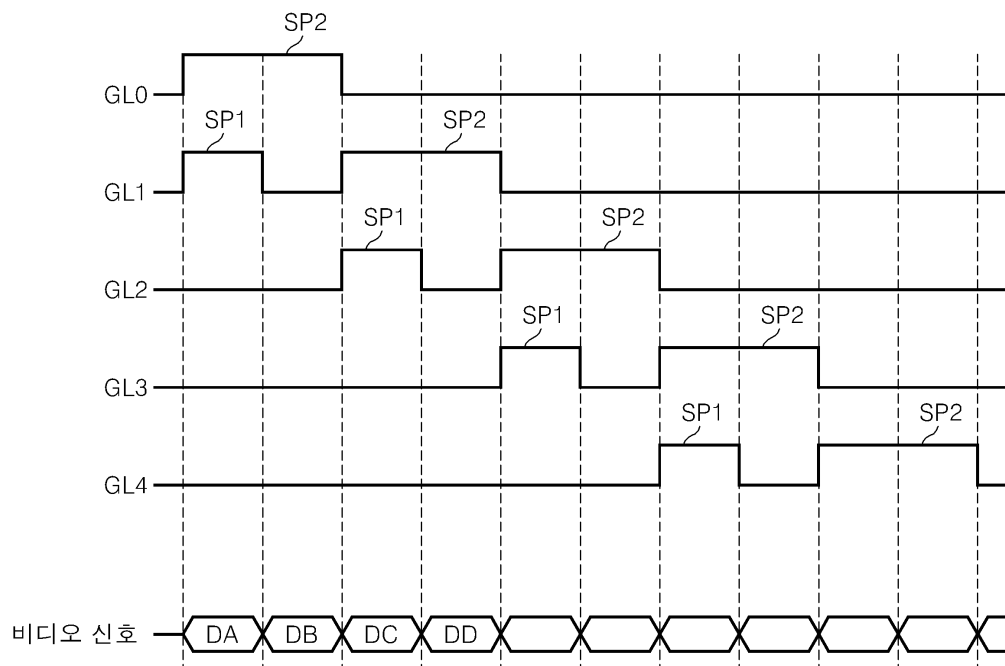
도면4b

-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-

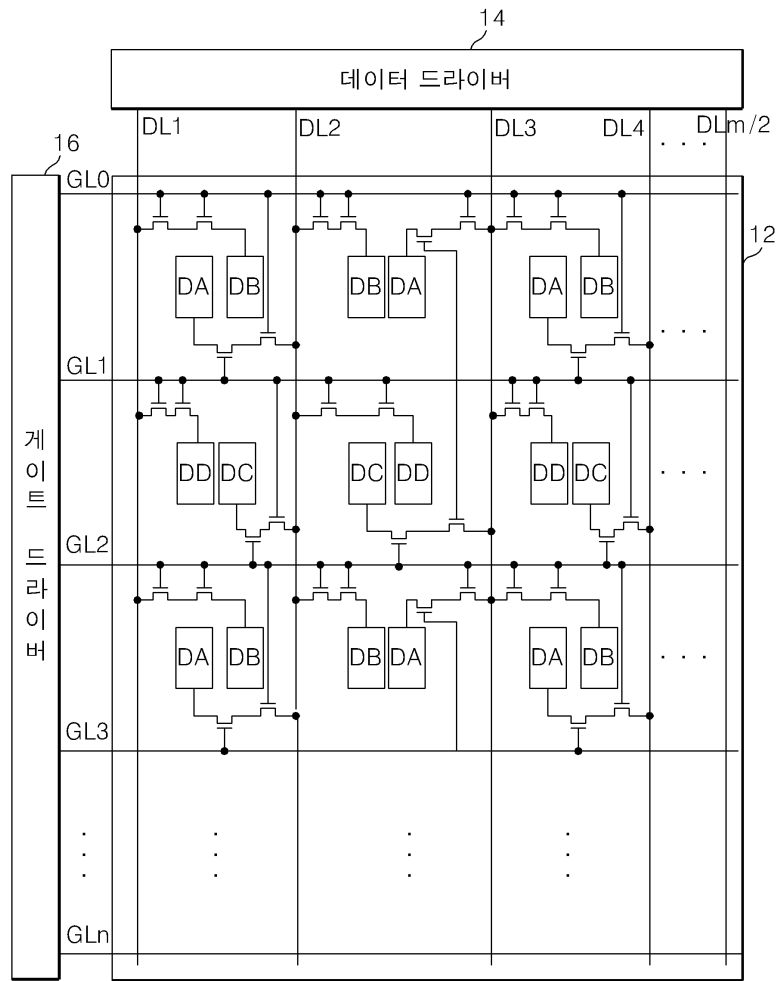
도면5



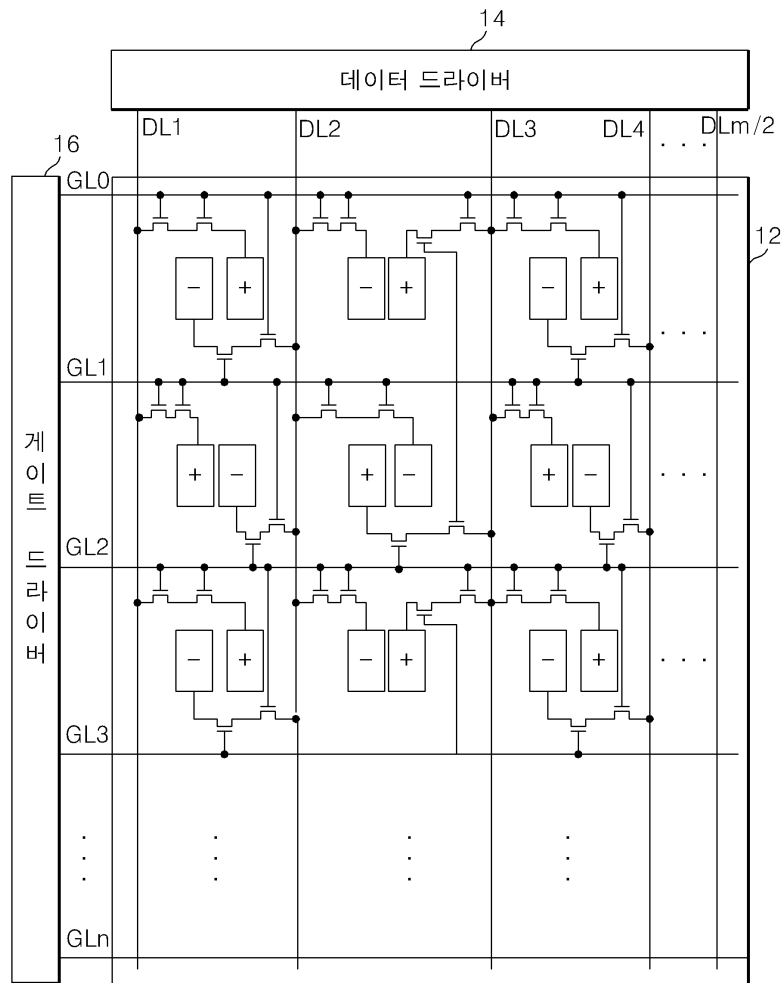
도면6



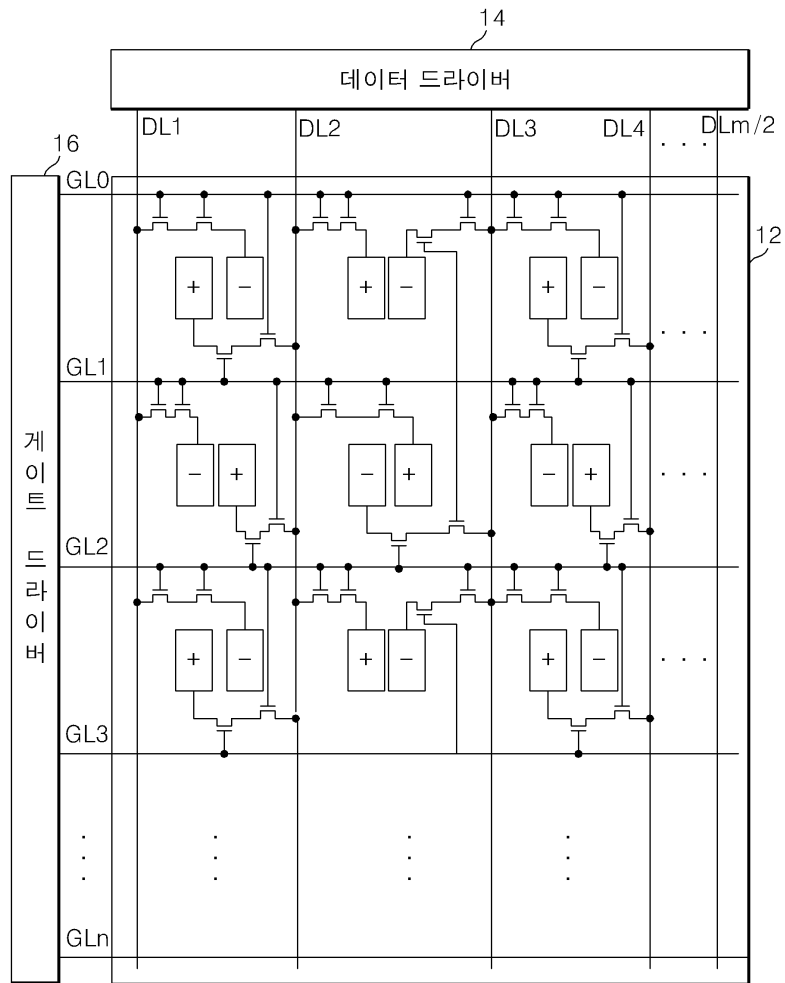
도면7



도면8a



도면8b



专利名称(译)	液晶显示器		
公开(公告)号	KR100582203B1	公开(公告)日	2006-05-23
申请号	KR1020030099805	申请日	2003-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE DAIYUN 이대운 LEE HANSANG 이한상 CHO NAMWOOK 조남욱		
发明人	이대운 이한상 조남욱		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G2300/0842 G09G3/3659 G09G3/3614 G09G2300/0426		
代理人(译)	KIM , YOUNG HO		
其他公开文献	KR1020050070364A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置，以驱动所述数据线和因此的数量和减少对应于所述集成电路以及通过使用点列反转方案版方式的数据驱动器驱动数据的数量。本发明的液晶显示装置，为数据驱动器和用于供给视频信号的数据线的列反转方案的栅极线用于向第一和第二栅极驱动器供给的视频信号，用于栅信号顺序地提供如权利要求中，将 i 设置在第 i （ i 是自然数）水平行中，第 $i-1$ 栅极线的控制下，在液晶单元第一开关单元和第二开关单元，并获得相同的数据线，并且在一个水平行中的第 i 个部分是被所述第二开关很快定位成邻近以及第一水平线和第 i 栅极线，以及第三开关，用于通过控制第 i 栅极线和 i 向液晶单元提供视频信号第四开关单元，用于通过控制第 i 栅极线和第 $(i-1)$ 栅极线向液晶单元提供视频信号，和。

