(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
G02F 1/1335

(45) 공고일자 2005년03월10일
(11) 등록번호 10-0475115
(24) 등록일자 2005년02월24일

(21) 출원번호 10-2003-0007881
(22) 출원일자 2003년02월07일

(65) 공개번호 10-2004-0071959
(43) 공개일자 2004년08월16일

(73) 특허권자 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 백흠일
서울특별시영등포구대림2동1027-3번지301호

(74) 대리인 김용인
심창섭

심사관 : 양재석

(54) 액정표시장치

요약

픽셀 구성을 변경하여 적은 픽셀수로 높은 해상도를 표현하며, 데이터 드라이버 IC의 수를 줄여서 저가격의 액정표시장치를 제공하기 위한 것으로, 이와 같은 목적을 달성하기 위한 본 발명의 액정표시장치는 기판의 제 1 라인 영역에 번갈아 배치된 레드(Red)와 그린(Green) 서브픽셀들과, 상기 레드와 그린 서브픽셀 폭의 2배의 폭을 갖도록 상기 기판의 제 2 라인 영역에 번갈아 배치된 블루(Blue)와 화이트(White) 서브픽셀들과, 상기 레드와 그린 서브픽셀과 동일폭을 갖도록 상기 기판의 제 3 라인영역에 번갈아 배치된 그린(Green)과 레드(Red) 서브픽셀들과, 상기 기판상에 상기 서브픽셀들을 구비한 상기 제 1 내지 제 3 라인 영역이 반복되어 배치된 것을 특징으로 한다.

대표도

도 6

색인어

데이터 드라이버 IC, RGBW

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치의 구동회로의 구성도

도 2는 종래의 기술에 따른 액정표시패널의 픽셀 구성을 나타낸 도면

도 3은 종래의 다른 기술에 따른 액정표시패널의 픽셀 구성을 나타낸 도면

도 4는 종래의 RGBW 픽셀의 단위 레이아웃도

도 5는 본 발명의 실시예에 따른 액정표시장치의 구동회로의 구성도

도 6은 본 발명에 따른 액정표시패널의 픽셀 구성을 나타낸 도면

도 7은 본 발명의 픽셀 구성에 대응되는 단위 회로도

* 도면의 주요 부분에 대한 부호의 설명 *

51 : 액정표시패널 51a : 게이트 드라이버

51b : 데이터 드라이버 52 : 구동회로부

53 : 타이밍 콘트롤러 54 : 전원공급부

55 : 감마 기준 전압부 56 : DC/DC 변환부

57 : LCM 구동 시스템 58 : 백 라이트

59 : 인버터 60 : 연산기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 대한 것으로, 특히 픽셀 구성을 변경하여 적은 픽셀수에서 높은 해상도를 표현하고, 데이터 드라이버 IC 수를 줄여 제조비용을 줄이기에 알맞은 액정표시장치에 관한 것이다.

정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Lipuid Crystal Display Device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display)등 여러 가지 평판 표시 장치가 연구되어 왔고 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 특징 및 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)을 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같은 액정표시장치는 크게 영상신호를 표시하는 액정표시패널과 외부에서 상기 액정표시패널에 구동신호를 인가하는 구동회로로 구분할 수 있다.

상기 액정표시 패널은, 도면에는 도시되지 않았지만, 일정한 공간을 갖고 합착된 두 개의 투명 기판(유리 기판) 사이에 액정이 주입된 표시장치로서, 상기 두개의 투명 기판 중 하나에는 일정 간격으로 배열된 복수개의 게이트 라인과, 상기 게이트 라인에 수직한 방향으로 일정한 간격을 갖고 배열되는 복수개의 데이터 라인과, 상기 각 게이트 라인과 데이터 라인에 의해 정의된 매트릭스 형태의 각 픽셀 영역에 형성된 복수개의 픽셀전극과, 상기 게이트 라인의 신호에 따라 상기 데이터 라인의 신호를 각 픽셀전극에 인가하는 복수개의 박막트랜지스터가 상기 각 게이트 라인과 데이터 라인이 교차하는 부분에 형성된다. 그리고 나머지 기판에는 칼라필터층, 공통전극 및 블랙 매트릭스층이 형성된다.

따라서, 게이트 라인에 순차적으로 턴 온 신호를 인가하면 그 때마다 해당 라인의 픽셀 전극에 데이터 신호가 인가되므로 영상이 표시된다.

또한, 이와 같이 합착된 두 기판의 배면에 균일한 광원을 제공하는 백 라이트가 형성된다. 상기 백 라이트의 광원으로 사용되고 있는 CCFL(Cold Cathode Fluorescent Lamp)은 그 특성면에서 휘도와 수명이 반비례 관계에 있다. 즉, 휘도를 높이기 위해 고전류로 구동하는 경우 수명이 줄어드는 반면, 수명을 늘리기 위해서는 저전류로 구동해야 하므로 높은 휘도를 달성하기 어렵다는 문제점이 있다. 그러나 실제로 제품 적용 측면에서는 대부분의 경우 고휘도와 장수명이 동시에 요구되어 진다.

이러한 요구에 대응하고자 일반적인 액정표시장치의 화면 상태에서 어느 정도의 휘도로 구동을 하다가 특별히 고휘도가 요구되어지는 화면을 구동할 때 일시적으로 백 라이트의 램프에 고전류를 인가하여 실제 디스플레이 소자의 휘도에 대한 능동 영역을 넓혀주는 기술을 적용하고 있다.

또한, 액정표시장치의 경우 화면에 디스플레이되는 화상에 따라서 사용되는 전류의 양이 달라진다. 예를 들면, 전압의 인가와 함께 액정 분자가 전계의 방향으로 재배열되어 입사한 빛을 차단하는 노멀 화이트(Normally white) 모드의 경우 일반적으로 화면에 밝은 픽셀의 수가 많아질수록 패널이 소모하는 전력이 작아지는 반면, 어두운 픽셀 수가 많아질수록 패널이 소모하는 전력이 커지는 경향이 있다. 이러한 경향을 이용하여 패널이 소모하는 전력에 따라 이와 연동하는 램프의 전류값을 제어해주는 방법을 주로 사용하고 있다.

이러한 기술을 적용하는 경우 패널이 소비하는 전류를 검출하고, 이를 백 라이트를 구동하는 인버터의 휘도 제어신호의 가변 범위에 맞도록 변형해야하는 등의 추가적인 회로를 구현해야만 한다.

이하, 구동회로를 구비한 일반적인 액정표시장치를 첨부된 도면을 참조하여 설명하면 다음과 같다.

도 1은 일반적인 액정표시장치의 구동회로의 블록 구성도이다.

상술한 바와 같이, 액정표시장치의 구동회로는 복수개의 게이트 라인(G)과 데이터 라인(D)이 서로 수직한 방향으로 배열되어 매트릭스 형태의 픽셀영역을 갖는 액정표시패널(1)과, 상기 액정표시패널(1)에 구동 신호와 데이터 신호를 공급하는 구동회로부(2)와, 상기 액정표시패널(1)에 일정한 광원을 제공하는 백 라이트(8)로 구분된다.

여기서, 상기 구동회로부(2)는 상기 액정표시패널(1)의 각 데이터 라인에 데이터 신호를 입력하는 데이터 드라이버(1b)와 상기 액정표시패널(1)의 각 게이트 라인에 게이트 구동 펄스를 인가하는 게이트 드라이버(1a)와, 액정표시패널의 구동 시스템으로부터 입력되는 디스플레이 데이터(R, G, B)와 수직 및 수평동기신호(Vsync, Hsync) 그리고 클럭신호(DCLK) 등 제어신호(DTEN)를 입력받아 상기 액정표시패널(1)의 각 데이타 드라이버(1b)와 게이트 드라이버(1a)가 화면을 재생하기에 적합한 타이밍으로 각 디스플레이 데이터와 클럭 및 제어신호를 포맷하여 출력하는 타이밍 콘트롤러(3)와, 상기 액정표시패널(1) 및 각부에 필요한 전압을 공급하는 전원 공급부(4)와, 상기 전원 공급부(4)로부터 전원을 인가 받아 상기 데이터 드라이버(1b)에서 입력되는 디지털 데이터를 아날로그 데이터로 변환할 때 필요한 기준전압을 공급하는 감마 기준전압부(5)와, 상기 전원 공급부(4)로부터 출력된 전압을 이용하여 액정표시패널(1)에 사용되는 정전압(V_{DD}), 게이트 고전압(V_{GH}), 게이트 저전압(V_{GL}), 기준전압(V_{ref}) 및 공통전압(Vcom) 등을 출력하는 DC/DC 변환부(6)와, 상기 백 라이트(8)를 구동하는 인버터(9)를 구비하여 구성된다.

이와 같이 구성된 종래의 액정표시장치의 구동회로의 동작은 다음과 같다.

즉, 타이밍 콘트롤러(3)가 액정표시패널의 구동 시스템(PC)으로부터 입력되는 디스플레이 데이터(R, G, B)와 수직 및 수평동기신호(Vsync, Hsync) 그리고 클럭신호(DCLK) 등 제어신호(DTEN)를 입력 받아 상기 액정표시패널(1)의 각 데이타 드라이버(1b)와 게이트 드라이버(1a)가 화면을 재생하기에 적합한 타이밍으로 각 디스플레이 데이터와 클럭 및 제어신호(Control signal)를 제공하므로, 상기 게이트 드라이버(1a)가 상기 액정표시패널(1)의 각 게이트 라인에 게이트 구동 펄스를 인가하고 이에 동기되어 상기 데이터 드라이버(1b)가 상기 액정표시패널(1)의 각 데이터 라인에 데이터 신호를 입력하여 입력된 영상신호를 디스플레이 한다.

이 때, 백 라이트(8)는 입력되는 영상신호의 휘도에 관계없이 일정한 밝기의 백 라이트를 제공한다.

이하, 상기 구성을 갖는 액정표시장치의 구동회로에서 종래 기술에 따른 액정표시패널(1)의 픽셀(pixel) 구성에 대하여 설명하기로 한다.

도 2는 종래의 기술에 따른 액정표시패널의 픽셀 구성을 나타낸 도면이고, 도 3은 종래의 다른 기술에 따른 액정표시패널의 픽셀 구성을 나타낸 도면이며, 도 4는 종래의 RGBW 픽셀의 단위 레이아웃도이다.

먼저, 도 2는 펜타일(Pentile^{TM} 1A) 구조로써, 이것은 미국 ClairVoyante Laboratories 사(社)의 픽셀 레이아웃으로, 일라인에 레드(Red) 서브픽셀과 그린(Green) 서브픽셀이 번갈아 배치되어 있고, 블루(Blue) 서브픽셀은 이에 인접한 라인에 일렬로 배치되어 있다.

이런 구조의 픽셀 레이아웃을 사용하면 적은 수의 픽셀로 높은 해상도를 구현할 수 있다.

다음에 도 3은 일반적인 RGB 스트라이프(stripe) 구조로써, R 서브픽셀 라인과 B 서브픽셀 라인과 G 서브픽셀 라인이 순서대로 반복 형성되어 있다.

상기 도 2와 도 3과 같은 구조를 갖는 액정표시장치의 픽셀라인의 구동에 대하여 설명하면 다음과 같다.

먼저, 도 2의 펜타일 구조에서 1픽셀라인의 구동은 레드(Red)와 그린(Green) 서브픽셀이 번갈아 배치된 일라인과, 그에 인접한 라인의 블루(Blue) 서브픽셀을 교번으로 구동하여 이루어지는데, 이때 블루(Blue) 서브픽셀을 교번으로 구동시키는 이유는 분해능력이 떨어져서 교번으로 구동시켜도 1줄로 인식하기 때문이다.

따라서, 상기의 구동을 하는 도 2의 펜타일 구조는 3개의 데이터라인이 2개의 픽셀라인을 구동시킨다.

다음에, 도 3의 RGB 스트라이프 구조에서의 1픽셀라인의 구동은 레드(Red), 그린(Green), 블루(Blue) 서브픽셀을 구동하여 이루어진다.

따라서, RGB 스트라이프 구조는 3개의 데이터라인이 1개의 픽셀라인을 구동시킨다.

도 2와 도 3에서 두 구조가 동일 면적일 때, 도 2의 펜타일(Pentile^{TM} 1A) 구조는 가로줄을 4개, 세로줄을 6개까지 구현 가능한 반면, 도 3의 RGB 스트라이프 구조는 가로줄을 2개 세로줄을 3개까지 구현이 가능하다.

이 경우 동일 면적일 때 Pentile^{TM} 1A 구조의 픽셀수가 2배이므로 동일 픽셀수를 가정하면 해상도 향상은 2배가 된다.

따라서 동일 해상도를 구현하는 경우 게이트 드라이버 IC수는 동일하고 데이터 드라이버 IC의 수를 반으로 저감할 수 있게 된다.

하지만 액정표시패널에 이러한 Pentile™ 1A 구조를 적용하기 위해서는 통상의 시스템에서 발생되는 신호를 이러한 구조에 맞게 변환시켜주기 위한 별도의 하드웨어가 필요하고, 이에 의해서 구동에 어려움이 따른다.

또한, Pentile™ 1A 구조의 액정표시장치의 휘도를 높여주기 위해서는 백라이트를 밝게 해주어야 하는데, 이와 같이 백라이트를 밝게해주면 전력 소비량이 커지는 문제가 있다.

도 4는 액정표시장치에서 CRT와 같은 화질 구현을 위해 RGB 서브 픽셀에 화이트(white) 서브픽셀을 추가한 RGBW 픽셀 레이아웃도로써, 화이트(white) 서브 픽셀 추가에 의한 피크 휘도 상승을 꾀할 수는 있다.

그러나, 이 경우 동일 해상도를 구현할 때 데이터 드라이버 IC수(數)가 4/3배 증가하게 되는 문제가 있다.

이는 최근의 액정표시장치의 저가격화 추세에 어긋나는 구조이다.

상술한 바와 같이 종래 기술에 따른 액정표시장치는 다음과 같은 문제점이 있다.

첫째, 펜타일(Pentile™ 1A) 구조의 액정표시장치의 휘도를 높여주기 위해서는 백라이트를 밝게 해주어야 하는데, 이에 따른 전력 소비량이 증가한다는 문제가 있다.

둘째, RGB 스트라이프(stripe) 구조는 펜타일 구조 대비 데이터 드라이버 IC의 수(數)가 증가되고, 동일 데이터 드라이버 IC 수로 구동할 경우 해상도가 떨어지는 문제가 있다.

셋째, RGBW 픽셀 구조는 RGB 스트라이프 구조 대비 데이터 드라이버 IC의 수(數)가 4/3배 늘어나므로 저가격의 액정표시장치를 제조하기가 어렵다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제를 해결하기 위하여 안출한 것으로, 본 발명의 목적은 픽셀 구성을 변경하여 적은 픽셀수로 높은 해상도를 표현하며, 데이터 드라이버 IC의 수를 줄여서 저가격의 액정표시장치를 제공하는데 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 액정표시장치는 기판의 제 1 라인 영역에 번갈아 배치된 레드(Red)와 그린(Green) 서브픽셀들과, 상기 레드와 그린 서브픽셀 폭의 2배의 폭을 갖도록 상기 기판의 제 2 라인 영역에 번갈아 배치된 블루(Blue)와 화이트(White) 서브픽셀들과, 상기 레드와 그린 서브픽셀과 동일폭을 갖도록 상기 기판의 제 3 라인영역에 번갈아 배치된 그린(Green)과 레드(Red) 서브픽셀들과, 상기 기판상에 상기 서브픽셀들을 구비한 상기 제 1 내지 제 3 라인 영역이 반복되어 배치된 것을 특징으로 한다.

상기 블루(Blue)와 화이트(White) 서브픽셀 및 레드(Red)와 그린(Green) 서브픽셀은 그 길이가 동일하다.

상기 블루(Blue)와 화이트(White) 서브픽셀은 각각 제 1, 제 3 라인 영역의 각 레드(Red)와 그린(Green) 서브픽셀의 길이 방향으로 1/2씩 인접해 있다.

상기 서브픽셀의 물리적 반복 단위인 레드(Red), 그린(Green), 블루(Blue), 화이트(White) 서브픽셀의 면적비는 1:1:1:1이 되도록 배치된다.

상기 서브픽셀들은 액정표시패널의 상부기판에 배치된 칼라필터층이다.

상기 액정표시패널의 상기 하부기판에는 상기 상부기판의 각 서브픽셀의 경계영역에 대응되게 게이트라인과 데이터라인이 교차 배치되고, 상기 교차되는 부분에 박막 트랜지스터(T)가 형성된다.

상기 게이트라인과 데이터라인이 교차하여 화소영역이 정의되는데, 상기 화소영역은 상기 상부기판의 각 서브픽셀들의 폭과 길이에 대응되게 형성된다.

본 발명은 높은 해상도를 표현하고, 데이터 드라이버 IC의 수를 줄일 수 있도록 액정표시패널의 픽셀 레이아웃을 변경한 것에 특징이 있다.

이하, 첨부 도면을 참조하여 본 발명의 바람직한 실시예에 따른 액정표시장치에 대하여 설명하면 다음과 같다.

도 5는 본 발명을 적용하기 위한 액정표시패널이 구비된 액정표시장치의 구동회로도이고, 도 6은 본 발명에 따른 액정표시패널의 픽셀 구성을 나타낸 도면이며, 도 7은 본 발명의 픽셀 구성에 대응되는 단위 회로도이다.

본 발명의 액정표시패널을 구비한 액정표시장치의 구동회로는 도 5에 도시한 바와 같이 복수개의 게이트 라인(G)과 데이터 라인(D)이 교차 배열되어 복수개의 픽셀영역이 정의되는 액정표시패널(51)과, 상기 액정표시패널(51)에 구동 신호와 데이터 신호를 공급하는 구동회로부(52)와, 상기 액정표시패널(51)에 일정한 광원을 제공하는 백 라이트(58)로 구분된다.

여기서, 상기 구동회로부(52)는 상기 액정표시패널(51)의 각 데이터 라인에 데이터 신호를 입력하는 데이터 드라이버(51b)와 상기 액정표시패널(51)의 각 게이트 라인에 게이트 구동 펄스를 인가하는 게이트 드라이버(51a)와, 액정표시패널의 구동 시스템으로부터 입력되는 디스플레이 데이터(R_i, G_i, B_i)와 수직 및 수평동기신호(Vsync, Hsync) 그리고 클럭신호(DCLK) 등 제어신호(DTEN)를 입력받아, 입력된 디스플레이 데이터(R_i, G_i, B_i)를 연산하여 디스플레이 출력 데이터(R_o ,G_o,B_o,W_o)를 출력하는 연산기(60)와, 상기 액정표시패널(51)의 각 데이타 드라이버(51b)와 게이트 드라이버(51a)가 화면을 재생하기에 적합한 타이밍으로 각 디스플레이 출력 데이터(R_o,G_o,B_o,W_o)와 클럭 및 제어신호를 포맷하여 출력하는 타이밍 콘트롤러(53)와, 상기 액정표시패널(51) 및 각부에 필요한 전압을 공급하는 전원 공급부(54)와, 상기 전원 공급부(54)로부터 전원을 인가 받아 상기 데이터 드라이버(51b)에서 입력되는 디지털 데이터를 아날로그 데이터로 변환할 때 필요한 기준전압을 공급하는 감마 기준전압부(55)와, 상기 전원 공급부(54)로부터 출력된 전압을 이용하여 액정표시패널(51)에 사용되는 정전압(V_{DD}), 게이트 고전압(V_{GH}), 게이트 저전압(V_{GL}), 기준전압(V_{ref}) 및 공통전압(Vcom) 등을 출력하는 DC/DC 변환부(56)와, 상기 백 라이트(58)를 구동하는 인버터(59)를 구비하여 구성된다.

이와 같이 구성된 액정표시장치의 구동회로의 동작은 다음과 같다.

즉, 타이밍 콘트롤러(53)가 액정표시패널의 구동 시스템(PC)으로부터 입력되는 디스플레이 데이터(R_i, G_i, B_i)와 수직 및 수평동기신호(Vsync, Hsync) 그리고 클럭신호(DCLK) 등 제어신호(DTEN)를 입력받아 상기 액정표시패널(51)의 각 데이타 드라이버(51b)와 게이트 드라이버(51a)가 화면을 재생하기에 적합한 타이밍으로 각 디스플레이 데이터와 클럭 및 제어신호(Control signal)를 제공하므로, 상기 게이트 드라이버(51a)가 상기 액정표시패널(51)의 각 게이트 라인에 게이트 구동 펄스를 인가하고 이에 동기되어 상기 데이터 드라이버(51b)가 상기 액정표시패널(51)의 각 데이터 라인에 데이터 신호를 입력하여 입력된 영상신호를 디스플레이 한다.

이때, 백 라이트(58)는 입력되는 영상신호의 휘도에 관계없이 일정한 밝기의 백 라이트를 제공한다.

본 발명은 상기와 같이 구성된 구동회로에서 액정표시패널의 픽셀 레이아웃을 변경하여 구성한 것에 특징이 있는 것이다.

즉, 도 6에 도시한 바와 같이 제 1 라인 영역에 레드(Red)와 그린(Green) 서브픽셀을 번갈아 배치하고, 제 2 라인 영역에 블루(Blue)와 화이트(White) 서브픽셀을 번갈아 배치하며, 제 3 라인 영역에 그린(Green)과 레드(Red) 서브픽셀을 번갈아 배치하였다.

그리고 제 1, 제 2, 제 3 라인영역의 각 서브픽셀들이 반복하여 형성되어 있다.

이때 제 1 라인 영역의 레드(Red)와 그린(Green) 서브픽셀과, 제 3 라인 영역의 그린(Green)과 레드(Red) 서브픽셀은 그 폭이 동일하고, 제 2 라인 영역의 블루(Blue)와 화이트(White) 서브픽셀은 제 1, 제 3 라인 영역보다 그 폭이 2배 크다.

그리고 블루(Blue)와 화이트(White) 서브픽셀 및 레드(Red)와 그린(Green) 서브픽셀은 그 길이가 동일하고, 블루(Blue)와 화이트(White) 서브픽셀은 각각 제 1, 제 3 라인 영역의 각 레드(Red)와 그린(Green) 서브픽셀의 길이 방향으로 1/2씩 인접해 있다.

도 6에 도시된 픽셀 레이아웃은 액정표시패널의 상부기판에 배치된 칼라필터층의 레이아웃이다.

도 6의 'A'영역은 픽셀의 물리적 반복 단위로써, R,G,B,W의 면적비가 1:1:1:1이다.

이와 같이 구성하면 화이트 발란스(White balance) 문제가 발생하지 않는다는 장점이 있다.

상기 픽셀 레이아웃에 대응되는 하부기판의 회로도는 도 7에 도시한 바와 같이 상부기판의 각 픽셀영역에 대응되는 하부기판에 요철을 갖고 형성된 복수개의 게이트라인들(G/L1, G/L2)과, 상기 게이트라인과 교차 배치되어 픽셀영역을 정의하는 복수개의 데이터라인(D/L1,D/L2,D/L3)과, 상기 게이트라인과 데이터라인이 교차되는 부분에 교차 형성되어 스위칭 역할을 하는 박막 트랜지스터(T)와, 상기 박막 트랜지스터(T)의 드레인전극과 접지전압 사이에 액정 커패시터(Clc)와, 상기 박막 트랜지스터(T)의 드레인전극과 전단의 게이트라인 사이에 스토리지 커패시터(Cst)가 있다.

상기에 설명한 회로구성은 물리적으로 반복되는 회로 구성을 나타낸 것으로, 도 6의 'A'영역에 대응되는 회로구성이다.

또한 도 7에 도시된 회로도는 액정표시패널의 하부기판에 형성된 구성을 나타낸 것으로, 도 6의 상부기판에 형성된 각 서브픽셀의 경계영역에 대응되게 게이트라인과 데이터라인이 교차 배치되고, 상기 교차되는 부분에 박막 트랜지스터(T)가 형성된다.

이때 게이트라인과 데이터라인이 교차하여 화소영역이 정의되는데, 화소영역은 상기 상부기판의 각 서브픽셀들의 폭과 길이에 대응되게 구성된다.

상기 구성을 갖는 액정표시장치의 1픽셀라인의 구동은 제 1 라인 영역의 레드(Red)와 그린(Green) 서브픽셀과 제 2 라인 영역의 블루(Blue)와 화이트(White) 서브픽셀을 동시에 동작시켜서 이루어진다.

이후에 또 다른 1픽셀라인의 구동은 2 라인 영역의 블루(Blue)와 화이트(White) 서브픽셀 및 제 3 라인 영역의 그린(Green)과 레드(Red) 서브픽셀을 동시에 동작시켜서 이루어진다.

종래의 RGB 스트라이프 구조에서 하나의 픽셀은 R,G,B의 서브픽셀이 모여서 이루어지는 것으로, 하나의 픽셀라인을 구동하기 위해서는 3개의 데이터라인이 필요하고, 2개의 픽셀라인을 구현하기 위해서는 6개의 데이터라인이 필요하다.

이에 비해서 본 발명에서는 제 1, 제 2 데이터라인(D/L1, D/L2)이 하나의 픽셀 라인을 구동하는데 사용되고, 이후에 제 2, 제 3 데이터라인(D/L2, D/L3)이 또 다른 픽셀 라인을 구동하는데 사용되므로, 2개의 픽셀라인을 구현하기 위해서는 3개의 데이터라인이 필요하다.

따라서 종래의 RGB 스트라이프 구조와 비교할 때 데이터 드라이버 IC의 수를 1/2로 줄일 수 있다.

또한 종래의 RGB 스트라이프 구조 대비 적은 픽셀수로 고해상도 화상을 표시할 수 있다.

그리고 상기에서 화이트(white) 서브픽셀 데이타는 R,G,B 입력 데이터를 기초로 하여 생성할 수 있다.

그 방법에는 조화평균을 이용하는 방법, 최소 휘도를 이용하는 방법, 휘도 비례값을 이용하는 방법이 있다.

먼저 조화평균에 의한 화이트 서브 픽셀 데이터는,

$Wsub=\frac{3RiGiBi}{RiGi+GiBi+BiRi}$ or $Wsub=(\frac{3RiGiBi}{RiGi+GiBi+BiRi})^2$ 와 같은 식1을 이용하여 구한다.

이 방법의 특징은 명도, 채도, 색상 중 색상을 유지한다는 것이다.

다음에 최소 휘도에 의한 화이트 서브 픽셀 데이터는,

$Wsub=\min(Ri,Gi,Bi)$ or $Wsub=(\min(Ri,Gi,Bi))^2$와 같은 식2를 이용하여 구한다.

이 방법의 특징은 명도, 채도, 색상중 색상을 유지한다는 것으로, 연산이 간단하여 하드웨어 구현이 용이한 장점이 있다.

다음에 휘도 비례를 이용한 화이트 서브 픽셀 데이터는,

$Wsub=\min(Ri,Gi,Bi)$와,

$Ro,Go,Bo=(\frac{Wsub+\max(Ri,Gi,Bi)}{\max(Ri,Gi,Bi)})(Ri,Gi,Bi)-Wsub$ 와 같은 식3, 식4를 이용하여 구한다.

상기 식3, 식4를 적용하기 위해서 $R_i : G_i : B_i = R_o + W_{sub} : G_o + W_{sub} : B_o + W_{sub}$가 되도록 R,G,B 값을 변경한다.

이 방법의 특징은 명도, 채도, 색상 중 채도, 색상 유지로 색재현이 가장 충실하다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 이탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

따라서, 본 발명의 기술 범위는 상기 실시예에 기재된 내용으로 한정되는 것이 아니라, 특허 청구의 범위에 의하여 정해져야 한다.

발명의 효과

상기와 같은 본 발명의 액정표시장치는 다음과 같은 효과가 있다.

첫째, 종래 RGB 스트라이프 구조 대비 데이터 드라이버 IC수를 반으로 저감할 수 있으므로 저가의 액정표시장치를 제작할 수 있다.

둘째, 종래의 RGB 스트라이프 구조 대비 적은 픽셀수로 고해상도 화상을 표시할 수 있다.

셋째, R,G,B,W의 4픽셀 구조로 구성하고, 각 픽셀의 물리적 반복 단위의 면적비를 1:1:1:1로 하므로써, 화이트 발란스(White balance) 문제가 발생하는 것을 방지할 수 있다.

넷째, 화이트 서브픽셀을 구비하므로써 RGB 픽셀 구조를 갖는 액정표시장치에 비해 휘도가 높다. 따라서 휘도 상승을 위해 백라이트를 밝게 해주더라도 종래 기술에 비해 전력 소비량을 줄일 수 있다.

(57) 청구의 범위

청구항 1.

기판의 제 1 라인 영역에 번갈아 배치된 레드(Red)와 그린(Green) 서브픽셀들과,

상기 레드와 그린 서브픽셀 폭의 2배의 폭을 갖고 상기 기판의 제 2 라인 영역에 번갈아 배치된 블루(Blue)와 화이트(White) 서브픽셀들과,

상기 레드와 그린 서브픽셀과 동일폭을 갖도록 상기 기판의 제 3 라인영역에 번갈아 배치된 그린(Green)과 레드(Red) 서브픽셀들과,

상기 기판상에 상기 서브픽셀들을 구비한 상기 제 1 내지 제 3 라인 영역이 반복되어 배치된 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 블루(Blue)와 화이트(White) 서브픽셀 및 레드(Red)와 그린(Green) 서브픽셀은 그 길이가 동일한 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 블루(Blue)와 화이트(White) 서브픽셀은 각각 제 1, 제 3 라인 영역의 각 레드(Red)와 그린(Green) 서브픽셀의 길이 방향으로 1/2씩 인접해 있는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항에 있어서,

상기 서브픽셀의 물리적 반복 단위인 레드(Red), 그린(Green), 블루(Blue), 화이트(White) 서브픽셀의 면적비는 1:1:1:1이 되도록 배치된 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1 항에 있어서,

상기 서브픽셀들은 액정표시패널의 상부기판에 배치된 칼라필터층인 것을 특징으로 하는 액정표시장치.

청구항 6.

제 5 항에 있어서,

상기 액정표시패널의 상기 하부기판에는 상기 상부기판의 각 서브픽셀의 경계영역에 대응되게 게이트라인과 데이터라인이 교차 배치되고, 상기 교차되는 부분에 박막 트랜지스터(T)가 형성되는 것을 특징으로 하는 액정표시장치.

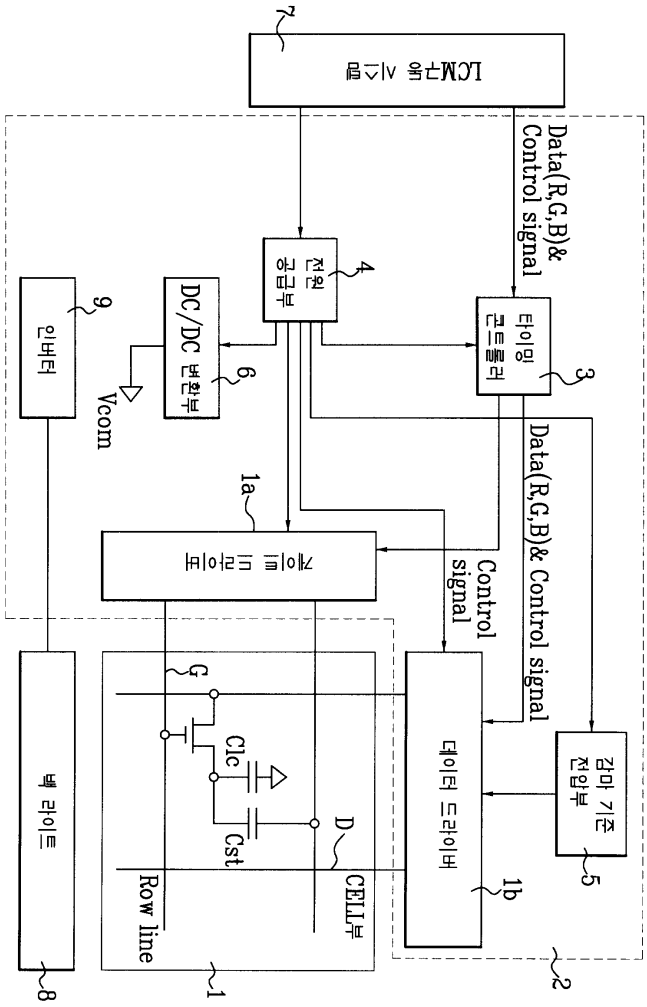
청구항 7.

제 6 항에 있어서,

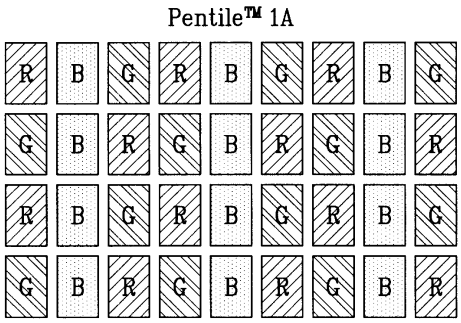
상기 게이트라인과 데이터라인이 교차하여 화소영역이 정의되는데, 상기 화소영역은 상기 상부기판의 각 서브픽셀들의 폭과 길이에 대응되게 형성되는 것을 특징으로 하는 액정표시장치.

도면

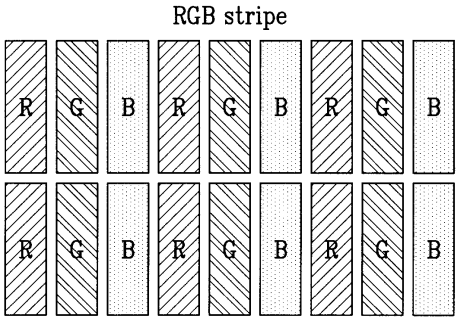
도면1


LCM구동 시스템
7
Data(R,G,B)& Control signal
전원 공급부
4
타이밍 콘트롤러
3
DC/DC 변환부
6
인버터
9
Vcom
1a
게이트 드라이버
Control signal
Data(R,G,B)& Control signal
G
Clc
Cst
D
CELL부
Row line
데이터 드라이버
1b
감마 기준 전압부
5
백 라이트
8
1
2

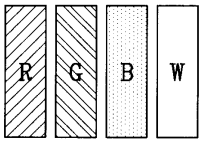
도면2


Pentile™ 1A
R B G R B G R B G
G B R G B R G B R
R B G R B G R B G
G B R G B R G B R

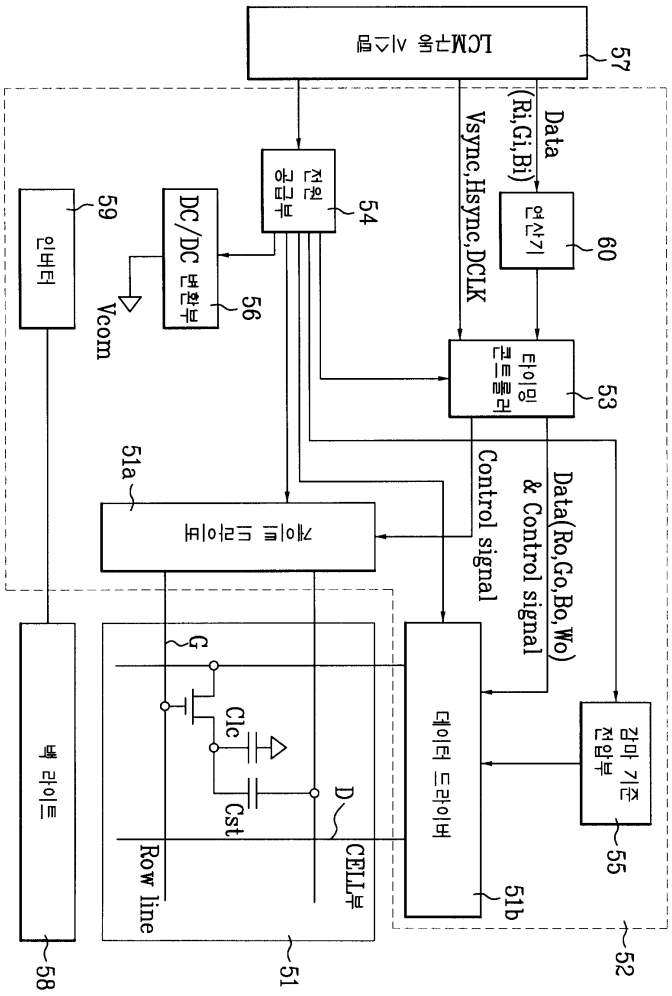
도면3


RGB stripe
R
G
B

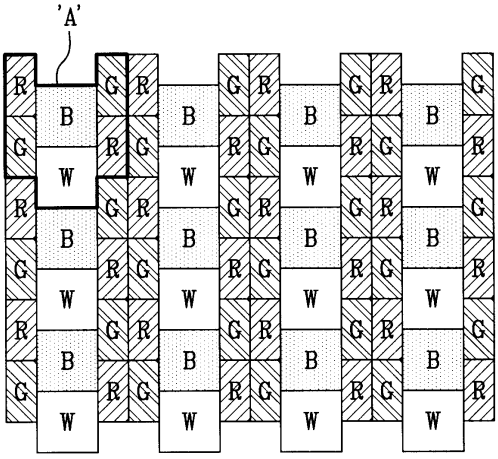
도면4


R
G
B
W

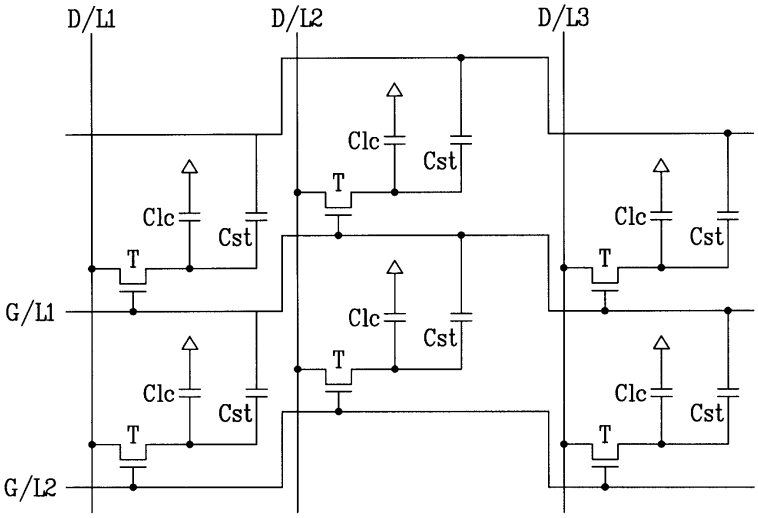
도면5


LCM구동 시스템
57
Data (Ri,Gi,Bi)
Vsync,Hsync,DCLK
연산기
60
전원 공급부
54
DC/DC 변환부
56
인버터
59
Vcom
타이밍 콘트롤러
53
Control signal
Data(Ro,Go,Bo,Wo) & Control signal
51a
게이트 드라이브
데이터 드라이버
51b
감마 기준 전압부
55
52
G
Clc
Cst
D
CELL부
Row line
51
백 라이트
58

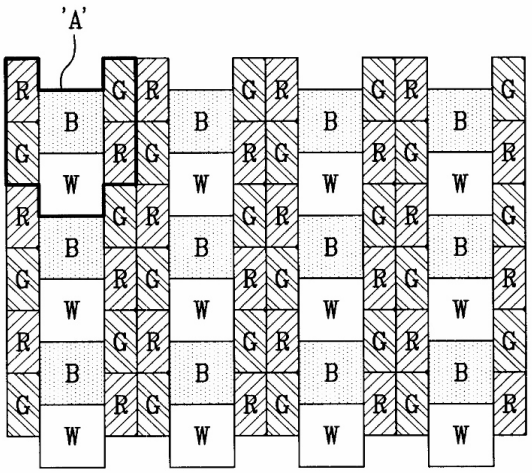
도면6



도면7



专利名称(译)	液晶显示器		
公开(公告)号	KR100475115B1	公开(公告)日	2005-03-10
申请号	KR1020030007881	申请日	2003-02-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BAEK HEUMEIL		
发明人	BAEK,HEUMEIL		
IPC分类号	G02F1/1335		
CPC分类号	B66F11/00 B66F19/00		
代理人(译)	金勇 新昌		
其他公开文献	KR1020040071959A		
外部链接	Espacenet		

摘要(译)

目的：提供一个LCD（液晶显示器），以较少的像素获得高分辨率，并减少数据驱动器IC的数量。 组成：LCD包括交替排列在基板第一行区域中的红色和绿色子像素（R，G）和交替排列在第二行区域中的蓝色和白色子像素（B，W）基板的 LCD还包括绿色和红色子像素，它们交替地布置在基板的第三线区域中。 蓝色和白色子像素的宽度是红色和绿色子像素的宽度的两倍。 绿色和红色子像素的宽度等于红色和绿色子像素的宽度。 包括子像素的第一，第二和第三线区域重复地位于基板上。