

(19) (KR)
(12) (B1)

(51) 。 Int. Cl.⁷
G09G 3/36

(45)
(11)
(24)

2004 05 04
10-0429525
2004 04 19

(21)	10-2001-0042001	(65)	10-2002-0014676
(22)	2001 07 12	(43)	2002 02 25

(30)	JP-P-2000-00222880	2000 07 24	(JP)
	JP-P-2001-00154258	2001 05 23	(JP)

(73)	가	가	
		가	22 22

(72)	632-0072	126-4-303
------	----------	-----------

631-0801	2-3-1-2-502
----------	-------------

639-1124	939-10-202
----------	------------

(74)

:

(54)	,	,
------	---	---

	TFT
, TFT	

.
D/A

1
2
3
4
5
6
7
8
9
10

가 OP 1 OP 2
OP D/A DC
가 가 D/A

Personal Data Assistant), (PDA :
TFT) (LCD)
DC
FF TFT 1995-120146 (1995 12 20) , TFT ON O
TFT
DC ()
(50)가 DC , C-MOS() 8 (51) (V_{DD})
(GND)가 (V_{IN}) (50) , 2 (V_{COM})가 (52,53) 2 (54,55) 1
가 (56) (57) (V_{DD}) C-MOS (51)
(58) (V_{COM}) (57) 가 (V_{COM})
(56) (V_{COM}) DC (V_{COM})
) () DC , TFT
9 10 , TFT-LCD
(61) 6 8 R-DAC (62) (V₁)
V1 V4) — (D/A)
V4) 가
, TFT(63)
DC 가 , 5402142 (: 1995 3 28)
, 10 4V (V_{HIGH}) (GND)
(R21,R22,R23,R24,R25) , (Φ) (SW1,SW3,SW5,SW7) O
N (V1 V4) (61) (V_{HIGH}) (R11,R12,R13,
R14,R15) , (Φ) (SW2,SW4,SW6,SW8) ON (V1 V4)

(V'1 V'4) (61) (V1 V4) (V'1 V'4) D/A ,
 , 가
 , (50) (57) (55) 가 (57) (56)
 (V_{DD}) (V_{COM}) (57) 가
 TFT-LCD 가 (V_{COM})가 (V_{IN}) +5V
 (V_{DD}) 0V (58) (50) (GND) (57) (54,55), 가 (56)
) +4V -1V (58)가 C-MOS (51)가 (V_{COM}) (V_{DD}) +5V
 (57) (58)가 (V_{COM}) DC (V_{IN}) , C-MOS (51)가
 D/A +4V -1V (57) (58) DC (50)
 V_{COM}) D/A
 가 (Al)
 (Al)
 (Al)
 가
 가 DC
 DC
 (Al)
 가 DC ITO
 가 DC
 DC
 가 DC
 가 DC
 D/A
 :
 가
 DC
 가 가
 가

D/A

[1]

1 4 , , / 가

(, LCD) , 2 , 1

(2), (1) (3)

(3), (2) (3)

(4)

(1) : (S(1),S(2

),...S(N)) (G(1),G(2),...G(M));

(, TFT) (6); TFT(6) (S(1),S(2),...S(N)) (

7); (7) (8) (3) 가 , (3)

(4) (3) (1)

D-A (3) (

가)(20) D-A (

(4) (3) (2) (1)

TFT(6) ON-OFF (3)가 (G(1),G(2),...) , TFT(6)

(7) (S(1),S(2),...) (8) (7

(8) 가 , (8)

(1) , TFT(6) , TFT(6)가 ON OFF

(1) 가 ,

(1) DC TFT(6)

DC

DC

(Al) ITO

가 DC

(10) DC

가 , 가 ,

가

3 ,

(10) C-MOS() (11)

(10) (GND) (V_{DD}) C-MOS (

(11) (V_{IN}) 2 (V_{COM}) 0V (10) (GND)

+5V D/A

(10) (8) DC (7)
 (8)
 (10) (10) (V_{DD}) +5V (V_{COM}) +5V (V_{IN})
 DC
 (3)
 (20) TFT(6)가 ON OFF
 (7) (8)
 (7) (8) (20) (20a) (2
 0a) (V_{HIGH}) (V_{LOW}) (RI1 R15,R21 R2
 5) (20a) (V_{HIGH}) (V_{LOW}) 4 DC
 2 (V_{LOW})
 GH) (R15) (RI1 R15) (V_{HI}
 (V_{LOW}) (V_{HIGH}) (V_{LOW}) DC
 (Φ)
 (SW2,SW4,SW6,SW8) (Amp21 Amp24)
 (R21 R25) (V_{LOW}) (V_{HIGH})
 (V_{LOW}) DC (Φ)
 (SW1,SW3,SW5,SW7) (Amp21 Amp24)
 (Φ) (Φ) (SW1,SW2)
 (Amp21) DC (Amp22) D
 (SW5,SW6) (Amp23) DC (SW7,SW8)
 (Amp24) DC (Φ) (Φ)
 4 DC (Amp21 - Amp24) 가
 (SW1,SW3,SW5,SW7)가 ON
 (V_{HIGH}) (V_{LOW}) 가 (R21 R25) (Φ)
 (V1 V4) (V_{HIGH}) (V_{LO}
 (SW2,SW4,SW6,SW8)가 ON (R11 R15) (V'1 V'4)(
 w))
 , TFT(6) 가
 (7) (8) 가
 V_{HIGH}) (V_{LOW}) (R21 R25) (R11 R15) (V'1 V'4)
 2 (V1 V4)
 (3) (7) (8)
 (V_{HIGH}) D/A (DAC1) (Amp11)(
 (V_{LOW}) D/A (DAC2) (Amp12)(
)
 D/A (DAC1,DAC2) DC 가 6
 (Amp11) (V_{HIGH}) 2 가 1
 (Amp12) (V_{LOW}) 2 가
 D/A (DAC1,DAC2) 8 (V_{HIGH})
 (V_{LOW}) 192(=2⁷ + 2⁶) 가 63(=2⁶ - 1)
 가 D/A (DAC1) 63
 , D/A (DAC2) 192 D/A (DAC1)
 (3) 4 (V1 V4) (V'1 V'
 4) (7) (8)
 D/A (V1 V4),
 (V'1 V'4), (V'1 V'4),
 (V_{HIGH}) (V_{LOW}) (3)
 2

3
 R-DAC (AMP) (20) (3) (V1 V4) R-DAC (31), 4 D/A (33),
 (V1 V4) (3) (31) (4)
 (33) (OUT1 OUT240) (32) (1)
 (31) (V1,V4) 64
 (V1,V4) (V2,V3)
 가 (V1 V4)
 , 4 1 4 (V1 Vn)(n 5)
 , 5 (1)
 C-MOS (11) (GND) (V_{DD}) (10) (V_{COM})
 (V_{COM}) (10) (GND) DC
 (V_{COM})
 (V_{COM})가
 (10) (GND) (V_{DD})
 (V_{COM}) 가 (1)
 (V_{HIGH}) (V_{LOW}) (3) R-DAC (20)
 (20) 가 DC D/A (DAC1,DAC2) (Amp11,Amp12)
 (GND) (V_{HIGH}) (V_{LOW}) 4V
 (V_{HIGH}) (V_{LOW})
) (3)
 가
 가 가
 (10) (8)
 (3)
 (10) (V_{COM})
 가
 (10)
 (3) (2) TFT(T
 (7) (7) (8)
 가 (7) (8)
 가 (7) (8)
 가 (8) (10)
 , TFT(6) 가
 (8) (8) (7)
 (8) 가
 (8) 가

, D/A (8) ,
 가 , , 가
 , 가 (3) (20) (7)
) , TFT(6) (8) (7)
 (8) ; (3) (20)
 (7)
 (8)
 , 가 , 가
 가 , 가
 , (7) (8)
 , D/A ,
 , 가 (3)
 가 (20) (V_{LOW}) (RI1 R15,R21
 (V_{HIGH}) (V_{LOW}) (20a); (V_{HIGH})
 D/A (DAC1,DAC2); (20b)
 , (V_{LOW}) (V_{HIGH})
 가 (V1 V4) (V_{LOW}) (V_{HIGH})
 (V_{LOW}) (20b) TFT(6) (V_{LOW})
 , D/A (DAC1,DAC2) (V_{HIGH}) (V_{LOW})
 , (V_{HIGH}) (V_{LOW}) (20a) (R21
 R25) (V1 V4) (3) , (V1 V4)
 (20b) (V_{HIGH}) (V_{LOW}) (7) (20)
 (3) (20)
 (20)
 D/A (20a) (V_{HIGH}) (V1 V4)
 (20a)가 (V_{LOW}) (20a) , (V1 V4)
 , 2 , (20a) ,
 , 2 , (V1 V4)
 (8) (11)
 ND) (VDD) C-MOS (10)가 (G

가 , , (8) 가 . 가 가 가 D/

A 가 가 (10) (3)

(10)가 (3) (GND) (V_{COM})

(10) (3)

D/A

D/A

(PDA),

[2]

5 7

1 1

5 (R36,R37,R38,R39) 가 (71), OP (OP12) (70) OP (OP11)

(R31), 가 (R32) (R33) 1 (R40,R41,R42,R43) (73) (R34

,R35) 2 (74) (73) (VA1) 2

(74) (OP12) 1 (VB1) 가 (VA1+VB1) (VA1) 2

(VB1) (OP12) (73) (VA1) 2 (74)

(VA1-VB1) (70) OP (OP11) , OP

(OP12) , 2

, 2 (74) (VB1)

. OP (OP11) (VA1+VB1) OP (OP12) (VA1-VB1)

(VA1) 2×VB1 (VA1) 가 (R32) , OP (OP11)

1 OP (OP12) 가 (VA1) 가 ,

DC

, 6 (80)

(R52) (81), OP (80) , 6 , OP (OP21) (R57,R58) 1

(84) (53) (OP22) 1 (R59,R60) (83), (R54,R55,R56) (82), (R51), 가 2

(80) OP (OP21) , OP (

OP22) , 2

2)) (R57,R58) 가 , OP (OP21) (VA2-(VB21-VA

) (R59,R60) 가 , OP (OP22) (VA2-(VB22-VA2

, OP (OP22,OP21) VB21-VB22 , 1 (83)

(VA2)

1 (83) (VA2) 가 (R52)

2×VA2 1 (83) (VA2) , OP (OP21,OP22)

[illegible]

D/A

가
가

가

가

가

D/A

가

가

가

가

가

D/A

가

가

가

가

가

가

D/A

가

가

가

가

가
가

가

가

D/A

가

가

가

D/A

가

가

가

가

가
가

D/A

가

가

가

2

가

2

21

28.

27

29.

21

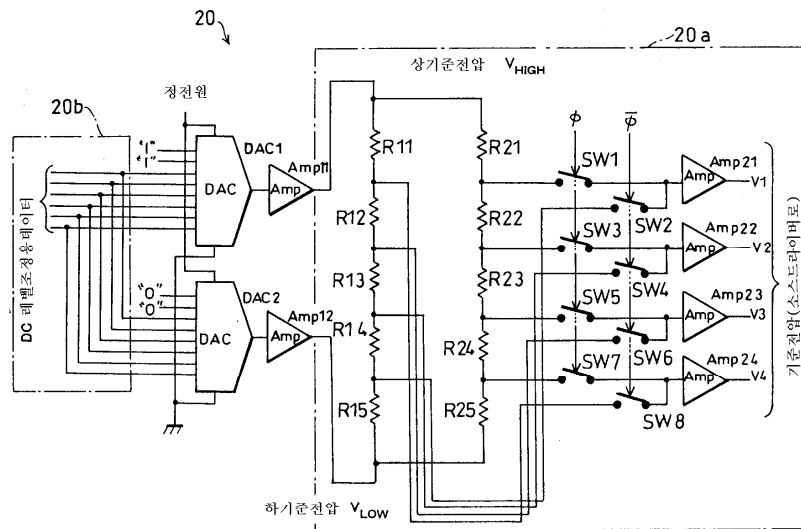
가

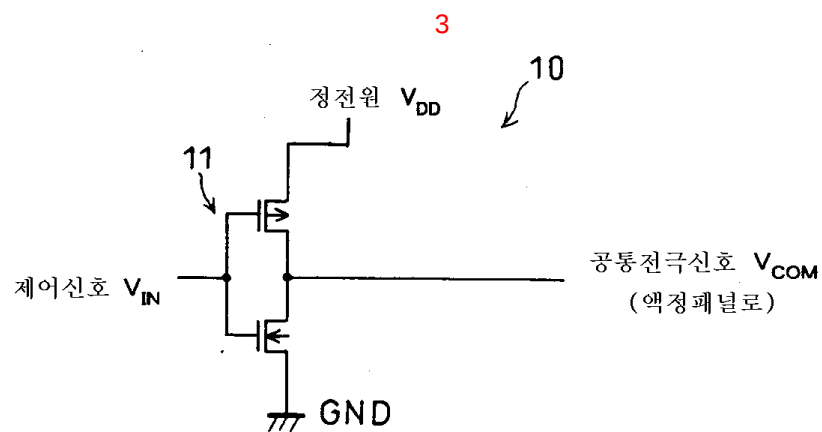
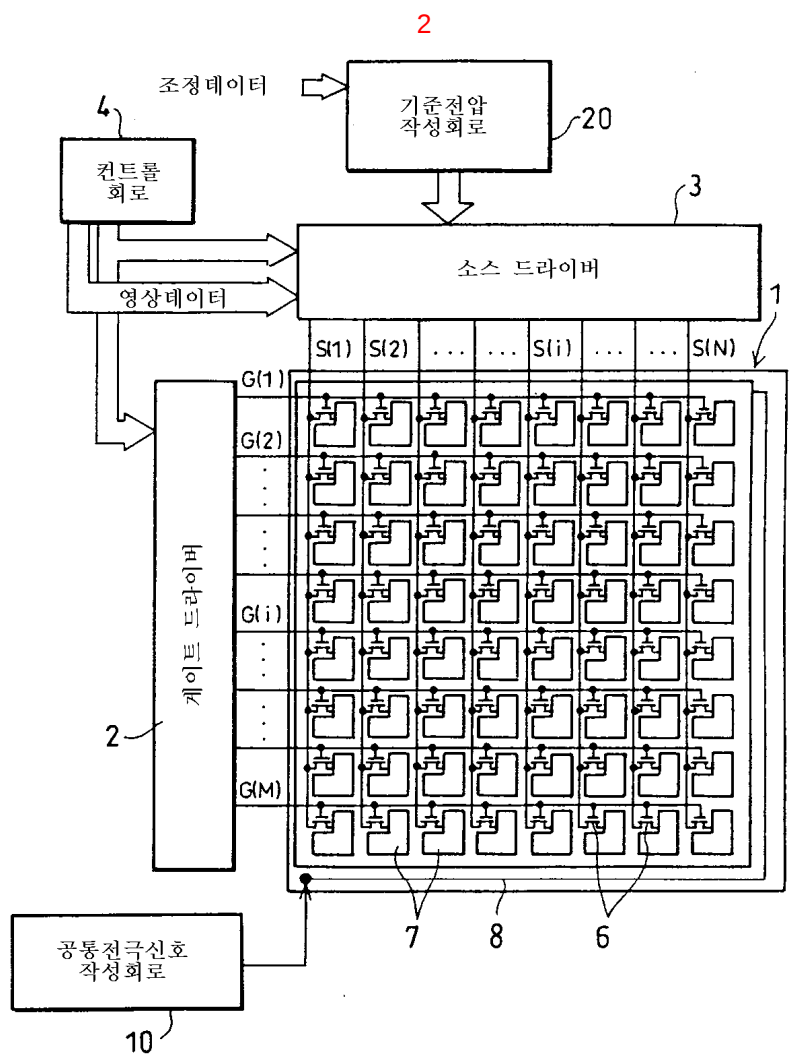
/

30.

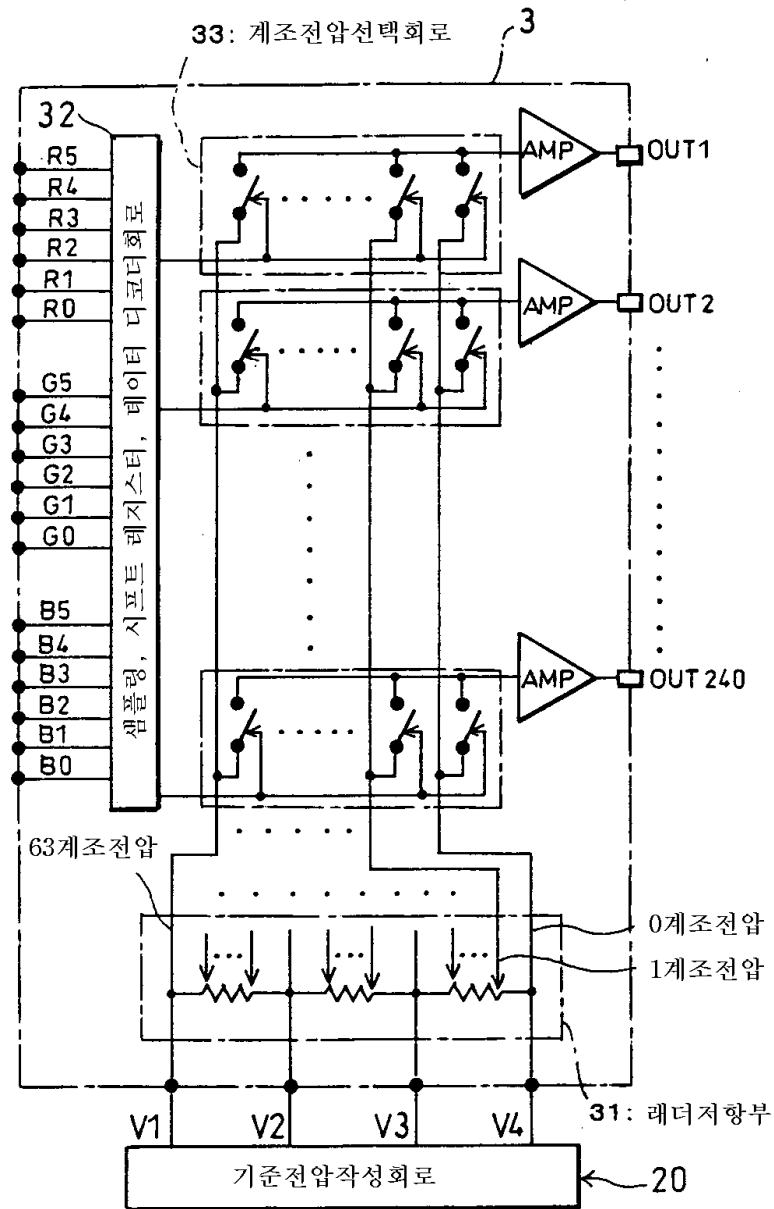
21

1

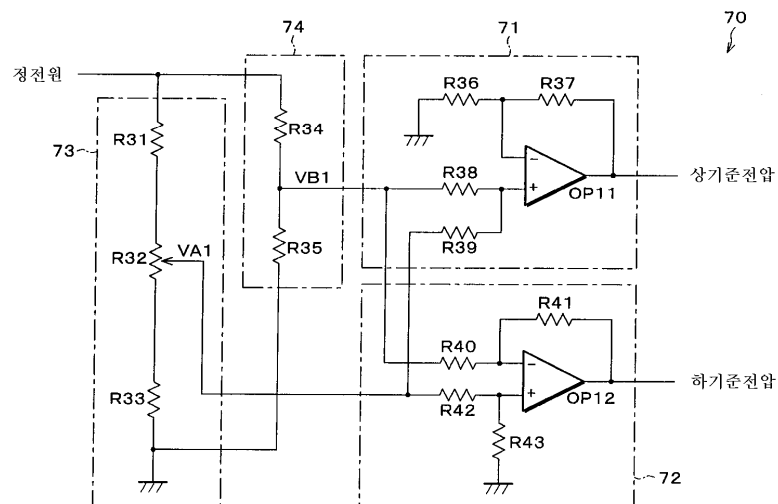




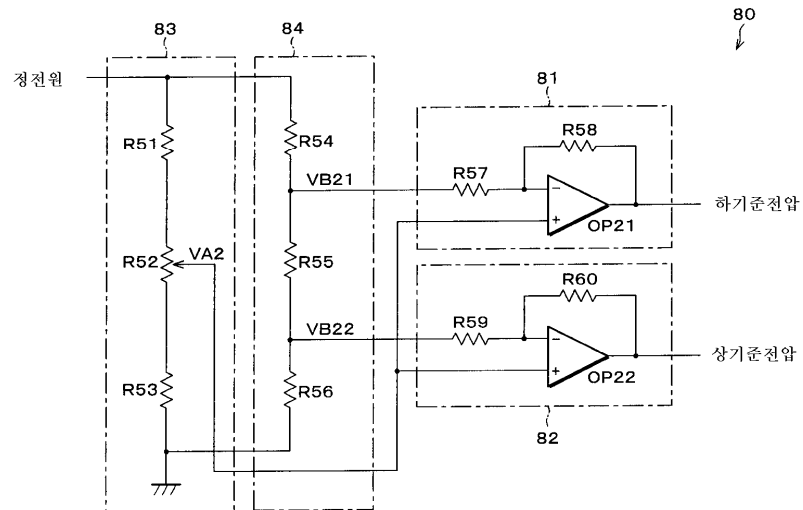
4



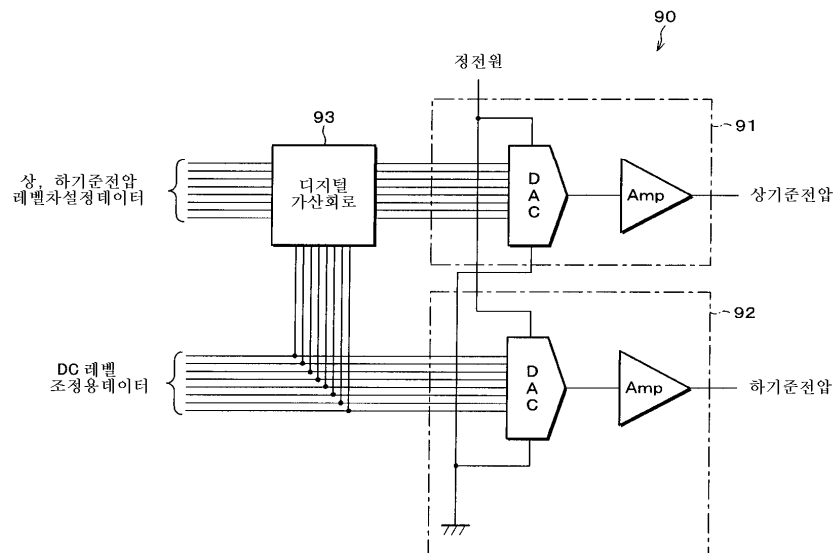
5



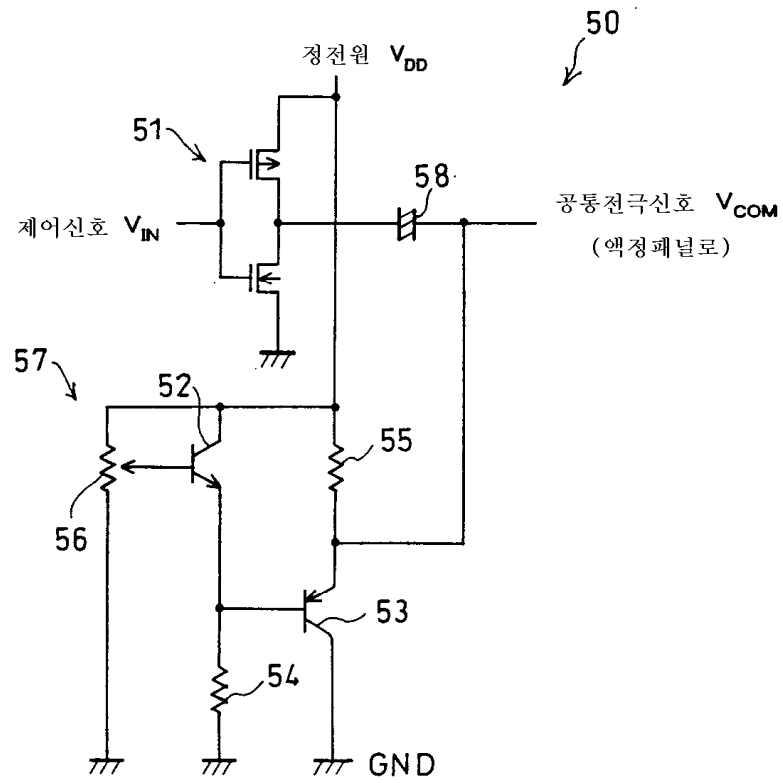
6

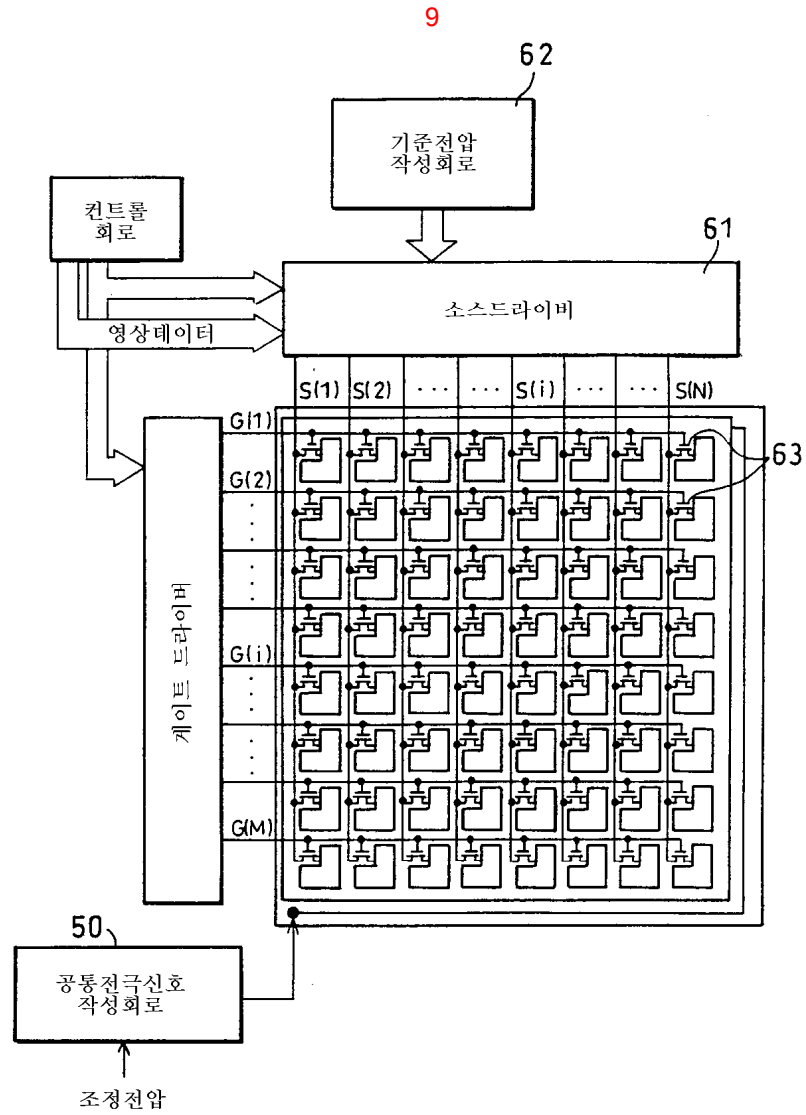


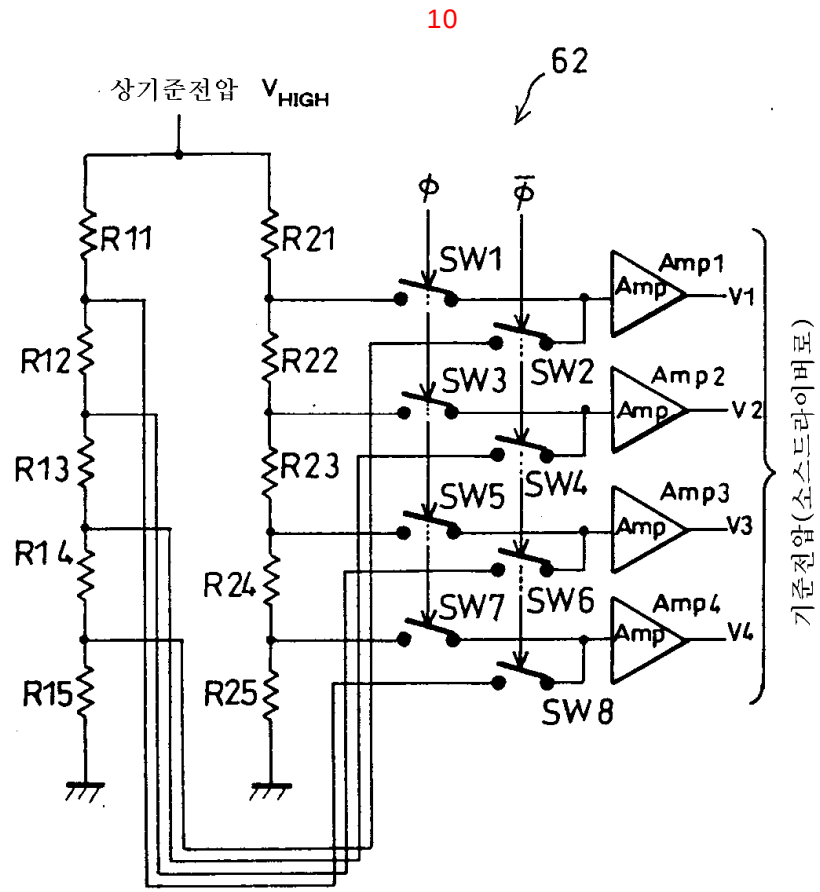
7



8







专利名称(译)	一种用于液晶显示装置的驱动电路，包括该驱动电路的液晶显示装置，以及液晶显示装置		
公开(公告)号	KR100429525B1	公开(公告)日	2004-05-04
申请号	KR1020010042001	申请日	2001-07-12
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	KUMADA KOUJI 쿠마다코우지 YANAGI TOSHIHIRO 야나기토시히로 OHTA TAKASHIGE 오타타카시게		
发明人	쿠마다코우지 야나기토시히로 오타타카시게		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
CPC分类号	G09G2320/0204 G09G3/3688 G09G2320/0257 G09G2310/027 G09G3/3696 G09G3/3655		
代理人(译)	LEE, 金泰熙		
优先权	2000222880 2000-07-24 JP 2001154258 2001-05-23 JP		
其他公开文献	KR1020020014676A		
外部链接	Espacenet		

摘要(译)

在液晶显示装置中使用的驱动电路进行根据从栅极驱动器的扫描信号通过TFT开关从源极驱动器到像素电极，由于在TFT波动影响的寄生电容和液晶层的漏极电压供给源极信号纠正对面的城市的有源矩阵基板，并包括用于调节所述像素电极和共用电极之间的电位差的基准电压产生电路的对置基板之间的特性的不规则性产生的非对称电流的电压。参考电压产生电路由参考电压产生电路构成，该电路将从源极驱动器输出的源极信号的电压电平均等地移位到所有像素电极。因此，可以提供一种液晶显示装置的驱动电路，其可以降低参考电压产生电路中的功耗，并且可以用于便携式装置而无需周期性地执行D/A转换。 1

