



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0076128
(43) 공개일자 2008년08월20일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2007-0015631

(22) 출원일자 2007년02월14일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

여장현

서울특별시 강북구 미아3동 305-39번지

이병준

충남 천안시 두정동 1013-3번지 402호

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

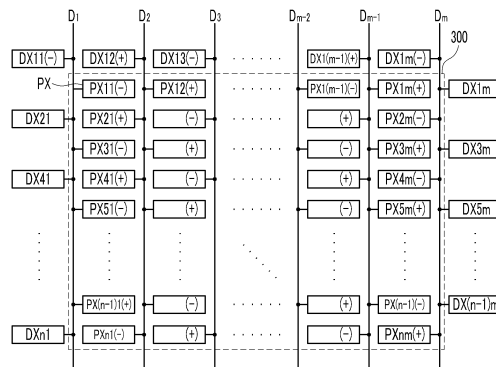
전체 청구항 수 : 총 25 항

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것이다. 본 발명의 한 실시예에 따른 액정 표시 장치는 행렬로 배열되어 있는 복수의 화소, 상기 화소에 게이트 신호를 전달하는 복수의 게이트선, 그리고 상기 게이트선과 교차하며, 상기 복수의 화소 각각에 대응되는 데이터 전압을 복수 번 각각 전달하는 복수의 데이터선을 포함하고, 상기 데이터선 중 첫 번째 데이터선 및 마지막 데이터선 각각에는 인접 데이터선과 동일한 전압이 적어도 한 번 인가된다.

대표도 - 도4



(72) 발명자

이현수

충남 천안시 불당동 동일3차아파트 307동 201호

문승환

경기도 용인시 상현동 현대6차아파트 205동 1504호(만현마을2단지)

김용범

경기 용인시 기흥구 신갈동 한신이매진아파트 102동 1603호

특허청구의 범위

청구항 1

행렬로 배열되어 있는 복수의 화소,

상기 화소에 게이트 신호를 전달하는 복수의 게이트선, 그리고

상기 게이트선과 교차하며, 상기 복수의 화소 각각에 대응되는 데이터 전압을 복수 번 각각 전달하는 복수의 데이터선

을 포함하고,

상기 데이터선 중 첫 번째 데이터선 및 마지막 데이터선 각각에는 인접 데이터선과 동일한 전압이 적어도 한 번 인가되는 액정 표시 장치.

청구항 2

제1항에서,

상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각에 인접 데이터선과 동일한 전압이 한 번 걸러 한번 인가되는 액정 표시 장치.

청구항 3

제1항에서,

상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각에 인접 데이터선과 동일한 전압이 두 번 걸러 두 번 인가되는 액정 표시 장치.

청구항 4

제1항에서,

상기 화소는,

상기 게이트선과 평행한 제1변 및 상기 제1변보다 길이가 짧으며 상기 데이터선과 평행한 제2변을 갖는 화소 전극, 그리고

상기 화소 전극, 상기 게이트선 및 상기 데이터선과 연결되어 있는 박막 트랜지스터

를 포함하는 액정 표시 장치.

청구항 5

제4항에서,

상기 제1변의 길이와 제2변의 길이의 비는 3:1인 액정 표시 장치.

청구항 6

제1항에서,

상기 데이터선 중 하나의 데이터선에 인가되는 데이터 전압의 극성은 동일한 액정 표시 장치.

청구항 7

제6항에서,

상기 데이터선 중 이웃하는 데이터선 각각에 인가되는 데이터 전압의 극성은 서로 반대인 액정 표시 장치.

청구항 8

제1항에서,

상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각은 적어도 한 행을 걸러 상기 박막 트랜지스터와 연결되어 있는 액정 표시 장치.

청구항 9

제1항에서,

상기 데이터선에 데이터 전압을 인가하는 데이터 구동부, 그리고

입력 영상 신호 입력받아 처리하여 예비 영상 신호를 생성하고, 이를 상기 데이터 구동부로 출력 영상 신호로서 전달하는 신호 제어부

를 더 포함하고,

상기 신호 제어부는 상기 예비 영상 신호를 저장하는 임시 기억 장치, 대응하는 화소의 행에 따라 상기 임시 기억 장치로부터 상기 예비 영상 신호를 선택하여 상기 출력 영상 신호로서 출력하는 복수의 멀티 플렉서를 포함하고,

상기 멀티 플렉서는 첫 번째 또는 마지막 데이터선에 연결되어 있는 제1 멀티플렉서 및 상기 제1 멀티 플렉서와 인접하는 제2 멀티 플렉서를 포함하고,

상기 제1 및 제2 멀티 플렉서는 동일한 행의 화소에 대하여 동일한 예비 영상 신호를 선택하여 출력하는 액정 표시 장치.

청구항 10

제1항에서,

상기 화소는 선충전이 이루어진 후에, 각 화소에 대응하는 데이터 전압이 인가되는 본충전이 이루어지는 액정 표시 장치.

청구항 11

제10항에서,

상기 화소의 충전 시간은 2/3 H이며, 앞의 1/3H 동안 선충전되며 뒤의 1/3 H 동안 본충전되는 액정 표시 장치.

청구항 12

제11항에서,

열 방향으로 이웃하는 화소의 충전 시간은 1/3 H 동안 중첩하는 액정 표시 장치.

청구항 13

제10항에서,

첫 번째 화소 행을 선충전하는 전압은 이전 프레임에서 마지막에 인가된 전압의 극성을 반전시킨 전압인 액정 표시 장치.

청구항 14

제13항에서,

상기 첫 번째 화소 행의 선충전 전압은 0 계조 또는 중간 계조에 해당하는 전압인 액정 표시 장치.

청구항 15

제10항에서,

상기 데이터선에는 상기 데이터 전압을 상기 화소에 인가하게 하는 로드 신호 및 상기 데이터 전압의 극성을 매 프레임마다 반전시키는 반전 신호가 인가되며,

상기 로드 신호는 제1 펄스 및 제2 펄스를 포함하고, 제1 펄스는 첫 번째 화소 행을 선충전하게 하며, 상기 제2

펄스는 상기 첫 번째 화소행을 본충전하게 하며,
 상기 반전 신호의 레벨은 상기 제1 펄스보다 앞서서 바뀌는
 액정 표시 장치.

청구항 16

행렬로 배열되어 있는 복수의 화소, 그리고
 상기 복수의 화소 각각에 대응되는 데이터 전압, 상기 데이터 전압을 상기 화소에 인가하게 하는 로드 신호 및
 상기 데이터 전압의 극성을 매 프레임마다 반전시키는 반전 신호가 인가되는 데이터선
 을 포함하고,
 상기 화소는 선충전이 이루어진 후에 각 화소에 대응하는 데이터 전압이 인가되는 본충전이 이루어지며,
 상기 로드 신호는 제1 펄스 및 제2 펄스를 포함하고, 제1 펄스는 첫 번째 화소 행을 선충전하는 데이터 전압을
 인가하게 하며, 상기 제2 펄스는 상기 첫 번째 화소행을 본충전하는 데이터 전압을 인가하게 하며,
 상기 반전 신호는 상기 제1 펄스보다 앞서서 레벨이 바뀌는
 액정 표시 장치.

청구항 17

복수의 화소,
 상기 화소와 연결되어 있으며, 상기 화소에 데이터 전압을 전달하는 복수의 데이터선,
 상기 데이터선에 데이터 전압을 인가하는 데이터 구동부, 그리고
 입력 영상 신호 입력받아 처리하여 상기 데이터 구동부로 출력 영상 신호를 전달하는 신호 제어부
 를 포함하고,
 상기 신호 제어부는 상기 출력 영상 신호를 저장하는 임시 기억 장치, 상기 출력 영상 신호에 대응하는 화소의
 행에 따라 상기 임시 기억 장치로부터 상기 출력 영상 신호를 선택하여 출력하는 복수의 멀티 플렉서를 포함하
 고,
 상기 멀티 플렉서는 첫 번째 또는 마지막 데이터선에 연결되어 있는 제1 멀티플렉서 및 상기 제1 멀티 플렉서와
 인접하는 제2 멀티 플렉서를 포함하고,
 상기 제1 및 제2 멀티 플렉서는 동일한 행의 화소에 대하여 동일한 출력 영상 신호를 선택하여 출력하는
 액정 표시 장치.

청구항 18

제17항에서,
 상기 신호 제어부는 제1 출력부 및 제2 출력부를 포함하며,
 첫 번째 데이터선에 인가되는 상기 출력 영상 신호는 상기 제1 출력부를 통하여 출력되며,
 마지막 데이터선에 인가되는 상기 출력 영상 신호는 상기 제2 출력부를 통하여 출력되는
 액정 표시 장치.

청구항 19

제18항에서,
 상기 제1 출력부는 상기 첫 번째 데이터선과 연결되어 있는 제1 멀티 플렉서 및 두 번째 데이터선과 연결되어
 있는 제2 멀티 플렉서를 포함하고,
 상기 제1 멀티 플렉서 및 제2 멀티 플렉서는 홀수 행 또는 짝수 행에서 동일한 예비 영상 신호를 선택하여 상기

출력 영상 신호로서 출력하는
액정 표시 장치.

청구항 20

제18항에서,
상기 제2 출력부는 상기 마지막 데이터선과 연결되어 있는 제1 멀티 플렉서 및 상기 마지막 데이터선과 이웃하
는 데이터선과 연결되어 있는 제2 멀티 플렉서를 포함하고,
상기 제1 멀티 플렉서 및 상기 제2 멀티 플렉서는 홀수 행 또는 짝수 행에서 동일한 출력 영상 신호를 선택하여
출력하는
액정 표시 장치

청구항 21

제17항에서,
상기 화소는,
상기 데이터선과 평행한 제1변 및 상기 제1변보다 길이가 길며 상기 제1변과 이웃하는 제2변을 갖는 화소 전극,
그리고
상기 화소 전극과 연결되어 있는 박막 트랜지스터
를 포함하는 액정 표시 장치.

청구항 22

제21항에서,
상기 제1변의 길이와 제2변의 길이의 비는 1:3인 액정 표시 장치.

청구항 23

제17항에서,
상기 데이터선 중 하나의 데이터선에 인가되는 데이터 전압의 극성은 동일한 액정 표시 장치.

청구항 24

제17항에서,
상기 데이터선 중 이웃하는 데이터선 각각에 인가되는 데이터 전압의 극성은 서로 반대인 액정 표시 장치.

청구항 25

제17항에서,
상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각은 적어도 한 행을 걸러 상기 박막 트랜지스터와 연결되어
있는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<19> 본 발명은 액정 표시 장치에 관한 것이다.

<20> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기

장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

- <21> 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다. 게이트선은 게이트 구동 회로가 생성한 게이트 신호를 생성하며, 데이터선은 데이터 구동 회로가 생성한 데이터 전압을 전달하며, 스위칭 소자는 게이트 신호에 따라 데이터 전압을 화소 전극에 전달한다.
- <22> 이러한 게이트 구동 회로 및 데이터 구동 회로는 다수의 집적 회로 칩의 형태로 표시판에 직접 장착되거나 가요성 회로막 등에 장착되어 표시판에 부착되는데, 이러한 집적 회로 칩은 액정 표시 장치의 제조 비용에 높은 비용을 차지한다. 특히 데이터 구동 집적 회로 칩의 경우 게이트 구동 회로 칩에 비하여 그 가격이 매우 높기 때문에 고해상도, 대면적 액정 표시 장치의 경우 그 수효를 줄일 필요가 있다. 게이트 구동 회로의 경우 게이트선, 데이터선 및 스위칭 소자와 함께 표시판에 집적함으로써 그 가격을 줄일 수 있으나, 데이터 구동 회로는 그 구조가 다소 복잡하여 표시판에 집적하기 어려워 더욱 더 그 수효를 줄일 필요가 있다.

발명이 이루고자 하는 기술적 과제

- <23> 본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치에 설치되는 데이터 구동 회로 칩의 수효를 줄이며, 액정 표시 장치 전체의 각 화소의 휘도 차이가 발생하는 것을 방지하는 것이다.

발명의 구성 및 작용

- <24> 본 발명의 한 실시예에 따른 액정 표시 장치는 행렬로 배열되어 있는 복수의 화소, 상기 화소에 게이트 신호를 전달하는 복수의 게이트선, 그리고 상기 게이트선과 교차하며, 상기 복수의 화소 각각에 대응되는 데이터 전압을 복수 번 각각 전달하는 복수의 데이터선을 포함하고, 상기 데이터선 중 첫 번째 데이터선 및 마지막 데이터선 각각에는 인접 데이터선과 동일한 전압이 적어도 한 번 인가된다.
- <25> 상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각에 인접 데이터선과 동일한 전압이 한 번 걸러 한번 인가될 수 있다.
- <26> 상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각에 인접 데이터선과 동일한 전압이 두 번 걸러 두 번 인가될 수 있다.
- <27> 상기 화소는, 상기 게이트선과 평행한 제1변 및 상기 제1변보다 길이가 짧으며 상기 데이터선과 평행한 제2변을 갖는 화소 전극, 그리고 상기 화소 전극, 상기 게이트선 및 상기 데이터선과 연결되어 있는 박막 트랜지스터를 포함할 수 있다.
- <28> 상기 제1변의 길이와 제2변의 길이의 비는 3:1일 수 있다.
- <29> 상기 데이터선 중 하나의 데이터선에 인가되는 데이터 전압의 극성은 동일할 수 있다.
- <30> 상기 데이터선 중 이웃하는 데이터선 각각에 인가되는 데이터 전압의 극성은 서로 반대일 수 있다.
- <31> 상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각은 적어도 한 행을 걸러 상기 박막 트랜지스터와 연결되어 있을 수 있다.
- <32> 상기 데이터선에 데이터 전압을 인가하는 데이터 구동부, 그리고 입력 영상 신호 입력받아 처리하여 예비 영상 신호를 생성하고, 이를 상기 데이터 구동부로 출력 영상 신호로서 전달하는 신호 제어부를 더 포함하고, 상기 신호 제어부는 상기 예비 영상 신호를 저장하는 임시 기억 장치, 대응하는 화소의 행에 따라 상기 임시 기억 장치로부터 상기 예비 영상 신호를 선택하여 상기 출력 영상 신호로서 출력하는 복수의 멀티 플렉서를 포함하고, 상기 멀티 플렉서는 첫 번째 또는 마지막 데이터선에 연결되어 있는 제1 멀티플렉서 및 상기 제1 멀티 플렉서와 인접하는 제2 멀티 플렉서를 포함하고, 상기 제1 및 제2 멀티 플렉서는 동일한 행의 화소에 대하여 동일한 예비 영상 신호를 선택하여 출력할 수 있다.
- <33> 상기 화소는 선충전이 이루어진 후에, 각 화소에 대응하는 데이터 전압이 인가되는 본충전이 이루어질 수 있다.
- <34> 상기 화소의 충전 시간은 2/3 H이며, 앞의 1/3H 동안 선충전되며 뒤의 1/3 H 동안 본충전될 수 있다.

- <35> 열 방향으로 이웃하는 화소의 충전 시간은 1/3 H 동안 중첩할 수 있다.
- <36> 첫 번째 화소 행을 선충전하는 전압은 이전 프레임에서 마지막에 인가된 전압의 극성을 반전시킨 전압일 수 있다.
- <37> 상기 첫 번째 화소 행의 선충전 전압은 0 계조 또는 중간 계조에 해당하는 전압일 수 있다.
- <38> 상기 데이터선에는 상기 데이터 전압을 상기 화소에 인가하게 하는 로드 신호 및 상기 데이터 전압의 극성을 매 프레임마다 반전시키는 반전 신호가 인가되며, 상기 로드 신호는 제1 펄스 및 제2 펄스를 포함하고, 제1 펄스는 첫 번째 화소 행을 선충전하게 하며, 상기 제2 펄스는 상기 첫 번째 화소행을 본충전하게 하며, 상기 반전 신호의 레벨은 상기 제1 펄스보다 앞서서 바뀔 수 있다.
- <39> 본 발명의 다른 실시예에 따른 액정 표시 장치는 행렬로 배열되어 있는 복수의 화소, 그리고 상기 복수의 화소 각각에 대응되는 데이터 전압, 상기 데이터 전압을 상기 화소에 인가하게 하는 로드 신호 및 상기 데이터 전압의 극성을 매 프레임마다 반전시키는 반전 신호가 인가되는 데이터선을 포함하고, 상기 화소는 선충전이 이루어진 후에 각 화소에 대응하는 데이터 전압이 인가되는 본충전이 이루어지며, 상기 로드 신호는 제1 펄스 및 제2 펄스를 포함하고, 제1 펄스는 첫 번째 화소 행을 선충전하는 데이터 전압을 인가하게 하며, 상기 제2 펄스는 상기 첫 번째 화소행을 본충전하는 데이터 전압을 인가하게 하며, 상기 반전 신호는 상기 제1 펄스보다 앞서서 레벨이 바뀐다.
- <40> 본 발명의 다른 실시예에 따른 액정 표시 장치는 복수의 화소, 상기 화소와 연결되어 있으며, 상기 화소에 데이터 전압을 전달하는 복수의 데이터선, 상기 데이터선에 데이터 전압을 인가하는 데이터 구동부, 그리고 입력 영상 신호 입력받아 처리하여 상기 데이터 구동부로 출력 영상 신호를 전달하는 신호 제어부를 포함하고, 상기 신호 제어부는 상기 출력 영상 신호를 저장하는 임시 기억 장치, 상기 출력 영상 신호에 대응하는 화소의 행에 따라 상기 임시 기억 장치로부터 상기 출력 영상 신호를 선택하여 출력하는 복수의 멀티 플렉서를 포함하고, 상기 멀티 플렉서는 첫 번째 또는 마지막 데이터선에 연결되어 있는 제1 멀티플렉서 및 상기 제1 멀티 플렉서와 인접하는 제2 멀티 플렉서를 포함하고, 상기 제1 및 제2 멀티 플렉서는 동일한 행의 화소에 대하여 동일한 출력 영상 신호를 선택하여 출력한다.
- <41> 상기 신호 제어부는 제1 출력부 및 제2 출력부를 포함하며, 첫 번째 데이터선에 인가되는 상기 출력 영상 신호는 상기 제1 출력부를 통하여 출력되며, 마지막 데이터선에 인가되는 상기 출력 영상 신호는 상기 제2 출력부를 통하여 출력될 수 있다.
- <42> 상기 제1 출력부는 상기 첫 번째 데이터선과 연결되어 있는 제1 멀티 플렉서 및 두 번째 데이터선과 연결되어 있는 제2 멀티 플렉서를 포함하고, 상기 제1 멀티 플렉서 및 제2 멀티 플렉서는 홀수 행 또는 짝수 행에서 동일한 예비 영상 신호를 선택하여 상기 출력 영상 신호로서 출력할 수 있다.
- <43> 상기 제2 출력부는 상기 마지막 데이터선과 연결되어 있는 제1 멀티 플렉서 및 상기 마지막 데이터선과 이웃하는 데이터선과 연결되어 있는 제2 멀티 플렉서를 포함하고, 상기 제1 멀티 플렉서 및 상기 제2 멀티 플렉서는 홀수 행 또는 짝수 행에서 동일한 출력 영상 신호를 선택하여 출력할 수 있다.
- <44> 상기 화소는, 상기 데이터선과 평행한 제1변 및 상기 제1변보다 길이가 길며 상기 제1변과 이웃하는 제2변을 갖는 화소 전극, 그리고 상기 화소 전극과 연결되어 있는 박막 트랜지스터를 포함할 수 있다.
- <45> 상기 제1변의 길이와 제2변의 길이의 비는 1:3일 수 있다.
- <46> 상기 데이터선 중 하나의 데이터선에 인가되는 데이터 전압의 극성은 동일할 수 있다.
- <47> 상기 데이터선 중 이웃하는 데이터선 각각에 인가되는 데이터 전압의 극성은 서로 반대일 수 있다.
- <48> 상기 첫 번째 데이터선 및 상기 마지막 데이터선 각각은 적어도 한 행을 걸러 상기 박막 트랜지스터와 연결되어 있을 수 있다.
- <49> 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <50> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할

때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

- <51> 그러면 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 설명한다.
- <52> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이며, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- <53> 도 1 및 도 2를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300)와 이에 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.
- <54> 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(PX1, PX2, PX3)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때, 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 둘 사이에 들어 있는 액정층(3)을 포함한다.
- <55> 신호선(G_1-G_m , D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_m)과 데이터 전압을 전달하는 복수의 데이터선(D_1-D_m)을 포함한다. 게이트선(G_1-G_m)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(D_1-D_m)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- <56> 각 화소(PX1, PX2, PX3)는 행 방향으로 긴 구조를 가지며, 예를 들면 게이트선(DL)과 데이터선(D_1)에 연결된 화소(PX1, PX2, PX3)는 신호선(GL, DL)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C1c) 및 유지 축전기(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략할 수 있다.
- <57> 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(C1c) 및 유지 축전기(Cst)와 연결되어 있다. 도 1을 참고하면 각 화소열은 두 개의 데이터선과 인접하며 그 화소열 내의 화소들(PX1, PX2, PX3)은 이들 두 데이터선에 번갈아 연결되어 있다. 다른 말로 하면, 각 화소열에서 인접한 화소(PX1, PX2, PX3)의 스위칭 소자(Q)는 서로 다른 데이터선(D_1-D_m)에 연결되어 있다.
- <58> 액정 축전기(C1c)는 하부 표시판(100)의 화소 전극(191)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(191, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191)은 스위칭 소자(Q)와 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(191, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.
- <59> 액정 축전기(C1c)의 보조적인 역할을 하는 유지 축전기(Cst)는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Cst)는 화소 전극(191)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.
- <60> 한편, 색 표시를 구현하기 위해서는 각 화소(PX1-PX3)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX1-PX3)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX1-PX3)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 형성할 수도 있다. 행 방향으로 인접한 화소(PX1-PX3)의 색필터(230)는 서로 연결되어 행 방향으로 길게 뻗어 있으며, 열 방향으로 서로 다른 색을 나타내는 색필터(230)가 번갈아 배치되어 있다.
- <61> 각 색필터(230)가 적색, 녹색, 청색 중 어느 하나를 나타내는 것으로 가정하면, 적색 색필터(230)를 구비한 화소를 적색 화소, 녹색 색필터(230)를 구비한 화소를 녹색 화소, 청색 색필터(230)를 구비한 화소를 청색 화소라 할 수 있다. 적색 화소, 청색 화소, 녹색 화소는 열 방향으로 순서대로 번갈아 배열되어 있다.
- <62> 이와 같이 삼원색의 화소(PX1-PX3)는 영상 표시의 기본 단위인 하나의 도트(DT)를 이룬다.

- <63> 다시 도 1을 참고하면, 게이트 구동부(400)는 화소(PX1-3)를 기준으로 각각 왼쪽 및 오른쪽에 배치되어 있는 제 1 및 제2 게이트 구동부(400a, 400b)를 포함한다. 게이트 구동부(400)는 연결 신호선(G_1-G_n , D_1-D_m) 및 박막 트랜지스터 스위칭 소자(Q) 따위와 함께 액정 표시판 조립체(300)에 집적되어 있다. 게이트 구동부(400a, 400b)는 홀수 번째 게이트선과 짝수 번째 게이트선에 번갈아 연결되어 있으며, 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가한다. 그러나 게이트 구동부(400)는 조립체(300)의 어느 한 쪽에만 구비될 수도 있다. 또한 게이트 구동부(400)는 집적 회로 칩의 형태로 조립체(300) 위에 직접 장착될 수도 있고, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다.
- <64> 액정 표시판 조립체(300)의 바깥 면에는 빛을 편광시키는 적어도 하나의 편광자(도시하지 않음)가 부착되어 있다.
- <65> 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 두 별의 계조 전압 집합(또는 기준 계조 전압 집합)을 생성한다. 두 별 중 한 별은 공통 전압(V_{com})에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.
- <66> 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1-D_m)에 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압으로서 데이터선(D_1-D_m)에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 전압을 선택한다. 데이터 구동부(500)는 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수 있다. 그러나 신호선(G_1-G_n , D_1-D_m) 및 박막 트랜지스터 스위칭 소자(Q) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다.
- <67> 앞서 설명한 바와 같이 본 발명의 한 실시예에 따른 화소(PX)의 가로 길이는 세로 길이보다 길며, 대략 3 배 정도이다. 따라서 가로 길이가 세로 길이보다 작은 경우에 비하여 각 행에 위치하는 화소 전극(191)의 수효가 적고 대신 각 열에 위치하는 화소 전극(191)의 수효가 많다. 따라서 데이터선(D_1-D_m)의 전체 수효가 줄어들므로 데이터 구동부(500)용 집적 회로 칩의 수효를 줄여 재료비를 절감할 수 있다. 물론 게이트선(G_1-G_n)의 수효가 그만큼 늘긴 하지만 게이트 구동부(400)는 게이트선(G_1-G_n), 데이터선(D_1-D_m), 박막 트랜지스터 등과 함께 조립체(300)에 집적할 수 있으므로 게이트선(G_1-G_n) 수의 증가가 별로 문제되지 않는다. 또한 게이트 구동부(400)가 집적 회로 칩의 형태로 장착되더라도, 게이트 구동부(400)용 집적 회로 칩의 가격이 상대적으로 싸기 때문에 데이터 구동부(500)용 집적 회로 칩의 수효를 줄이는 것이 더 유리하다.
- <68> 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다. 신호 제어부(600)는 임시 기억 장치(601) 및 임시 기억 장치(601)와 연결되어 있는 출력부(602)를 포함한다. 출력부(602)는 제1 출력부(610), 제2 출력부(620), 제3 출력부(630) 및 제4 출력부(640)를 포함한다.
- <69> 그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.
- <70> 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이 있다.
- <71> 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하여 예비 영상 신호(R' , G' , B')를 생성한다. 또한 신호 제어부(600)는 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보낸다.
- <72> 이 때 예비 영상 신호(R' , G' , B')는 임시 기억 장치(601)에 저장되어 있다가 출력부(602)를 통하여 출력 영상

신호(DAT)로서 출력된다. 출력부(602)는 임시 기억 장치(601)에 저장되어 있는 예비 영상 신호(R', G', B')를 선택적으로 출력함으로써, 예비 영상 신호(R', G', B')가 도 1에 도시한 화소의 배치에 따라 재배열되도록 한다. 이에 대해서는 이후에 상세하게 설명한다.

- <73> 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.
- <74> 데이터 제어 신호(CONT2)는 한 행의 화소에 대한 디지털 영상 신호(DAT)의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D₁-D_m)에 아날로그 데이터 전압을 인가하라는 로드 신호(TP) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 아날로그 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(REV)를 더 포함한다.
- <75> 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소에 대한 출력 영상 신호(DAT)를 수신하고, 각 출력 영상 신호(DAT)에 대응하는 게조 전압을 선택함으로써 디지털 값인 출력 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(D₁-D_m)에 인가한다.
- <76> 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(G₁-G_n)에 인가하여 이 게이트선(G₁-G_n)에 연결된 스위칭 소자(Q)를 턴온시킨다. 그러면, 데이터선(D₁-D_m)에 인가된 데이터 전압이 턴온된 스위칭 소자(Q)를 통하여 해당 화소(PX)에 인가된다.
- <77> 화소(PX)에 인가된 데이터 전압의 전압과 공통 전압(Vcom)의 차이는 액정 축전기(C1c)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판 조립체(300)에 부착된 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 영상 신호(DAT)의 게조가 나타내는 휘도를 표시한다.
- <78> 1/3 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 게이트선(G₁-G_n)에 대하여 차례로 게이트 온 전압(Von)을 인가하고 모든 화소(PX)에 데이터 전압을 인가하여 한 프레임(frame)의 영상을 표시한다.
- <79> 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(REV)의 상태가 제어된다("프레임 반전"). 이 때, 한 프레임 내에서도 반전 신호(REV)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나(보기: 행 반전, 점 반전), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).
- <80> 도 1에서처럼, 각 화소열에서 인접한 화소(PX1, PX2, PX3)가 반대쪽의 데이터선과 연결되어 있는 경우, 데이터 구동부(500)가 열 반전의 형태로 인접한 데이터선에 극성이 반대인 데이터 전압을 인가하되 한 프레임 동안 극성을 바꾸지 않으면, 행 방향과 열 방향으로 서로 인접한 화소(PX1, PX2, PX3)의 화소 전압의 극성이 반대가 된다. 즉 화면에 나타나는 겉보기 반전(apparent inversion)의 형태가 점 반전이 된다.
- <81> 이제 도 3을 참고하여 본 발명의 다른 실시예에 따른 액정 표시판 조립체 배열에 대하여 상세하게 설명한다.
- <82> 도 3은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배열을 도시하는 도면이다.
- <83> 도 3을 참고하면, 본 발명의 다른 실시예에 따른 액정 표시 장치는 각 화소열에서 인접한 화소가 두 개 걸러 반대쪽의 데이터선과 연결되어 있다. 이러한 경우 역시 데이터 구동부(500)가 열 반전 형태로 인접한 데이터선에 극성이 반대인 데이터 전압을 인가하며 한 프레임 동안 극성을 바꾸지 않으면, 행 방향 및 열 방향으로 인접한 화소가 두 개씩 걸려서 반대의 극성을 표시한다. 즉 화면에 나타나는 겉보기 반전의 형태가 2×1 점 반전이 된다.
- <84> 그러면 도 4 내지 도 10, 그리고 앞서 설명한 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 데이터 전압에 대하여 상세하게 설명한다.
- <85> 도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 화소 및 데이터선의 공간적인 배열을 도시하는 도면이며, 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호를 도시하는 파형도이다.

- <86> 먼저 도 4를 참고하면, 본 발명의 한 실시예에 따른 액정 표시판 조립체(300)에는 도 1에 도시한 바와 같이 복수의 화소(PX)가 행렬로 배열되어 있으며, 각 화소(PX) 사이에 데이터선(D₁-D_m)이 배치되어 있다. 앞서 설명한 바와 같이 열 방향으로 이웃하는 화소(PX)는 서로 다른 데이터선(D₁-D_m)에 연결되어 있다. 도 4에서는 설명의 편의를 위하여 게이트선 및 스위칭 소자의 도시를 생략하였다.
- <87> 이 때 두 번째 데이터선(D₂)부터 (m-1) 번째 데이터선(D_{m-1})은 각 다른 행에서 왼쪽 또는 오른쪽에 위치하는 화소(PX)에 빠짐없이 연결되어 있다. 그러나 첫 번째 데이터선(D₁)은 홀수 번째 행에서 오른쪽에 배치되어 있는 화소(PX₁₁, PX₃₁, PX₅₁...PX_{(n-1)1}) 연결되어 있으나 짝수 번째 행에서는 어느 화소에도 연결되어 있지 않다. 마지막 데이터선(D_m) 역시 짝수 번째 행에서는 왼쪽에 배치되어 있는 화소(PX_{2m}, PX_{4m}...PX_{nm})와 연결되어 있으나, 홀수 번째 행에서는 어느 화소에도 연결되어 있지 않다.
- <88> 따라서 두 번째 데이터선(D₂)부터 (m-1) 번째 데이터선(D_{m-1})에는 각 화소(PX)에 해당하는 데이터 전압이 일정 주기, 예를 들어 1/3 H 마다 연속적으로 인가된다. 이에 반하여, 첫 번째 데이터선(D₁) 및 마지막 데이터선(D_m)에는 화소(PX)가 연결되어 있지 않은 행에 해당하는 시간에는 데이터 전압이 인가되지 않을 수 있다.
- <89> 한편 도 5를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호(g₁, g₂, g₃)는 각각 게이트 온 전압(Von) 및 게이트 오프 전압(Voff)으로 이루어져 있다. 앞서 설명한 바와 같이 스위칭 소자(Q)는 게이트 온 전압(Von) 시간 동안 턴온되고, 데이터선(D₁-D_m)에 인가된 데이터 전압이 턴 온된 스위칭 소자(Q)를 통하여 해당 화소(PX)에 인가됨으로써, 화소가 충전된다.
- <90> 그러나 본 발명의 한 실시예와 같은 액정 표시 장치는 화소의 가로 길이가 세로 길이보다 약 3배 정도 긴 구조를 가지므로 가로 길이가 세로 길이보다 작은 경우에 비하여 각 행에 위치하는 화소 전극(191)의 수효가 적고 대신 각 열에 위치하는 화소 전극(191)의 수효가 많다. 따라서 데이터선(D₁-D_m)의 전체 수효가 줄어들고 게이트선(G₁-G_n)의 수효가 그만큼 늘며, 약 3배 정도 는다. 즉 하나의 도트(DT)를 포함하는 행을 기준으로 할 때 한 도트(DT)행 마다 3개의 게이트선(G₁-G_n)이 배치된다. 따라서 게이트선(G₁-G_n)에 인가되는 게이트 신호의 게이트 온 전압(Von)의 시간은 기존에 비하여 1/3로 줄어든다. 그러나 이렇게 게이트 온 전압(Von)의 시간을 1/3로 하면 화소의 충전 시간이 충분히 확보되지 않는다.
- <91> 따라서 본 발명의 한 실시예에 따른 액정 표시 장치는 도 5와 같이 각 게이트 신호(g₁, g₂, g₃)의 게이트 온 전압(Von)의 지속 시간은 2/3 H로 하고, 이중 앞의 1/3 H 동안에는 화소를 선충전(precharging)하고, 뒤의 1/3 H 동안에는 화소를 본충전(main charging)한다. 이 때 화소를 선충전하는 전압(이하 '선충전 전압'이라 한다)은 해당 데이터선(D₁-D_m)의 앞 행에 연결되어 있는 화소(PX)에 인가되는 데이터 전압이며, 화소를 본충전하는 전압(이하, '본충전 전압'이라 한다)은 해당 화소(PX)에 인가되는 데이터 전압이다.
- <92> 다시 도 4를 참고하여, 두 번째 행 및 첫 번째 열에 배열되어 있는 화소(PX₂₁)를 제1 화소라 하고, 세 번째 행 및 첫 번째 열에 배열되어 있는 화소(PX₃₁)를 제2 화소라 하고, 첫 번째 행 및 두 번째 열에 배열되어 있는 화소(PX₁₂)를 제3 화소라 하고, 제1 내지 제3 화소(PX₂₁, PX₃₁, PX₁₂)를 비교하여 본다.
- <93> 제1 화소(PX₂₁)는 두 번째 데이터선(D₂)에 연결되어 있어, 두 번째 데이터선(D₂)를 통하여 데이터 전압을 전달 받는다. 제1 화소(PX₂₁)는 먼저 제3 화소(PX₁₂)에 인가되는 데이터 전압으로 1/3 H 동안 선충전되며, 이어서 제1 화소(PX₂₁) 본인의 데이터 전압으로 1/3 H 동안 본충전된다.
- <94> 제2 화소(PX₃₁)는 첫 번째 데이터선(D₁)에 연결되어 있으므로, 첫 번째 데이터선(D₁)에 흐르는 데이터 전압을 전달받는다. 그러나 첫 번째 데이터선(D₁)은 두 번째 행에서 어떤 화소와도 연결되어 있지 않기 때문에 제2 화소(PX₃₁)는 선충전이 제대로 이루어 지지 않을 수 있다. 따라서 제2 화소(PX₃₁)가 본충전 된 후에 그 휘도는 제1 화소(PX₂₁)의 휘도보다 낮다.
- <95> 따라서 본 발명의 한 실시예에 따른 액정 표시 장치는 첫 번째 데이터선(D₁)에 짝수 번째 행에서 어떤 화소와 연결이 되어 있지 않더라도 특정 데이터 전압을 인가한다. 도 3에서는 첫 번째 데이터선(D₁)에 어떤 화소도 연결되어 있지 않은 부분에서 흘려주는 데이터 전압을 DX₂₁, DX₄₁...DX_{n1} 이라 표현하였다. 예를 들어 첫 번째 데이

터선(D₁)의 DX21, DX41...DXn1은 전체 계조 중 중간 계조에 해당하는 전압을 인가할 수 있다.

- <96> 또한 첫 번째 데이터선(D₁)에 어떤 화소도 연결되어 있지 않은 부분과 인접한 화소 즉, 제1 화소(PX21)에 해당하는 데이터 전압을 두 번째 데이터선(D₂) 뿐만 아니라 첫 번째 데이터선(D₁)에도 인가할 수 있다. 즉, 제2 화소(PX31)의 선충전 전압을 제1 화소(PX21)의 본충전 전압과 동일하게 한다. 다시 말하면, 첫 번째 데이터선(D₁)에 어떤 화소도 연결되어 있지 않은 부분에 인가하는 데이터 전압(DX21, DX41...DXn1)은 그 해당 부분과 이웃하는 화소(PX21, PX41... PXn1)의 본충전 전압과 동일한 전압을 인가한다. 그러면 첫 번째 열의 모든 화소(PX)가 충분히 선충전되므로 각 화소(PX) 사이의 휘도 차이가 발생하는 것을 방지할 수 있다.
- <97> 지금까지는 첫 번째 데이터선(D₁)을 기준으로 설명하였으나 이는 마지막 데이터선(D_m)에도 동일하게 적용된다. 즉, 마지막 데이터선(D_m)에 어떤 화소도 연결되어 있지 않은 부분에 인가하는 데이터 전압(DX1m, DX3m, DX5m...DX(n-1)m)은 그 해당 부분과 이웃하는 화소(PX1m, PX3m, PX5m... PX(n-1)m)의 본충전 전압과 동일한 전압을 인가한다. 그러면 마지막 열의 모든 화소(PX)가 충분히 선충전되므로 각 화소(PX) 사이의 휘도 차이가 발생하는 것을 방지할 수 있다.
- <98> 한편, 이상에서 설명한 내용은 도 3의 액정 표시 장치에도 동일하게 적용된다.
- <99> 이제 도 6 내지 도 10을 참고하여 이러한 액정 표시 장치에서 화소 배열에 따른 출력 영상 신호의 출력 방식에 대하여 상세하게 설명한다.
- <100> 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 영상 신호 출력 방식을 설명하는 순서도이며, 도 7은 본 발명의 한 실시예에 따른 신호 제어부의 제1 출력부를 도시하는 블록도이며, 도 8은 본 발명의 한 실시예에 따른 신호 제어부의 제2 출력부를 도시하는 블록도이며, 도 9는 본 발명의 한 실시예에 따른 신호 제어부의 제3 출력부를 도시하는 블록도이며, 도 10은 본 발명의 한 실시예에 따른 액정 표시 장치의 제4 출력부를 도시하는 블록도이다.
- <101> 먼저 도 6을 참고하면, 해당 데이터선(D₁-D_m)이 첫 번째 데이터선(D₁)인지 여부를 판단한다(S10). 만일 해당 데이터선(D₁-D_m)이 첫 번째 데이터선(D₁)이라면 예비 영상 신호(R', G', B')는 제1 출력부(610)를 통하여 출력 영상 신호(DAT)로서 출력된다.
- <102> 해당 데이터선(D₁-D_m)이 첫 번째 데이터선(D₁)이 아니라면 해당 데이터선(D₁-D_m)이 마지막 데이터선(D_m)인지 판단한다(S20). 만일 해당 데이터선(D₁-D_m)이 마지막 데이터선(D_m)이 아니라면, 예비 영상 신호(R', G', B')는 제2 출력부(620)를 통하여 출력 영상 신호(DAT)로서 출력된다.
- <103> 해당 데이터선(D₁-D_m)이 마지막 데이터선(D_m)이라면, 액정 표시 장치의 가로 해상도를 3으로 나누어 2가 남는지 아니면 1이 남는지를 판단한다(S30). 예를 들어 액정 표시 장치의 해상도가 1280×800인 경우에는 가로 해상도를 3으로 나누어 2가 남으며, 해상도가 1366×768 또는 1024×640 인 경우에는 가로 해상도를 3으로 나누어 1이 남는다. 이 때 가로 해상도를 3으로 나누어 2가 남으면, 예비 영상 신호(R', G', B')는 제3 출력부(630)를 통하여 출력 영상 신호(DAT)로서 출력되고, 가로 해상도를 3으로 나누어 1이 남으면, 예비 영상 신호(R', G', B')는 제4 출력부(640)를 통하여 출력 영상 신호(DAT)로서 출력된다.
- <104> 이제 도 7 내지 도 10를 참고하여 제1 내지 제4 출력부(610, 620, 630, 640)에 대하여 상세하게 설명한다. 도 7 내지 도 10에서 실선으로 표시한 부분은 해당 화소(PX)가 홀수 행(odd)일 경우이며, 점선으로 표시한 부분은 해당 화소(PX)가 짝수 행(even)일 경우이다.
- <105> 먼저 도 7을 참고하면, 본 발명의 한 실시예에 따른 제1 출력부(610)는 제1 멀티 플렉서(611), 제2 멀티 플렉서(612) 및 제3 멀티 플렉서(613)를 포함한다.
- <106> 제1 멀티 플렉서(611)는 첫 번째 데이터선(D₁)에 연결되어 있으며, 제2 멀티 플렉서(612)는 두 번째 데이터선(D₂)에 연결되어 있으며, 제3 멀티 플렉서(613)는 세 번째 데이터선(D₃)에 연결되어 있다.
- <107> 제1 내지 제3 멀티 플렉서(611, 612, 613)는 각각 임시 기억 장치(601)로부터 예비 영상 신호(R', G', B')를 입력받으며, 데이터 전압을 인가하려는 해당 화소에 따라 재배열하여 영상 신호를 출력한다.
- <108> 임시 기억 장치(601)는 제1 내지 제3 소기억 장치(601a, 601b, 601c)를 포함한다. 각 소기억 장치(601a,

601b, 601c)는 주 기억 장치(도시하지 않음)로부터 예비 영상 신호(R', G', B') 중 제1 내지 제3 데이터(DataA, DataB, DataC)를 읽어온다. 제1 내지 제3 데이터(DataA, DataB, DataC)는 이웃하는 세 개의 화소에 인가되는 데이터 전압에 해당되는 영상 신호이며, 이러한 제1 내지 제3 데이터(DataA, DataB, DataC)는 세 개의 화소 단위로 반복되어 인가된다.

- <109> 제1 멀티 플렉서(611)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를 입력 받으며, 해당 화소(PX)가 홀수 행이거나 짝수 행일 경우 모두 제1 데이터(DataA)를 출력한다.
- <110> 제2 멀티 플렉서(612)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를, 제2 소기억 장치(601b)로부터 제2 데이터(DataB)를 입력 받는다. 제2 멀티 플렉서(612)는 해당 화소(PX)가 홀수 행이면 제2 데이터(DataB)를 선택하여 출력하고, 해당 화소(PX)가 짝수 행이면 제1 데이터(DataA)를 선택하여 출력한다.
- <111> 제3 멀티 플렉서(613)는 제2 소기억 장치(601b)로부터 제2 데이터(DataB)를, 제3 소기억 장치(601c)로부터 제3 데이터(DataC)를 입력 받는다. 제3 멀티 플렉서(613)는 해당 화소(PX)가 홀수 행이면 제3 데이터(DataC)를 선택하여 출력하고, 해당 화소(PX)가 짝수 행이면 제2 데이터(DataB)를 선택하여 출력한다.
- <112> 즉, 첫 번째 데이터선(D₁)에는 제1 데이터(DataA)에 해당하는 데이터 전압이 두 번 연속하여 입력된다. 두 번째 데이터선(D₂)에는 제2 데이터(DataB) 및 제1 데이터(DataA)에 해당하는 전압이 순서대로 연속하여 입력된다. 따라서 도 4에서 DX21에 해당하는 데이터 전압은 이웃하는 화소(PX21)에 인가되는 전압과 동일하다.
- <113> 도 8을 참고하면, 본 발명의 한 실시예에 따른 제2 출력부(620)는 제4 멀티 플렉서(621), 제5 멀티 플렉서(622) 및 제6 멀티 플렉서(623)를 포함한다.
- <114> 제4 내지 제 6 멀티 플렉서(621, 622, 623) 역시 각각 임시 기억 장치(601)로부터 예비 영상 신호(R', G', B')를 입력받으며, 데이터 전압을 인가하려는 해당 화소에 따라 재배열하여 영상 신호를 출력한다.
- <115> 제4 내지 제 6 멀티 플렉서(621, 622, 623)는 연속하는 임의의 데이터선(D_j, D_{j+1}, D_{j+2})과 연결되어 있으며, 이들 데이터선(D_j, D_{j+1}, D_{j+2})은 네 번째 데이터선(D₄)부터 마지막에서 세 번째 데이터선(D_{m-3}) 중 연속하는 어느 세 데이터선이다.
- <116> 임시 기억 장치(601)는 제1 내지 제3 소기억 장치(601a, 601b, 601c) 이외에 제4 소기억 장치(601d)를 포함한다. 제1 내지 제3 소기억 장치(601a, 601b, 601c)가 주기억 장치(도시하지 않음)로부터 예비 영상 신호(R', G', B') 중 제1 내지 제3 데이터(DataA, DataB, DataC)를 읽어온 후에, 제4 소기억 장치(601d)는 제3 소기억 장치(601c)로부터 제3 데이터(DataC)를 읽어와서 제4 데이터(DataC')로서 저장한다.
- <117> 제4 멀티 플렉서(621)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를, 제4 소기억 장치(601d)로부터 제4 데이터(DataC')를 입력 받는다. 제4 멀티 플렉서(621)는 해당 화소(PX)가 홀수 행이면 제1 데이터(DataA)를 선택하여 출력하며, 해당 화소(PX)가 짝수 행이면 제4 데이터(DataC')를 선택하여 출력한다.
- <118> 제5 멀티 플렉서(622)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를, 제2 소기억 장치(601b)로부터 제2 데이터(DataB)를 입력 받는다. 제5 멀티 플렉서(622)는 해당 화소(PX)가 홀수 행이면 제2 데이터(DataB)를 선택하여 출력하며, 해당 화소(PX)가 짝수 행이면 제1 데이터(DataA)를 선택하여 출력한다.
- <119> 제6 멀티 플렉서(623)는 제2 소기억 장치(601b)로부터 제2 데이터(DataB)를, 제3 소기억 장치(601c)로부터 제3 데이터(DataC)를 입력 받는다. 제6 멀티 플렉서(623)는 해당 화소(PX)가 홀수 행이면 제3 데이터(DataC)를 선택하여 출력하며, 해당 화소(PX)가 짝수 행이면 제2 데이터(DataB)를 선택하여 출력한다.
- <120> 도 9를 참고하면, 본 발명의 한 실시예에 따른 제3 출력부(630)는 제7 멀티 플렉서(631), 제8 멀티 플렉서(632) 및 제9 멀티 플렉서(633)를 포함한다.
- <121> 제7 내지 제 9 멀티 플렉서(631, 632, 633) 역시 각각 임시 기억 장치(601)로부터 예비 영상 신호(R', G', B')를 입력받으며, 데이터 전압을 인가하려는 해당 화소에 따라 재배열하여 영상 신호를 출력한다.
- <122> 제9 멀티 플렉서(633)는 마지막 데이터선(D_m)과 연결되어 있으며, 제7 멀티 플렉서(631) 및 제8 멀티 플렉서(632)는 마지막 데이터선(D_m)과 이웃하는 데이터선(D_{m-1}, D_{m-2})과 각각 연결되어 있다.
- <123> 임시 기억 장치(601)는 제1 내지 제4 소기억 장치(601a, 601b, 601c, 601d)를 포함한다.

- <124> 제7 멀티 플렉서(631)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를, 제4 소기억 장치(601d)로부터 제4 데이터(DataC')를 입력 받는다. 제7 멀티 플렉서(631)는 해당 화소(PX)가 홀수 행이면 제1 데이터(DataA)를 선택하여 출력하며, 해당 화소(PX)가 짝수 행이면 제4 데이터(DataC')를 선택하여 출력한다.
- <125> 제8 멀티 플렉서(632)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를, 제2 소기억 장치(601b)로부터 제2 데이터(DataB)를 입력 받는다. 제8 멀티 플렉서(632)는 해당 화소(PX)가 홀수 행이면 제2 데이터(DataB)를 선택하여 출력하며, 해당 화소(PX)가 짝수 행이면 제1 데이터(DataA)를 선택하여 출력한다.
- <126> 제9 멀티 플렉서(633)는 제2 소기억 장치(601b)로부터 제2 데이터(DataB)를 입력 받는다. 제9 멀티 플렉서(623)는 해당 화소(PX)가 홀수 행이거나 짝수 행일 경우 모두 제2 데이터(DataB)를 선택하여 출력한다.
- <127> 즉, 마지막 데이터선(D_m)에는 제2 데이터(DataB)에 해당하는 데이터 전압이 두 번 연속하여 입력된다. 마지막에서 두 번째 데이터선(D_{m-2})에는 제2 데이터(DataB) 및 제1 데이터(DataA)에 해당하는 전압이 순서대로 연속하여 입력된다. 따라서 도 4에서 DX1m에 해당하는 데이터 전압은 이웃하는 화소(PX1m)에 인가되는 전압과 동일하다.
- <128> 도 10을 참고하면, 본 발명의 한 실시예에 따른 제4 출력부(640)는 제10 멀티 플렉서(641), 제11 멀티 플렉서(642) 및 제12 멀티 플렉서(633)를 포함한다.
- <129> 제10 내지 제 12 멀티 플렉서(641, 642, 643) 역시 각각 임시 기억 장치(601)로부터 예비 영상 신호(R', G', B')를 입력받으며, 데이터 전압을 인가하려는 해당 화소에 따라 재배열하여 영상 신호를 출력한다.
- <130> 제11 멀티 플렉서(642)는 마지막 데이터선(D_m)과 연결되어 있으며, 제10 멀티 플렉서(631)는 마지막 데이터선(D_m)과 이웃하는 데이터선(D_{m-1})과 연결되어 있다. 제12 멀티 플렉서(643)는 D_{m+1}이라 기재된 데이터선과 연결되어 있는 것으로 도시되어 있으나 실제로 D_{m+1}는 존재하지 않는 데이터선이다.
- <131> 임시 기억 장치(601)는 제1 내지 제4 소기억 장치(601a, 601b, 601c, 601d)를 포함한다.
- <132> 제10 멀티 플렉서(641)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를, 제4 소기억 장치(601d)로부터 제4 데이터(DataC')를 입력 받는다. 제10 멀티 플렉서(641)는 해당 화소(PX)가 홀수 행이면 제1 데이터(DataA)를 선택하여 출력하며, 해당 화소(PX)가 짝수 행이면 제4 데이터(DataC')를 선택하여 출력한다.
- <133> 제11 멀티 플렉서(642)는 제1 소기억 장치(601a)로부터 제1 데이터(DataA)를 입력 받는다. 제11 멀티 플렉서(642)는 해당 화소(PX)가 홀수 행이거나 짝수 행인 경우 모두 제1 데이터(DataA)를 선택하여 출력한다.
- <134> 제12 멀티 플렉서(643)는 제2 소기억 장치(601b)로부터 제2 데이터(DataB)를, 제3 소기억 장치(601c)로부터 제3 데이터(DataC)를 입력 받는다. 제12 멀티 플렉서(643)는 해당 화소(PX)가 홀수 행이면 제3 데이터(DataC)를 선택하여 출력하고, 해당 화소(PX)가 짝수 행이면 제2 데이터(DataB)를 선택하여 출력한다.
- <135> 즉, 마지막 데이터선(D_m)에는 제1 데이터(DataA)에 해당하는 데이터 전압이 두 번 연속하여 입력된다. 마지막 데이터선(D_m)과 이웃하는 데이터선(D_{m-1})에는 제1 데이터(DataA) 및 제4 데이터(DataC')에 해당하는 전압이 순서대로 연속하여 입력된다. 따라서 도 4에서 DX1m에 해당하는 데이터 전압은 이웃하는 화소(PX1m)에 인가되는 전압과 동일하다.
- <136> 이와 같이 경우에 따라 다른 출력부(610, 620, 630, 640)를 통하여 화소의 구조에 맞추어 재배열된 출력 영상 신호(DAT)를 출력한다. 그러면 첫 번째 또는 마지막 데이터선(D₁, D_m)이 짝수 또는 홀수 행에서 어느 화소와도 연결되어 있지 않은 부분에서, 이웃하는 화소에 입력되는 데이터 전압과 동일한 데이터 전압을 첫 번째 또는 마지막 데이터선(D₁, D_m)에 입력할 수 있다.
- <137> 그러면 도 11, 그리고 앞서 설명한 도 4를 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- <138> 도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치의 구동 신호를 도시하는 파형도이다.
- <139> 먼저 도 11을 참고하면, 게이트 구동부(400)에 주사 시작 신호(STV)의 펄스가 입력되면 주사 시작이 이루어지며, 게이트 신호(g1, g2, g3, g4)가 서로 중첩하면서 순차적으로 출력된다. 주사 시작 신호(STV)의 이웃하는 펄스 사이가 하나의 프레임이다.

- <140> 데이터 구동부(500)에 수평 동시 시작 신호(STH)의 펄스가 입력되고, 아날로그 데이터 전압을 인가하라는 로드 신호(TP)의 제1 펄스(p1)가 입력된다. 로드 신호(TP)의 제1 펄스(p1) 이전에는 제2 펄스(p2)가 출력되는데, 제2 펄스(p2)는 이전 프레임에서 마지막 데이터 전압을 인가하라는 지시이다. 이때 데이터 구동부(500)에는 아날로그 데이터 전압의 극성을 반전시키는 반전 신호(REV)가 입력되는데, 반전 신호(REV)의 레벨이 바뀌면 데이터 전압의 극성이 반전된다.
- <141> 본 발명의 한 실시예에 따르면 반전 신호(REV)의 레벨은 제2 펄스(p2)보다 동시에 또는 앞서서 바뀐다. 즉 해당 프레임의 시작과 동시에 반전 신호(REV)의 레벨이 바뀌는 것이 아니라, 해당 프레임이 시작되기 일정 시간 전에 반전 신호(REV)의 레벨이 바뀐다. 따라서 해당 프레임에 인가되는 데이터 전압의 극성이 반전될 뿐만 아니라, 이전 프레임에 마지막으로 인가되는 데이터 전압의 극성이 반전된다.
- <142> 이에 따라 도 4에서 첫 번째 행의 화소(PX11, PX12... PX1(m-1), PX1m) 위에 표시한 DX11, DX12, DX13... DX1m-1 및 DX1m는 이전 프레임에서 각 데이터선(D₁-D_m)에 인가된 데이터 전압을 표시한다. 이전 프레임에서 각 데이터선(D₁-D_m)에 인가된 데이터 전압(DX11, DX12, DX13... DX1m-1, DX1m)의 극성은 이전 프레임에서 각 데이터선(D₁-D_m)에 인가된 데이터 전압(DX11, DX12, DX13... DX1m-1, DX1m)과 대각선 방향으로 존재하는 첫 번째 행의 화소(PX11, PX12... PX1(m-1), PX1m)들의 각 극성과 동일하다.
- <143> 첫 번째 행의 화소(PX11, PX12... PX1(m-1), PX1m)들은 각 데이터선(D₁-D_m)에 이전 프레임에서 마지막으로 인가되었던 데이터 전압(DX11, DX12, DX13... DX1m-1 및 DX1m)으로 각각 선충전된다. 따라서 이들 각각의 극성이 반대라면 첫 번째 행의 화소(PX11, PX12... PX1(m-1), PX1m)의 선충전은 충분히 이루어지지 못한다.
- <144> 그러나 본 발명의 한 실시예와 같이 이전 프레임에서 각 데이터선(D₁-D_m)에 인가된 데이터 전압(DX11, DX12, DX13... DX1m-1, DX1m)의 극성이 이전 프레임에서 각 데이터선(D₁-D_m)에 인가된 데이터 전압(DX11, DX12, DX13... DX1m-1, DX1m)과 대각선 방향으로 존재하는 첫 번째 행의 화소(PX11, PX12... PX1(m-1), PX1m)들의 각 극성과 동일하면, 첫 번째 행의 화소(PX11, PX12... PX1(m-1), PX1m)들의 선충전이 효과적으로 이루어질 수 있다. 이때 이전 프레임에서 각 데이터선(D₁-D_m)에 인가된 데이터 전압(DX11, DX12, DX13... DX1m-1, DX1m)은 0 계조 또는 중간 계조에 해당하는 데이터 전압일 수 있다.
- <145> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

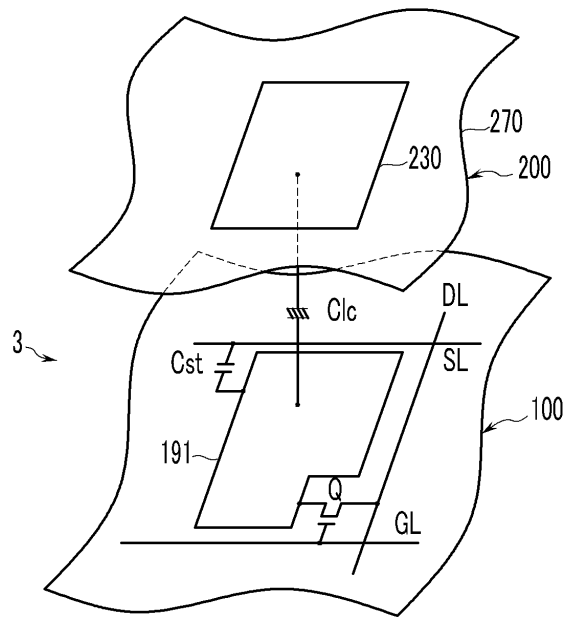
발명의 효과

- <146> 본 발명에 따르면 액정 표시 장치에 설치되는 데이터 구동 회로 칩의 수효를 줄일 수 있다. 또한 모든 화소가 충분히 선충전되어, 이웃하는 화소의 휘도 차이가 발생하는 것을 방지하고 표시 품질을 높일 수 있다.

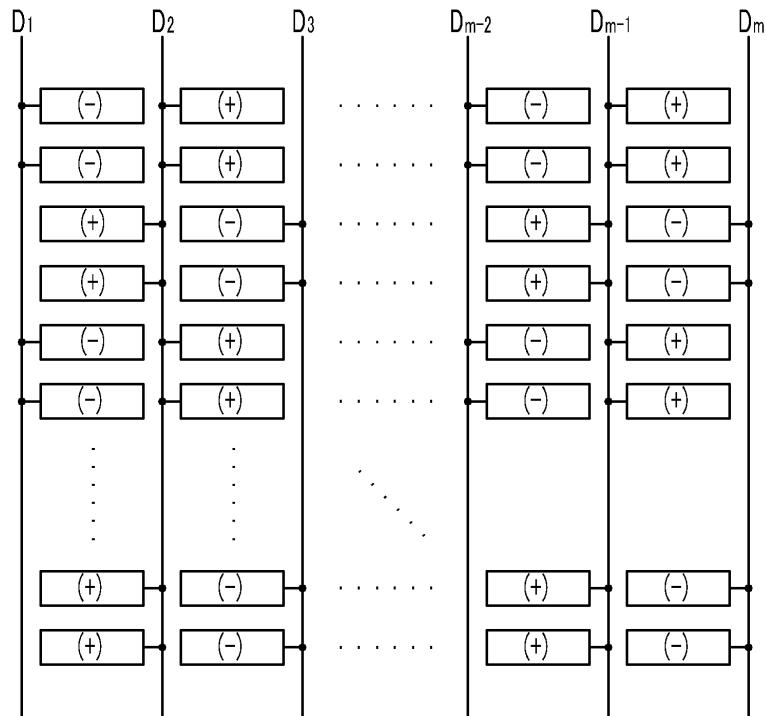
도면의 간단한 설명

- <1> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도.
- <2> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도.
- <3> 도 3은 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 및 데이터선의 공간적인 배열을 도시하는 도면.
- <4> 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 화소 및 데이터선의 공간적인 배열을 도시하는 도면.
- <5> 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호를 도시하는 파형도.
- <6> 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 신호 제어부에서 출력 영상 신호가 출력되는 방법을 도시하는 순서도.
- <7> 도 7은 본 발명의 한 실시예에 따른 신호 제어부의 제1 출력부를 도시하는 블록도.
- <8> 도 8은 본 발명의 한 실시예에 따른 신호 제어부의 제2 출력부를 도시하는 블록도.
- <9> 도 9는 본 발명의 한 실시예에 따른 신호 제어부의 제3 출력부를 도시하는 블록도.

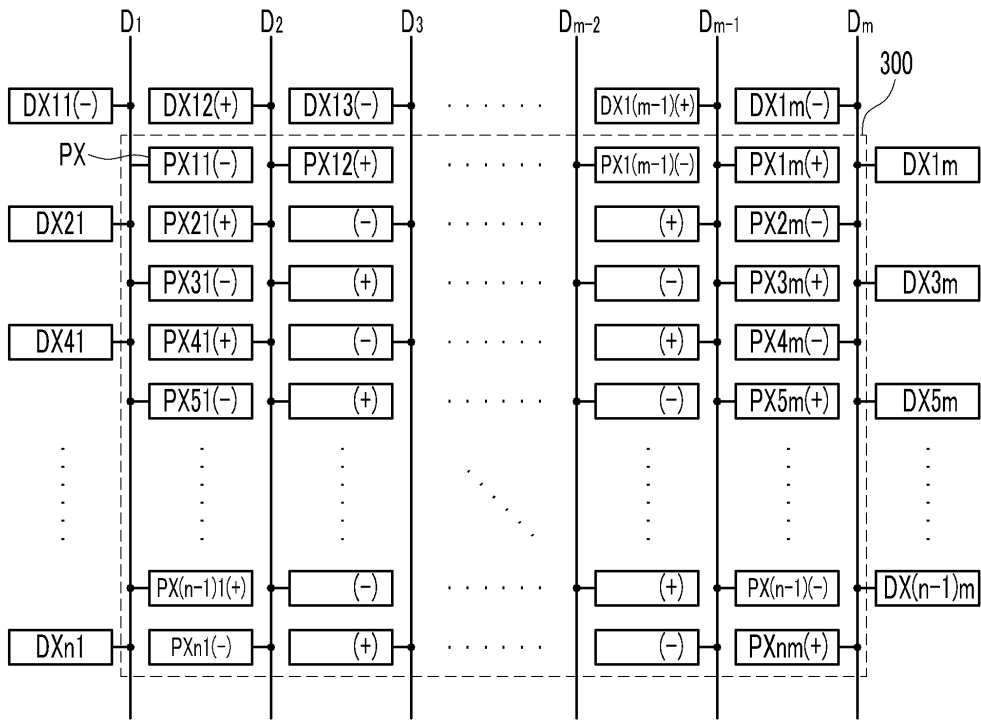
도면2



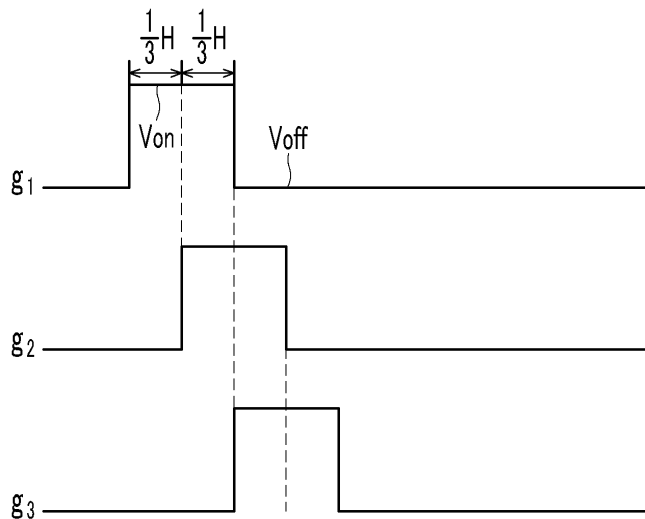
도면3



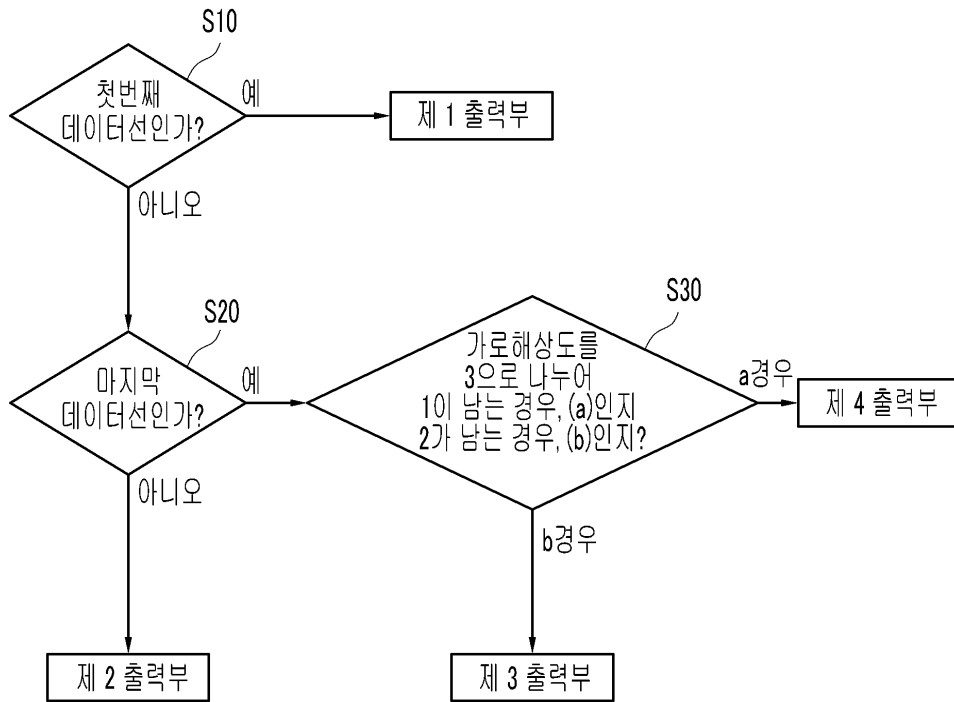
도면4



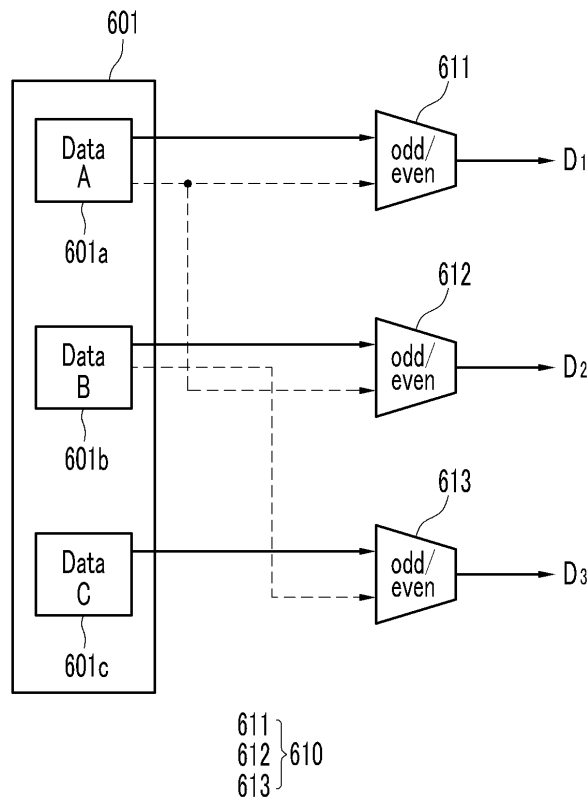
도면5



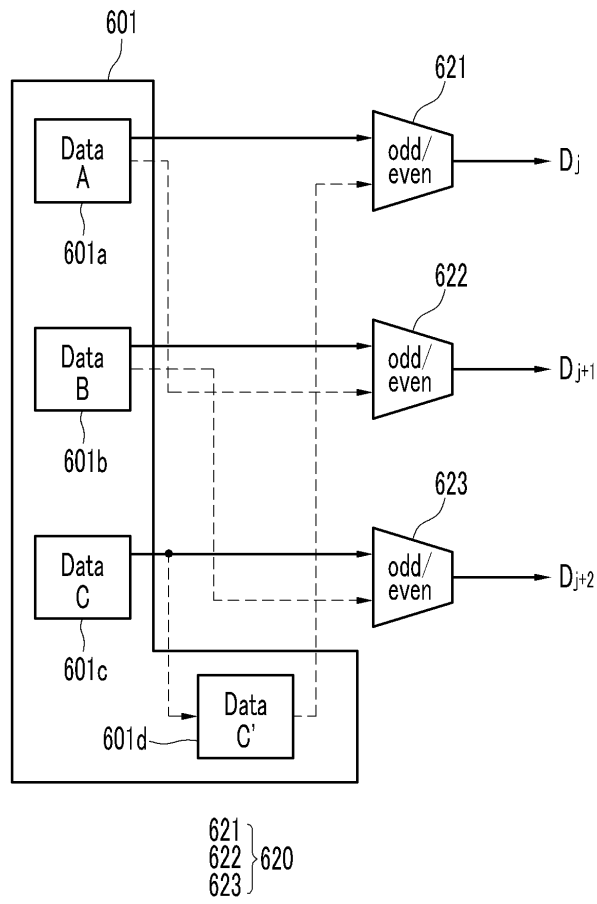
도면6



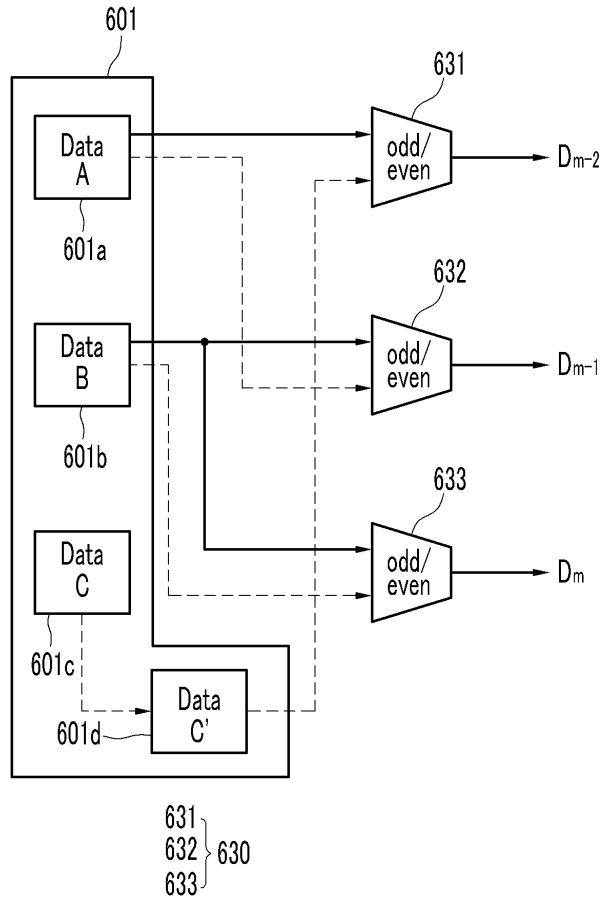
도면7



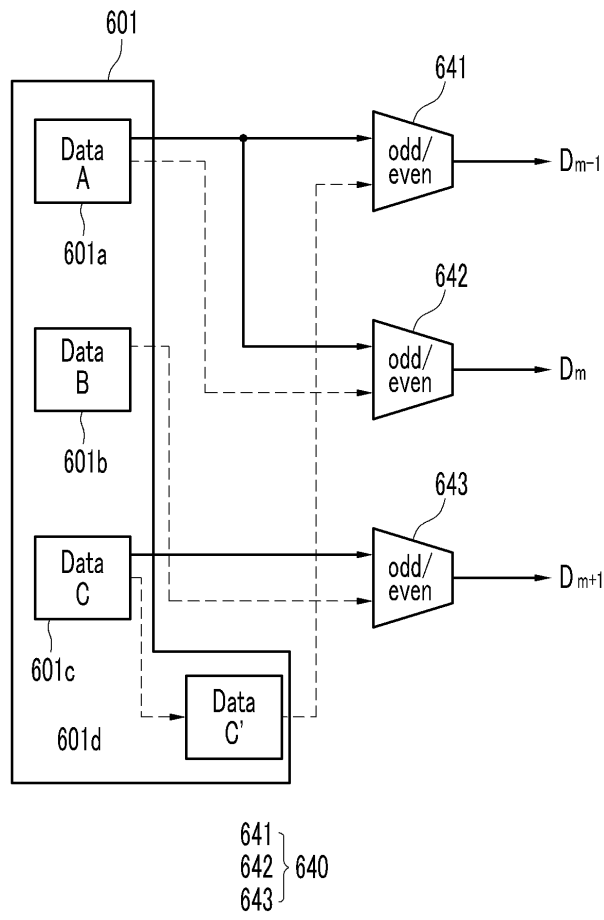
도면8



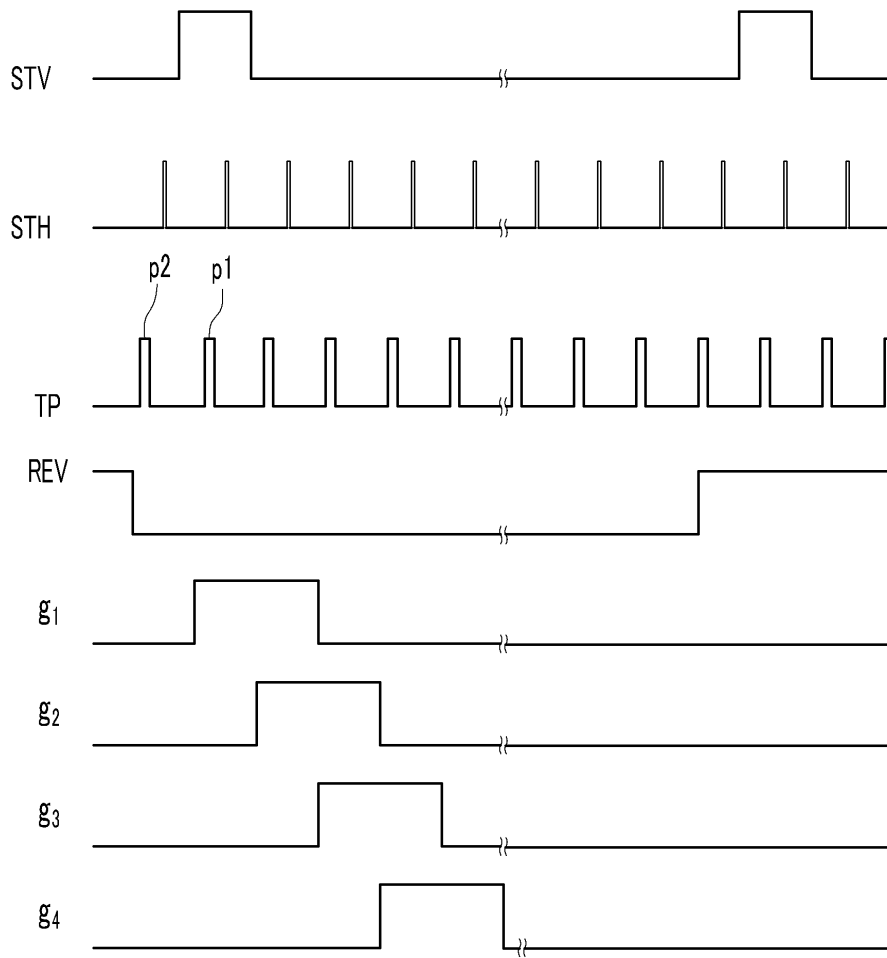
도면9



도면10



도면11



专利名称(译)	液晶显示器		
公开(公告)号	KR1020080076128A	公开(公告)日	2008-08-20
申请号	KR1020070015631	申请日	2007-02-14
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	YEO JANG HYUN 여장현 LEE BYOUNG JUN 이병준 LEE HYUN SU 이현수 MOON SEUNG HWAN 문승환 KIM YONG BUM 김용범		
发明人	여장현 이병준 이현수 문승환 김용범		
IPC分类号	G02F1/133		
CPC分类号	G09G2300/0439 G09G2320/0233 G09G3/3614 G09G3/3648 G09G2300/0426 G09G2310/0248		
其他公开文献	KR101393628B1		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。根据本发明的一个实施例的液晶显示器与多个栅极线交叉，栅极线将栅极信号传输到像素，并且多个像素布置在矩阵和栅极线中。并且，数据线和最终数据线数据线上的第一数据线中的接近数据线之类的电压包括分别对应于从至少单个施加的多个像素的数据电压。MB7，多路复用器，数据电压，帧，预充电。

