



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0030244
(43) 공개일자 2008년04월04일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2006-0096074

(22) 출원일자 2006년09월29일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

양성훈

경기 용인시 기흥구 중동 참솔마을월드메르디앙
107동 804호

김소운

경기 수원시 영통구 영통동 983-12 304호

(뒷면에 계속)

(74) 대리인

정상빈, 특허법인가산

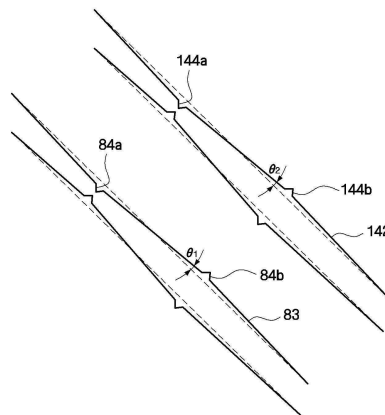
전체 청구항 수 : 총 21 항

(54) 액정 표시 장치

(57) 요약

측면 시인성이 우수할 뿐만 아니라, 순간 잔상 현상이 방지된 액정 표시 장치가 제공된다. 액정 표시 장치는 제1 절연 기판과, 제1 절연 기판 상에 형성된 게이트선과, 게이트선과 절연되어 교차하는 데이터선과, 게이트선 및 데이터선에 연결된 박막 트랜지스터와, 다수의 제1 노치들을 구비하는 제1 도메인 분할 수단에 의하여 다수의 영역으로 구획되고 박막 트랜지스터에 연결된 화소 전극을 포함한다. 여기서 제1 도메인 분할 수단의 폭은 제1 노치와 제1 노치 사이의 구간에 대하여 일정한 방향으로 줄어들거나 늘어나는 것이 바람직하다.

대표도 - 도6



(72) 발명자

신경주

경기 화성시 반월동 신영통현대1차아파트 105동
1102호

정미혜

경기 수원시 장안구 정자동 대림진흥아파트
824-1402

채종철

서울 마포구 염리동 LG자이아파트 106-1902

특허청구의 범위

청구항 1

제1 절연 기관;

상기 제1 절연 기관 상에 형성된 게이트선;

상기 게이트선과 절연되어 교차하는 데이터선;

상기 게이트선 및 상기 데이터선에 연결된 박막 트랜지스터; 및

다수의 제1 노치들을 구비하는 제1 도메인 분할 수단에 의하여 다수의 영역으로 구획되고 상기 박막 트랜지스터에 연결된 화소 전극을 포함하되,

상기 제1 도메인 분할 수단의 폭은 상기 제1 노치와 상기 제1 노치 사이의 구간에 대하여 일정한 방향으로 줄어 들거나 늘어나는 액정 표시 장치.

청구항 2

제1 항에 있어서,

상기 제1 노치들은 교대로 배치된 오목한 노치 및 볼록한 노치로 이루어진 액정 표시 장치.

청구항 3

제2 항에 있어서,

상기 제1 도메인 분할 수단의 폭은 상기 오목한 노치로부터 상기 볼록한 노치로 갈수록 늘어나는 액정 표시 장치.

청구항 4

제1 항에 있어서,

상기 제1 도메인 분할 수단의 측부는 상기 제1 도메인 분할 수단의 길이 방향에 대하여 0도 보다 크고 15도 이하인 경사각을 가지는 액정 표시 장치.

청구항 5

제1 항에 있어서,

상기 제1 절연 기관에 대향하는 제2 절연 기관; 및 상기 제2 절연 기관 상에 형성되고, 다수의 제2 노치들을 구비하는 제2 도메인 분할 수단에 의하여 다수의 영역으로 구획된 공통 전극을 더 포함하고,

상기 제2 도메인 분할 수단은 상기 제1 도메인 분할 수단과 교대로 나란히 배치되고,

상기 제2 도메인 분할 수단의 폭은 상기 제2 노치와 상기 제2 노치 사이의 구간에 대하여 일정한 방향으로 줄어 들거나 늘어나는 액정 표시 장치.

청구항 6

제5 항에 있어서,

상기 제2 노치들은 교대로 배치된 오목한 노치 및 볼록한 노치로 이루어진 액정 표시 장치.

청구항 7

제6 항에 있어서,

상기 제2 도메인 분할 수단의 폭은 상기 오목한 노치로부터 상기 볼록한 노치로 갈수록 늘어나는 액정 표시 장치.

청구항 8

제6 항에 있어서,

상기 제1 노치들은 교대로 배치된 오목한 노치 및 볼록한 노치로 이루어지고,

상기 제1 노치들의 상기 오목한 노치는 상기 제2 노치들의 상기 오목한 노치와 대응하여 인접하게 배치되고,

상기 제1 노치들의 상기 볼록한 노치는 상기 제2 노치들의 상기 볼록한 노치와 대응하여 인접하게 배치되는 액정 표시 장치.

청구항 9

제5 항에 있어서,

상기 제2 도메인 분할 수단의 측부는 상기 제2 도메인 분할 수단의 길이 방향에 대하여 0도 보다 크고 15도 이하인 경사각을 가지는 액정 표시 장치.

청구항 10

제1 절연 기관;

상기 제1 절연 기관 상에 서로 분리되어 형성된 제1 및 제2 게이트선;

상기 제1 및 제2 게이트선과 절연되어 교차하는 데이터선;

상기 제1 및 제2 게이트선과 상기 데이터선에 각각 연결된 제1 및 제2 박막 트랜지스터;

상기 제1 박막 트랜지스터에 연결된 제1 서브 화소 전극; 및

다수의 제1 노치를 구비하는 제1 도메인 분할 수단에 의해 상기 제1 서브 화소 전극과 분리되고 상기 제2 박막 트랜지스터에 연결된 제2 서브 화소 전극을 포함하되,

상기 제1 도메인 분할 수단의 폭은 상기 제1 노치와 상기 제1 노치 사이의 구간에 대하여 일정한 방향으로 줄어 들거나 늘어나는 액정 표시 장치.

청구항 11

제10 항에 있어서,

상기 제1 노치들은 교대로 배치된 오목한 노치 및 볼록한 노치로 이루어진 액정 표시 장치.

청구항 12

제11 항에 있어서,

상기 제1 도메인 분할 수단의 폭은 상기 오목한 노치로부터 상기 볼록한 노치로 갈수록 늘어나는 액정 표시 장치.

청구항 13

제10 항에 있어서,

상기 제1 도메인 분할 수단의 측부는 상기 제1 도메인 분할 수단의 길이 방향에 대하여 0도 보다 크고 15도 이하인 경사각을 가지는 액정 표시 장치.

청구항 14

제10 항에 있어서,

상기 제1 절연 기관에 대향하는 제2 절연 기관; 및 상기 제2 절연 기관 상에 형성되고, 다수의 제2 노치들을 구비하는 제2 도메인 분할 수단에 의하여 다수의 영역으로 구획된 공통 전극을 더 포함하고,

상기 제2 도메인 분할 수단은 상기 제1 도메인 분할 수단과 교대로 나란히 배치되고,

상기 제2 도메인 분할 수단의 폭은 상기 제2 노치와 상기 제2 노치 사이의 구간에 대하여 일정한 방향으로 줄어 들거나 늘어나는 액정 표시 장치.

청구항 15

제14 항에 있어서,

상기 제2 노치들은 교대로 배치된 오목한 노치 및 볼록한 노치로 이루어진 액정 표시 장치.

청구항 16

제15 항에 있어서,

상기 제2 도메인 분할 수단의 폭은 상기 오목한 노치로부터 상기 볼록한 노치로 갈수록 늘어나는 액정 표시 장치.

청구항 17

제15 항에 있어서,

상기 제1 노치들은 교대로 배치된 오목한 노치 및 볼록한 노치로 이루어지고,

상기 제1 노치들의 상기 오목한 노치는 상기 제2 노치들의 상기 오목한 노치와 대응하여 인접하게 배치되고,

상기 제1 노치들의 상기 볼록한 노치는 상기 제2 노치들의 상기 볼록한 노치와 대응하여 인접하게 배치되는 액정 표시 장치.

청구항 18

제14 항에 있어서,

상기 제2 도메인 분할 수단의 측부는 상기 제2 도메인 분할 수단의 길이 방향에 대하여 0도 보다 크고 15도 이하인 경사각을 가지는 액정 표시 장치.

청구항 19

제10 항에 있어서,

상기 제1 및 제2 서브 화소 전극은 전체적으로 지그재그 형상을 가지는 액정 표시 장치.

청구항 20

제19 항에 있어서,

상기 제2 서브 화소 전극은, 상기 제1 서브 화소 전극의 상하부에 위치하는 한 쌍의 상하부 전극과 상기 제1 서브 화소 전극 및 상기 상하부 전극의 측부에 나란히 배열된 측부 전극을 구비하는 액정 표시 장치.

청구항 21

제20 항에 있어서,

상기 제1 서브 화소 전극은 V자 형상을 가지고,

상기 측부 전극은 상기 제1 서브 화소 전극의 측부에 나란히 위치하여 3회 절곡된 지그재그 형상을 가지는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<37> 본 발명은 액정 표시 장치에 관한 것으로서, 더욱 상세하게는 측면 시인성이 우수할 뿐만 아니라, 순간 잔상 현상이 방지된 액정 표시 장치에 관한 것이다.

- <38> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.
- <39> 그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 수직 배향 모드(vertically alignment mode) 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 간극을 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다.
- <40> 이와 같은 간극이 구비된 PVA(Patterned Vertical alignment) 모드 액정 표시 장치에 있어서, 화소 내의 표시 영역은 간극에 의하여 다수의 도메인으로 구획되고 각 도메인 내에서 액정 분자들은 동일한 방향으로 기울어진다. 즉 간극은 수평 전계(lateral field)를 형성하여 하나의 도메인 내의 액정 분자들을 동일한 방향으로 기울어지도록 한다. 또한 액정 분자들이 기우는 방향을 4방향으로 고르게 분산시킴으로써 광시야각을 확보할 수 있다.
- <41> 다만 간극 내에서는 전계 방향이 일정하지 않기 때문에 간극 내에 위치하는 액정 분자들의 경우 도메인 내의 액정 분자들에 비하여 움직임이 느려서 순간 잔상이 발생하는 문제가 있다. 특히 액정 분자의 방향자(director)가 한 곳으로 모이는 점을 특이점(singular point)라고 하는데, 간극 내에서 특이점이 일정한 곳에 고정되어 발생하지 않고, 액정 표시 장치가 구동되는 동안 특이점의 위치가 변하거나 화소에 새로운 신호가 인가될 때마다 매번 특이점이 다른 곳에서 발생하기 때문에 순간 잔상이 발생하게 된다.

발명이 이루고자 하는 기술적 과제

- <42> 본 발명이 이루고자 하는 기술적 과제는 측면 시인성이 우수할 뿐만 아니라, 순간 잔상을 방지할 수 있는 액정 표시 장치를 제공하고자 하는 것이다.
- <43> 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- <44> 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 제1 절연 기판과, 상기 제1 절연 기판 상에 형성된 게이트선과, 상기 게이트선과 절연되어 교차하는 데이터선과, 상기 게이트선 및 상기 데이터선에 연결된 박막 트랜지스터와, 다수의 제1 노치들을 구비하는 제1 도메인 분할 수단에 의하여 다수의 영역으로 구획되고 상기 박막 트랜지스터에 연결된 화소 전극을 포함한다. 여기서 상기 제1 도메인 분할 수단의 폭은 상기 제1 노치와 상기 제1 노치 사이의 구간에 대하여 일정한 방향으로 줄어들거나 늘어나는 것이 바람직하다.
- <45> 상기 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 액정 표시 장치는 제1 절연 기판과, 상기 제1 절연 기판 상에 서로 분리되어 형성된 제1 및 제2 게이트선과, 상기 제1 및 제2 게이트선과 절연되어 교차하는 데이터선과, 상기 제1 및 제2 게이트선과 상기 데이터선에 각각 연결된 제1 및 제2 박막 트랜지스터와, 상기 제1 박막 트랜지스터에 연결된 제1 서브 화소 전극과, 다수의 제1 노치를 구비하는 제1 도메인 분할 수단에 의해 상기 제1 서브 화소 전극과 분리되고 상기 제2 박막 트랜지스터에 연결된 제2 서브 화소 전극을 포함한다. 여기서, 상기 제1 도메인 분할 수단의 폭은 상기 제1 노치와 상기 제1 노치 사이의 구간에 대하여 일정한 방향으로 줄어들거나 늘어나는 것이 바람직하다.
- <46> 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.
- <47> 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.
- <48> 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층

의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.

- <49> 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- <50> 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.
- <51> 본 발명의 액정 표시 장치는 게이트선과 데이터선에 연결되어 화소 전극에 전압을 인가하는 박막 트랜지스터를 구비하는 박막 트랜지스터 표시판과, 박막 트랜지스터 표시판과 대향하며 공통 전극을 구비하는 공통 전극 표시판과, 박막 트랜지스터 표시판과 공통 전극 표시판 사이에 개재되어 액정 분자의 장축이 이들 표시판에 대하여 거의 수직으로 배향되어 있는 액정층을 포함한다.
- <52> 이하 도 1a 내지 도 7b를 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치에 대하여 설명한다.
- <53> 우선 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치에 사용되는 박막 트랜지스터 표시판에 대하여 설명한다. 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판의 배치도이고, 도 2는 도 1의 박막 트랜지스터 표시판을 II-II'선을 따라 절개한 단면도이다.
- <54> 절연 기판(10) 위에 제1 방향, 예를 들어 가로 방향으로 게이트선(22)이 형성되어 있고, 게이트선(22)에는 돌기의 형태로 이루어진 게이트 전극(26)이 형성되어 있다. 이러한 게이트선(22) 및 게이트 전극(26)을 게이트 배선이라고 한다.
- <55> 또한 절연 기판(10) 위에는 게이트선(22)과 실질적으로 평행하게 가로 방향으로 뻗어 있는 스토리지 배선(28)이 형성되어 있다. 스토리지 배선(28)은 화소 내에서 후술할 화소 전극(82)과 중첩되도록 형성되어 있다. 도 1에 도시된 본 실시예에서는 스토리지 배선(28)이 화소의 중심에 배치되어 있으나, 본 발명은 이에 한정되지 않으며 스토리지 배선(28)이 화소 전극(82)과 중첩하여 일정한 스토리지 커패시턴스(storage capacitance)를 형성할 수 있는 조건을 만족하는 범위에서 스토리지 배선(28)의 모양 및 배치는 여러 형태로 변형될 수 있다.
- <56> 게이트 배선(22, 26) 및 스토리지 배선(28)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 또한, 게이트 배선(22, 26) 및 스토리지 배선(28)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 26) 및 스토리지 배선(28)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22, 26) 및 스토리지 배선(28)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.
- <57> 게이트 배선(22, 26) 및 스토리지 배선(28) 위에는 질화규소(SiNx), 산화 규소 등으로 이루어진 게이트 절연막(30)이 형성되어 있다.
- <58> 게이트 절연막(30) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 반도체층(40)이 형성되어 있다. 이러한 반도체층(40)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 도 1에 도시된 바와 같이 게이트 전극(26) 상에 섬형으로 형성될 수 있다. 또한 본 발명의 다른 실시예에 있어서 반도체층이 선형으로 형성되는 경우, 데이터선(62) 아래에 위치하여 게이트 전극(26) 상부

까지 연장된 형상을 가질 수 있다.

- <59> 반도체층(40)의 위에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 오믹 콘택층(Ohmic contact layer)(55, 56)이 형성되어 있다. 이러한 오믹 콘택층(55, 56)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 도 2에 도시된 바와 같이 오믹 콘택층(55, 56)이 섬형인 경우 오믹 콘택층(55, 56)은 드레인 전극(66) 및 소스 전극(65) 아래에 위치할 수 있다. 또한 본 발명의 다른 실시예에 있어서 오믹 콘택층이 선형인 경우 오믹 콘택층은 데이터선(62)의 아래까지 연장되어 형성될 수 있다.
- <60> 오믹 콘택층(55, 56) 및 게이트 절연막(30) 위에는 데이터선(62) 및 드레인 전극(66)이 형성되어 있다. 데이터선(62)은 제2 방향, 예를 들어 세로 방향으로 뻗어 있으며 게이트선(22)과 교차하여 화소를 정의한다. 데이터선(62)으로부터 가지(branch) 형태로 반도체층(40)의 상부까지 연장되어 있는 소스 전극(65)이 형성되어 있다. 드레인 전극(66)은 소스 전극(65)과 분리되어 있으며 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하도록 반도체층(40) 상부에 위치한다. 드레인 전극(66)은 반도체층(40) 상부에 배치된 막대형 패턴과, 막대형 패턴으로부터 연장되어 넓은 면적을 가지며 콘택홀(76)이 위치하는 확장 패턴을 포함한다.
- <61> 이러한 데이터선(62), 소스 전극(65) 및 드레인 전극(66)을 데이터 배선이라고 한다.
- <62> 데이터 배선(62, 65, 66)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.
- <63> 소스 전극(65)은 반도체층(40)과 적어도 일부분이 중첩되고, 드레인 전극(66)은 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하며 반도체층(40)과 적어도 일부분이 중첩된다. 여기서, 오믹 콘택층(55, 56)은 반도체층(40)과 소스 전극(65) 및 반도체층(40)과 드레인 전극(66) 사이에 개재되어 이들 사이에 접촉 저항을 낮추어 주는 역할을 한다.
- <64> 데이터선(62), 드레인 전극(66) 및 노출된 반도체층(40) 위에는 절연막으로 이루어진 보호막(70)이 형성되어 있다. 여기서 보호막(70)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다. 또한, 보호막(70)은 유기막의 우수한 특성을 살리면서도 노출된 반도체층(40) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.
- <65> 보호막(70)에는 드레인 전극(66)을 드러내는 콘택홀(76)이 형성되어 있다.
- <66> 보호막(70) 위에는 각 화소마다 콘택홀(76)을 통하여 드레인 전극(66)과 전기적으로 연결된 화소 전극(82)이 형성되어 있다. 즉 화소 전극(82)은 콘택홀(76)을 통하여 드레인 전극(66)과 물리적·전기적으로 연결되어 드레인 전극(66)으로부터 데이터 전압을 인가받는다. 화소 전극(82)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명 도전체 또는 알루미늄 등의 반사성 도전체로 이루어진다. 화소 전극(82) 및 보호막(70) 위에는 액정 분자들을 배향할 수 있는 배향막(미도시)이 도포될 수 있다.
- <67> 화소 전극(82)은 절개 패턴으로 이루어진 간극(gap)(83)에 의해 다수의 영역으로 구획된다. 여기서 간극(83)은 화소 전극(82)을 상하로 반분하는 위치에 가로 방향으로 형성되어 있는 가로부와, 반분된 화소 전극(82)의 상하 부분에 각각 사선 방향으로 형성되어 있는 사선부를 포함한다. 여기서 상하의 사선부는 서로 수직을 이루고 있는데, 이는 수평 전계의 방향을 4방향으로 고르게 분산시키기 위함이다. 사선부는 게이트선(22)과 실질적으로 45도를 이루는 부분과 -45도를 이루는 부분을 포함하며, 간극(83)은 화소 영역을 상하로 이등분하는 선(게이트선과 나란한 선)에 대하여 상부 및 하부가 실질적으로 거울 대칭되는 구조를 가질 수 있다. 예를 들어 도 1에 도시된 바와 같이, 화소의 중심으로부터 상부에 위치하는 화소 전극(82)에는 게이트선(22)과 실질적으로 45도를 이루는 간극(83)의 사선부가 형성되고, 화소의 중심으로부터 하부에 위치하는 화소 전극(82)에는 게이트선(22)과 실질적으로 -45도를 이루는 간극(83)의 사선부가 형성될 수 있다. 다만 본 발명은 이에 한정되지 않으며 간극(83)의 사선부가 게이트선(22)과 실질적으로 45도 또는 -45도를 이루는 범위에서 간극(83) 사선부의 모양 및 배치는 여러 형태로 변형될 수 있다. 나아가 본 발명의 변형 실시예에서는 이러한 간극(83)의 위치에 돌기를 형성함으로써 동일한 작용 효과를 얻을 수 있다. 이러한 간극(83) 또는 돌기를 도메인 분할 수단이라고 한다. 이하 설명의 편의를 위하여 도메인 분할 수단으로서 간극(83)을 이용하여 본 발명을 설명한다.

- <68> 이러한 간극(83), 특히 사선부에는 얼룩이나 잔상이 발생하는 것을 방지할 수 있는 노치(notch)(84a, 84b)가 형성되어 있다. 이러한 노치(84a, 84b)는 교대로 다수개 배치된 오목한 노치(84a)와 볼록한 노치(84b)로 구성될 수 있다. 또한 간극(83)에서 얼룩이나 잔상이 발생하는 것을 더욱 효과적으로 방지하기 위해서 간극(83)의 폭은 소정 구간에 대하여 일정한 방향으로 줄어들거나 늘어나도록 형성하는 것이 바람직하다. 이에 대해서는 후에 자세히 설명하도록 한다.
- <69> 이와 같은 화소 전극(82)의 간극(83)과 후술할 공통 전극의 간극(도 3의 도면부호 142 참조)을 이용하면 화소 전극(82)의 표시 영역은 액정층에 포함된 액정 분자의 주 방향자(director)가 전계 인가시 배열되는 방향에 따라 다수의 도메인으로 분할된다. 여기서 도메인이란 화소 전극(82)과 공통 전극(도 3의 도면부호 140 참조) 사이에 형성된 전계에 의해 액정 분자의 방향자가 특정 방향으로 무리를 지어 기울어지는 액정 분자들로 이루어진 영역을 의미한다. 이에 대한 구체적인 설명은 후에 자세히 기술하도록 한다.
- <70> 이하, 도 3 내지 도 5를 참조하여 본 발명의 일 실시예에 의한 공통 전극 표시판 및 이를 포함하는 액정 표시 장치에 대하여 설명한다. 여기서 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 공통 전극 표시판의 배치도이고, 도 4는 도 1의 박막 트랜지스터 표시판과 도 3의 공통 전극 표시판을 결합한 액정 표시 장치의 배치도이고, 도 5는 도 4의 액정 표시 장치를 V-V'선을 따라 절개한 단면도이다.
- <71> 도 3 내지 도 5를 참조하면, 유리 등의 투명한 절연 물질로 이루어진 절연 기판(110) 위에 빛샘을 방지하고 화소 영역을 정의하는 블랙 매트릭스(120)가 형성되어 있다. 블랙 매트릭스(120)는 크롬, 크롬 산화물 등의 금속(금속 산화물), 또는 유기 블랙 레지스트 등으로 이루어질 수 있다.
- <72> 그리고 블랙 매트릭스(120) 사이의 화소 영역에는 적색, 녹색, 청색의 색필터(130)가 순차적으로 배열되어 있다.
- <73> 이러한 색필터(130) 위에는 이들의 단차를 평탄화하기 위한 오버코트층(135)이 형성될 수 있다.
- <74> 오버코트층(135) 위에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어진 공통 전극(140)이 형성되어 있다. 공통 전극(140) 위에는 액정 분자들을 배향하는 배향막(미도시)이 형성될 수 있다.
- <75> 공통 전극(140)은 절개 패턴으로 이루어진 간극(142)에 의해 다수의 영역으로 구획된다. 여기서 간극(142)은 화소 전극(82)의 간극(83)의 사선부와 교대로 나란히 배치된 사선부와, 화소 전극(82)의 가장자리와 중첩되는 단부를 포함한다. 여기서 간극(142)의 단부는 세로 방향 단부와 가로 방향 단부로 구성될 수 있다. 나아가 본 발명의 변형 실시예에서는 이러한 간극(142)의 위치에 돌기를 형성함으로써 동일한 작용 효과를 얻을 수 있다. 이러한 간극(142) 또는 돌기를 도메인 분할 수단이라고 한다. 이하 설명의 편의를 위하여 도메인 분할 수단으로서 간극(142)을 이용하여 본 발명을 설명한다.
- <76> 이러한 간극(142), 특히 사선부에는 얼룩이나 잔상이 발생하는 것을 방지할 수 있는 노치(144a, 144b)가 형성되어 있다. 이러한 노치(144a, 144b)는 화소 전극(82)의 오목한 노치(84a) 및 볼록한 노치(84b)와 대응하여 교대로 배치된 오목한 노치(144a) 및 볼록한 노치(144b)로 구성될 수 있다. 또한 간극(142)에서 얼룩이나 잔상이 발생하는 것을 더욱 효과적으로 방지하기 위해서 간극(142)의 폭은 소정 구간에 대하여 일정한 방향으로 줄어들거나 늘어나도록 형성하는 것이 바람직하다. 이에 대해서는 후에 자세히 설명하도록 한다.
- <77> 도 4에 도시된 바와 같이, 화소 전극(82)의 간극(83)의 사선부와 공통 전극의 간극(142)의 사선부는 동일한 방향으로 나란히 배열되는 것이 바람직하다. 또한 화소 전극(82)의 간극(83)의 사선부는 공통 전극의 간극(142)의 사선부와 교대로 배열되어 수평 전계를 형성한다.
- <78> 도 5에 도시된 바와 같이, 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)을 정렬하여 결합하고 그 사이에 액정 분자들로 이루어진 액정층(300)을 형성하여 수직 배향하면 본 발명의 일 실시예에 따른 액정 표시 장치의 기본 구조가 이루어진다.
- <79> 액정층(300)에 포함되어 있는 액정 분자(310)는 화소 전극(82)과 공통 전극(140) 사이에 전계가 인가되지 않은 상태에서 그 방향자(director)가 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율을 이방성을 가진다. 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)은 화소 전극(82)이 색필터(130)와 대응하여 정확하게 중첩되도록 정렬된다. 이렇게 하면, 화소는 공통 전극(140)의 간극(142)과 화소 전극(82)의 간극(83)에 의해 다수의 도메인으로 분할된다.
- <80> 액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다. 이 때 편광판은 기본 구조 양측에 각각 하나씩 배치되며 그 투과축은 게이트선에 대하여 둘 중 하나는 나란하고 나머지 하나는

이에 수직을 이루도록 배치한다.

- <81> 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 사이에 전계를 인가하면 대부분의 영역에서는 두 표시판(100, 200)에 수직인 전계가 형성되지만 화소 전극(82)의 간극(83) 및 공통 전극(140)의 간극(142) 근처에서는 수평 전계가 형성된다. 이러한 수평 전계는 각 도메인의 액정 분자(310)의 배향을 도와주는 역할을 한다.
- <82> 본 실시예의 액정 분자(310)는 음의 유전율 이방성을 가지므로, 액정 분자(310)에 전계가 인가되는 경우 각 도메인 내의 액정 분자(310)는 상기 도메인을 구획하는 간극(83) 또는 간극(142)에 대하여 수직을 이루는 방향으로 기울어지게 된다. 따라서 간극(83) 또는 간극(142)를 중심으로 양쪽에서 액정 분자(310)의 기울어지는 방향이 반대로 되고, 간극(83)의 사선부 또는 간극(142)의 사선부가 화소의 중심에 대하여 대칭적으로 형성되어 있으므로, 액정 분자(310)는 게이트선(22)과 실질적으로 45도 또는 -45도를 이루며 4 방향으로 기울어지게 된다. 이와 같이 4 방향으로 기울어지는 액정 분자(310)에 의해 광학적 특성이 서로 보상되어 시야각이 넓어지게 된다.
- <83> 이하 도 4 및 도 6 내지 도 7b를 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치의 간극의 형상 및 그 작용에 대하여 자세히 설명한다. 여기서 도 6은 도 4의 화소 전극의 간극과 공통 전극의 간극을 확대한 배치도이다. 도 7a는 화소 전극과 공통 전극에 전계가 인가된 후 간극에 위치하는 액정 분자들의 초기 배열을 나타낸 개략도이고, 도 7b는 화소 전극과 공통 전극에 전계가 인가된 후 간극에 위치하는 액정 분자들의 최종 배열을 나타낸 개략도이다.
- <84> 우선 도 4 및 도 6에 도시된 바와 같이, 화소 전극(82)의 간극(83)은 게이트선(22)과 실질적으로 45도 또는 -45도를 이루는 사선부를 포함하고, 공통 전극(140)의 간극(142)도 게이트선(22)과 실질적으로 45도 또는 -45도를 이루는 사선부를 포함한다. 간극(83)의 사선부와 간극(142)의 사선부는 서로 교대로 나란히 배치되어 있다.
- <85> 액정 표시 장치에 얼룩이나 잔상이 발생하는 것을 방지하기 위하여 간극(83)에는 오목한 노치(84a)와 볼록한 노치(84b)가 교대로 형성되어 있고 간극(142)에도 오목한 노치(144a)와 볼록한 노치(144b)가 교대로 형성되어 있다. 본 실시예에서 언급된 노치(84a, 84b, 144a, 144b)는 삼각형 모양을 가지고 있으나, 본 발명은 이에 한정되지 않으며 사각형, 사다리꼴 등과 같은 다각형 또는 반원형 등과 같이 다양한 모양으로 변형될 수 있다. 이러한 노치(84a, 84b, 144a, 144b)는 간극(83, 142)에 대응하는 도메인 경계에 위치하는 액정 분자들의 배열 방향을 결정해준다. 이 때, 노치(84a, 84b, 144a, 144b)는 간극(83, 142)을 대신하여 화소 전극 또는 공통 전극 상에 무기 물질 또는 유기 물질로 형성된 돌기에 오목하거나 볼록한 모양으로 형성할 수도 있다.
- <86> 구체적으로 도 7a 및 도 7b를 참조하여 화소 전극과 공통 전극에 전계가 인가된 후 간극에 위치하는 액정 분자들의 초기 및 최종 배치를 살펴보면, 노치(84a, 84b, 144a, 144b)는 간극(83, 142)에 특이점(singular point)(P, Q)을 의도적으로 형성함으로써 특이점(P, Q) 주변에 위치하는 액정 분자의 탄성 에너지를 크게 축적하여 액정 분자의 머리(head) 배열 방향(A)을 미리 결정한다. 예를 들어 오목한 노치(84a, 144a)가 형성된 영역에는 액정 분자들의 머리 배열 방향(A)이 일부 수렴하고 일부 발산하는 음극성의 특이점(P)이 형성된다. 그리고 볼록한 노치(84b, 144b)가 형성된 영역에는 액정 분자들의 머리 배열 방향(A)이 수렴하는 양극성의 특이점(Q)이 형성된다. 따라서 오목한 노치(84a, 144a)와 볼록한 노치(84b, 144b)를 교대로 배치함으로써 도메인 경계에 배치된 액정 분자들의 머리가 음극성의 특이점(P)으로부터 양극성의 특이점(Q)으로 향하도록 액정 분자들의 머리 배열 방향(A)을 미리 결정할 수 있다. 노치(84a, 84b, 144a, 144b)에 의해 도메인 경계, 즉 간극(83, 142) 내에 배치된 액정 분자들의 배열 방향을 미리 결정해줌으로써, 구동 전압의 인가 시간이 경과함에 따라 도메인 경계에서 액정 분자들의 배열 왜곡이 도메인 내부까지 넓어지는 현상을 억제할 수 있다.
- <87> 따라서, 도메인의 경계에 배열되어 있는 액정 분자들을 노치(84a, 84b, 144a, 144b)를 통하여 안정적이고 규칙적으로 배열할 수 있어 도메인 경계에서 얼룩이나 잔상이 발생하는 것을 방지할 수 있다. 또한, 노치(84a, 84b, 144a, 144b)를 통하여 도메인 경계에 배열되어 있는 액정 분자들을 안정적으로 배열할 수 있어 간극(83, 142)의 사선부의 폭을 좁힐 수 있어 휘도를 증가시킬 수 있다.
- <88> 도메인 경계에서 얼룩이나 잔상이 발생하는 것을 더욱 효과적으로 방지하기 위해서는 간극(83, 142)의 폭은 소정 구간에 대하여 일정한 방향으로 줄어들거나 늘어나도록 형성되는 것이 바람직하다. 예를 들어 간극(83, 142)의 폭은 오목한 노치(84a, 144a)로부터 볼록한 노치(84b, 144b)로 갈수록 늘어나는 것이 바람직하다. 이 경우 액정 분자들의 머리가 오목한 노치(84a, 144a)에 형성된 음극성의 특이점(P)으로부터 볼록한 노치(84b, 144b)에 형성된 양극성의 특이점(Q)을 향하도록 하는 배열 구동력(driving force)(B 방향)이 더욱 커지게 된다. 따라서 간극(83, 142) 내에 배치된 액정 분자들은 더욱 짧은 시간 내에 정해진 방향으로 배열될 수 있다.

- <89> 또한 이러한 강화된 배열 구동력은 오목한 노치(84a, 144a)와 볼록한 노치(84b, 144b) 사이에 하나 이상의 특이점이 발생하는 것을 억제할 수 있다. 배열 구동력이 약한 경우 오목한 노치(84a, 144a)와 볼록한 노치(84b, 144b) 사이에 통상 2개의 특이점이 발생할 수 있다. 이와 같이 노치(84a, 84b, 144a, 144b)가 형성된 영역 이외에 노치와 노치 사이에 특이점이 발생하는 경우 구동 전압이 인가될 때마다 노치 사이의 특이점의 위치가 변경되어 좌우 시야각이 달라지고 이는 사람의 눈에 휘도 차이로 인식되어 순간 잔상이 나타나게 된다. 본 발명에서는 간극(83, 142)의 폭이 소정 구간에 대하여 일정한 방향으로 줄어들거나 늘어나도록 형성하여 노치(84a, 84b, 144a, 144b) 사이에 특이점이 발생하는 것을 억제할 수 있다.
- <90> 여기서 간극(83, 142)의 측부는 오목한 노치(84a, 144a)와 볼록한 노치(84b, 144b) 사이에서 간극(83, 142)의 길이 방향에 대하여 소정의 경사각을 가지고 기울어져 있다. 예를 들어 간극(83, 142)의 측부는 간극(83, 142)의 길이 방향에 대하여 약 0도 보다 크고 15도 이하인 경사각(θ_1 , θ_2)을 가지는 것이 바람직하다. 액정 분자들의 배열 구동력을 얻기 위해서는 간극(83, 142) 측부의 경사각이 약 0도 보다 큰 것이 바람직하다. 그리고 간극(83, 142) 측부의 경사각이 약 15도 보다 큰 경우 간극(83, 142)과 인접한 도메인 내의 액정 분자들의 움직임을 제어하기 어렵다.
- <91> 또한 도메인 내의 액정 분자들이 게이트선(22)과 실질적으로 45도 또는 -45도를 이루며 기울어지도록 하기 위해서는 간극(83)에 형성된 오목한 노치(84a)는 간극(142)에 형성된 오목한 노치(144a)와 대응하여 인접하게 배치되고, 간극(83)에 형성된 볼록한 노치(84b)는 간극(142)에 형성된 볼록한 노치(144b)와 대응하여 인접하게 배치되는 것이 바람직하다.
- <92> 이하 도 8 내지 도 13을 참조하여 본 발명의 다른 실시예에 따른 액정 표시 장치를 설명한다.
- <93> 도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판의 배치도이고, 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 공통 전극 표시판의 배치도이고, 도 10은 도 8의 박막 트랜지스터 표시판과 도 9의 공통 전극 표시판을 결합한 액정 표시 장치의 배치도이다.
- <94> 본 발명의 다른 실시예에 따른 액정 표시 장치는 도 8 내지 도 10에 도시된 바와 같이 박막 트랜지스터 표시판, 박막 트랜지스터 표시판과 대향하여 배치되어 있는 공통 전극 표시판, 및 두 표시판 사이에 개재되어 있는 액정층을 포함한다.
- <95> 먼저, 도 8을 참조하여, 본 발명의 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판에 대해 더욱 상세히 설명한다.
- <96> 제1 표시판은 투명한 유리나 플라스틱 등으로 이루어진 제1 절연 기관(미도시)을 베이스 기관으로 한다. 제1 절연 기관의 위에는 제1 방향, 예컨대 가로 방향으로 연장되어 있는 제1 게이트선(422a) 및 제2 게이트선(422b)이 형성되어 있다. 제1 게이트선(422a)은 화소의 경계부에 위치하며, 제2 게이트선(422b)은 제1 게이트선(422a)과 평행하게 연장되어 있고, 화소의 상부를 가로지른다.
- <97> 제1 게이트선(422a) 및 제2 게이트선(422b)은 각각 일정 영역에서 부분적으로 확장되어 각각 제1 게이트 전극(426a) 및 제2 게이트 전극(426b)을 이룬다. 제1 게이트 전극(426a) 및 제2 게이트 전극(426b)의 형상은 다양하게 변형가능함은 물론이다.
- <98> 제1 절연 기관(110) 위의 제1 및 제2 게이트선(422a, 422b)과 동일한 층에는 스토리지 배선(428)이 형성되어 있다. 스토리지 배선(428)의 배치 형상은 다양할 수 있지만, 예컨대 도 8에 도시된 바와 같이 화소의 가로 방향을 가로지르도록 형성될 수 있으며, 예를 들어 화소를 상하로 양분하도록 가로지를 수 있다. 스토리지 배선(428)은 후술하는 제1 서브 화소 전극(482a) 및 제2 서브 화소 전극(482b)에 각각 오버랩되도록 형성된다.
- <99> 제1 게이트선(422a), 제2 게이트선(422b), 제1 게이트 전극(426a), 제2 게이트 전극(426b), 및 스토리지 배선(428)은 도 1의 게이트 배선(22, 26)과 실질적으로 동일한 물질로 형성될 수 있다.
- <100> 제1 게이트선(422a), 제2 게이트선(422b), 및 스토리지 배선(428)의 위에는 질화 규소, 산화 규소 등으로 이루어진 게이트 절연막(미도시)이 적층되어 있다. 게이트 절연막 위에는 수소화 비정질 규소 또는 다결정 규소 등으로 이루어진 제1 반도체층(440a) 및 제2 반도체층(440b)이 형성되어 있다. 제1 반도체층(440a)은 제1 게이트 전극(426a)에 오버랩되어 있고, 제2 반도체층(440b)은 제2 게이트 전극(426b)에 오버랩되어 있다.
- <101> 제1 및 제2 반도체층(440a, 440b) 위 또는 게이트 절연막 위에는 데이터 배선(462, 465a, 466a, 465b, 466b)이 형성되어 있다. 데이터 배선(462, 465a, 466a, 465b, 466b)은 제2 방향, 예를 들어 세로 방향으로 연장되어 있는 데이터선(462), 데이터선(462)으로부터 제1 게이트 전극(426a) 측으로 분지된 제1 소스 전극(465a), 제1 소

스 전극(465a)과 이격되어 마주하는 제1 드레인 전극(466a), 데이터선(462)으로부터 제2 게이트 전극(426b) 측으로 분지된 제2 소스 전극(465b), 및 제2 소스 전극(465b)과 이격되어 마주하는 제2 드레인 전극(466b)을 포함한다. 데이터선(462)은 세로 방향으로 직선으로 연장되어 있을 수도 있지만, 도 8에 도시된 바와 같이 화소의 중앙 영역에서 지그재그 형상을 갖는 화소 전극 측으로 만입된 형상을 가질 수도 있다. 제1 소스 전극(465a) 및 제1 드레인 전극(466a)은 적어도 일부가 제1 게이트 전극(426a) 및 제1 반도체층(440a)과 오버랩되어 있고, 제2 소스 전극(465b) 및 제2 드레인 전극(466b)은 적어도 일부가 제2 게이트 전극(426b) 및 제2 반도체층(440b)과 오버랩되어 있다.

<102> 이러한 데이터 배선(462, 465a, 466a, 465b, 466b)은 도 1의 데이터 배선(62, 65, 66)과 실질적으로 동일한 물질로 형성될 수 있다.

<103> 제1 게이트 전극(426a), 제1 소스 전극(465a) 및 제1 드레인 전극(466a)은 제1 반도체층(440a)을 채널부로 하는 제1 박막 트랜지스터를 이루고, 제2 게이트 전극(426b), 제2 소스 전극(465b) 및 제2 드레인 전극(466b)은 제2 반도체층(440b)을 채널부로 하는 제2 박막 트랜지스터를 이룬다. 한편, 제1 반도체층(440a)과 그 위의 제1 소스 전극(465a) 및 제1 드레인 전극(466a), 제2 반도체층(440b)과 그 위의 제2 소스 전극(465b) 및 제2 드레인 전극(466b) 사이에는 각각 고농도로 도핑된 n+ 수소화 비정질 규소 등으로 이루어진 저항성 접촉층(미도시)이 개재되어 이들간의 접촉 저항을 낮추어줄 수 있다.

<104> 데이터 배선(462, 465a, 466a, 465b, 466b) 위에는 보호막(미도시)이 형성되어 있다. 보호막은 도 2의 보호막(70)과 실질적으로 동일한 물질로 형성될 수 있다. 보호막에는 제1 드레인 전극(466a) 및 제2 드레인 전극(466b)의 적어도 일부를 노출하는 콘택홀(476a, 476b)이 형성되어 있다.

<105> 보호막 위에는 ITO, IZO 등과 같은 투명한 도전 물질로 이루어진 화소 전극(482a, 482b)이 형성되어 있다.

<106> 화소 전극(482a, 482b)은 전체적으로 볼 때, 양 측면이 제1 게이트선(422a) 및 제2 게이트선(422b)과 경사를 이루며 지그재그로 연장된 형상을 가진다. 화소 전극(482a, 482b)의 양 측면은 실질적으로 동일한 형상으로 서로 평행하게 연장되어 있을 수 있다. 화소 전극(482a, 482b)의 상단 및 하단은 제1 게이트 전극(426a) 및 제2 게이트 전극(426b)과 평행할 수 있다.

<107> 화소 전극(482a, 482b)의 양 측면은 지그재그 형상에 따라 적어도 하나의 절곡부를 가진다. 도 8에는 3개의 절곡부를 구비한 화소 전극(482a, 482b)이 예시되어 있다. 도 8에 도시된 예를 설명하면, 화소 전극(482a, 482b)의 양 측면은 상단으로부터 제1 게이트선(422a) 및 제2 게이트선(422b)과 마이너스의 경사각, 예를 들어 -45도의 경사각을 이루며 연장되다가, 제1 절곡부에 이르러 꺾여 플러스의 경사각, 예를 들어 45도의 경사각을 이루며 연장된다. 제2 게이트선(422b)은 제1 절곡부를 가로지르고 있다. 제1 절곡부에서 꺾인 화소 전극(482a, 482b)의 양 측면이 제2 절곡부에 이르면 연장 방향이 꺾여 다시 마이너스의 경사각으로 연장되며, 제3 절곡부에 이르게 되면 다시 플러스의 경사각으로 연장된다. 여기서 제2 절곡부는 화소 전극(482a, 482b)의 세로 방향을 기준으로 중앙부에 위치한다. 화소 전극(482a, 482b)은 제2 절곡부를 중심으로 상하가 전체적으로 대칭의 형상을 가질 수 있다.

<108> 화소 전극(482a, 482b)은 제1 서브 화소 전극(482a) 및 제2 서브 화소 전극(482b)으로 나누어진다. 제1 서브 화소 전극(482a)은 콘택홀(476a)을 통하여 제1 드레인 전극(466a)에 전기적으로 연결되어 있으며, 제1 박막 트랜지스터에 의해 구동된다. 제2 서브 화소 전극(482b)은 콘택홀(476b)을 통하여 제2 드레인 전극(466b)에 전기적으로 연결되어 있으며, 제2 박막 트랜지스터에 의해 구동된다. 제1 및 제2 서브 화소 전극(482a, 482b)에는 하나의 영상 정보로부터 얻어진 서로 다른 감마 곡선을 가지는 한 쌍의 계조 전압 집합이 각각 인가되는데, 한 화소에 대한 감마 곡선은 이들을 합성한 감마 곡선이 된다. 이러한 한 쌍의 계조 전압 집합을 결정할 때에는 정면에서의 합성 감마 곡선이 정면에서의 기준 감마 곡선에 가깝게 되도록 하고, 측면에서의 합성 감마 곡선이 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 함으로써 측면 시인성을 향상시킬 수 있다.

<109> 앞서 언급한 바와 같이 화소 전극(482a, 482b)은 3개의 절곡부를 가지고 있으나, 본 발명은 이러한 절곡부의 개수에 한정되지 않는다. 화소 전극(482a, 482b)은 제1 서브 화소 전극(482a)과, 일측을 제외하고 제1 서브 화소 전극(482a)을 둘러싸는 제2 서브 화소 전극(482b)으로 구성된다. 제1 서브 화소 전극(482a)과 제2 서브 화소 전극(482b)은 세로 방향으로 대략 지그재그로 뻗은 간극(483)에 의해 전기적으로 분리된다. 구체적으로 간극(483)은 제1 및 제2 게이트선(422a, 422b)과 약 45도 또는 -45도를 이루는 부분(이하, 사선부)과, 제1 서브 화소 전극(482a)과 제2 서브 화소 전극(482b)을 세로 방향으로 분리하도록 제1 및 제3 절곡부에서 가로 방향으로 뻗은 부분(이하, 수평부)으로 구성된다. 나아가 본 발명의 변형 실시예에서는 이러한 간극(483)의 위치에 돌기를

형성함으로써 동일한 작용 효과를 얻을 수 있다. 이러한 간극(483) 또는 돌기를 도메인 분할 수단이라고 한다. 이하 설명의 편의를 위하여 도메인 분할 수단으로서 간극(483)을 이용하여 본 발명을 설명한다.

- <110> 간극(483)의 사선부에는 이전 실시예에서 설명한 바와 마찬가지로, 얼룩이나 잔상이 발생하는 것을 방지할 수 있는 노치(484a, 484b)가 형성되어 있다. 이러한 노치(484a, 484b)는 교대로 다수개 배열된 오목한 노치(484a)와 볼록한 노치(484b)로 구성될 수 있다.
- <111> 제1 서브 화소 전극(482a)은 V자 형상을 가진다. 그리고 제2 서브 화소 전극(482b)은, 제1 서브 화소 전극(482a)의 측부에 나란히 위치하여 3회 절곡된 지그재그 형상의 측부 전극(482b_1)과, 제1 서브 화소 전극(482a)의 상하부 및 측부 전극(482b_1)의 측부에 위치하는 한 쌍의 상하부 전극(482b_2)을 포함한다. 제2 서브 화소 전극(482b)을 이루는 측부 전극(482b_1)과 상하부 전극(482b_2)은 소정의 연결부에 의해 전기적으로 연결되어 있다. 따라서 제2 서브 화소 전극(482b)는 제1 서브 화소 전극(482a)를 일측을 제외하고 둘러싸고 있는 형상을 가진다.
- <112> 이러한 제1 및 제2 서브 화소 전극(482a, 482b) 상에는 배향막(미도시)이 더 구비될 수 있다. 배향막은 예를 들어 액정 분자의 장축을 실질적으로 수직하게 초기 배향하는 수직 배향막일 수 있다.
- <113> 계속해서, 도 9 및 도 10을 참조하여, 본 발명의 다른 실시예에 따른 공통 전극 표시판 및 이를 포함하는 액정 표시 장치에 대하여 설명한다.
- <114> 도 9 및 도 10을 참조하면, 투명한 유리 또는 플라스틱 등으로 이루어진 제2 절연 기판(미도시) 위에 빗샘을 방지하고 화소 영역을 정의하는 블랙 매트릭스(미도시)가 형성되어 있다. 블랙 매트릭스는 제1 게이트선(422a) 및 데이터선(462)과 오버랩되도록 형성되며, 크롬, 크롬 산화물 등의 금속(금속 산화물), 또는 유기 블랙 레지스트 등으로 이루어질 수 있다. 블랙 매트릭스에 의해 둘러싸인 화소 영역에는 적색, 녹색, 청색의 색필터(미도시)가 순차적으로 배열되어 있다. 색필터는 제1 및 제2 서브 화소 전극(482a, 482b)과 오버랩되도록 정렬된다.
- <115> 블랙 매트릭스 및 색필터 상에는 이들의 단차를 평탄화하기 위한 오버코트층이 형성될 수 있다.
- <116> 오버코트층 위에는 ITO 또는 IZO 등과 같은 투명한 도전 물질로 이루어진 공통 전극(540)이 형성되어 있다. 공통 전극(540)은 화소와 관계없이 공통 전극 표시판의 전면에 형성되어 있다. 공통 전극(540) 위에는 액정 분자들을 배향하는 배향막(미도시)이 형성될 수 있다. 이러한 배향막은 박막 트랜지스터 표시판에서와 동일한 수직 배향막일 수 있다.
- <117> 여기서, 공통 전극(540)은 화소 전극(482a, 482b)과 마주보며, 절개 패턴으로 이루어진 간극(542)에 의해 다수의 영역으로 구획된다. 여기서 간극(542)은 화소 전극(482a, 482b)의 간극(483)의 사선부와 교대로 나란히 배치된 사선부와, 화소 전극(482a, 482b)의 간극(483)의 수평부와 동일 선상에 배치된 수평부를 포함한다. 나아가 본 발명의 변형 실시예에서는 이러한 간극(542)의 위치에 돌기를 형성함으로써 동일한 작용 효과를 얻을 수 있다. 이러한 간극(542) 또는 돌기를 도메인 분할 수단이라고 한다. 이하 설명의 편의를 위하여 도메인 분할 수단으로서 간극(542)을 이용하여 본 발명을 설명한다.
- <118> 게이트선(422a, 422b)에 대하여 약 45도 또는 -45도로 경사진 간극(542)을 가지고 있다. 간극(542)은 화소가 굽은 모양을 따라 굽은 형태를 취하고 있다. 즉 간극(542)은 제1 서브 화소 전극(482a), 측부 전극(482b_1) 및 상하부 전극(482b_2)의 경계에 배치된다. 간극(542)은 공통 전극(540)에 형성된 절개 패턴으로 구성될 수 있으나, 본 발명은 이에 한정되지 않으며 간극(542)의 위치에 돌기를 형성함으로써 동일한 작용 효과를 얻을 수 있다.
- <119> 화소는 공통 전극(540)의 간극(542)과 화소 전극(482a, 482b)의 간극(483)에 의해 다수의 도메인으로 분할된다. 이 때 화소의 도메인은 간극(542)과 간극(483)에 의하여 좌우로 분할되고, 화소 전극(482a, 482b)의 절곡부들을 중심으로 하여 상하로 분할된다. 즉, 화소는 액정층에 포함된 액정 분자의 방향자가 전계 인가시 배열하는 방향에 따라 4 종류의 도메인으로 분할된다.
- <120> 간극(542)의 사선부에는 이전 실시예에서 설명한 바와 마찬가지로, 얼룩이나 잔상이 발생하는 것을 방지할 수 있는 노치(544a, 544b)가 형성되어 있다. 이러한 노치(544a, 544b)는 교대로 다수개 배열된 오목한 노치(544a)와 볼록한 노치(544b)로 구성될 수 있다.
- <121> 이와 같은 구조의 박막 트랜지스터 표시판과 공통 전극 표시판을 정렬하여 결합하고 그 사이에 액정층을 형성하여 수직 배향하면 본 발명의 다른 실시예에 따른 액정 표시 장치의 기본 구조가 이루어진다. 액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다. 이 때 편광판은 기본 구조 양측에 각각 하나씩 배치되며 그 투과축은 게이트선(422a, 422b)에 대하여 둘 중 하나는 나란하고 나머지 하나는 수직

을 이루도록 배치한다.

- <122> 박막 트랜지스터 표시판과 공통 전극 표시판 사이에 전계를 인가하면 대부분의 영역에서는 두 표시판에 수직인 전계가 형성되지만 화소 전극(482a, 482b)의 간극(483) 및 공통 전극(540)의 간극(542) 근처에서는 수평 전계가 형성된다. 이러한 수평 전계는 각 도메인의 액정 분자의 배향을 도와주는 역할을 한다.
- <123> 본 실시예의 액정 분자는 음의 유전율 이방성을 가지므로, 액정 분자에 전계가 인가되는 경우 각 도메인 내의 액정 분자는 상기 도메인을 구획하는 간극(483) 또는 간극(542)에 대하여 수직을 이루는 방향으로 기울어지게 된다. 따라서 간극(483) 또는 간극(542)를 중심으로 양쪽에서 액정 분자의 기울어지는 방향이 반대로 되고, 간극(483)의 사선부 또는 간극(542)의 사선부가 화소의 중심에 대하여 대칭적으로 형성되어 있으므로, 액정 분자는 게이트선(422a, 422b)과 실질적으로 45도 또는 -45도를 이루며 4 방향으로 기울어지게 된다. 이와 같이 4 방향으로 기울어지는 액정 분자에 의해 광학적 특성이 서로 보상되어 시야각이 넓어지게 된다.
- <124> 이하 도 10 내지 도 12를 참조하여 본 발명의 다른 실시예에 따른 액정 표시 장치의 간극의 형상 및 그 작용에 대하여 자세히 설명한다. 여기서 도 11은 도 10의 화소 전극의 간극과 공통 전극의 간극을 나타낸 배치도이고, 도 12는 도 11의 화소 전극의 간극과 공통 전극의 간극을 확대한 배치도이다.
- <125> 우선 도 10 및 도 11에 도시된 바와 같이, 화소 전극(482)의 간극(483)은 게이트선(422a, 422b)과 실질적으로 45도 또는 -45도를 이루는 사선부를 포함하고, 공통 전극의 간극(542)도 게이트선(422a, 422b)과 실질적으로 45도 또는 -45도를 이루는 사선부를 포함한다. 간극(483)의 사선부와 간극(542)의 사선부는 서로 교대로 나란히 배치되어 있다.
- <126> 액정 표시 장치에 얼룩이나 잔상이 발생하는 것을 방지하기 위하여 간극(483)에는 오목한 노치(484a)와 볼록한 노치(484b)가 교대로 형성되어 있고 간극(542)에도 오목한 노치(544a)와 볼록한 노치(544b)가 교대로 형성되어 있다. 본 실시예에서 언급된 노치(484a, 484b, 544a, 544b)는 삼각형 모양을 가지고 있으나, 본 발명은 이에 한정되지 않으며 사각형, 사다리꼴 등과 같은 다각형 또는 반원형 등과 같이 다양한 모양으로 변형될 수 있다. 이러한 노치(484a, 484b, 544a, 544b)는 이전 실시예의 노치(도 4의 도면 부호 84a, 84b, 144a, 144b 참조)와 실질적으로 동일한 작용효과를 가지고 있다.
- <127> 도메인 경계에서 얼룩이나 잔상이 발생하는 것을 더욱 효과적으로 방지하기 위해서는 간극(483, 542)의 폭은 소정 구간에 대하여 일정한 방향으로 줄어들거나 늘어나도록 형성되는 것이 바람직하다. 예를 들어 간극(483, 542)의 폭은 오목한 노치(484a, 544a)로부터 볼록한 노치(484b, 544b)로 갈수록 늘어나는 것이 바람직하다. 이는 간극(483, 542) 내에 배치된 액정 분자들이 더욱 짧은 시간 내에 정해진 방향으로 배열될 수 있도록 한다.
- <128> 또한 오목한 노치(484a, 544a)와 볼록한 노치(484b, 544b) 사이에 하나 이상의 특이점이 발생하는 것을 억제하기 위하여 간극(483, 542)의 측부는 오목한 노치(484a, 544a)와 볼록한 노치(484b, 544b) 사이에서 간극(483, 542)의 길이 방향에 대하여 소정의 경사각을 가지고 기울어져 있다. 예를 들어 이전 실시예에서와 마찬가지로 간극(483, 542)의 측부는 간극(483, 542)의 길이 방향에 대하여 약 0도 보다 크고 15도 이하인 경사각(θ_1 , θ_2)을 가지는 것이 바람직하다.
- <129> 또한 도메인 내의 액정 분자들이 게이트선(422a, 422b)과 실질적으로 45도 또는 -45도를 이루며 기울어지도록 하기 위해서는 간극(483)에 형성된 오목한 노치(484a)는 간극(542)에 형성된 오목한 노치(544a)와 대응하여 인접하게 배치되고, 간극(483)에 형성된 볼록한 노치(484b)는 간극(542)에 형성된 볼록한 노치(544b)와 대응하여 인접하게 배치되는 것이 바람직하다.
- <130> 이하 도 13을 참조하여 도 10에 따른 액정 표시 장치의 동작에 대하여 설명한다. 여기서 도 13은 도 10의 액정 표시 장치의 회로도이다. 도 13에서 GLa는 제1 게이트선을, GLb는 제2 게이트선을, DL은 데이터선을, SL은 스토리지 배선을, PX는 화소 전극을, PXa는 제1 서브 화소 전극을, PXb는 제2 서브 화소 전극을 나타낸다. 또한, Qa는 제1 박막 트랜지스터를, Qb는 제2 박막 트랜지스터를, Clca는 제1 서브 화소 전극과 공통 전극 사이에 형성되는 액정 커패시터를, Csta는 제1 서브 화소 전극과 스토리지 배선 사이에 형성되는 스토리지 커패시터를, Clcb는 제2 서브 화소 전극과 공통 전극 사이에 형성되는 액정 커패시터를, Cstb는 제2 서브 화소 전극과 스토리지 배선 사이에 형성되는 스토리지 커패시터를 나타낸다.
- <131> 도 13을 참조하면, 제1 게이트선(GLa)에 예를 들어 약 20V의 게이트 온 전압이 인가되면, 제1 박막 트랜지스터(Qa)가 턴온되어 제1 서브 화소 전극(PXa)에 제1 서브 데이터 전압이 인가되며, 동시에 액정 커패시터(Clca) 및 스토리지 커패시터(Csta)에 제1 서브 화소 전압이 충전된다. 이후, 제1 게이트선(GLa)에 예를 들어 약 -7V의 게이트 오프 전압이 인가되면, 제1 박막 트랜지스터(Qa)가 턴오프되며, 제1 서브 화소 전극(PXa)과 공통 전극 사

이의 액정층에서는 1 프레임 동안 액정 커패시터(C1ca)와 스토리지 커패시터(Csta)에 의해 충전된 제1 서브 화소 전압이 유지된다. 액정층의 액정은 충전된 제1 서브 화소 전압의 크기에 따라 배향각이 바뀌어서 투과되는 빛의 위상을 변화시키고, 편광판을 통과하는 빛의 투과율을 변화시킨다.

<132> 이어서, 제2 게이트선(GLb)에 예를 들어 약 20V의 게이트 온 전압이 인가되면, 제2 박막 트랜지스터(Qb)가 턴온되어 제2 서브 화소 전극(PXb)에 제2 서브 데이터 전압이 인가되며, 동시에 액정 커패시터(C1cb) 및 스토리지 커패시터(Cstb)에 제2 서브 화소 전압이 충전된다. 이후, 제2 게이트선(GLb)에 예를 들어 약 -7V의 게이트 오프 전압이 인가되면, 제2 박막 트랜지스터(Qb)가 턴오프되며, 제2 서브 화소 전극(PXb)과 공통 전극 사이의 액정층에서는 1 프레임 동안 액정 커패시터(C1cb)와 스토리지 커패시터(Cstb)에 의해 충전된 제2 서브 화소 전압이 유지된다. 액정층의 액정은 충전된 제1 서브 화소 전압의 크기에 따라 배향각이 바뀌어서 투과되는 빛의 위상을 변화시키고, 편광판을 통과하는 빛의 투과율을 변화시킨다.

<133> 이와 같이 하나의 화소 전극(PX)을 구성하는 제1 서브 화소 전극(PXa) 및 제2 서브 화소 전극(PXb)을 서로 다른 박막 트랜지스터(Qa, Qb)에 의해 구동함으로써, 이들에 서로 다른 전압을 충전할 수 있다. 예를 들어, 제1 서브 화소 전극(PXa)에는 상대적으로 낮은 전압을, 제2 서브 화소 전극(PXb)에는 상대적으로 높은 전압을 충전할 수 있다. 여기서, 화소 전극(PX)의 투과율은 각 서브 화소 전극(PXa, PXb)에 의해 결정된 액정의 투과율의 합성치로 계산될 수 있다. 따라서, 하나의 화소의 감마 곡선이 2개의 감마 곡선의 합성치로 표현될 수 있으므로, 감마 곡선의 왜곡 방지 및 측면 시인성 개선에 유리하다.

<134> 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들을 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

<135> 상술한 바와 같이 본 발명의 실시예들에 따른 액정 표시 장치에 의하면, 화소 전극을 2개의 서브 화소 전극으로 분할하고, 각각을 서로 다른 박막 트랜지스터에 의해 구동함으로써 측면 시인성을 확보할 수 있다. 또한 화소 전극 및 공통 전극에 형성된 간극에 오목한 노치 및 볼록한 노치를 교대로 배열하고 오목한 노치와 볼록한 노치 사이에서 간극의 측부가 소정의 경사각을 가지도록 형성함으로써 도메인 경계에서 얼룩이나 잔상이 발생하는 것을 더욱 효과적으로 방지할 수 있다.

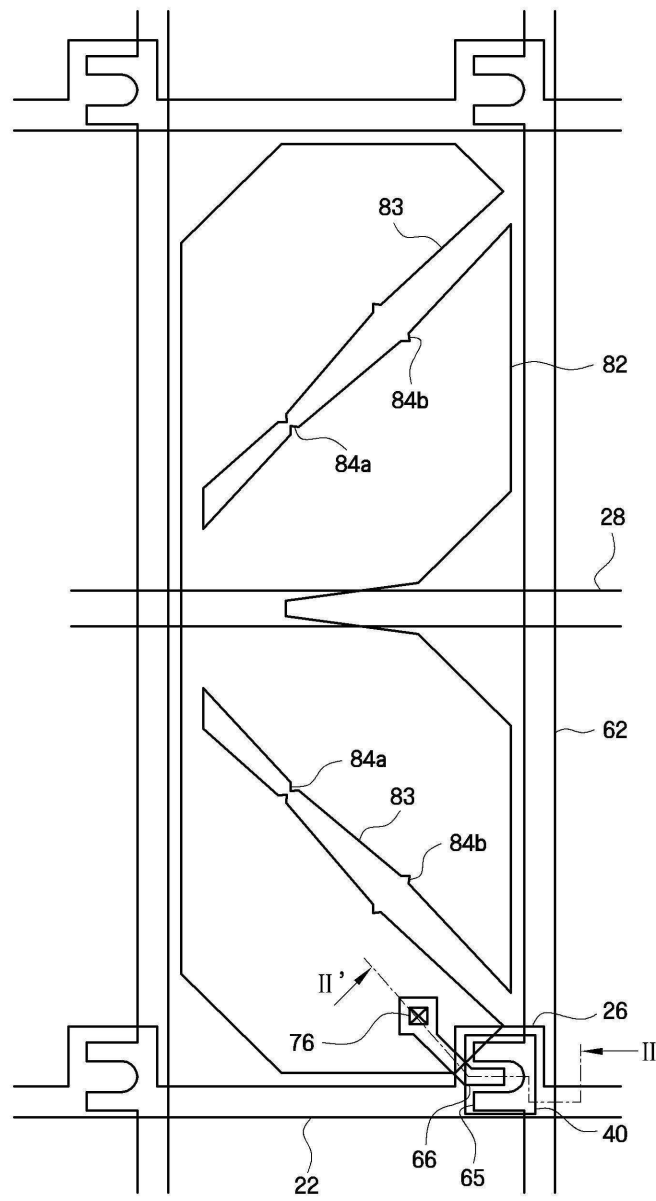
도면의 간단한 설명

- <1> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판의 배치도이다.
- <2> 도 2는 도 1의 박막 트랜지스터 표시판을 II-II'선을 따라 절개한 단면도이다.
- <3> 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 공통 전극 표시판의 배치도이다.
- <4> 도 4는 도 1의 박막 트랜지스터 표시판과 도 3의 공통 전극 표시판을 결합한 액정 표시 장치의 배치도이다.
- <5> 도 5는 도 4의 액정 표시 장치를 V-V'선을 따라 절개한 단면도이다.
- <6> 도 6은 도 4의 화소 전극의 간극과 공통 전극의 간극을 확대한 배치도이다.
- <7> 도 7a는 화소 전극과 공통 전극에 전계가 인가된 후 간극에 위치하는 액정 분자들의 초기 배열을 나타낸 개략도이다.
- <8> 도 7b는 화소 전극과 공통 전극에 전계가 인가된 후 간극에 위치하는 액정 분자들의 최종 배열을 나타낸 개략도이다.
- <9> 도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판의 배치도이다.
- <10> 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 공통 전극 표시판의 배치도이다.
- <11> 도 10은 도 8의 박막 트랜지스터 표시판과 도 9의 공통 전극 표시판을 결합한 액정 표시 장치의 배치도이다.
- <12> 도 11은 도 10의 화소 전극의 간극과 공통 전극의 간극을 나타낸 배치도이다.
- <13> 도 12는 도 11의 화소 전극의 간극과 공통 전극의 간극을 확대한 배치도이다.

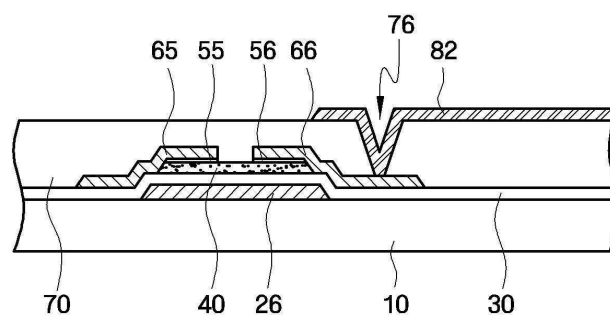
<14>	(도면의 주요부분에 대한 부호의 설명)	
<15>	10: 절연 기판	22: 게이트선
<16>	26: 게이트 전극	28: 스토리지 배선
<17>	30: 게이트 절연막	40: 반도체층
<18>	55, 56: 오믹 콘택층	62: 데이터선
<19>	65: 소스 전극	66: 드레인 전극
<20>	70: 보호막	76: 콘택홀
<21>	82: 화소 전극	83: 간극
<22>	84a, 84b: 노치	100: 박막 트랜지스터 표시판
<23>	110: 절연 기판	120: 블랙 매트릭스
<24>	130: 색필터	135: 오버코트층
<25>	140: 공통 전극	142: 간극
<26>	144a, 144b: 노치	200: 공통 전극 표시판
<27>	300: 액정층	310: 액정 분자
<28>	422a, 422b: 게이트선	426a, 426b: 게이트 전극
<29>	428: 스토리지 배선	440a, 440b: 반도체층
<30>	482a, 482b: 서브 화소 전극	462: 데이터선
<31>	465a, 465b: 소스 전극	466a, 466b: 드레인 전극
<32>	476a, 476b: 콘택홀	482a, 482b: 서브 화소 전극
<33>	482b_1: 측부 전극	482b_2: 상하부 전극
<34>	483: 간극	484a, 484b: 노치
<35>	540: 공통 전극	542: 간극
<36>	544a, 544b: 노치	

도면

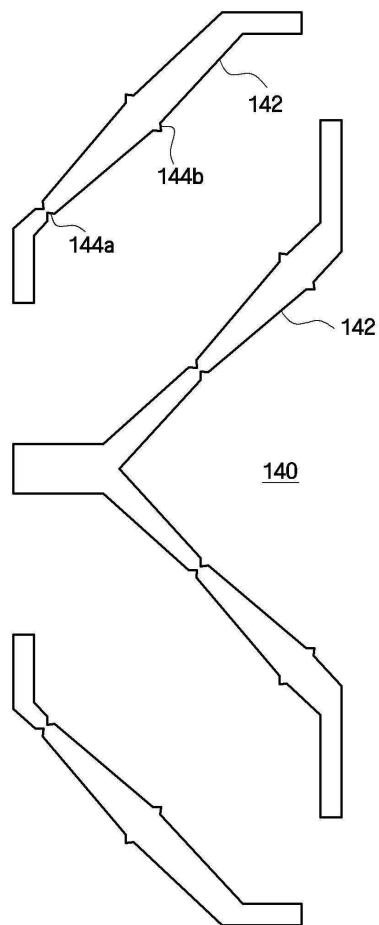
도면1



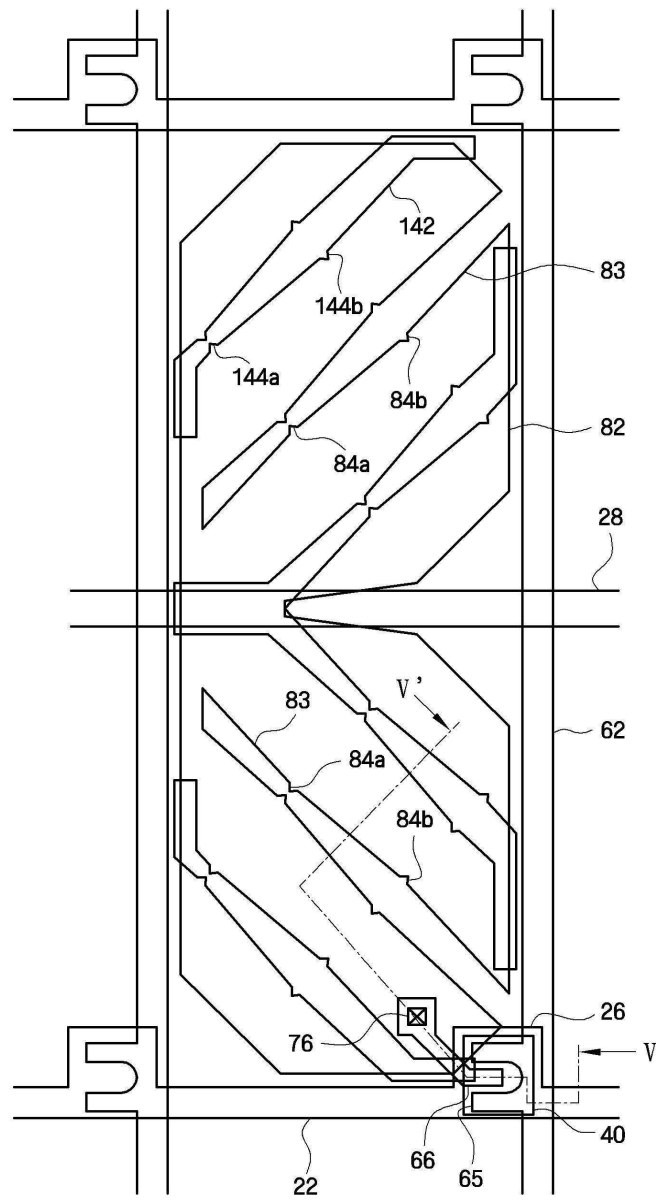
도면2



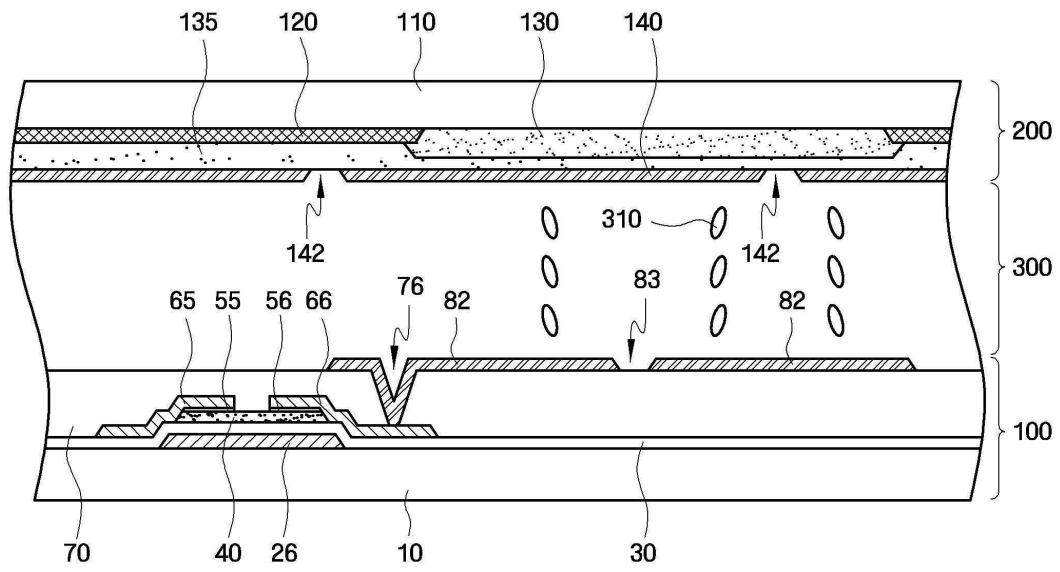
도면3



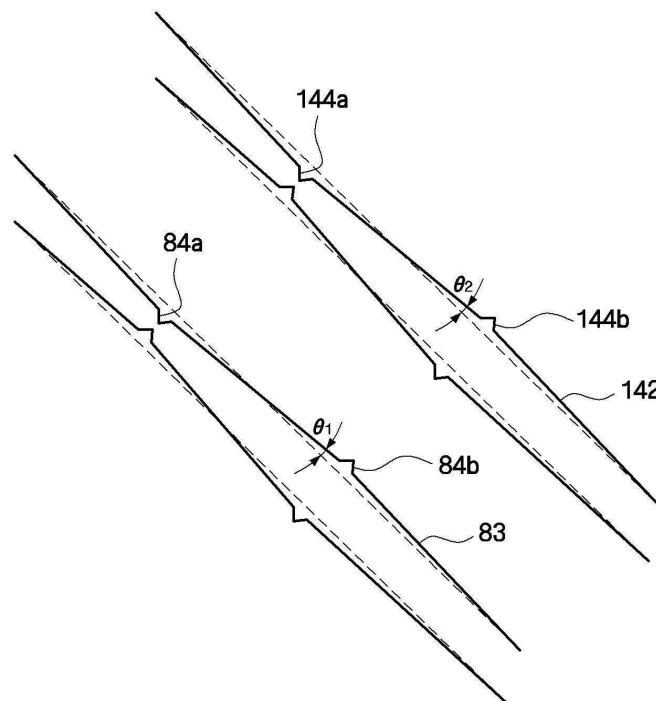
도면4



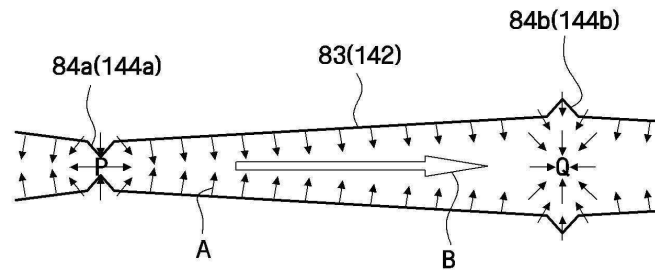
도면5



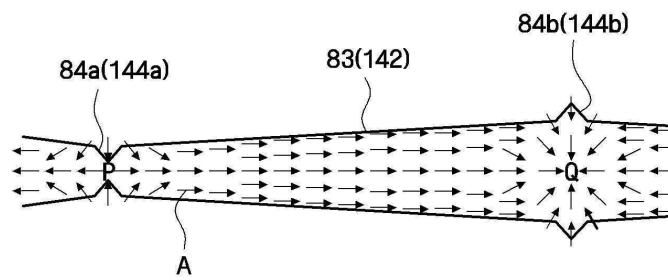
도면6



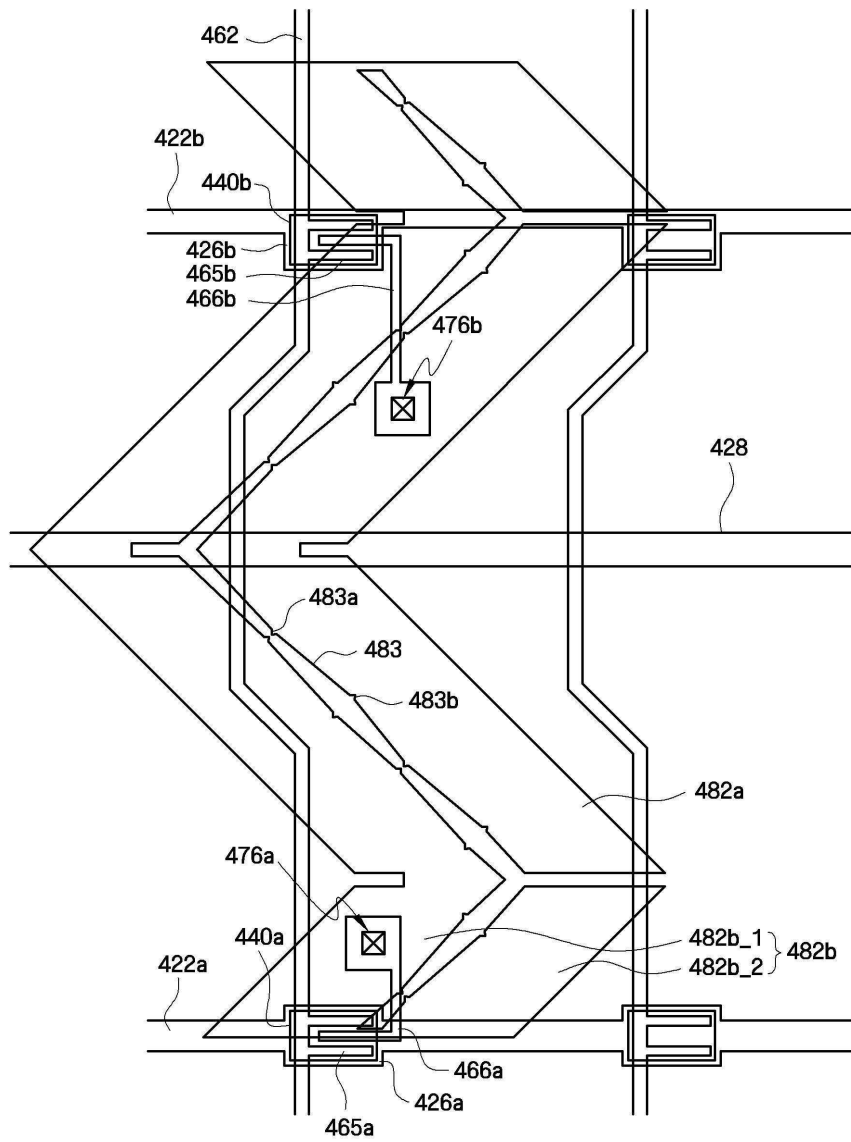
도면7a



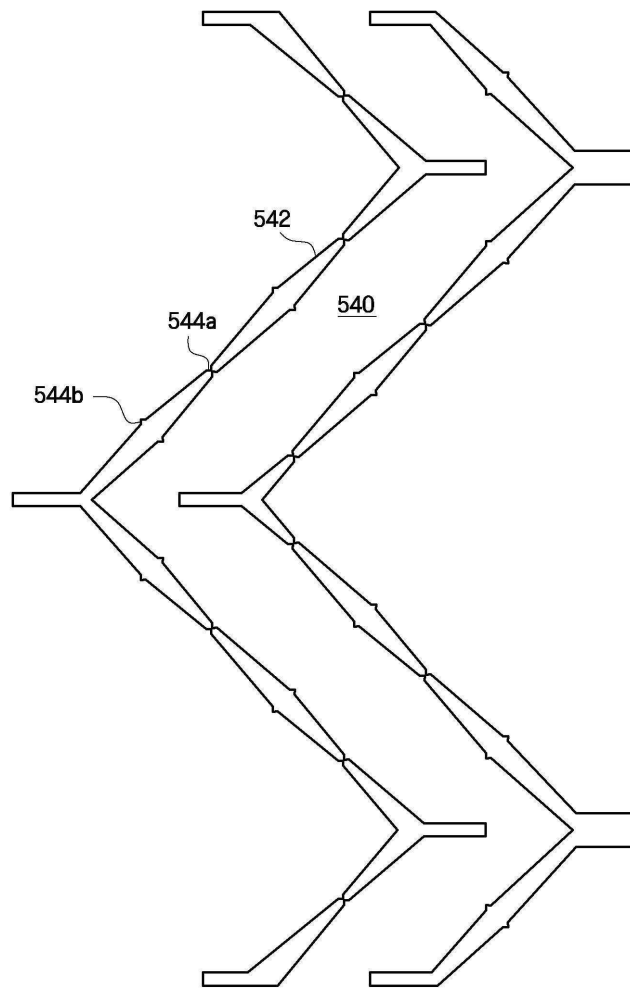
도면7b



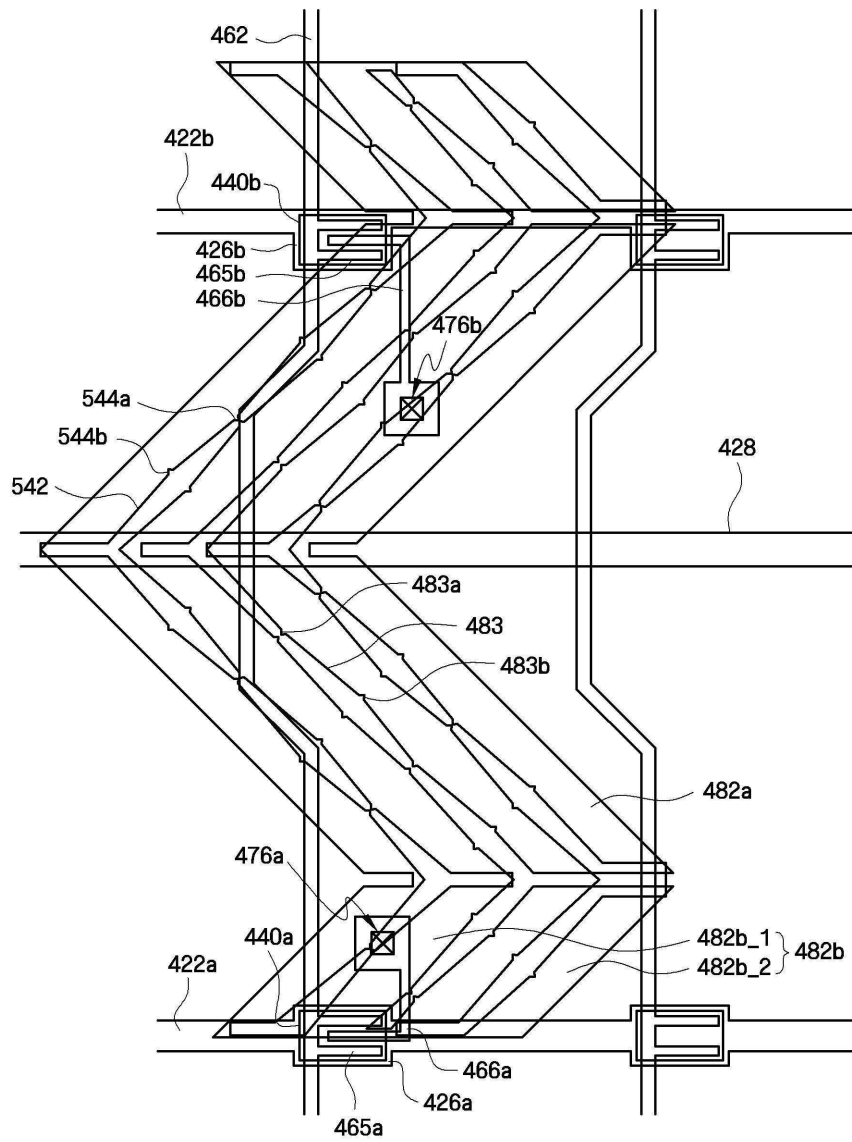
도면8



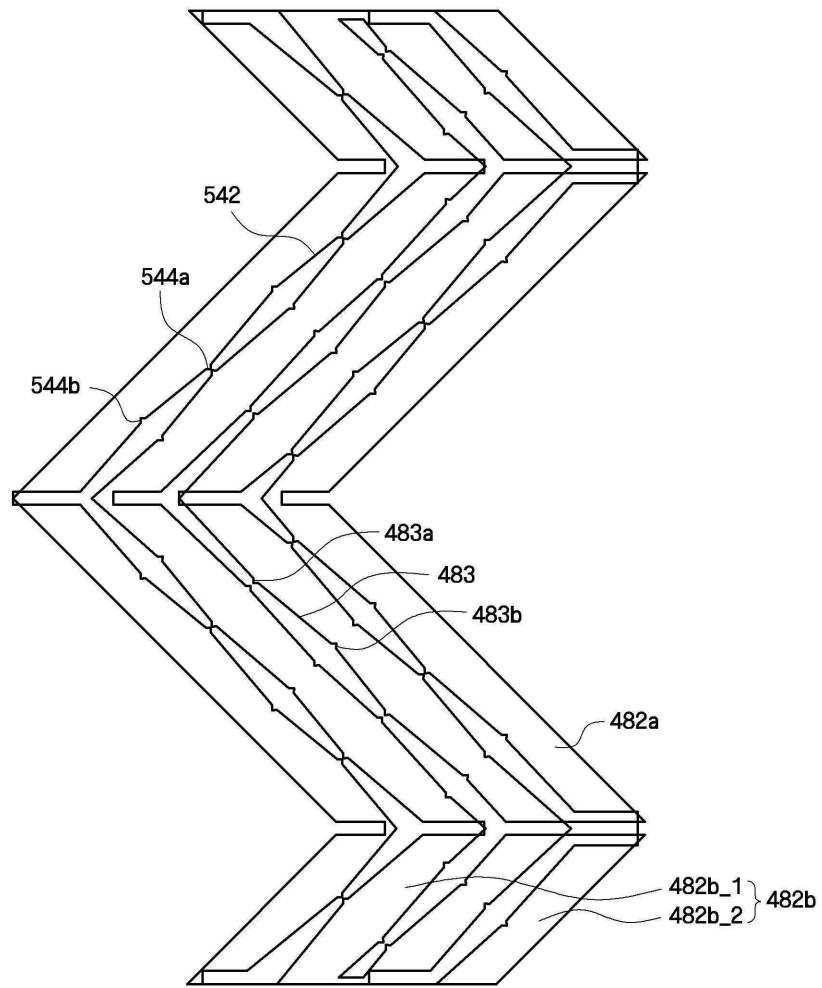
도면9



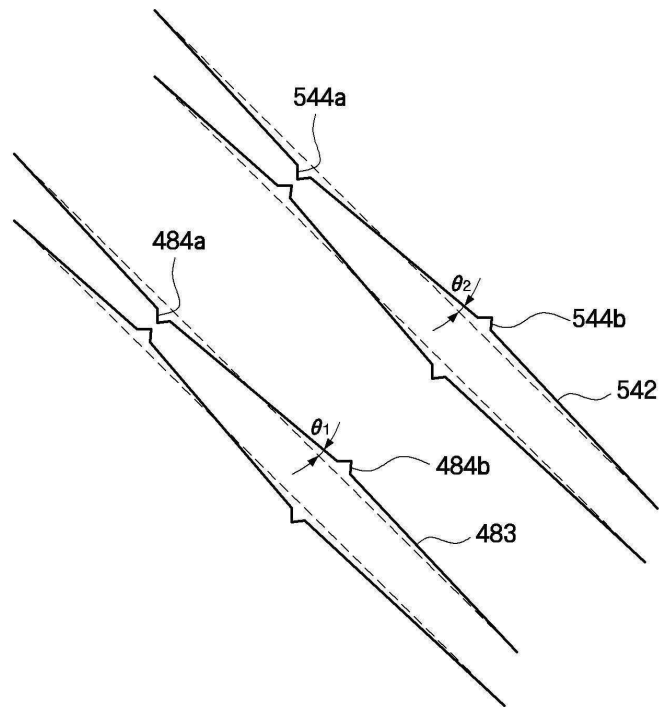
도면10



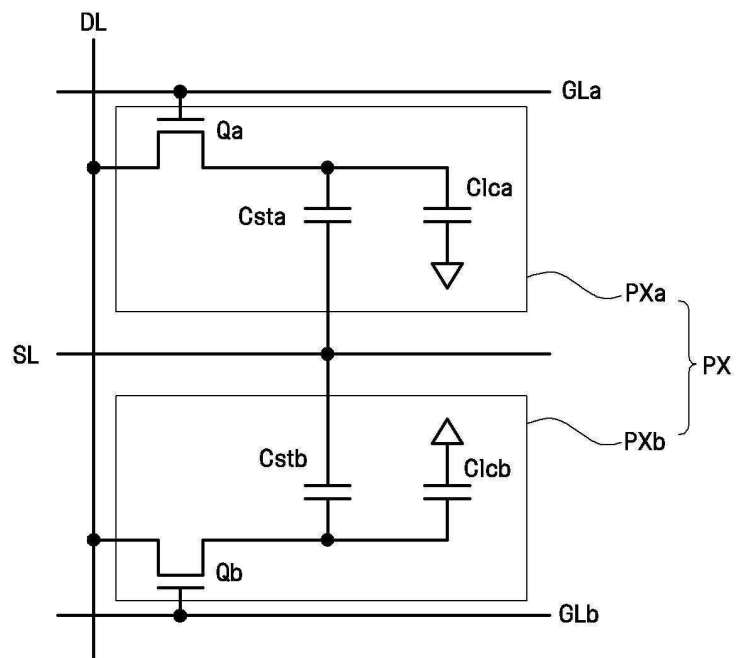
도면11



도면12



도면13



专利名称(译)	液晶显示器		
公开(公告)号	KR1020080030244A	公开(公告)日	2008-04-04
申请号	KR1020060096074	申请日	2006-09-29
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YANG SUNG HOON 양성훈 KIM SO WOON 김소운 SHIN KYOUNG JU 신경주 JUNG MEE HYE 정미혜 CHAI CHONG CHUL 채중철		
发明人	양성훈 김소운 신경주 정미혜 채중철		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/133707 G02F1/1393		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

本发明提供一种侧面优异的液晶显示器，另外还防止了重影。液晶显示器包括与第一绝缘基板绝缘的栅极线，形成在第一绝缘基板上的栅极线，绝缘交叉和栅极线的数据线，以及由多个区域分割的像素电极。第一种分区域方法，其配备有连接到数据线的薄膜晶体管，以及多个第一凹口并连接到薄膜晶体管。这里，由于第一凹口和第一凹口或截面之间的截面的固定方向增加，第一分割区域方法的宽度可能是理想的。液晶，间隙，缺口，余像。

