



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0010159
(43) 공개일자 2008년01월30일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2006-0070291

(22) 출원일자 2006년07월26일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

권지현

충청남도 아산시 탕정면 삼성크리스탈기술사 비취동 406호

나병선

경기도 수원시 장안구 율전동 밤꽃마을 뜨란채아파트 108동 301호

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

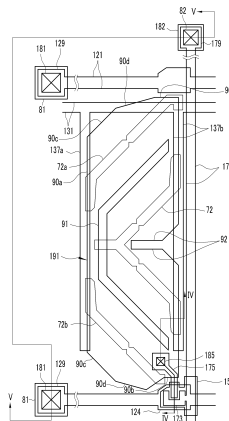
전체 청구항 수 : 총 16 항

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것이다. 본 발명의 한 실시예에 따른 액정 표시 장치는 기판, 상기 기판 위에 형성되어 있는 게이트선, 상기 기판 위에 형성되어 있으며, 상기 게이트선과 교차하는 데이터선, 그리고 상기 기판 위에 형성되어 있는 화소 전극을 포함하고, 상기 화소 전극은, 상기 게이트선과 실질적으로 평행한 제1 주변, 상기 데이터선과 실질적으로 평행한 제2 주변, 상기 제1 주변 및 상기 제2 주변과 제1 빗각을 이루는 제1 빗변, 그리고 상기 제1 주변 및 제2 주변과 제2 빗각을 이루는 제2 빗변을 포함하고, 상기 제1 빗각과 상기 제2 빗각은 서로 다르다.

대표도 - 도3



(72) 발명자

기동현

충청남도 천안시 쌍용3동 주공9단지아파트 410동
1105호

안순일

충청남도 천안시 봉명동 청솔3차아파트 304동 130
9호

특허청구의 범위

청구항 1

기관,
 상기 기관 위에 형성되어 있는 게이트선,
 상기 기관 위에 형성되어 있으며, 상기 게이트선과 교차하는 데이터선, 그리고
 상기 기관 위에 형성되어 있는 화소 전극
 을 포함하고,
 상기 화소 전극은,
 상기 게이트선과 실질적으로 평행한 제1 주변,
 상기 데이터선과 실질적으로 평행한 제2 주변,
 상기 제1 주변 및 상기 제2 주변과 제1 빗각을 이루는 제1 빗변, 그리고
 상기 제1 주변 및 제2 주변과 제2 빗각을 이루는 제2 빗변
 을 포함하고,
 상기 제1 빗각과 상기 제2 빗각은 서로 다른 액정 표시 장치.

청구항 2

제1항에서,
 상기 제1 주변과 상기 제2 빗변이 이루는 각은 0 내지 45° 도이고, 상기 제2 빗변과 상기 제1 빗변이 이루는 각은 0 내지 45° 인 액정 표시 장치.

청구항 3

제2항에서,
 상기 제1 주변, 상기 제2 빗변, 상기 제1 빗변 및 상기 제2 주변은 차례로 이웃하는 액정 표시 장치.

청구항 4

제1항에서,
 상기 제2 빗변은 상기 게이트선과 인접하는 액정 표시 장치.

청구항 5

제1항에서,
 상기 화소 전극과 마주하는 공통 전극을 더 포함하고,
 상기 공통 전극에는 상기 제1 빗변과 실질적으로 평행한 제1 절개부가 형성되어 있는 액정 표시 장치.

청구항 6

제1항에서,
 상기 화소 전극에는 상기 제1 빗변과 실질적으로 평행한 제2 절개부가 형성되어 있는 액정 표시 장치.

청구항 7

제1항에서,
 상기 제2 빗변의 적어도 일부와 중첩하는 유지 전극선을 더 포함하는 액정 표시 장치.

청구항 8

제1항에서,

상기 화소 전극은 간극을 사이에 두고 서로 떨어져 있는 제1 및 제2 부화소 전극을 포함하는 액정 표시 장치.

청구항 9

제8항에서,

상기 간극은 상기 제1 빗변과 평행한 사선부를 포함하는 액정 표시 장치.

청구항 10

제8항에서,

제1 부화소 전극과 상기 제2 부화소 전극의 전압은 서로 다른 액정 표시 장치.

청구항 11

제10항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 하나의 영상 정보로부터 얻어진 서로 다른 데이터 전압을 인가 받는 액정 표시 장치.

청구항 12

제11항에서,

상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터,

상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터,

상기 제1 박막 트랜지스터와 연결되어 있는 제1 신호선,

상기 제2 박막 트랜지스터와 연결되어 있는 제2 신호선, 그리고

상기 제1 및 제2 박막 트랜지스터와 연결되어 있으며 상기 제1 및 제2 신호선과 교차하는 제3 신호선을 더 포함하는 액정 표시 장치.

청구항 13

제12항에서,

상기 제1 및 제2 박막 트랜지스터는 각각 상기 제1 및 제2 신호선으로부터의 신호에 따라 턴온되어 상기 제3 신호선으로부터의 신호를 전달하는 액정 표시 장치.

청구항 14

제12항에서,

상기 제1 및 제2 박막 트랜지스터는 각각 상기 제3 신호선으로부터의 신호에 따라 턴온되어 상기 제1 및 제2 신호선으로부터의 신호를 전달하는 액정 표시 장치.

청구항 15

제10항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 용량성 결합되어 있는 액정 표시 장치.

청구항 16

제15항에서,

상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터,

상기 제1 박막 트랜지스터와 연결되어 있는 제1 신호선, 그리고

상기 제1 박막 트랜지스터와 연결되어 있으며 상기 제1 신호선과 교차하는 제1 신호선을 더 포함하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <44> 본 발명은 액정 표시 장치에 관한 것이다.
- <45> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.
- <46> 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.
- <47> 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다.
- <48> 수직 배향 방식의 액정 표시 장치에서 넓은 기준 시야각을 구현하기 위한 구체적인 방법으로는 전기장 생성 전극에 절개부를 형성하는 방법과 전기장 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 절개부 및 돌기는 액정 분자가 기울어지는 방향(tilt direction)을 결정하므로, 이들을 적절하게 배치하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.
- <49> 이러한 액정 표시 장치에서는 휘도를 높이기 위하여 액정층에 걸린 전기장의 세기를 크게 하기도 한다. 이를 위하여 화소 전극에 인가하는 전압을 높이며, 이에 따라 화소 전극에 인가될 전압을 전달하는 데이터선과 화소 전극 사이에 형성되는 전기장 또한 커진다. 이러한 전기장은 화소 전극 가장자리 부근에 위치한 액정 분자들의 배열을 흐트리며 이에 따라 액정의 응답 시간이 길어질 수 있다.
- <50> 한편, 돌기나 절개부가 있는 부분은 빛이 투과하기 어려우므로 이들이 많을수록 개구율이 떨어진다. 그러나 개구율을 높이기 위하여 돌기나 절개부 사이의 간격을 넓히면 돌기나 절개부로 인한 효과가 상대적으로 줄고 데이터선에 의한 전기장의 교란이 커져 응답 시간이 길어질 수 있다.

발명이 이루고자 하는 기술적 과제

- <51> 그러나 화소 전극이 게이트선 및 데이터선과 평행한 직사각형 형태인 액정 표시 장치에서는 인접한 화소 전극 사이에 생기는 전기장으로 인하여 액정 분자의 배열이 흐트러져 텍스처(texture)가 발생하고 이에 따라 투과율이 줄어들고, 화면의 잔상이 증가한다.
- <52> 또한 이러한 텍스처를 줄이기 위하여 공통 전극의 절개부에 화소 전극의 변과 중첩하는 부분을 두기도 하는데 이 경우 개구율이 감소할 수 있다.
- <53> 본 발명이 이루고자 하는 기술적 과제는 개구율 및 투과율을 높이며, 잔상이 발생하는 것을 방지하는 것이다.

발명의 구성 및 작용

- <54> 본 발명의 한 실시예에 따른 액정 표시 장치는 기판, 상기 기판 위에 형성되어 있는 게이트선, 상기 기판 위에 형성되어 있으며, 상기 게이트선과 교차하는 데이터선, 그리고 상기 기판 위에 형성되어 있는 화소 전극을 포함하고, 상기 화소 전극은, 상기 게이트선과 실질적으로 평행한 제1 주변, 상기 데이터선과 실질적으로 평행한 제2 주변, 상기 제1 주변 및 상기 제2 주변과 제1 빗각을 이루는 제1 빗변, 그리고 상기 제1 주변 및 제2 주변과 제2 빗각을 이루는 제2 빗변을 포함하고, 상기 제1 빗각과 상기 제2 빗각은 서로 다르다.

- <55> 상기 제1 주변과 상기 제2 빔변이 이루는 각은 0 내지 45° 도이고, 상기 제2 빔변과 상기 제1 빔변이 이루는 각은 0 내지 45° 일 수 있다.
- <56> 상기 제1 주변, 상기 제2 빔변, 상기 제1 빔변 및 상기 제2 주변은 차례로 이웃할 수 있다.
- <57> 상기 제2 빔변은 상기 게이트선과 인접할 수 있다.
- <58> 상기 화소 전극과 마주하는 공통 전극을 더 포함하고, 상기 공통 전극에는 상기 제1 빔변과 실질적으로 평행한 제1 절개부가 형성되어 있을 수 있다.
- <59> 상기 화소 전극에는 상기 제1 빔변과 실질적으로 평행한 제2 절개부가 형성되어 있을 수 있다.
- <60> 상기 제2 빔변의 적어도 일부와 중첩하는 유지 전극선을 더 포함할 수 있다.
- <61> 상기 화소 전극은 간극을 사이에 두고 서로 떨어져 있는 제1 및 제2 부화소 전극을 포함할 수 있다.
- <62> 상기 간극은 상기 제1 빔변과 평행한 사선부를 포함할 수 있다.
- <63> 제1 부화소 전극과 상기 제2 부화소 전극의 전압은 서로 다를 수 있다.
- <64> 상기 제1 부화소 전극과 상기 제2 부화소 전극은 하나의 영상 정보로부터 얻어진 서로 다른 데이터 전압을 인가 받을 수 있다.
- <65> 상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터, 상기 제1 박막 트랜지스터와 연결되어 있는 제1 신호선, 상기 제2 박막 트랜지스터와 연결되어 있는 제2 신호선, 그리고 상기 제1 및 제2 박막 트랜지스터와 연결되어 있으며 상기 제1 및 제2 신호선과 교차하는 제3 신호선을 더 포함할 수 있다.
- <66> 상기 제1 및 제2 박막 트랜지스터는 각각 상기 제1 및 제2 신호선으로부터의 신호에 따라 턴온되어 상기 제3 신호선으로부터의 신호를 전달할 수 있다.
- <67> 상기 제1 및 제2 박막 트랜지스터는 각각 상기 제3 신호선으로부터의 신호에 따라 턴온되어 상기 제1 및 제2 신호선으로부터의 신호를 전달할 수 있다.
- <68> 상기 제1 부화소 전극과 상기 제2 부화소 전극은 용량성 결합되어 있을 수 있다.
- <69> 상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터, 상기 제1 박막 트랜지스터와 연결되어 있는 제1 신호선, 그리고 상기 제1 박막 트랜지스터와 연결되어 있으며 상기 제1 신호선과 교차하는 제1 신호선을 더 포함할 수 있다.
- <70> 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <71> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <72> 먼저, 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- <73> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 화소에 대한 등가 회로도이다.
- <74> 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이와 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.
- <75> 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- <76> 신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(도시하지 않음)과 데이터 신호를 전

달하는 복수의 데이터선(도시하지 않음)을 포함한다. 게이트선은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

- <77> 도 2를 참고하면, 각 화소(PX), 예를 들면 게이트선(GL)과 데이터선(DL)에 연결된 화소(PX)는 신호선(GL, DL)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(Clc) 및 유지 축전기(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략할 수 있다.
- <78> 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(ClC) 및 유지 축전기(Cst)와 연결되어 있다.
- <79> 액정 축전기(ClC)는 하부 표시판(100)의 화소 전극(191)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(191, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191)은 스위칭 소자(Q)와 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(191, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.
- <80> 액정 축전기(ClC)의 보조적인 역할을 하는 유지 축전기(Cst)는 하부 표시판(100)에 구비된 별개의 유지 전극선(SL)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Cst)는 화소 전극(191)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.
- <81> 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 형성할 수도 있다.
- <82> 액정 표시판 조립체(300)의 바깥 면에는 빛을 편광시키는 적어도 하나의 편광자(도시하지 않음)가 부착되어 있다.
- <83> 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 복수의 계조 전압(또는 기준 계조 전압)을 생성한다.
- <84> 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(Vg)를 게이트선에 인가한다.
- <85> 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 신호로서 데이터선에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.
- <86> 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.
- <87> 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- <88> 그러면 도 3 내지 도 6a, 그리고 앞에서 설명한 도 1 및 도 2를 참고로 하여 본 발명의 한 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- <89> 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 4 및 도 5는 각각 도 3에 도시한 액

정 표시판 조립체를 IV-IV 및 V-V 선을 따라 잘라 도시한 단면도이고, 도 6a는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 일부분을 액정 분자의 기울어지는 방향과 함께 도시하는 도면이다.

- <90> 도 3, 도 4 및 도 5를 참고하면, 본 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.
- <91> 먼저, 하부 표시판(100)에 대하여 설명한다.
- <92> 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수의 유지 전극선(storage electrode lines)(131)을 포함하는 게이트 도전체가 형성되어 있다.
- <93> 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 아래위로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(129)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 게이트 구동 회로가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.
- <94> 유지 전극선(131)은 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗은 줄기선과 이로부터 갈라진 복수의 제1 및 제2 유지 전극(137a, 137b)을 포함한다. 유지 전극선(131) 각각은 인접한 두 게이트선(121) 사이에 위치한다. 제1 및 제2 유지 전극(137a, 137b)은 세로 방향으로 뻗으며 서로 마주한다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.
- <95> 게이트 도전체(121, 131)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트 도전체(121, 131)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <96> 게이트 도전체(121, 131)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80° 인 것이 바람직하다.
- <97> 게이트 도전체(121, 131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- <98> 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 섬형 반도체(154)가 형성되어 있다. 반도체(154)는 게이트 전극(124) 위에 위치한다.
- <99> 반도체(154) 위에는 한 쌍의 섬형 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다. 저항성 접촉 부재(163, 165)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- <100> 반도체(154)와 저항성 접촉 부재(163, 165)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.
- <101> 저항성 접촉 부재(163, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175)을 포함하는 데이터 도전체가 형성되어 있다.
- <102> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차한다. 각 데이터선(171)은 게이트 전극(124)을 향하여 각각 뻗어 U자 형으로 굽은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 데이터 구동부(500)와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 구동부(500)가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있

다.

- <103> 드레인 전극(175)은 데이터선(171)과 분리되어 있으며 게이트 전극(124)을 중심으로 소스 전극(173)과 마주한다. 각 드레인 전극(175)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 가지고 있으며, 막대형 끝 부분은 소스 전극(173)으로 일부 둘러싸여 있다.
- <104> 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 반도체(154)에 형성된다.
- <105> 데이터 도전체(171, 175)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171, 175)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <106> 데이터 도전체(171, 175) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <107> 저항성 접촉 부재(163, 165)는 그 아래의 반도체(154)와 그 위의 데이터 도전체(171, 175) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(154)에는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터 도전체(171, 175)로 가리지 않고 노출된 부분이 있다.
- <108> 데이터 도전체(171, 175) 및 노출된 반도체(154) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 유기 절연물은 4.0 이하의 유전 상수를 가지는 것이 바람직하고, 감광성(photosensitivity)을 가질 수도 있다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.
- <109> 보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)의 한 쪽끝을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 각각 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.
- <110> 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.
- <111> 화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 축전기[이하 "액정 축전기(liquid crystal capacitor)"라 함]를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.
- <112> 화소 전극(191)은 유지 전극(137a, 137b)를 비롯한 유지 전극선(131)과 중첩하며, 화소 전극(191)이 유지 전극선(131)과 중첩하여 이루는 축전기를 "유지 축전기(storage capacitor)"라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.
- <113> 도 6a, 그리고 도 3을 참고하면, 각 화소 전극(191)은 게이트선(121) 또는 데이터선(171)과 거의 평행한 네 개의 주 변(90a, 90b)을 가지는 대략 사각형 모양이며, 네 개의 주변은 한 쌍의 세로변(90a) 및 한 쌍의 가로변(90b)을 포함한다.
- <114> 각 화소 전극(191)은 왼쪽 모퉁이가 모따기되어(chamfered) 제1 빗변(90c)을 이룬다. 제1 빗변(90c)은 게이트선(121)에 대하여 약 45°의 각도를 이룬다.
- <115> 제1 빗변(90c)과 가로변(90b) 사이는 제2 빗변(90d)으로 연결되어 있다. 제2 빗변(90d)은 게이트선(121)과 빗

각($\Theta 1$)을 이루며, 그 빔각($\Theta 1$)은 제1 빔변(90c)이 게이트선(121)과 이루는 빔각보다 작다. 제2 빔변(90d)과 게이트선(121)이 이루는 각($\Theta 1$)은 0 내지 45° 이며, 제2 빔변(90d)과 제1 빔변(90c)이 이루는 각($\Theta 2$)은 0 내지 45° 인 것이 바람직하다.

- <116> 화소 전극(191)에는 제1 중앙 절개부(91) 및 제2 중앙 절개부(92)가 형성되어 있으며, 화소 전극(191)은 이들 절개부(91, 92)에 의하여 복수의 영역(partition)으로 분할된다. 절개부(91, 92)는 화소 전극(191)을 이등분하는 가상의 가로 중심선에 대하여 거의 반전 대칭을 이룬다.
- <117> 제1 중앙 절개부(91)는 세로부 및 이와 연결된 한 쌍의 사선부를 포함한다. 세로부는 화소 전극(191)의 가로 중심선에 수직으로 짧게 뻗으며, 한 쌍의 사선부는 가로부에서 화소 전극(191)의 오른쪽 변을 향하여 제1 빔변(90c)과 거의 나란하게 뻗어 있다.
- <118> 화소 전극(191)의 하반부는 제1 중앙 절개부(91)의 사선부에 의하여 두 개의 영역(partition)으로 나뉘고, 상반부 또한 제1 중앙 절개부(91)의 사선부에 의하여 두 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소 전극(191)의 크기, 화소 전극(191)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.
- <119> 제2 중앙 절개부(92)는 화소 전극(191)의 가로 중심선을 따라 뻗은 가로부를 포함한다.
- <120> 접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- <121> 다음, 상부 표시판(200)에 대하여 설명한다.
- <122> 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기관(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 화소 전극(191) 사이의 빔샘을 막는다. 차광 부재(220)는 데이터선(171)에 대응하는 선형 부분(221)과 박막 트랜지스터에 대응하는 면형 부분(222)을 포함하며, 화소 전극(191) 사이의 빔샘을 막고 화소 전극(191)과 마주하는 개구 영역을 정의한다. 그러나 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부(도시하지 않음)를 가질 수도 있다.
- <123> 기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- <124> 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.
- <125> 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어지며 공통 전극(270)에는 복수의 절개부(71, 72a, 72b) 집합이 형성되어 있다.
- <126> 하나의 절개부(71-72b) 집합은 하나의 화소 전극(191)과 마주하며 중앙 절개부(71), 하부 절개부(72a) 및 상부 절개부(72b)를 포함한다. 절개부(71-72b) 각각은 화소 전극(191)의 인접 절개부(91-92b) 사이 또는 절개부(92a, 92b)와 화소 전극(191)의 모판 빔변(90a, 90b) 사이에 배치되어 있다. 또한, 각 절개부(71-72b)는 화소 전극(191)의 하부 절개부(92a) 또는 상부 절개부(92b)와 거의 평행하게 뻗은 적어도 하나의 사선부를 포함한다. 절개부(71-72b)는 화소 전극(191)의 가로 중심선에 대하여 거의 반전 대칭을 이룬다.
- <127> 하부 및 상부 절개부(72a, 72b)는 각각은 사선부와 가로부 및 세로부를 포함한다. 사선부는 대략 화소 전극(191)의 위쪽 또는 아래쪽 변에서 왼쪽 변으로 뻗는다. 가로부 및 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.
- <128> 중앙 절개부(71)는 중앙 가로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 가로부는 대략 화소 전극(191)의 왼쪽 변에서부터 화소 전극(191)의 가로 중심선을 따라 오른쪽으로 뻗는다. 한 쌍의 사선부는, 중앙 가로부의 끝에서부터 화소 전극(191)의 오른쪽 변을 향하여 중앙 가로부와 둔각을 이루면서, 각각 하부 및 상부 절개부(72a, 72b)와 거의 나란하게 뻗는다. 종단 세로부는 해당 사선부의 끝에서부터 화소 전극(191)의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.
- <129> 절개부(71-72b)의 수효 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71-72b)와 중첩하여

절개부(71-72b) 부근의 빛샘을 차단할 수 있다.

- <130> 적어도 하나의 절개부(71-72b, 91, 92)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전기장 생성 전극(191, 270)의 위 또는 아래에 배치될 수 있다.
- <131> 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 형성되어 있으며 이들은 수직 배향막일 수 있다.
- <132> 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 편광축은 직교하며 이중 한 편광축은 게이트선(121a, 121b)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다.
- <133> 액정 표시 장치는 편광자(12, 22), 위상 지연막, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.
- <134> 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다.
- <135> 그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.
- <136> 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등이 있다.
- <137> 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300) 및 데이터 구동부(500)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 출력한다. 출력 영상 신호(DAT)는 디지털 신호로서 정해진 수효의 값(또는 계조)을 가진다.
- <138> 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클록 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.
- <139> 데이터 제어 신호(CONT2)는 한 묶음의 부화소에 대한 영상 데이터의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 액정 표시판 조립체(300)에 데이터 신호를 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 신호의 전압 극성(이하 "공통 전압에 대한 데이터 신호의 전압 극성"을 줄여 "데이터 신호의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.
- <140> 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 묶음의 부화소에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 신호로 변환한 다음, 이를 해당 데이터선에 인가한다.
- <141> 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트 트선에 인가하여 이 게이트선에 연결된 스위칭 소자를 턴온시킨다. 그러면 데이터선에 인가된 데이터 신호가 턴온된 스위칭 소자를 통하여 해당 화소에 인가된다.
- <142> 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트 트선에 인가하여 이 게이트선에 연결된 스위칭 소자를 턴온시킨다. 그러면 데이터선에 인가된 데이터 신호가 턴온된 스위칭 소자를 통하여 해당 화소에 인가된다.
- <143> 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 화소(PX)에 데이터 신호를 인가하여 한 프레임(frame)의 영상을 표시한다.

- <144> 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 신호의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이 때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 바뀌거나(보기: 행 반전, 점 반전), 한 묶음의 화소에 인가되는 데이터 신호의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).
- <145> 이제 도 6b, 7a 내지 도 9c, 그리고 앞서 설명한 도 3 및 도 6a를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 액정 분자의 기울어지는 방향에 대하여 상세하게 설명한다.
- <146> 도 6a는 종래 기술에 따른 액정 표시판 조립체의 일부분에서 액정 분자의 기울어지는 방향을 도시하는 도면이고, 도 6b는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 일부분에서 액정 분자의 기울어지는 방향을 도시하는 도면이고, 도 7a는 종래 기술에 따른 액정 표시판 조립체에서 액정 분자의 움직임을 시뮬레이션한 도면이고, 도 7b는 본 발명의 한 실시예에 따른 액정 표시판 조립체에서 액정 분자의 움직임을 시뮬레이션한 도면이고, 도 8a 내지 도 8c는 종래 기술에 따른 액정 표시판 조립체에서 시간에 따라 액정 분자가 움직이는 모습을 광학 시뮬레이션한 도면이며, 도 9a 내지 도 9c는 본 발명의 한 실시예에 따른 액정 표시판 조립체에서 시간에 따라 액정 분자가 움직이는 모습을 광학 시뮬레이션한 도면이다.
- <147> 액정 분자들이 기울어지는 방향은 일차적으로 전기장 생성 전극(191, 270)의 절개부(71, 72a, 72b, 91, 92)와 화소 전극(191)의 빗변(90c, 90d)이 주 전기장을 왜곡하여 만들어내는 수평 성분에 의하여 결정된다. 이러한 주 전기장의 수평 성분은 절개부(71, 72a, 72b, 91, 92)의 변과 화소 전극(191)의 빗변(90c, 90d)에 거의 수직이다.
- <148> 절개부(71, 72a, 72b, 91, 92)에 의하여 나뉜 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- <149> 도 6b 및 도 7a를 참고하면, 화소 전극(191)의 빗변(90c) 주변에 있는 액정 분자(30a)는 빗변(90c) 및 공통 전극의 절개부(72a) 변의 수직인 방향으로 기울어진다. 그러나 화소 전극(191) 중 게이트선(121)과 평행한 제2 주변(90b) 근처에 있는 액정 분자(30b)는 다른 화소 전극(191)의 제2 주변(90b)에 수직인 방향으로 기울어진다. 따라서 이 형성되어 있다. 더구나 이 부분의 액정 분자(30b)는 게이트선(121)과 가까워 게이트선(121)을 따라 흐르는 게이트 전압에 의한 영향을 받는다. 따라서 이 부분의 액정 분자(30b)는 화소 전극(191)의 빗변(90c) 주변에 있는 액정 분자(30a)가 기울어지는 방향과 달라 텍스처(textuere)가 발생한다. 그러면 액정 분자(30b)의 응답 속도가 떨어지고 화면 잔상이 나타난다.
- <150> 이에 반하여 도 6a 및 도 7b와 같이 화소 전극(191)의 제1 빗변(90c)과 가로변(90b) 사이에 제2 빗변(90d)을 형성하면, 액정 분자(30b)는 제2 빗변(90d)에 수직인 방향으로 기울어진다. 따라서 게이트선(121)을 흐르는 게이트 전압의 영향에도 불구하고 액정 분자(30)가 제1 빗변(90c)에 수직인 방향에 가깝게 기울어지므로 텍스처 발생이 억제된다.
- <151> 도 8a 내지 도 8c 및 도 9a 내지 도 9c를 참고하면, 종래 기술에 의한 액정 표시판 조립체 및 본 발명의 한 실시예에 따른 액정 표시판 조립체 모두 시간이 흐를수록 텍스처 발생이 감소한다. 그러나 도 8a와 도 9a를 비교하면, 시간이 충분히 흐르기 전에는 종래 기술에 의한 액정 표시판 조립체는 텍스처 발생이 많은 것을 알 수 있다. 이에 반하여 본 발명의 한 실시예에 따른 액정 표시판 조립체는 초반에도 텍스처 발생이 현저하게 적으며, 액정의 응답 속도가 빠른 것을 알 수 있다.
- <152> 이제 도 10 내지 도 13을 참고하여 본 발명의 다른 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- <153> 도 10은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 두 부화소에 대한 등가 회로도이다.
- <154> 도 10을 참고하면, 각 화소(PX)는 한 쌍의 부화소를 포함하며, 각 부화소는 액정 축전기(liquid crystal capacitor)(Clca, Clcb)를 포함한다. 두 부화소 중 적어도 하나는 게이트선, 데이터선 및 액정 축전기(Clca, Clcb)와 연결된 스위칭 소자(도시하지 않음)를 포함한다.
- <155> 액정 축전기(Clca/Clcb)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa, PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(270)은 상부 표시판

(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.

- <156> 그 밖에 색필터(230) 및 편광자(도시하지 않음)에 대한 내용은 앞에서 설명하였으므로 생략한다.
- <157> 그러면, 도 11, 도 12, 도 13, 그리고 앞에서 설명한 도 1 및 도 11을 참고하여 본 발명의 다른 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- <158> 도 11은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.
- <159> 도 11을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 복수 쌍의 게이트선(GLa, GLb), 복수의 데이터선(DL) 및 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.
- <160> 각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa/PXb)는 각각 해당 게이트선(GLa/GLb) 및 데이터선(DL)에 연결되어 있는 스위칭 소자(Qa/Qb)와 이에 연결된 액정 축전기(Clca/Clcb), 그리고 스위칭 소자(Qa/Qb) 및 유지 전극선(SL)에 연결되어 있는 유지 축전기(storage capacitor)(Csta/Cstb)를 포함한다.
- <161> 각 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GLa/GLb)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(Clca/Clcb) 및 유지 축전기(Csta/Cstb)와 연결되어 있다.
- <162> 액정 축전기(Clca/Clcb)의 보조적인 역할을 하는 유지 축전기(Csta/Cstb)는 하부 표시판(100)에 구비된 유지 전극선(SL)과 화소 전극(PE)이 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선(SL)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Csta, Cstb)는 부화소 전극(PEa, PEb)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.
- <163> 액정 축전기(Clca, Clcb) 등에 대해서는 앞에서 설명하였으므로 상세한 설명은 생략한다.
- <164> 이와 같은 액정 표시판 조립체를 포함하는 액정 표시 장치에서는, 신호 제어부(600)가 한 화소(PX)에 대한 입력 영상 신호(R, G, B)를 수신하여 두 부화소(PXa, PXb)에 대한 출력 영상 신호(DAT)로 변환하여 데이터 구동부(500)에 전송할 수 있다. 이와는 달리, 계조 전압 생성부(800)에서 두 부화소(PXa, PXb)에 대한 계조 전압 집합을 따로 만들고 이를 번갈아 데이터 구동부(500)에 제공하거나, 데이터 구동부(500)에서 이를 번갈아 선택함으로써, 두 부화소(PXa, PXb)에 서로 다른 전압을 인가할 수 있다. 단, 이때 두 부화소(PXa, PXb)의 합성 감마 곡선이 정면에서의 기준 감마 곡선에 가깝게 되도록 영상 신호를 보정하거나 계조 전압 집합을 만드는 것이 바람직하다. 예를 들면 정면에서의 합성 감마 곡선은 이 액정 표시판 조립체에 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다.
- <165> 도 11에 도시한 액정 표시판 조립체의 한 가지 예에 대하여 도 12 및 도 13을 참고하여 상세하게 설명한다.
- <166> 도 12는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도이고 도 13은 도 12에 도시한 액정 표시판 조립체를 XⅢ-XⅢ 선을 따라 잘라 도시한 단면도이다.
- <167> 도 12 및 도 13의 실시예에 따른 액정 표시판 조립체도 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판 사이에 들어 있는 액정층(3)을 포함한다.
- <168> 본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 3 내지 도 5에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.
- <169> 도 12 및 도 13을 참고하여 하부 표시판에 대하여 설명하자면, 절연 기관(110) 위에 복수 쌍의 제1 및 제2 게이트선(121a, 121b)과 유지 전극선(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 각 게이트선(121a, 121b)은 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 포함한다. 유지 전극선(131)은 유지 전극(137a, 137b)을 포함한다. 게이트 도전체(121a, 121b, 131) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 제1 및 제2 섬형 반도체(154a, 154b)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(163a, 165a)가 형성되어 있다. 저항성 접촉 부재(163a, 165a) 및 게이트 절연막(140) 위에는 복수의 데이터선(171)과 복수 쌍의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171)은 복수 쌍의 제1 및 제2 소스 전극(173a, 173b)과 끝 부분(179)을 포함한다. 데이터 도전체(171, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(180)이 형성되어 있고, 보호막(180) 및

게이트 절연막(140)에는 복수의 접촉 구멍(181a, 181b, 182, 185a, 185b)이 형성되어 있다. 보호막 위에는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81a, 81b, 82)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81a, 81b, 82) 및 보호막 위에는 배향막(11)이 형성되어 있다.

- <170> 도 12 및 도 13의 실시예에 따른 액정 표시판 조립체의 상부 표시판에 대하여 설명하자면, 절연 기판(210) 위에 차광 부재(220), 덮개막(250), 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.
- <171> 도 12 및 도 13의 실시예에 따른 액정 표시판 조립체는 도 3 내지 도 5의 액정 표시판 조립체와 달리 화소 전극(191)이 서로 분리되어 있는 제1 및 제2 부화소 전극(191a, 191b)을 포함한다. 제1 및 제2 부화소 전극(191a, 191b)은 간극(94)을 사이에 두고 서로 떨어져 있다. 간극(94)은 제1 빔변(90c)와 평행한 사선부를 포함한다.
- <172> 제2 부화소 전극(191b)은 중앙 절개부(92)를 포함한다. 제1 부화소 전극(191a)은 제1 및 제2 게이트선(121a, 121b)과 인접하며, 제1 빔변(90c) 및 제2 빔변(90d)을 포함한다. 제1 빔변(90c) 및 제2 빔변(90d)은 도 3의 액정 표시판 조립체와 동일하므로 상세한 설명은 생략한다.
- <173> 한 쌍의 부화소 전극(191a, 191b)에는 하나의 입력 영상 신호에 대하여 미리 설정되어 있는 서로 다른 데이터 전압이 인가되는데, 그 크기는 부화소 전극(191a, 191b)의 크기 및 모양에 따라 설정될 수 있다. 부화소 전극(191a, 191b)의 면적은 서로 다를 수 있다. 한 예로 제2 부화소 전극(191b)은 제1 부화소 전극(191a)에 비하여 높은 전압을 인가 받으며, 제1 부화소 전극(191a)보다 면적이 크다.
- <174> 액정 분자가 기울어지는 각도는 전기장의 세기에 따라 달라지는데, 두 액정 축전기(C1ca, C1cb)의 전압이 서로 다르므로 액정 분자들이 기울어진 각도가 다르고 이에 따라 두 부화소의 휘도가 다르다. 따라서 제1 액정 축전기(C1ca)의 전압과 제2 액정 축전기(C1cb)의 전압을 적절하게 맞추면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 할 수 있으며, 즉 측면 감마 곡선을 정면 감마 곡선에 최대한 가깝게 할 수 있으며, 이렇게 함으로써 측면 시인성을 향상할 수 있다.
- <175> 또한 높은 전압을 인가 받는 제1 부화소 전극(191a)의 면적을 제2 부화소 전극(191b)의 면적보다 작게 하면 측면 감마 곡선을 정면 감마 곡선에 더욱 가깝게 할 수 있다. 특히 제1 및 제2 부화소 전극(191a, 191b)의 면적 비가 대략 1:2 내지 1:3인 경우 측면 감마 곡선이 정면 감마 곡선에 더욱더 가깝게 되어 측면 시인성이 더욱 좋아진다.
- <176> 부화소 전극(191a, 191b) 사이의 전압 차에 의하여 부차적으로 생성되는 부 전기장(secondary electric field)의 방향은 부영역의 주 변과 수직이다. 따라서 부 전기장의 방향과 주 전기장의 수평 성분의 방향과 일치한다. 결국 부화소 전극(191a, 191b) 사이의 부 전기장은 액정 분자들의 경사 방향의 결정을 강화하는 쪽으로 작용한다.
- <177> 또한 도 12 및 도 13의 액정 표시판 조립체는 도 3 내지 도 6에 도시한 액정 표시판 조립체와 달리 두 개의 게이트선(121a, 121b), 게이트 전극(124a, 124b), 섬형 반도체(154a, 154b), 소스 전극(173a, 173b), 드레인 전극(175a, 175b)을 포함한다.
- <178> 제1/제2 게이트 전극(124a/124b), 제1/제2 소스 전극(173a/173b) 및 제1/제2 드레인 전극(175a/175b)은 제1/제2 반도체(154a, 154b)와 함께 제1/제2 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb)를 이루며, 제1/제2 박막 트랜지스터(Qa/Qb)의 채널(channel)은 제1/제2 소스 전극(173a/173b)과 제1/제2 드레인 전극(175a/175b) 사이의 제1/제2 반도체(154a/154b)에 형성된다.
- <179> 또한 본 실시예에 따른 액정 표시판 조립체는 도 3 내지 도 5에 도시한 액정 표시판 조립체와 달리, 상부 표시판(200)에 색필터가 없고 하부 표시판(100)의 보호막(180) 아래에 복수의 색필터(230)가 형성되어 있다.
- <180> 색필터(230)는 화소 전극(191) 열을 따라 주기적으로 꺾이면서 세로로 길게 뻗어 있으며 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)이 위치하는 주변 영역에는 존재하지 않는다. 색필터(230)에는 접촉 구멍(185a)이 통과하며 접촉 구멍(185a)보다 큰 관통 구멍(235)이 형성되어 있다.
- <181> 이웃하는 색필터(230)는 데이터선(171) 위에서 중첩하여 이웃하는 화소 전극(191) 사이에서 누설되는 빛을 차단하는 차광 부재의 기능을 가질 수 있다. 이 경우 상부 표시판(200)의 차광 부재를 생략할 수 있으며 이에 따라 공정이 간소화된다.
- <182> 색필터(230) 아래에도 보호막(도시하지 않음)을 둘 수 있다.
- <183> 공통 전극 표시판(200)의 덮개막(250)은 생략할 수 있다.

- <184> 도 3 내지 도 6에 도시한 액정 표시판 조립체의 많은 특징들이 도 12 및 도 13에 도시한 액정 표시판 조립체에 도 적용될 수 있다.
- <185> 다음 도 10에 도시한 액정 표시판 조립체의 다른 예에 대하여 도 14 내지 도 16을 참고하여 상세하게 설명한다.
- <186> 도 14는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.
- <187> 도 14를 참고하면, 본 실시예에 따른 액정 표시판 조립체는 복수의 게이트선(GL), 복수 쌍의 데이터선(DLc, DLd) 및 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.
- <188> 각 화소(PX)는 한 쌍의 부화소(PXc, PXd)를 포함하며, 각 부화소(PXc/PXd)는 각각 해당 게이트선(GL) 및 데이터선(DLc/DLd)에 연결되어 있는 스위칭 소자(Qc/Qd)와 이에 연결된 액정 축전기(Clcc/Clcd), 그리고 스위칭 소자(Qc/Qd) 및 유지 전극선(SL)에 연결되어 있는 유지 축전기(Cstc/Cstd)를 포함한다.
- <189> 각 스위칭 소자(Qc/Qd) 또한 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DLc/DLd)과 연결되어 있으며, 출력 단자는 액정 축전기(Clcc/Clcd) 및 유지 축전기(Cstc/Cstd)와 연결되어 있다.
- <190> 액정 축전기(Clcc, Clcd)와 유지 축전기(Cstc, Cstd) 및 이와 같은 액정 표시판 조립체를 포함하는 액정 표시 장치의 동작 등에 대해서는 앞선 실시예와 실질적으로 동일하므로 상세한 설명은 생략한다. 단, 도 12에 도시한 액정 표시판 조립체에서는 한 화소(PX)를 이루는 두 부화소(PXa, PXa))가 시차를 두고 데이터 전압을 인가 받는 반면, 본 실시예에서는 두 부화소(PXc, PXd)가 동일한 시간에 데이터 전압을 인가 받는다.
- <191> 그러면 도 14에 도시한 액정 표시판 조립체의 한 가지 예에 대하여 도 15 내지 도 17을 참고하여 상세하게 설명한다.
- <192> 도 15는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 16 및 도 17은 각각 도 15에 도시한 액정 표시판 조립체를 X VI-X VI 및 X VII-X VII선을 따라 잘라 도시한 단면도이다.
- <193> 도 15 내지 도 17에 도시한 바와 같이, 본 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판 사이에 들어 있는 액정층(3) 및 표시판 바깥 면에 부착되어 있는 한 쌍의 편광자(12, 22)를 포함한다.
- <194> 도 15 내지 도 17의 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 3 내지 도 5에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.
- <195> 도 15의 실시예에 따른 액정 표시판 조립체의 하부 표시판에 대하여 설명하자면, 절연 기판(110) 위에 복수의 게이트선(121) 및 복수의 유지 전극선(131)을 포함하는 게이트 도전체가 형성되어 있다. 각 게이트선(121)은 복수 쌍의 제1 및 제2 게이트 전극(124c, 124d)과 끝 부분(129)을 포함한다. 각 유지 전극선(131)은 유지 전극(137a, 137b)을 포함한다. 게이트 도전체(121) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 제1 및 제2 섬형 반도체(154c, 154d)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(163c, 163d)가 형성되어 있다. 저항성 접촉 부재(163c, 163d) 위에는 복수 쌍의 제1 및 제2 데이터선(171c, 171d)과 복수의 제1 및 제2 드레인 전극(175c, 175d)을 포함하는 데이터 도전체가 형성되어 있다. 제1 및 제2 데이터선(171c, 171d)은 각각 복수의 제1 및 제2 소스 전극(173c, 173d)과 끝 부분(179a, 179b)을 포함한다. 데이터 도전체(171c, 171d, 175c, 175d) 및 노출된 반도체(154c, 154d) 부분 위에는 보호막(180)이 형성되어 있고, 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(181, 182c, 182d, 185c, 185d)이 형성되어 있다. 보호막 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82c, 82d)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82c, 82d) 및 보호막 위에는 배향막(11)이 형성되어 있다.
- <196> 도 15 및 도 16의 액정 표시판 조립체의 상부 표시판에 대하여 설명하자면, 절연 기판(210) 위에 차광 부재(220), 복수의 색필터(230), 덮개막(250), 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.
- <197> 그러나 도 15의 실시예에 따른 액정 표시판 조립체에서는 도 12 및 도 13에 도시한 액정 표시판 조립체와 비교할 때 게이트선(121)의 수효가 반이고 대신 데이터선(171c, 171d)의 수효가 두 배이다. 그리고 하나의 화소 전극(191)을 이루는 제1 및 제2 부화소 전극(191a, 191b)에 연결된 제1 및 제2 박막 트랜지스터(Qc, Qd)가 동일한 게이트선(121), 서로 다른 데이터선(171c, 171d)에 연결되어 있다.
- <198> 더욱이, 반도체(154c, 154d)는 데이터선(171c, 171d) 및 드레인 전극(175c, 175c)을 따라 연장되어 선형 반도체

체(151)를 이루며, 저항성 접촉 부재(163d)는 데이터선(171c, 171d)을 따라 연장되어 선형 저항성 접촉 부재(161)를 이룬다. 선형 반도체(151)는 데이터선(171), 드레인 전극(175c, 175d) 및 그 하부의 저항성 접촉 부재(161, 165d)와 실질적으로 동일한 평면 모양을 가지고 있다.

- <199> 이러한 박막 트랜지스터 표시판을 본 발명의 한 실시예에 따라 제조하는 방법에서는 데이터선(171c, 171d)과 드레인 전극(175c, 175d), 반도체(151) 및 저항성 접촉 부재(161, 165b)를 한 번의 사진 공정으로 형성한다.
- <200> 이러한 사진 공정에서 사용하는 감광막은 위치에 따라 두께가 다르며, 특히 두께가 작아지는 순서로 제1 부분과 제2 부분을 포함한다. 제1 부분은 데이터선(171c, 171d)과 드레인 전극(175c, 175d)이 차지하는 배선 영역에 위치하며, 제2 부분은 박막 트랜지스터의 채널 영역에 위치한다.
- <201> 위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투광 영역(light transmitting area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명 영역에는 슬릿 패턴(slit pattern), 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 방법이 있다. 즉, 투광 영역과 차광 영역만을 지닌 통상의 노광 마스크로 리플로우 가능한 감광막을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록 함으로써 얇은 부분을 형성하는 것이다.
- <202> 이와 같이 하면 한 번의 사진 공정을 줄일 수 있으므로 제조 방법이 간단해진다.
- <203> 도 3 내지 도 5에 도시한 액정 표시판 조립체의 많은 특징들이 도 15 및 도 16에 도시한 액정 표시판 조립체에도 적용될 수 있다.
- <204> 이제 도 18 및 도 19를 참고하여 본 발명의 다른 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- <205> 도 18은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.
- <206> 도 18을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 복수의 게이트선(GL)과 복수의 데이터선(DL)을 포함하는 신호선과 이에 연결되어 있는 복수의 화소(PX)를 포함한다.
- <207> 각 화소(PX)는 한 쌍의 제1 및 제2 부화소(PXe, PXf)와 두 부화소(PXe, PXf) 사이에 연결되어 있는 결합 축전기(Ccp)를 포함한다.
- <208> 제1 부화소(PXe)는 해당 게이트선(GL) 및 데이터선(DL)에 연결되어 있는 스위칭 소자(Q)와 이에 연결된 제1 액정 축전기(Clce) 및 유지 축전기(Cst)를 포함하며, 제2 부화소(PXf)는 결합 축전기(Ccp)와 연결되어 있는 제2 액정 축전기(Clcf)를 포함한다.
- <209> 스위칭 소자(Q) 또한 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(Clce), 유지 축전기(Cste) 및 결합 축전기(Ccp)와 연결되어 있다.
- <210> 스위칭 소자(Q)는 게이트선(GL)으로부터의 게이트 신호에 따라 데이터선(DL)으로부터의 데이터 전압을 제1 액정 축전기(Clce) 및 결합 축전기(Ccp)에 인가하고, 결합 축전기(Ccp)는 이 전압을 그 크기를 바꾸어 제2 액정 축전기(Clcf)에 전달한다.
- <211> 유지 축전기(Cste)에 공통 전압(Vcom)이 인가되고 축전기(Clce, Cste, Clcf, Ccp)와 그 정전 용량을 동일한 도면 부호로 나타낸다고 하면, 제1 액정 축전기(Clce)에 충전된 전압(Ve)과 제2 액정 축전기(Clcf)에 충전된 전압(Vf)은 다음과 같은 관계를 가진다.
- <212>
$$Vf = Ve \times [Ccp / (Ccp + Clcf)]$$
- <213> $Ccp / (Ccp + Clcf)$ 의 값이 1보다 작기 때문에 제2 액정 축전기(Clcf)에 충전된 전압(Vf)은 제1 액정 축전기(Clce)에 충전된 전압(Ve)에 비하여 항상 작다. 이 관계는 유지 축전기(Cste)에 인가된 전압이 공통 전압(Vcom)이 아니라도 마찬가지로 성립한다.
- <214> 제1 액정 축전기(Clce) 전압(Ve)과 제2 액정 축전기(Clcf) 전압(Vf)의 적절한 비율은 결합 축전기(Ccp)의 정전 용량을 조절함으로써 얻을 수 있다.

- <215> 그러면 이러한 액정 표시판 조립체의 한 예에 대하여 도 19를 참고로 하여 상세하게 설명한다.
- <216> 도 20은 본 발명의 다른 실시예에 따른 액정 표시판 조립체를 도시하는 배치도이다.
- <217> 본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4, 도 13 및 도 16에 도시한 액정 표시판 조립체의 층상 구조와 동일하므로, 따로 도시하지 않고 도 4, 도 13 및 도 16에 도시한 도면 부호와 동일한 도면 부호를 사용하여 설명한다.
- <218> 도 19를 참고하면, 본 실시예에 따른 액정 표시판 조립체도 서로 마주하는 하부 표시판(도시하지 않음)과 상부 표시판(도시하지 않음) 및 이들 두 표시판 사이에 들어 있는 액정층(도시하지 않음)을 포함한다.
- <219> 본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 3 내지 도 5에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.
- <220> 하부 표시판에 대하여 설명하자면, 절연 기판(도시하지 않음) 위에 복수의 게이트선(121)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 각 게이트선(121)은 게이트 전극(124)과 끝 부분(129)을 포함한다. 게이트 도전체(121) 위에는 게이트 절연막(도시하지 않음)이 형성되어 있다. 게이트 절연막 위에는 섬형 반도체(154)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재 및 게이트 절연막 위에는 복수의 데이터선(171)과 복수의 드레인 전극(175)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171)은 복수의 소스 전극(173)과 끝 부분(179)을 포함한다. 데이터 도전체(171, 175) 및 노출된 반도체(154) 부분 위에는 보호막(도시하지 않음)이 형성되어 있고, 보호막 및 게이트 절연막에는 복수의 접촉 구멍(181, 182, 185)이 형성되어 있다. 보호막 위에는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82) 및 보호막 위에는 배향막(도시하지 않음)이 형성되어 있다.
- <221> 상부 표시판에 대하여 설명하자면, 절연 기판(도시하지 않음) 위에 차광 부재(도시하지 않음), 복수의 색필터(도시하지 않음), 덮개막(도시하지 않음), 공통 전극(도시하지 않음), 그리고 배향막(도시하지 않음)이 형성되어 있다.
- <222> 본 실시예에 따른 화소 전극(191) 및 공통 전극(270)은 도 12 및 도 15에 도시한 액정 표시판 조립체의 화소 전극(191) 및 공통 전극(270)과 형태가 유사하다. 그러나 본 실시예에 따른 화소 전극(191)은 도 3과는 달리 서로 분리되어 있는 제1 및 제2 부화소 전극(191a, 191b)을 포함한다. 제1 부화소 전극(191a)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 연결되어 있다.
- <223> 본 실시예에 따른 액정 표시판 조립체는 드레인 전극(175)은 결합 전극(coupling electrode)(176)을 포함한다. 결합 전극(176)은 데이터선(171)과 실질적으로 평행하게 뻗다가 공통 전극(270)의 중앙 절개부(71)의 사선부 및 세로부를 따라 뻗어 있다.
- <224> 결합 전극(176)은 제2 부화소 전극(191b)과 중첩한다. 결합 전극(176)과 제2 부화소 전극(191b)은 "결합 축전기"(Ccp)를 이룬다.
- <225> 도 15 내지 도 17 도시한 액정 표시판 조립체의 많은 특징들이 도 19에 도시한 액정 표시판 조립체에도 적용될 수 있다.

발명의 효과

- <226> 본 발명에 따르면, 액정 분자의 텍스처 발생을 방지하여 투과율을 높이며, 액정 표시 장치의 응답 속도를 향상시킨다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도.
- <2> 도 2는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.
- <3> 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도.
- <4> 도 4 및 도 5는 각각 도 3에 도시한 액정 표시판 조립체를 IV-IV 및 V-V 선을 따라 잘라 도시한 단면도.
- <5> 도 6a는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 일부분을 액정 분자의 기울어지는 방향과 함께 도시

하는 도면.

- <6> 도 6b는 종래 기술에 따른 액정 표시판 조립체의 일부분을 액정 분자의 기울어지는 방향과 함께 도시하는 도면.

<7> 도 7a는 종래 기술에 따른 액정 표시판 조립체에서 액정 분자의 움직임을 시뮬레이션한 도면.

<8> 도 7b는 본 발명의 한 실시예에 따른 액정 표시판 조립체에서 액정 분자의 움직임을 시뮬레이션한 도면.

<9> 도 8a 내지 도 8c는 종래 기술에 따른 액정 표시판 조립체에서 시간에 따라 액정 분자가 움직이는 모습을 광학 시뮬레이션한 도면.

<10> 도 9a 내지 도 9c는 본 발명의 한 실시예에 따른 액정 표시판 조립체에서 시간에 따라 액정 분자가 움직이는 모습을 광학 시뮬레이션한 도면.

<11> 도 10은 본 발명의 다른 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로도.

<12> 도 11은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.

<13> 도 12는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.

<14> 도 13은 도 12에 도시한 액정 표시판 조립체를 XⅢ-XⅢ 선을 따라 잘라 도시한 단면도.

<15> 도 14는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.

<16> 도 15는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.

<17> 도 16 및 도 17은 각각 도 15에 도시한 액정 표시판 조립체를 XⅥ-XⅥ 및 XⅦ-XⅦ 선을 따라 잘라 도시한 단면도.

<18> 도 18은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.

<19> 도 19는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.

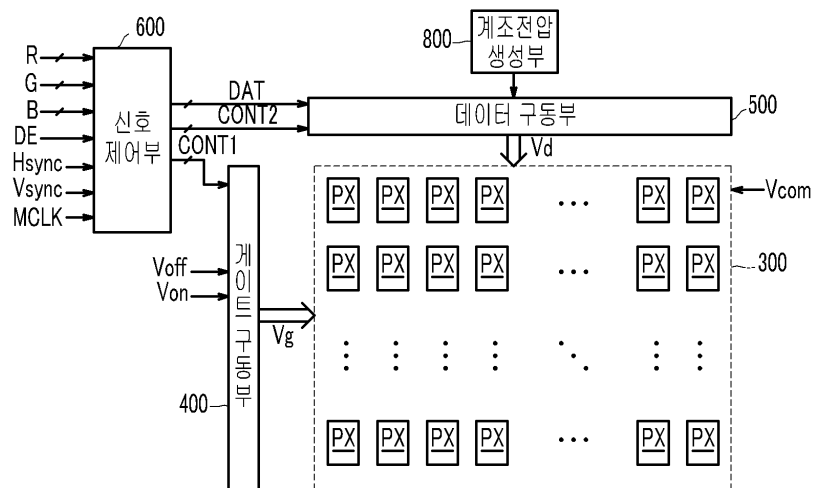
<20> <도면 부호의 설명>

<21> <22> <23> <24> <25> <26> <27> <28> <29> <30> <31> <32> <33> <34> <35> <36> <37> <38>	12, 22: 편광판 71a-b, 72: 공통 전극 절개부 81, 81a, 81b, 82, 82a, 82b: 접촉 보조 부재 92: 화소 전극 절개부 110, 210: 기판 121, 121a, 121b, 129a, 129b: 게이트선 124, 124a, 124b: 게이트 전극 131: 유지 전극선 137a, 137b: 유지 전극 140: 게이트 절연막 154, 154a, 154b, 154c, 154d: 반도체 161, 163a, 165a, 163b, 165b: 저항성 접촉 부재 171, 171a, 171b, 176, 179, 179a, 179b: 데이터선 173, 173a, 173b, 173c, 173d: 소스 전극 175, 175a, 175b, 175c, 175d: 드레인 전극 180: 보호막 181, 181a, 181b, 182, 182a, 182b, 185, 185a, 185b, 185c, 185d: 접촉 구멍 191, 191a, 191b: 화소 전극	11, 21: 배향막
--	--	-------------

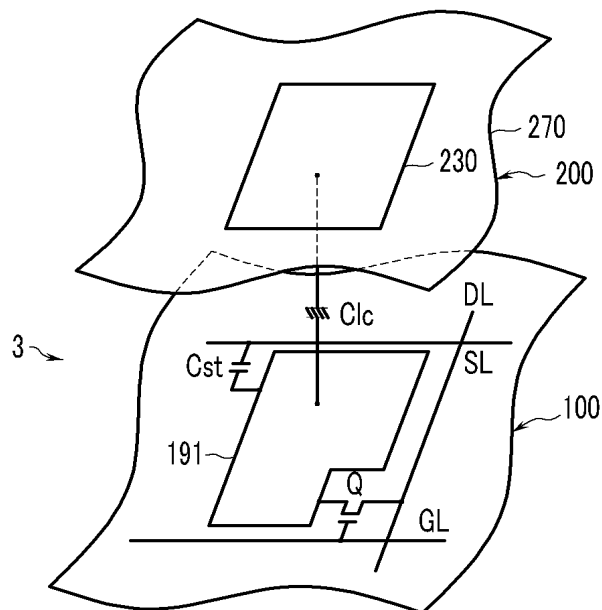
- | | | |
|------|-----------------|--------------|
| <39> | 220: 차광 부재 | 230: 색필터 |
| <40> | 250: 덮개막 | 270: 공통 전극 |
| <41> | 300: 액정 표시판 조립체 | 400: 게이트 구동부 |
| <42> | 500: 데이터 구동부 | 600: 신호 제어부 |
| <43> | 800: 계조 전압 생성부 | |

도면

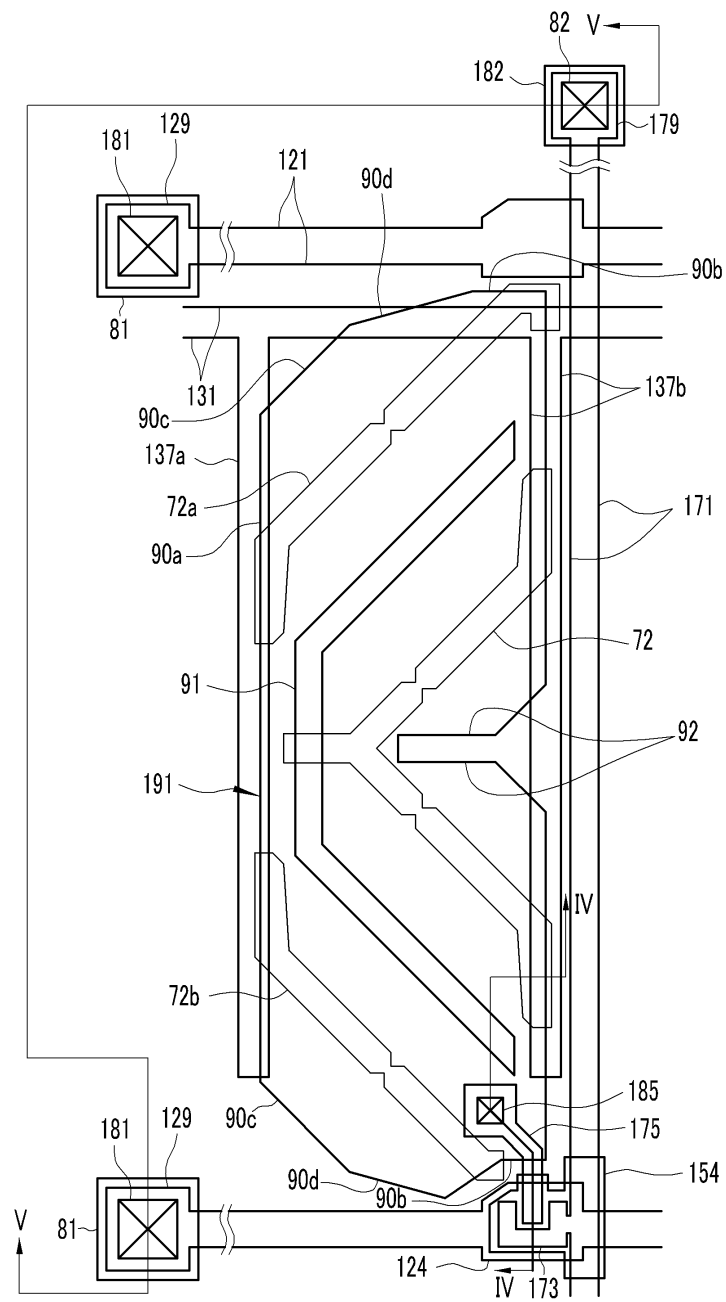
도면1



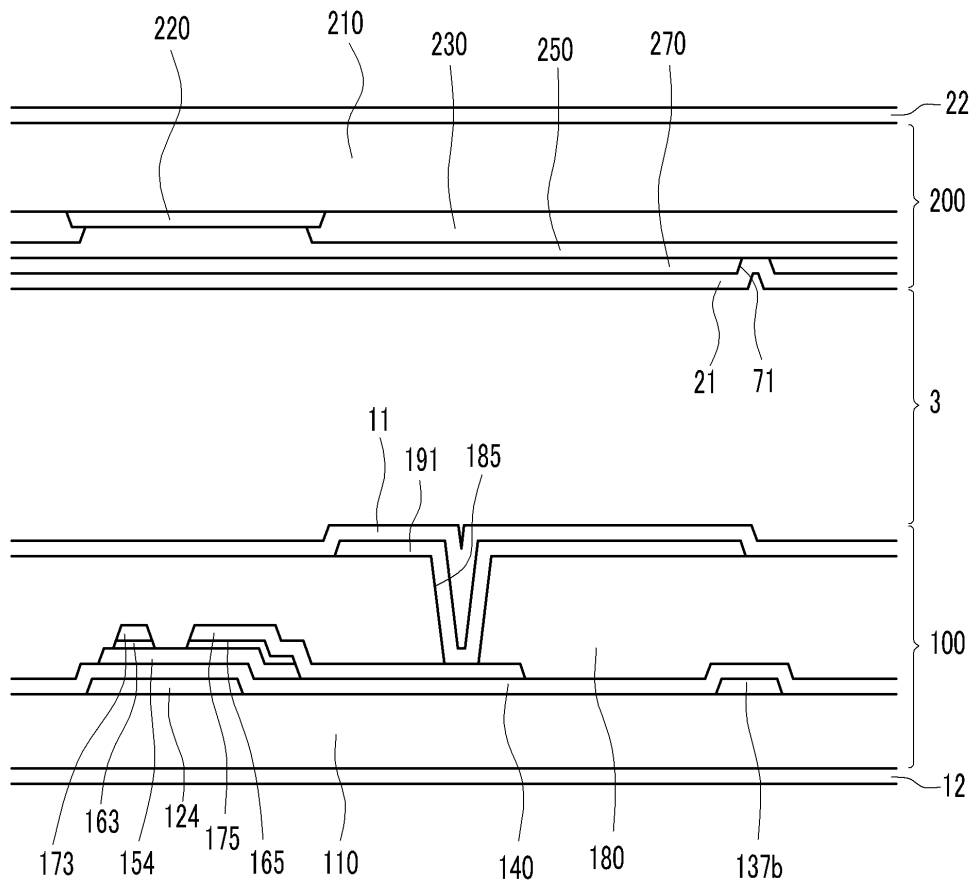
도면2



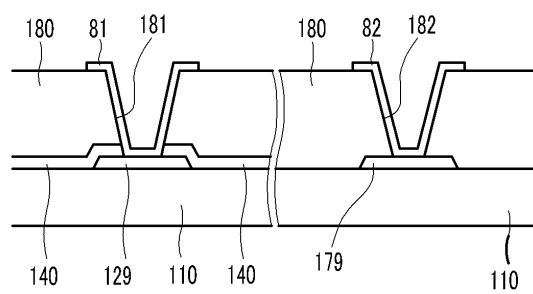
도면3



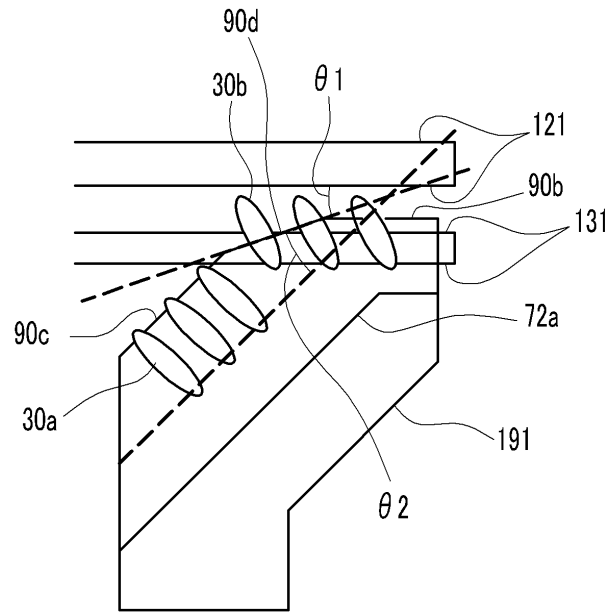
도면4



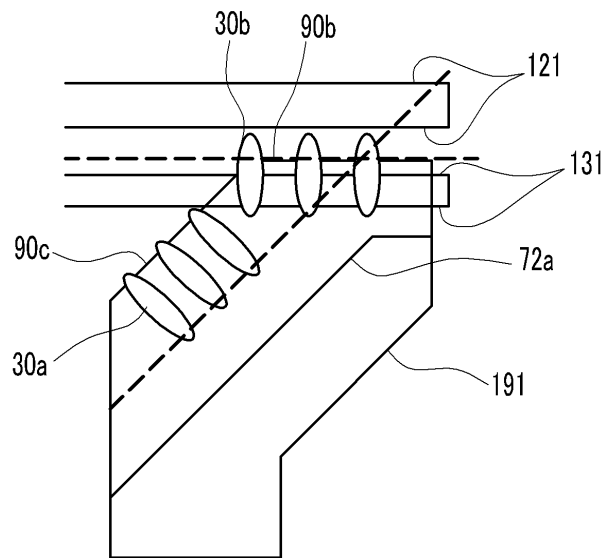
도면5



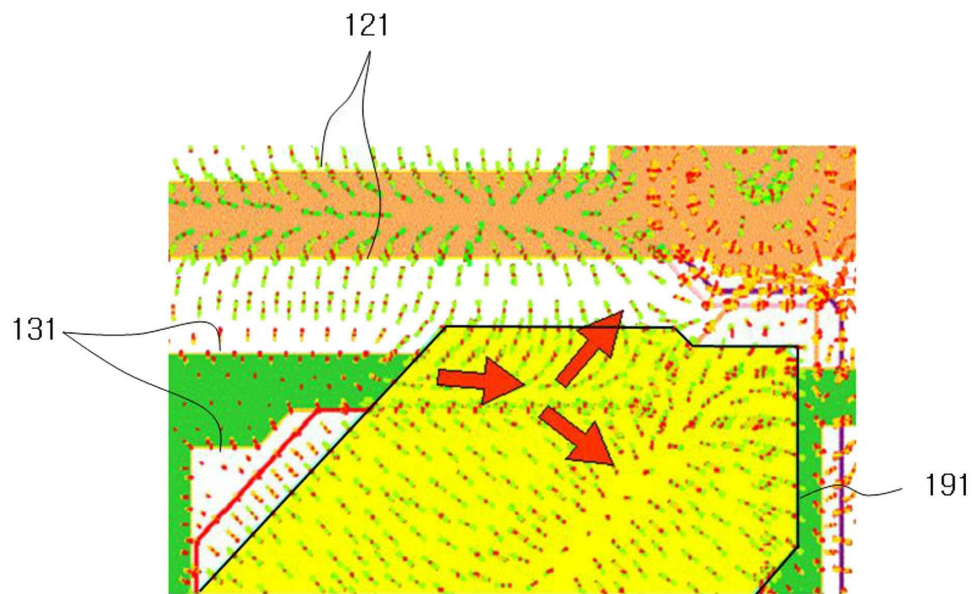
도면6a



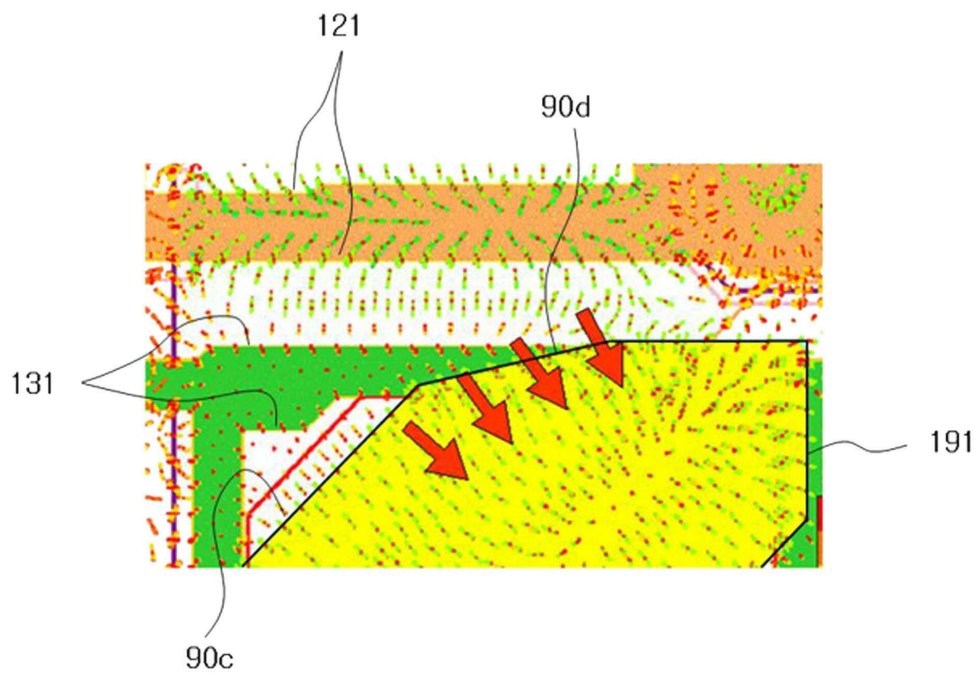
도면6b



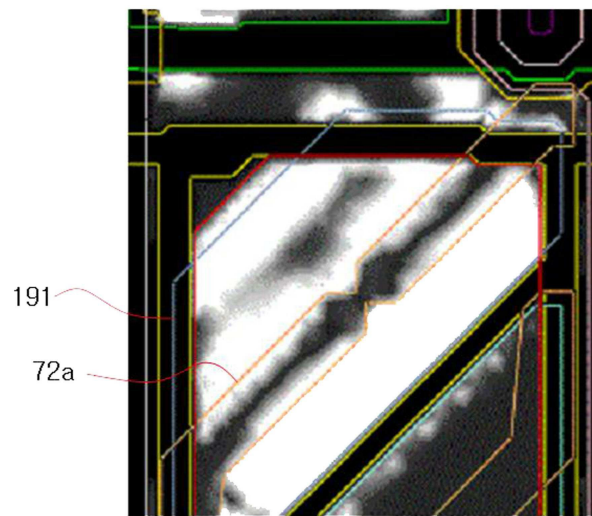
도면7a



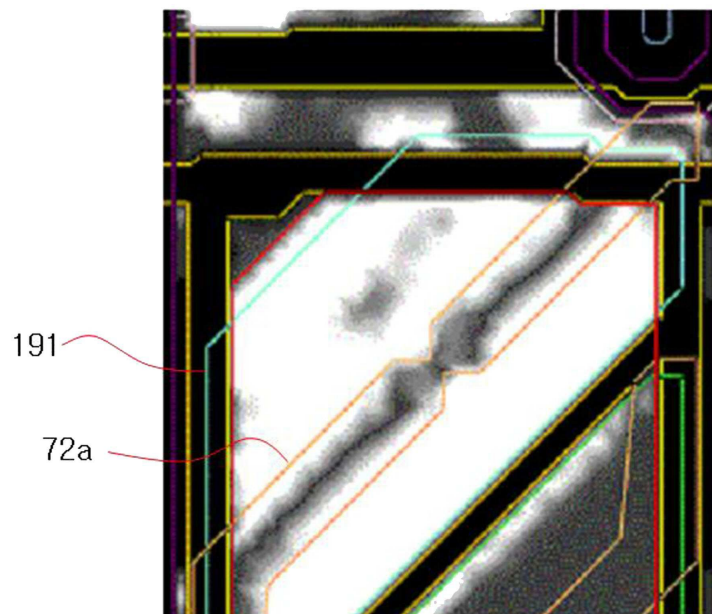
도면7b



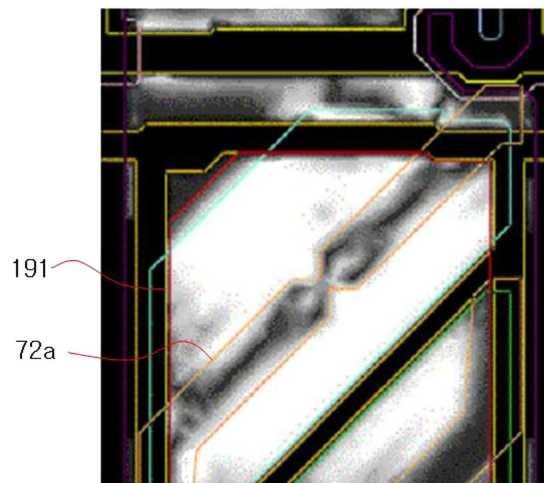
도면8a



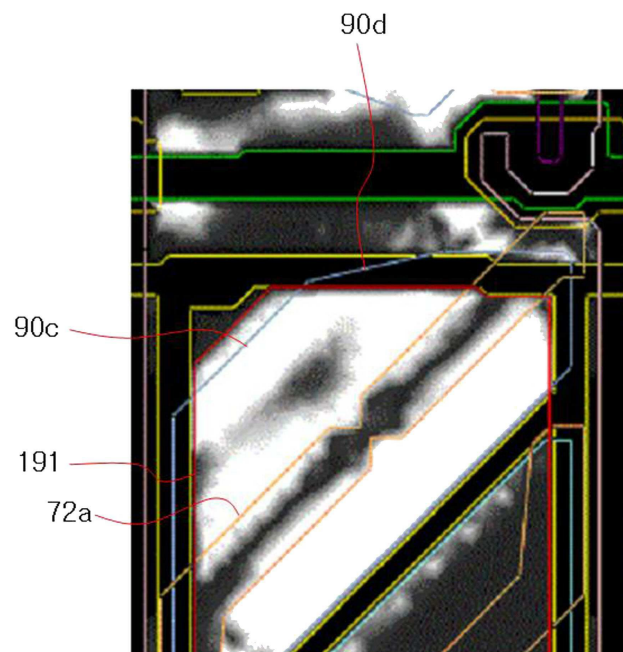
도면8b



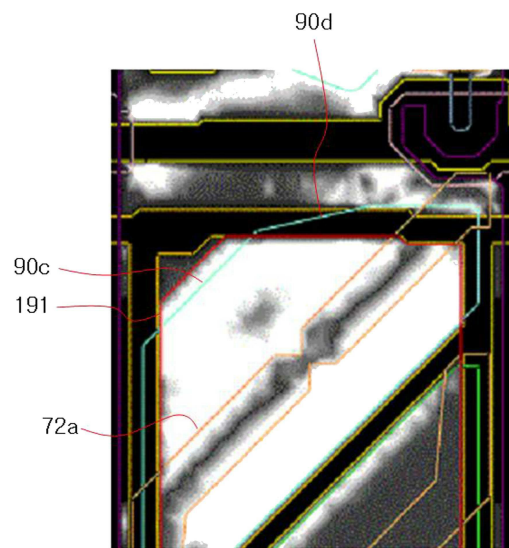
도면8c



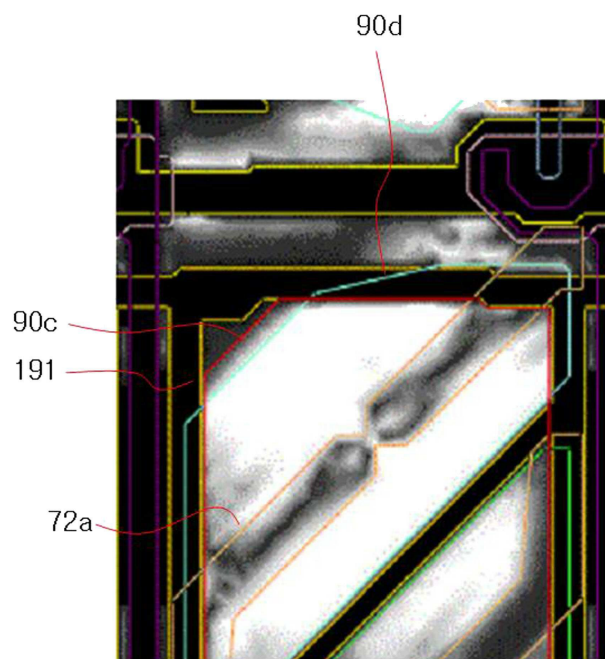
도면9a



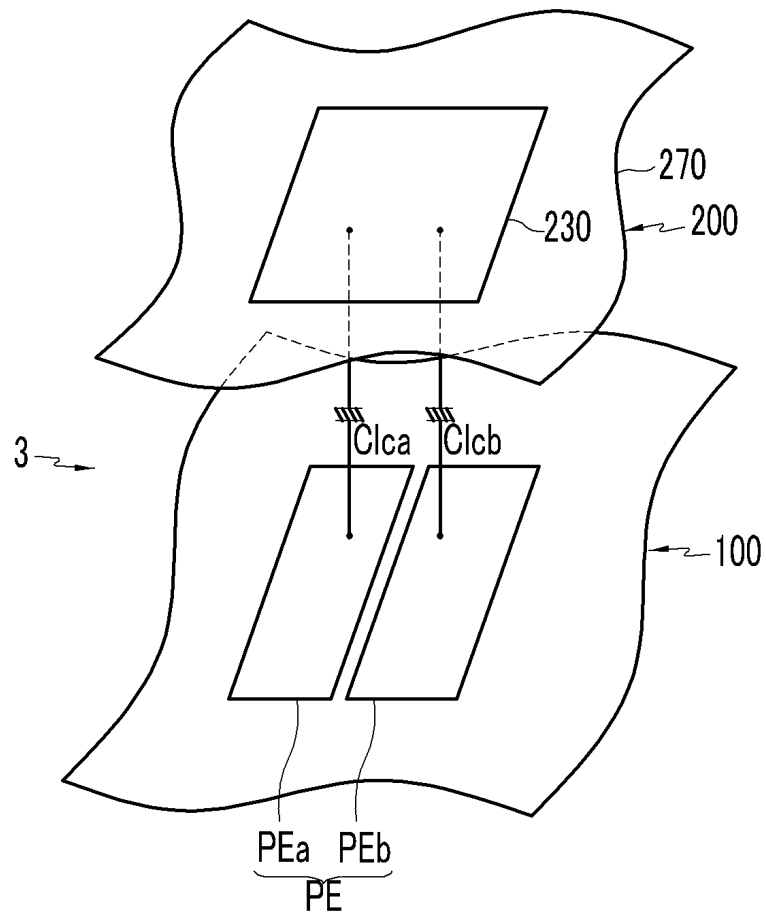
도면9b



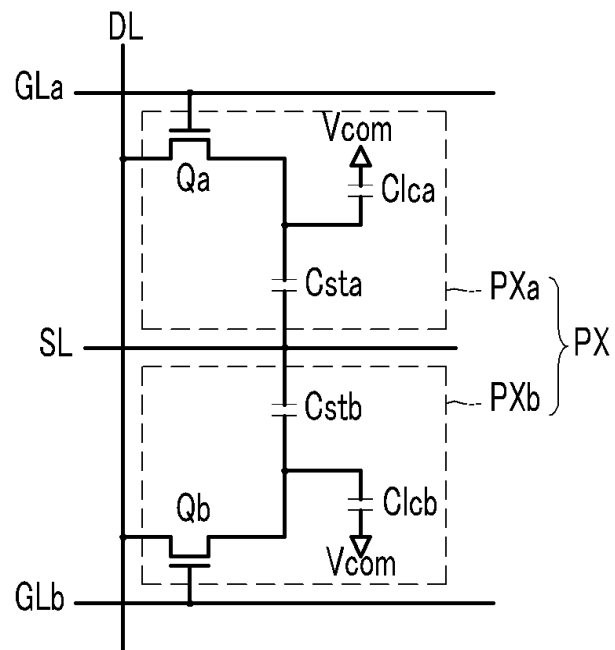
도면9c



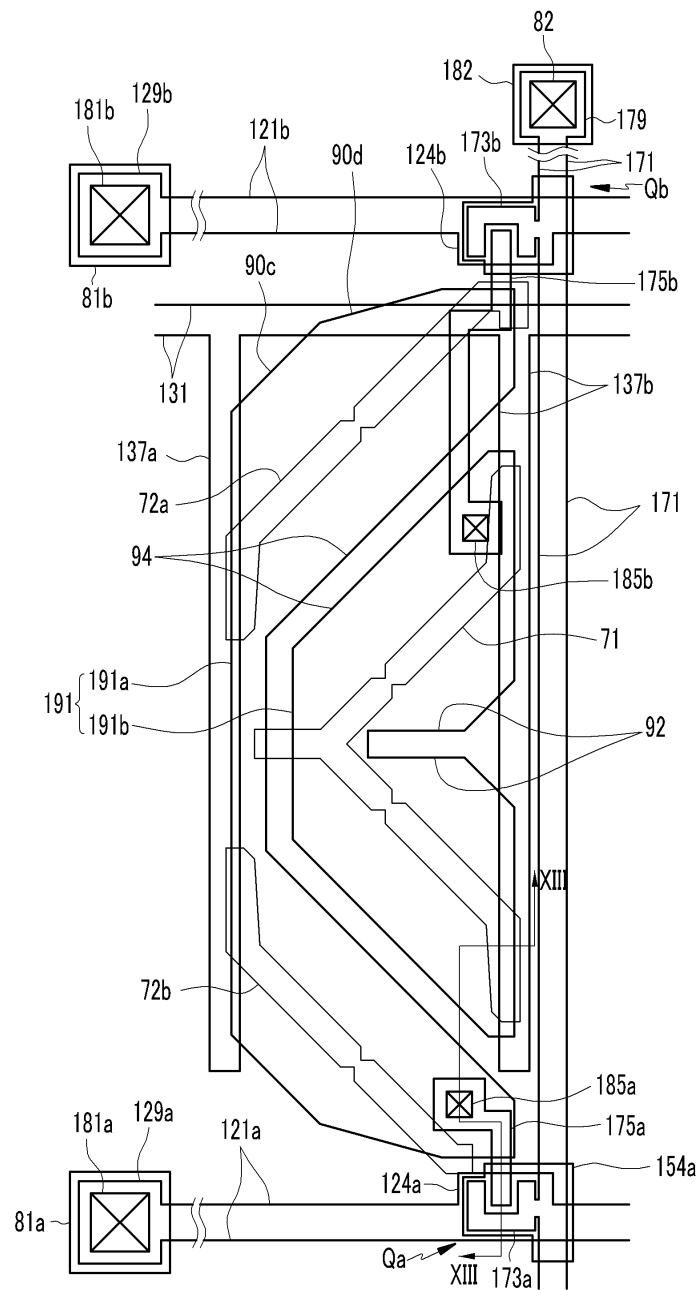
도면10



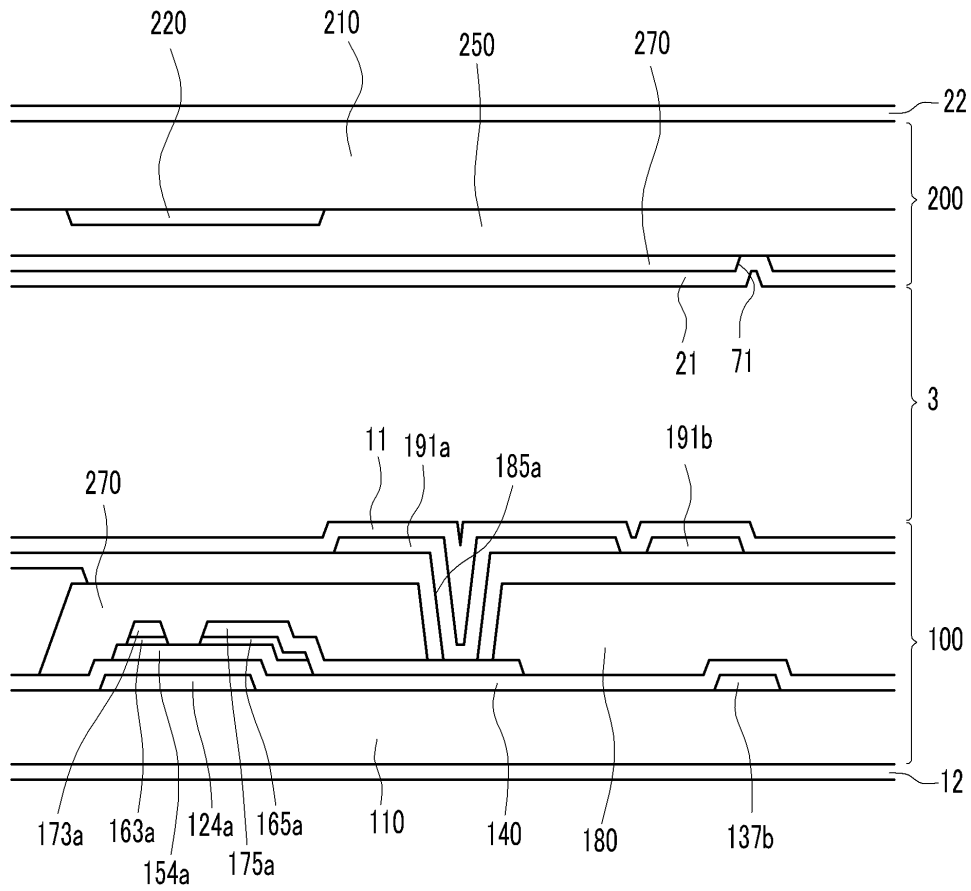
도면11



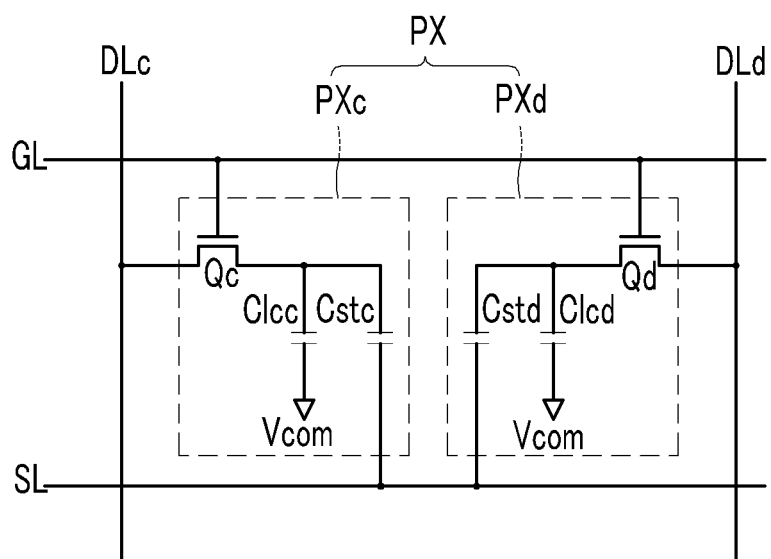
도면12



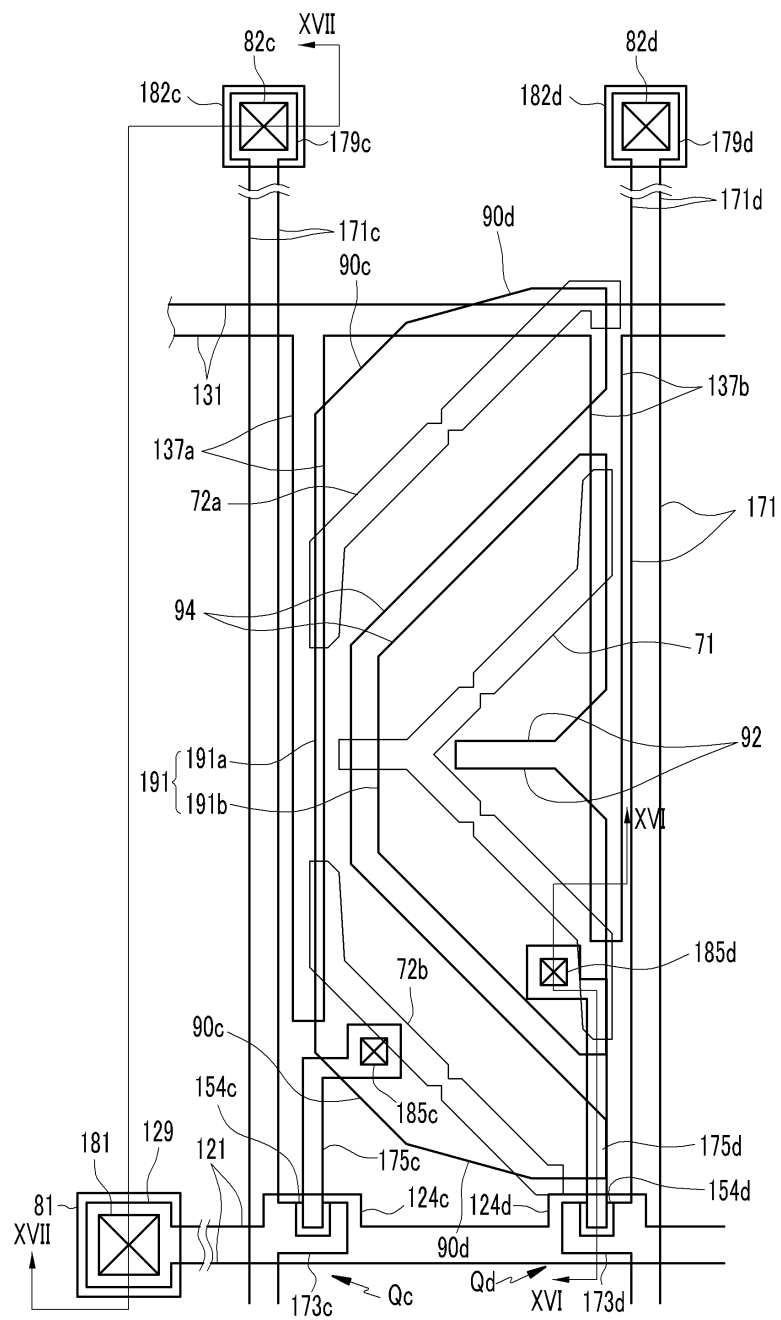
도면13



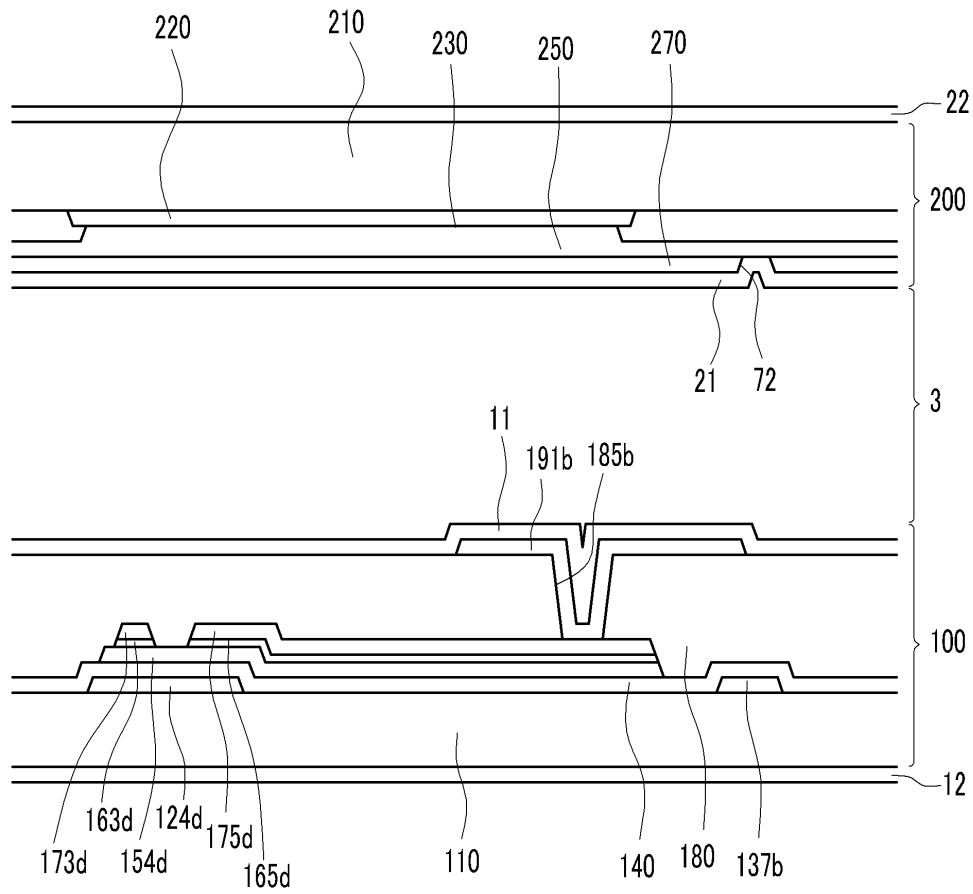
도면14



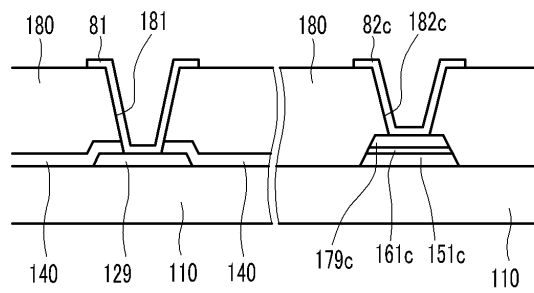
도면15



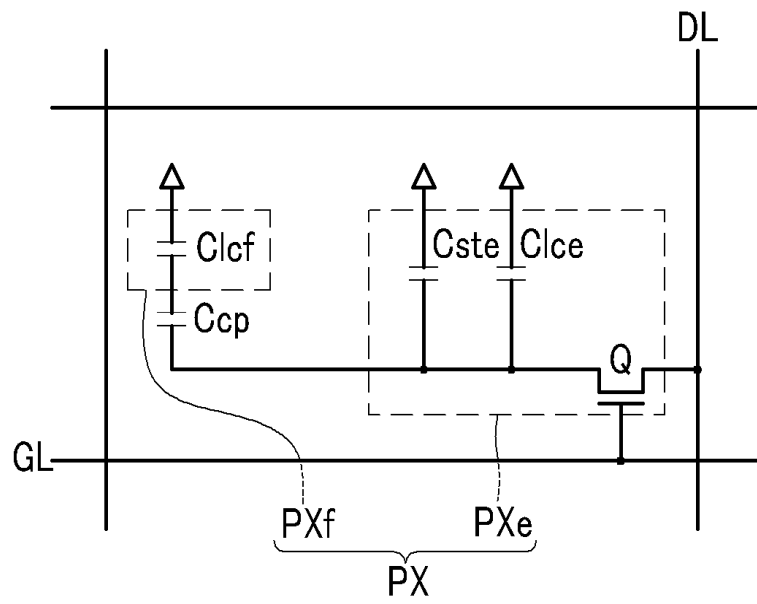
도면16



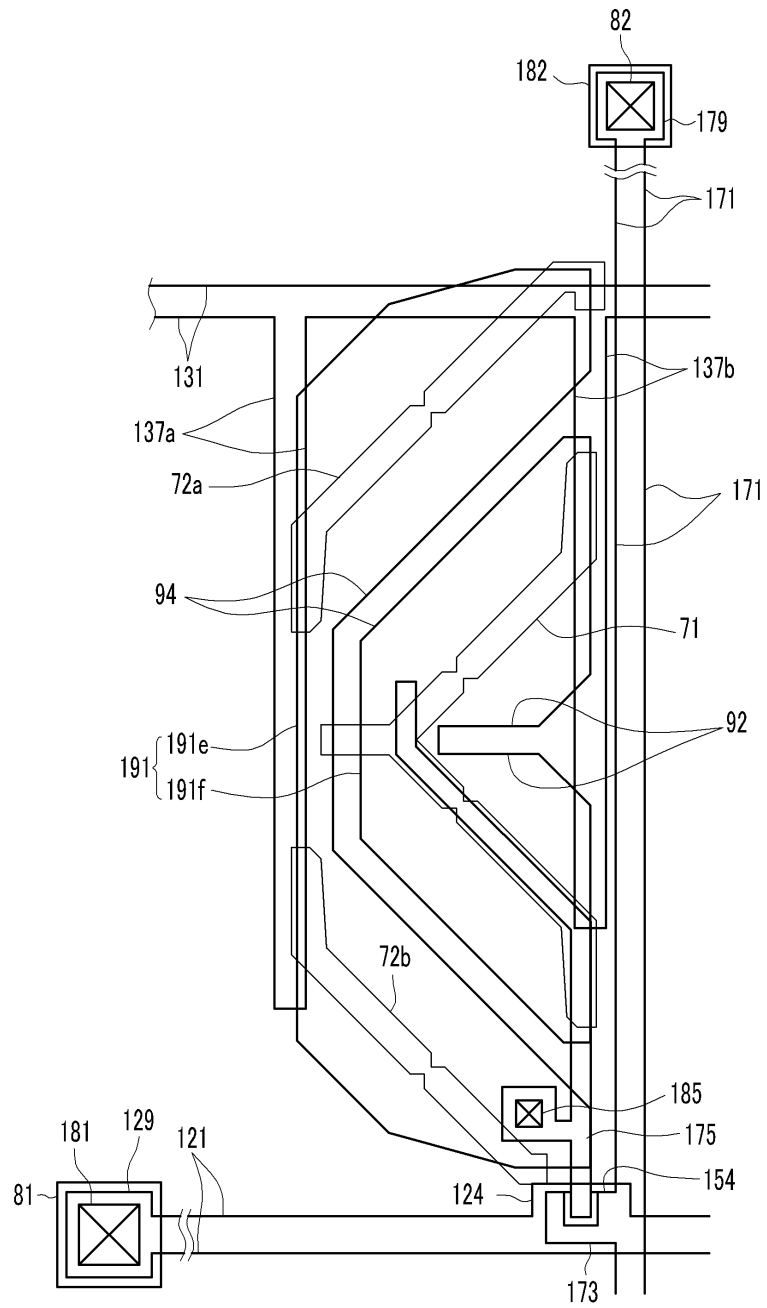
도면17



도면18



도면19



专利名称(译)	液晶显示器		
公开(公告)号	KR1020080010159A	公开(公告)日	2008-01-30
申请号	KR1020060070291	申请日	2006-07-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KWON JI HYUN 권지현 NA BYOUNG SUN 나병선 KI DONG HYEON 기동현 AHN SOON IL 안순일		
发明人	권지현 나병선 기동현 안순일		
IPC分类号	G02F1/1343		
CPC分类号	G02F2001/134345 G02F2001/133397 G02F1/134336 G02F1/133707 G02F1/13624 G02F2001/13373		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及液晶显示装置。根据本发明实施例的液晶显示器包括基板，形成在基板上的栅极线，形成在基板上并与栅极线交叉的数据线，以及形成在基板上的像素电极像素电极包括与栅极线基本平行的第一边缘，与数据线基本平行的第二边缘，与第一边缘和第二边缘具有第一倾斜角度的第一斜边，如图1所示，第二斜面与第二圆周具有第二倾斜角，其中第一倾斜角和第二倾斜角彼此不同。

