



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0002186
(43) 공개일자 2008년01월04일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2006-0060855

(22) 출원일자 2006년06월30일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

서영일

경북 구미시 구평동 부영APT 601동 506호

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 9 항

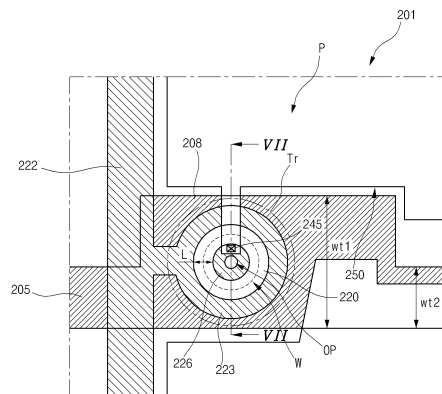
(54) 액정표시장치용 어레이 기판

(57) 요약

본 발명은 기판 상에 일방향으로 연장하는 게이트 배선과; 상기 게이트 배선과 교차하는 데이터 배선과; 상기 게이트 배선과 연결되는 게이트 전극과, 그 상부로 형성된 반도체층과, 상기 반도체층 상부로 상기 데이터 배선과 연결되며 원형띠 형태를 가지며 형성된 소스 전극과, 상기 소스 전극 내측으로 상기 소스 전극에 대해 일정하게 이격되는 드레인 전극을 포함하는 박막트랜지스터와; 상기 드레인 전극과 연결되는 화소전극을 포함하는 액정표시장치용 어레이 기판을 제공한다.

따라서, 최적화된 채널 구조를 가짐으로써 온(on) 전류를 극대화함으로써 박막트랜지스터의 특성을 향상시키는 효과가 있다.

대표도 - 도6



특허청구의 범위

청구항 1

기관 상에 일방향으로 연장하는 게이트 배선과;

상기 게이트 배선과 교차하는 데이터 배선과;

상기 게이트 배선과 연결되는 게이트 전극과, 그 상부로 형성된 반도체층과, 상기 반도체층 상부로 상기 데이터 배선과 연결되며 원형띠 형태를 가지며 형성된 소스 전극과, 상기 소스 전극 내측으로 상기 소스 전극에 대해 일정하게 이격되는 드레인 전극을 포함하는 박막트랜지스터와;

상기 드레인 전극과 연결되는 화소전극

을 포함하는 액정표시장치용 어레이 기관.

청구항 2

제 1 항에 있어서,

상기 드레인 전극의 형태는 원 또는 그 내부에 개구부를 갖는 원형띠 형태인 것이 특징인 액정표시장치용 어레이 기관.

청구항 3

제 1 항에 있어서,

상기 게이트 전극과 반도체층 사이에 형성되는 게이트 절연막을 더욱 포함하는 액정표시장치용 어레이 기관.

청구항 4

제 1 항에 있어서,

상기 소스 및 드레인 전극 상부에 형성되며, 상기 드레인 전극 일부를 노출시키는 드레인 콘택홀을 갖는 보호층을 더욱 포함하는 액정표시장치용 어레이 기관.

청구항 5

제 4 항에 있어서,

상기 화소전극은 상기 보호층 상부로 형성되며 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하는 액정표시장치용 어레이 기관.

청구항 6

제 1 항에 있어서,

상기 게이트 배선이 형성된 동일한 층에 공통배선이 상기 게이트 배선과 이격하여 나란하게 더욱 형성되며, 상기 화소전극과 이격하며 상기 공통배선과 연결되며 형성된 공통전극을 더욱 포함하는 액정표시장치용 어레이 기관.

청구항 7

제 1 항에 있어서,

상기 드레인 전극은 그 전체가 상기 게이트 전극과 중첩하도록 형성되며, 상기 원형띠 소스 전극은 그 일부만이 상기 게이트 전극과 중첩되도록 형성된 것이 특징인 액정표시장치용 어레이 기관.

청구항 8

기관상에 형성된 게이트 전극과;

상기 게이트 전극 상부에 형성된 게이트 절연막과;
 상기 게이트 절연막 상부로 상기 게이트 전극에 대응하여 형성된 반도체층과;
 상기 반도체층 위로 원형띠 형태로 형성된 소스 전극과;
 상기 소스 전극 내부로 상기 소스 전극에 대해 일정한 이격간격을 가지며 형성된 드레인 전극
 을 포함하는 액정표시장치용 박막트랜지스터.

청구항 9

제 8 항에 있어서,
 상기 드레인 전극의 형태는,
 원 또는 그 내부에 개구부를 갖는 원형띠 형태인 것이 특징인 액정표시장치용 박막트랜지스터.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 액정표시장치에 관한 것이며, 특히 온 커런트를 높여 구동성능을 향상시킨 액정표시장치용 어레이 기판의 제조방법에 관한 것이다.
- <17> 최근에 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며, 부가가치가 높은 차세대 첨단 디스플레이(display)소자로 각광받고 있다.
- <18> 이러한 액정표시장치 중에서도 각 화소(pixel)별로 전압의 온(on),오프(off)를 조절할 수 있는 스위칭 소자인 박막트랜지스터가 구비된 액티브 매트릭스형 액정표시장치가 해상도 및 동영상 구현능력이 뛰어나 가장 주목받고 있다.
- <19> 일반적으로, 액정표시장치는 박막트랜지스터 및 화소전극을 형성하는 어레이 기판 제조 공정과 컬러필터 및 공통 전극을 형성하는 컬러필터 기판 제조 공정을 통해 각각 어레이 기판 및 컬러필터 기판을 형성하고, 이들 두 기판 사이에 액정을 개재하는 셀 공정을 거쳐 완성된다.
- <20> 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1을 참조하여 설명하면, 도시한 바와 같이, 액정층(30)을 사이에 두고 어레이 기판(10)과 컬러필터 기판(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기판(10)은 투명한 제 1 기판(12)의 상면으로 중형 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막트랜지스터(T)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.
- <21> 또한, 상기 어레이 기판(10)과 마주보는 상부의 컬러필터 기판(20)은 투명한 제 2 기판(22)의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막트랜지스터(Tr) 등의 비표시영역을 가리도록 각 화소영역(P)을 테두리하는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적, 녹, 청색 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 적, 녹, 청색 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 구비되어 있다.
- <22> 그리고, 도면상에 도시되지는 않았지만, 이들 두 기판(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실란트(sealant) 등으로 봉합(封函)된 상태에서 각 기판(10, 20)과 액정층(30)의 경계 부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막(미도시)이 개재되며, 각 기판(10, 20)의 적어도 하나의 외측면에는 편광판(미도시)이 구비되어 있다.
- <23> 또한, 어레이 기판(미도시)10의 외측면으로는 백라이트(back-light)가 구비되어 빛을 공급하는 바, 게이트 배선(14)으로 박막트랜지스터(Tr)의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역(P)의 화소전극(18)에 데이터배선(16)의 화상신호가 전달되면 이들 사이의 수직전계에 의해 그 사이의 액정분자가 구동되

고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다.

- <24> 도 2는 종래의 액정표시장치용 어레이 기판의 박막트랜지스터가 형성되는 스위칭 영역을 도시한 평면도이다.
- <25> 도시한 바와 같이, 게이트 배선(44)과 데이터 배선(58)이 교차하여 화소영역(P)을 정의하며 형성되어 있으며, 이들 두 배선(44, 58)의 교차지점에는 스위칭 소자인 박막트랜지스터(Tr)가 형성되어 있으며, 상기 박막트랜지스터(Tr)와 연결되며 상기 화소영역(P)에는 화소전극(77)이 형성되어 있다.
- <26> 한편, 상기 박막트랜지스터(Tr)는 상기 게이트 배선(44)과 연결되며 형성된 게이트 전극(47)과, 그 상부로 게이트 절연막(미도시)과, 반도체층(55)과, 상기 데이터 배선(58)과 연결된 소스 전극(60)과 이와 이격하는 드레인 전극(63)으로 이루어지고 있다.
- <27> 이러한 구성을 갖는 상기 박막트랜지스터(Tr)는 이와 연결된 화소전극(77)에 전압을 걸어주고 차단하는 스위칭 역할을 하고 있으며, 액정표시장치의 화질을 좋게 하려면 상기 박막트랜지스터(Tr)와 액정의 특성을 잘 맞추어야 한다.
- <28> 한편, 박막트랜지스터(Tr)의 특성 중 액정표시장치의 품질을 좌우하는 가장 중요한 요소의 하나로써 상기 박막트랜지스터(Tr)가 온(on) 되었을 경우 흐르게 되는 온(on) 전류는 되도록 크게 형성해야 한다.
- <29> 온(on) 전류를 크게 하기 위해서는 채널비($\frac{W}{L}$) 즉, 채널의 폭(W)을 채널의 길이(L)로 나눈 값을 크게 형성해야 한다. 이때, 채널이라 함은 상기 서로 이격한 소스 및 드레인 전극(60, 63) 사이의 노출된 반도체층(55) 영역으로서 더욱 정확히는 상기 반도체층(55) 내에서의 캐리어(전자 또는 정공)의 이동통로가 되는 영역을 말한다.
- <30> 한편, 도면을 참조하면, 종래의 액정표시장치용 어레이 기판(41)에 있어서 박막트랜지스터(Tr) 채널영역은 A가 되며, 이때 채널의 폭(W)과 채널의 길이(L)는 각각 W, L이 됨을 알 수 있다.
- <31> 이때, 채널비($\frac{W}{L}$)를 향상시키기 위해서는 채널의 길이 L을 줄이거나 또는 채널의 폭인 W를 늘려야 하는데, L을 줄이면 소스 전극과 드레인 전극 사이의 거리가 매우 짧아지게 되며, 이 경우, 단 채널 효과(short channel effect)에 의해 상기 게이트 전극이 상기 채널 내를 이동하는 캐리어를 제어할 수 없게 됨으로써 상기 박막트랜지스터(Tr)의 스위칭 기능을 상실하게 된다.
- <32> 한편, 채널의 폭 W를 늘리면 박막트랜지스터(Tr)의 크기가 커지게 되므로 개구율을 저하시키는 문제가 있다.
- <33> 이러한 문제를 해결하기 위해 최근에는 도 3에 도시한 바와 같이, 데이터 배선(91)과 연결된 소스 전극(92)을 'U'자 형태로 구성하고, 드레인 전극(93)을 상기 소스 전극(93)의 개구부에 삽입시켜 이격하는 형태로 구성하는 박막트랜지스터(Tr) 구조를 갖는 액정표시장치용 어레이 기판(81)이 제시되었지만, 이 역시 스위칭 면적 대비 온(on) 전류의 크기를 극대화한 구조가 되지 못함을 알 수 있다.
- <34>

발명이 이루고자 하는 기술적 과제

- <35> 상기 문제점을 해결하기 위해서, 본 발명에서는 스위칭 영역 내에서의 채널 영역을 형태를 최적화하여 개구율을 저하없이 채널비를 크게 함으로써 온(on) 전류를 향상시키는 것을 그 목적으로 한다.

발명의 구성 및 작용

- <36> 상기 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이 기판은 기판 상에 일방향으로 연장하는 게이트 배선과; 상기 게이트 배선과 교차하는 데이터 배선과; 상기 게이트 배선과 연결되는 게이트 전극과, 그 상부로 형성된 반도체층과, 상기 반도체층 상부로 상기 데이터 배선과 연결되며 원형띠 형태를 가지며 형성된 소스 전극과, 상기 소스 전극 내측으로 상기 소스 전극에 대해 일정하게 이격되는 드레인 전극을 포함하는 박막트랜지스터와; 상기 드레인 전극과 연결되는 화소전극을 포함한다.
- <37> 이때, 상기 드레인 전극의 형태는 원 또는 그 내부에 개구부를 갖는 원형띠 형태인 것이 특징이다.
- <38> 또한, 상기 게이트 전극과 반도체층 사이에 형성되는 게이트 절연막을 더욱 포함하며, 상기 소스 및 드레인 전극 상부에 형성되며, 상기 드레인 전극 일부를 노출시키는 드레인 콘택홀을 갖는 보호층을 더욱 포함하

며, 이때, 상기 화소전극은 상기 보호층 상부로 형성되며 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉한다.

<39> 또한, 상기 게이트 배선이 형성된 동일한 층에 공통배선이 상기 게이트 배선과 이격하여 나란하게 더욱 형성되며, 상기 화소전극과 이격하며 상기 공통배선과 연결되며 형성된 공통전극을 더욱 포함한다.

<40> 또한, 상기 드레인 전극은 그 전체가 상기 게이트 전극과 중첩하도록 형성되며, 상기 원형띠 소스 전극은 그 일부만이 상기 게이트 전극과 중첩되도록 형성된 것이 특징이다.

<41> 본 발명에 따른 액정표시장치용 박막트랜지스터는, 기판상에 형성된 게이트 전극과; 상기 게이트 전극 상부에 형성된 게이트 절연막과; 상기 게이트 절연막 상부로 상기 게이트 전극에 대응하여 형성된 반도체층과; 상기 반도체층 위로 원형띠 형태로 형성된 소스 전극과; 상기 소스 전극 내부로 상기 소스 전극에 대해 일정한 이격간격을 가지며 형성된 드레인 전극을 포함한다.

<42> 이때, 상기 드레인 전극의 형태는, 원 또는 그 내부에 개구부를 갖는 원형띠 형태인 것이 특징이다.

<43> 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 설명한다.

<44> 최근의 액정표시장치의 추세가 대면적화 고해상도화인데, 해상도를 높이기 위해서는 화소수를 늘려야 하며 이 경우 동일한 표시품질을 유지하기 위해서는 한 화면을 표시하기 위한 주사시간은 기존시간을 유지해야 하는 바, 결국 하나의 화소영역에 할당되는 주사시간을 줄여야 한다.

<45> 따라서, 짧아진 주사시간 동안 충분히 신호전압이 인가되도록 하기 위해서는 온(on) 전류를 크게 해야 한다.

<46> 이러한 액정표시장치용 어레이 기판의 박막트랜지스터에 흐르는 온(on) 전류는 포화영역에서 다음과 같은 식으로 나타낼 수 있다.

<47>
$$I_{on} = \frac{W}{L} \mu C_i V_{sd} (V_g - V_{th} - \frac{V_{sd}}{2}), V_{sd} \leq \frac{V_g - V_{th}}{2} \quad \text{---①}$$

<48> W는 채널의 폭, L:채널의 길이,

<49> C_i:단위 면적당 채널의 전기용량,

<50> μ:이동도(mobility), V_g : 게이트 전압,

<51> V_{sd} : 소스와 드레인 사이에 걸리는 전압,

<52> V_{th} : 문턱전압

<53> 을 나타낸다. 이때, 제조 공정 특성상 박막트랜지스터의 구조와 재료 및 공정조건은 거의 변하지 않으므로 채널의 폭과 길이를 달리함으로써 상기 온(on) 전류를 조절할 수 있다.

<54> 즉, 상기 ①식으로부터 다른 공정조건이 변치않는 한, 채널비 ($\frac{W}{L}$) 값을 크게하면 할수록 온(on) 전류가 증가됨을 알 수 있다.

<55> 이러한 사실로부터 본 발명의 실시예에서는 상기 박막트랜지스터가 형성되는 스위칭 영역에 있어서의 상기 소스 및 드레인 전극의 형태에 의해 결정되는 채널의 구조 또는 채널의 형태를 종래와는 다르게 가장 효율적으로 최적화함으로써 온(on) 전류를 향상시키는 것을 특징으로 한다.

<56> <제 1 실시예>

<57> 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 기판의 스위칭 영역을 포함하는 하나의 화소영역을 도시한 평면도이다.

<58> 도시한 바와 같이, 게이트 배선(105)이 일방향으로 연장하고 있으며, 이와 교차하여 화소영역(P)을 이루며 데이터 배선(120)이 형성되어 있다.

<59> 또한, 상기 게이트 배선(105)과 데이터 배선(120)의 교차지점에는 이들 두 배선(105, 120)과 각각 연결되며 게이트 전극(108)과 게이트 절연막(미도시)과 반도체층(120)과 서로 이격하는 소스 및 드레인 전극(123, 126)으로 이루어진 스위칭 소자인 박막트랜지스터(Tr)가 형성되어 있다.

- <60> 또한, 상기 화소영역(P)에는 상기 박막트랜지스터(Tr)의 드레인 전극(126)과 드레인 콘택홀(145)을 통해 접촉함으로써 전기적으로 연결되며 화소전극(150)이 형성되어 있다.
- <61> 이때, 상기 박막트랜지스터(Tr)가 형성되는 스위칭 영역을 살펴보면, 상기 스위칭 영역에 형성된 상기 게이트 배선(105) 부분이 그 자체로서 게이트 전극(108)을 형성하고 있는 것이 특징이다.
- <62> 또한, 본 발명의 가장 특징적인 부분으로써 상기 데이터 배선(120)에서 분기하여 소스 전극(123)이 형성되어 있으며, 이때 상기 소스 전극(123)은 일정폭을 갖는 원형띠 형태로 형성되며, 상기 원형띠 형태의 소스 전극(123) 내측으로 소정간격 이격하여 원 형태의 드레인 전극(126)이 형성된 것이 특징이다. 이때, 도면에서는 상기 게이트 전극(108)이 상기 소스 및 드레인 전극(123, 126) 전체와 중첩되며 형성된 것으로 도시하고 있으나, 변형예(도 8 참조)에서는 상기 게이트 전극(308)은 상기 소스 전극(323) 내측으로 형성되도록 함으로써 상기 드레인 전극(326)과는 전면 중첩하지만 상기 소스 전극(323)과는 그 중첩영역을 최소화 하도록 형성할 수도 있다.
- <63> 한편, 전술한 바와 같은 구조에 있어서, 상기 원형띠 형태의 소스 전극(123)과 그 내측에 형성된 원 형태의 드레인 전극(126)간의 이격간격이 채널의 길이(L)가 되며, 상기 원형띠 형태의 소스 전극(123)의 내측과 상기 원형의 드레인 전극(126)의 외측의 중앙을 잇는 원주(도면에서 소스 전극 내측으로 점선으로 나타낸 부분)가 상기 채널의 폭(W)이 된다.
- <64> 이러한 구조를 갖는 본 발명의 제 1 실시예에 따른 어레이 기관(101)의 채널 영역을 'U'형태 채널을 갖는 종래와 비교해 보아도, 채널의 길이(L)가 동일하다고 가정했을 때, 종래의 경우는 채널의 형태가 반원의 호 형태이고, 본 발명의 제 1 실시예에 따른 채널의 형태는 완전한 원의 원주 형태가 되는 바, 적어도 1.5배 내지 2배로 채널 폭(W)이 길어지게 됨을 알 수 있다.
- <65> 따라서, 온(on) 전류 또한 채널비 $\frac{W}{L}$ 가 종래대비 1.5배 내지 2배 정도 커지게 되므로 동일하게 1.5배 내지 2배 커지게 된다.
- <66> 이 경우, 채널의 길이(L)는 종래와 동일한 길이를 갖도록 형성되는 바, 단 채널 효과(short channel effect) 등에 의한 특성 저하는 발생하지 않는다.
- <67> 다음, 도 5를 참조하여 본 발명에 따른 액정표시장치용 어레이 기관의 단면 구조에 대해 설명한다.
- <68> 도 5는 도 4를 절단선 V-V를 따라 절단한 부분에 대한 단면도이다.
- <69> 도시한 바와 같이, 투명한 절연기관(101) 상에 게이트 전극(108)을 포함하는 게이트 배선(미도시)이 형성되어 있고, 상기 게이트 전극(108)과 게이트 배선(미도시) 위로 전면에 게이트 절연막(115)이 형성되어 있다.
- <70> 또한, 상기 게이트 절연막(115) 위로 상기 스위칭 영역(TrA)에 있어서는 순수 비정질 실리콘의 액티브층(120a)과, 불순물 비정질 실리콘의 오믹콘택층(120b)을 포함하는 반도체층(120)이 형성되어 있으며, 상기 반도체층(120) 더욱 정확히는 상기 오믹콘택층(120b) 위로 서로 이격하며 소스 및 드레인 전극(123, 126)이 형성되어 있다.
- <71> 또한, 상기 게이트 절연막(115) 위로 상기 게이트 배선(미도시)과 교차하며 화소영역(P)을 정의하며 데이터 배선(미도시)이 연장 형성되어 있으며, 상기 소스 전극(123)은 상기 데이터 배선(미도시)에서 분기하여 형성되고 있다. 이때 도면에서는 상기 소스 전극(123)이 서로 이격하여 떨어져 형성된 것처럼 보이고 있지만, 실질적으로는 서로 연결되어 있는 것이다.
- <72> 또한, 상기 데이터 배선(미도시)과 소스 및 드레인 전극(123, 126) 위로 상기 드레인 전극(126)을 노출시키는 드레인 콘택홀(145)을 갖는 보호층(140)이 형성되어 있으며, 상기 보호층(140) 위로 상기 드레인 콘택홀(145)을 통해 상기 드레인 전극(126)과 접촉하는 화소전극(150)이 형성되어 있다.
- <73> 이 경우 본 발명의 특성상 원형띠 형태의 소스 전극(123) 내측으로 원 형태의 드레인 전극(126)이 형성되고 있는 바, 상기 화소전극(150)은 상기 소스 전극(123) 일부에 대해서 중첩하며 상기 드레인 전극(126)과 접촉하게 되고 있지만, 상기 소스 전극(123)과 화소전극(150)이 중첩되는 영역은 상기 화소영역(P) 대비 매우 작은 부분이 되므로 소량의 기생 커패시턴스가 형성된다 하여도 문제되지 않는다.
- <74> 이 경우, 이러한 소스 전극(123)과 화소전극(150)이 일부 중첩함으로써 발생하는 기생 커패시턴스의 부작용보다는 채널의 폭(W)을 동일면적 대비 극대화함으로써 온(on) 전류를 크게하는 것이 액정표시장치의 특성을 향상시

키는데 더욱 효과적이게 되는 바, 액정표시장치 자체로서는 더 이득이 된다.

- <75> 전술한 제 1 실시예의 액정표시장치용 어레이 기판에 있어서 화소영역(P)에는 화소전극(150)만이 형성된 것을 일례로써 보이고 있지만, 상기 화소전극(150) 이외에 상기 화소전극(150)과 이격하여 서로 교대하며 배치되는 공통전극(미도시)이 더욱 형성될 수도 있다.
- <76> 이 경우 상기 공통전극(미도시)은 도면에 나타나지 않았지만, 상기 게이트 배선(미도시)과 동일한 층에 나란하게 이격하며 형성되는 공통배선(미도시)과 전기적으로 연결되도록 형성된다.
- <77> 이렇게 화소전극(150)과 공통전극(미도시)이 동일한 기판에 형성된 것을 특징으로하는 액정표시장치는 횡전계형 액정표시장치라 하며, 본 발명의 개념을 상기 횡전계형 액정표시장치용 어레이 기판에까지 적용하는 것은 당업자 수준에서 자명하다 할 것이다.
- <78>
- <79> <제 2 실시예>
- <80> 도 6은 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이 기판의 박막트랜지스터가 형성되는 스위칭 영역을 도시한 평면도이다. 이때, 드레인 전극의 형태를 제외한 모든 구성요소는 전술한 제 1 실시예와 동일하므로 차별점이 있는 드레인 전극 위주로 설명한다.
- <81> 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이 기판(201)의 경우, 스위칭 영역(TrA)에 형성되는 드레인 전극(226)의 형태가 소스 전극(223)과 마찬가지로 그 내부에 개구부(op)를 갖는 원형띠 형태로 이루어지고 있는 것이 특징이다.
- <82> 상기 원형띠 형태의 드레인 전극(226)의 최외각부를 이루는 원주의 길이가 같다면 그 형태가 제 1 실시예에서와 같이 원형이거나 또는 제 2 실시예처럼 원형띠 형태이거나 동일한 크기를 갖는 채널 폭(W)을 형성하기 때문이다.
- <83> 이때, 상기 드레인 전극(226)을 그 중앙이 개구부(op)를 갖는 원형띠 형태로 형성하는 것은 그 하부에 형성되는 게이트 전극(208)과의 중첩 영역을 줄이기 위함이다.
- <84> 이렇게 형성하는 이유는 실제로 게이트 전극(208)과, 상기 게이트 전극(208) 상부로 게이트 절연막(215)을 사이에 두고 위치하게 되는 소스 및 드레인 전극(223, 226)은 기생 커패시턴스(이를 통상적으로 각각 Cgs, Cgd라 함)를 형성하게 되며 이를 최소화하는 것이 바람직하기 때문이다.
- <85> 본 발명의 실시예들과 같이, 게이트 배선(205) 자체로서 그 일부가 게이트 전극(208)을 이루는 것을 특징으로 하는 구조에 있어서는 상기 소스 및 드레인 전극(223, 226)이 모두 상기 게이트 전극(208)과 중첩하는 구조가 되는 바, 이들에 의해 발생하는 기생 커패시턴스(Cgs, Cgd)는 어쩔 수 없는 부분이다. 물론 제 1 실시예의 변형예와 같이 게이트 전극을 형성하면 최소한 소스전극과 게이트 전극간의 기생 커패시턴스(Cgs)는 줄일 수 있다.
- <86> 하지만, 이러한 구성에 있어서도 동일한 채널비 $\frac{W}{L}$ 를 갖도록 형성된다면 상기 기생 커패시턴스(Cgs, Cgd)를 최소화 하는 것이 더욱 바람직한 바, 본 발명의 제 2 실시예가 제 1 실시예를 조금 더 개선시킨 구조라 할 것이다.
- <87> 또한, 그 변형예로써 상기 게이트 전극과 소스 전극과의 중첩되는 영역을 제 1 실시예의 변형예와 같이 최소화 하는 구조를 갖도록 하는 것도 가능하다.
- <88> 한편, 도 6을 절단선 VII-VII을 따라 절단한 부분에 대한 단면을 도시한 도 7을 참조하면, 단면 구조 역시 제 1 실시예와 비슷하지만, 드레인 전극(226) 내부에 개구부(op)를 갖는 바, 도시한 바와 같이, 소스 전극(223)이 서로 떨어져 형성된 것과 같이 상기 드레인 전극(226) 또한 서로 이격하는 듯이 형성되고 있음을 알 수 있다. 그 외의 구조에 대해서는 제 1 실시예와 동일한 바, 설명은 생략한다.
- <89> 또한, 이러한 구조를 갖는 제 2 실시예에 따른 액정표시장치용 어레이 기판(201)의 경우도 제 1 실시예와 마찬가지로 상기 드레인 전극(226)과 전기적으로 연결된 화소전극(250) 이외에 상기 화소전극(250)과 이격하며 교대하는 공통전극(미도시)을 더욱 포함함으로써 횡전계형 액정표시장치용 어레이 기판으로 확대 적용할 수 있음은 자명하다.
- <90>

- <91> <제조 방법>
- <92> 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이 기관의 제조 방법에 대해 도 6과 도7을 참조하여 설명한다.
- <93> 우선, 투명한 절연기관(201)상에 제 1 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo) 중에서 선택되는 하나 또는 두 물질을 증착하여 단일층 또는 이중층 구조의 금속층을 형성한 후, 포토레지스트의 도포, 노광, 현상 및 식각 등 일련의 단위 공정을 포함하는 마스크 공정을 진행하여 일 방향으로 연장하는 게이트 배선(205)을 형성한다. 이때, 상기 게이트 배선(205)은 그 자체로 일부가 게이트 전극(208)을 이루게 되며, 상기 게이트 전극(208)을 이루는 부분은 타 부분보다 더 두꺼운 폭($wt1 > wt2$)을 갖도록 형성할 수 도 있다.
- <94> 다음, 상기 게이트 전극(208)을 포함하는 게이트 배선(205) 위로 무기절연물질, 순수 비정질 실리콘(a-Si), 불순물 비정질 실리콘($n^+ a-Si$)을 연속적으로 증착한 후, 이를 동시에 회절노광 또는 하프톤 노광을 포함하는 하나의 마스크 공정을 진행함으로써 패터닝하여 게이트 절연막(215)과, 그 상부로 순수 비정질 실리콘의 액티브층(220a), 불순물 비정질 실리콘의 오믹콘택층(220b)과 상기 오믹콘택층(220b) 위로 원형띠 형태의 소스 전극(223)과 상기 원형띠 형태의 소스 전극(223) 내측으로 소정간격 이격하여 원형띠 형태의 드레인 전극(226)을 형성한다.
- <95> 이때, 동일 공정에 의해 상기 게이트 배선(205)과 교차하는 데이터 배선(222) 또한 형성하며, 상기 소스 전극(223)은 상기 데이터 배선(222)과 접촉하여 전기적으로 연결되도록 형성한다.
- <96> 이 경우, 상기 데이터 배선(222) 하부에도 상기 소스 및 드레인 전극(223, 226) 하부에 위치한 오믹콘택층(220b)과 액티브층(220a)의 반도체층(220)과 같은 반도체 패턴(미도시)이 형성되게 되지만, 변형예로써 상기 반도체층을 하나의 마스크 공정을 통해 패터닝한 후, 그 위로 금속물질을 증착하고 또 다른 마스크 공정을 진행하여 패터닝하여 소스 및 드레인 전극과 데이터 배선을 형성할 경우, 상기 데이터 배선 하부에는 게이트 절연막이 존재할 뿐 반도체 패턴을 형성되지 않도록 형성할 수도 있다.
- <97> 한편, 제 1 실시예의 경우, 드레인 전극을 대해서는 개구부를 갖는 원형띠 형태가 아닌 원형태를 갖도록 패터닝하면 된다.
- <98> 다음, 상기 데이터 배선(222)과 원형띠 형태의 소스 및 드레인 전극(223, 226)과 그 하부로 반도체층(220)이 형성된 기관(201) 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘($SiNx$)을 증착하거나 또는 유기절연물질을 도포함으로써 보호층(240)을 형성하고, 상기 보호층(240)에 대해 마스크 공정을 진행함으로써 상기 드레인 전극(226) 일부를 노출시키는 드레인 콘택홀(245)을 형성한다.
- <99> 다음, 상기 드레인 콘택홀(245)을 갖는 보호층(240) 위로 투명 도전성 물질 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 증착하고 이를 마스크 공정을 진행하여 패터닝함으로써 상기 드레인 콘택홀(245)을 통해 상기 드레인 전극(226)과 접촉하는 화소전극(250)을 형성함으로써 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이 기관(201)을 완성한다.
- <100> 변형예로써 횡전계형 액정표시장치용 어레이 기관의 경우, 상기 게이트 배선을 형성하는 단계에서 상기 게이트 배선과 나란하게 이격하는 공통배선을 더욱 형성하고, 상기 보호층에 드레인 콘택홀을 형성하는 단계에서 상기 공통배선 일부를 노출시키는 공통배선 콘택홀을 더욱 형성하고, 상기 화소전극을 제 2 실시예에서와 같이 화소 전극 전면에 형성하지 않고 다수의 서로 이격하는 배선 형태로 형성한 후, 동일 공정에서 상기 다수의 화소전극과 교대하며 공통배선 콘택홀을 통해 상기 공통배선과 접촉하는 다수의 공통전극을 형성함으로써 완성할 수 있다.

발명의 효과

- <101> 이와 같이, 본 발명에 따른 액정표시장치용 어레이 기관은 원형띠 형태의 소스 전극과 그 내측으로 원형 또는 원형띠 형태의 드레인 전극을 형성함으로써 이들 전극에 의해 만들어지는 채널의 채널비를 동일면적내에서 극대화함으로써 개구율 저하없이 박막트랜지스터의 온(on) 전류의 크기를 향상시키는 효과가 있다.
- <102> 또한 상기 온(on) 전류 크기 향상에 의한 박막트랜지스터(Tr)의 특성을 향상시키는 효과가 있으며, 나아가 상기 박막트랜지스터의 온(on) 전류 향상에 의해 고해상도 및 대면적화의 액정표시장치를 표시품질의 저하없이 제조 가능하도록 하는 효과가 있다.

도면의 간단한 설명

- <1> 도 1은 일반적인 액정표시장치의 분해사시도.

<2> 도 2는 종래의 액정표시장치용 어레이 기관의 박막트랜지스터가 형성되는 스위칭 영역을 도시한 평면도.

<3> 도 3은 종래의 "U"자 형태의 채널 구조를 갖는 액정표시장치용 어레이 기관의 박막트랜지스터가 형성되는 스위칭 영역을 도시한 평면도.

<4> 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 기관의 스위칭 영역을 포함하는 하나의 화소영역을 도시한 평면도.

<5> 도 5는 도 4를 절단선 V-V를 따라 절단한 부분에 대한 단면도.

<6> 도 6은 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이 기관의 스위칭 영역을 포함하는 하나의 화소영역을 도시한 평면도.

<7> 도 7은 도 6을 절단선 VII-VII를 따라 절단한 부분에 대한 단면도.

<8> 도 8은 본 발명의 제 1 실시예의 변형예에 따른 액정표시장치용 어레이 기관의 스위칭 영역을 포함하는 하나의 화소영역을 도시한 평면도.

<9> < 도면의 주요 부분에 대한 부호의 설명 >

<10> 201 : 기관 205 : 게이트 배선

<11> 208 : 게이트 전극 220 : 반도체층

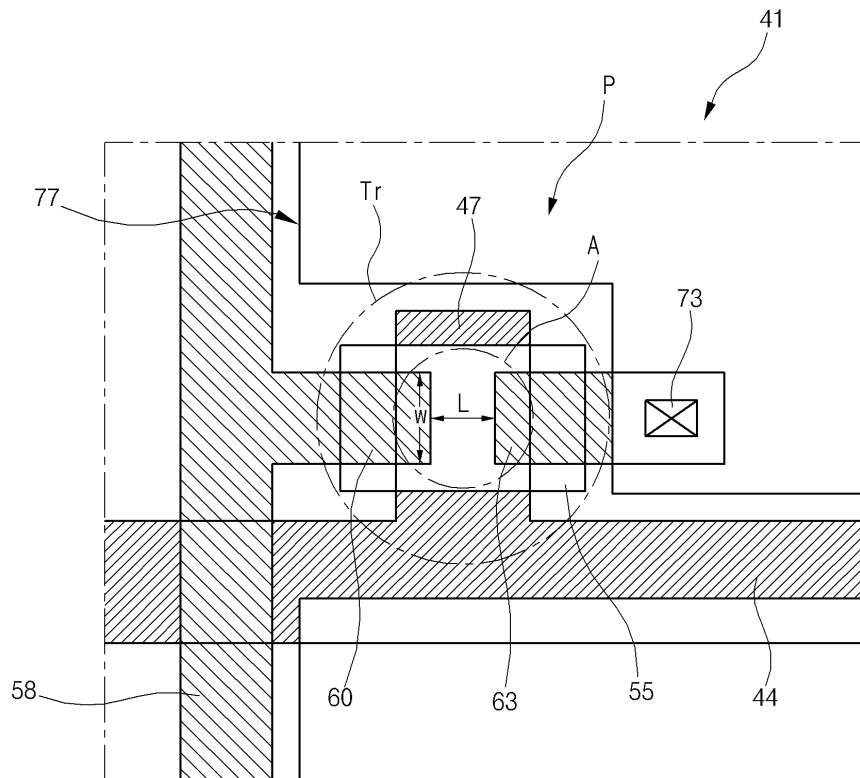
<12> 222 : 데이터 배선 223 : 소스 전극

<13> 226 : 드레인 전극 250 : 화소전극

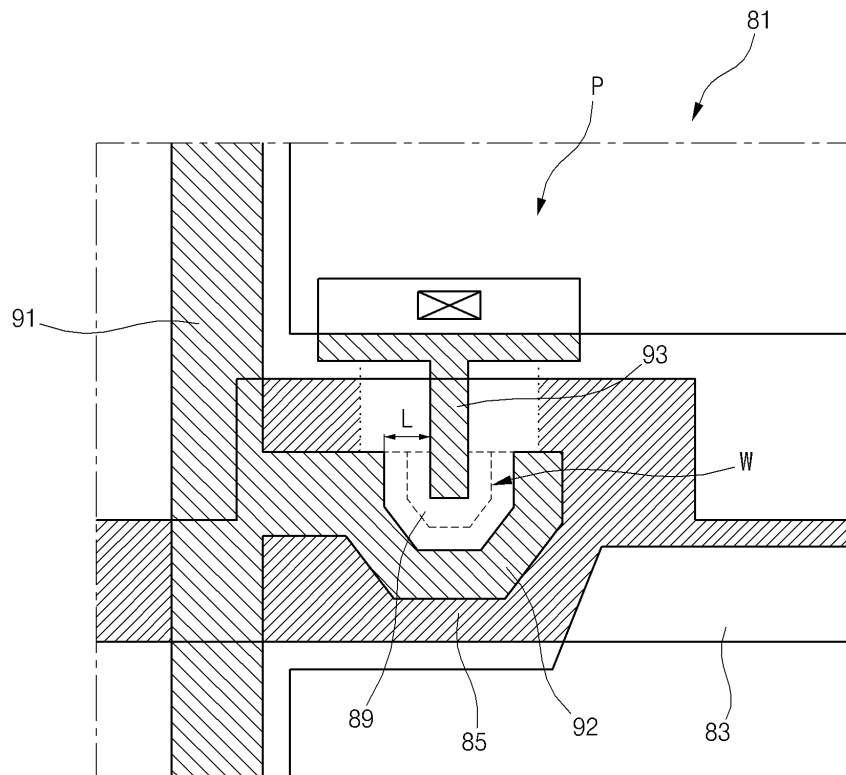
<14> P : 화소영역 Tr : 박막트랜지스터

<15>

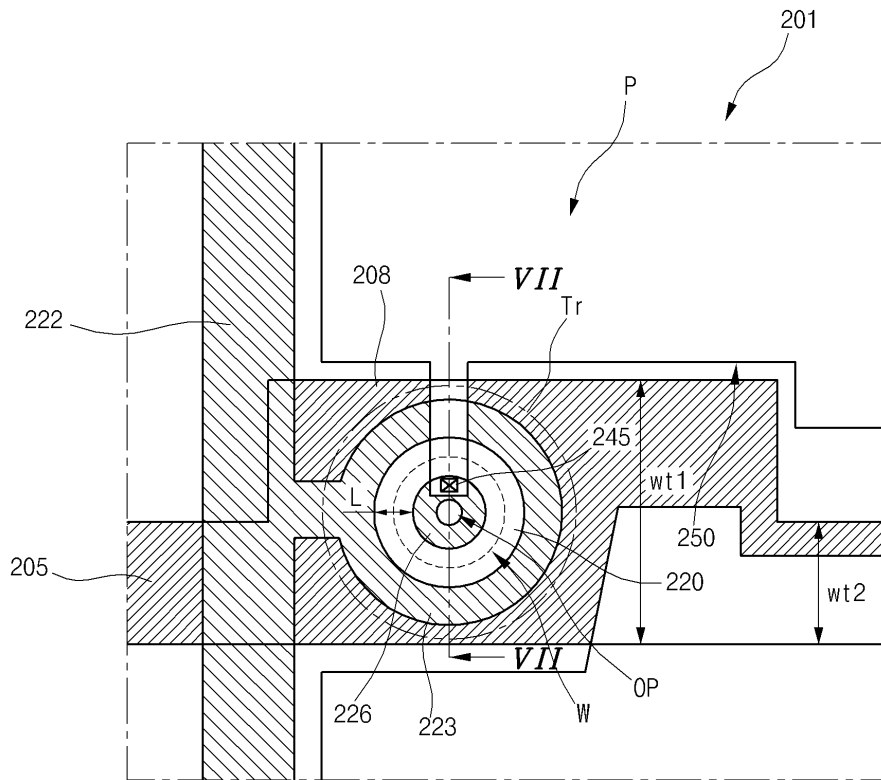
도면2



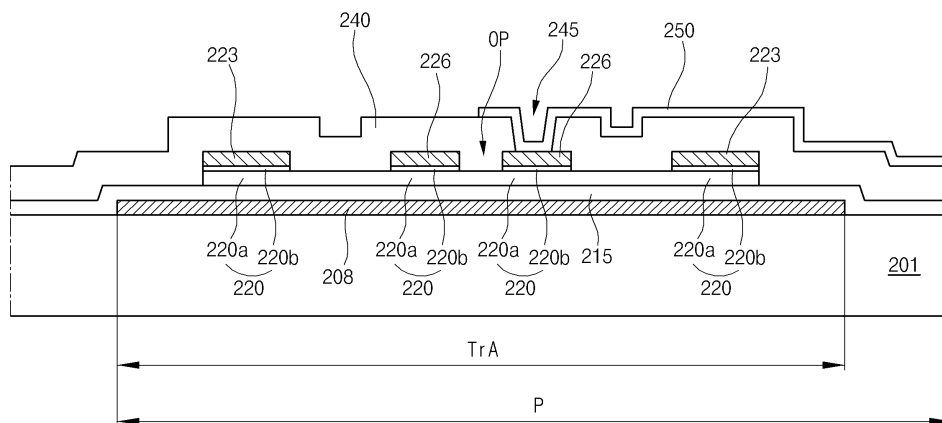
도면3



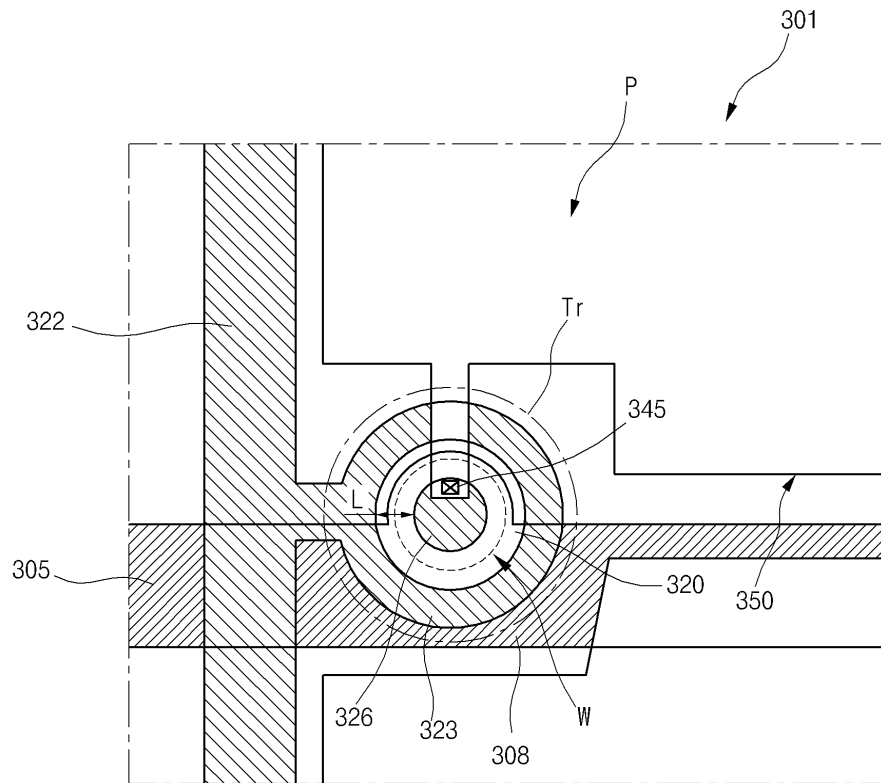
도면6



도면7



도면8



专利名称(译)	一种用于液晶显示器的阵列基板		
公开(公告)号	KR1020080002186A	公开(公告)日	2008-01-04
申请号	KR1020060060855	申请日	2006-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SEO YOUNG IL		
发明人	SEO, YOUNG IL		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 G02F1/134309 H01L29/786 H01L51/0508		
外部链接	Espacenet		

摘要(译)

本发明提供一种薄膜晶体管和用于液晶显示器的阵列基板，包括漏电极和包括栅极布线的连接像素电极：在基板上沿特定方向数据线延伸：与栅极布线和栅极电极交叉连接到栅极布线，半导体层，形成上部 and 源极，形成它的圆形带型，它连接到半导体层的顶部到数据线和漏极，它们是规则的位于源电极内侧的源电极周围。因此，通过使沟道结构最优化，使电流最大化，可以提高薄膜晶体管的特性。关于电流，沟道比，薄膜晶体管，优化。

